[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
H03F 3/45

[12] 发明专利说明书

[21] ZL 专利号 98806959.8

[43] 授权公告日 2003 年 6 月 18 日

[11] 授权公告号 CN 1111947C

[22] 申请日 1998.7.8 [21] 申请号 98806959.8

[30] 优先权

[32] 1997. 7. 8 [33] SE [31] 9702641 - 3

[86] 国际申请 PCT/SE98/01347 1998.7.8

[87] 国际公布 WO99/03197 英 1999.1.21

[85] 进入国家阶段日期 2000.1.6

[71] 专利权人 艾利森电话股份有限公司

地址 瑞典斯德哥尔摩

[72] 发明人 N·谭

审查员 谢雪闽

[74] 专利代理机构 中国专利代理(香港)有限公司

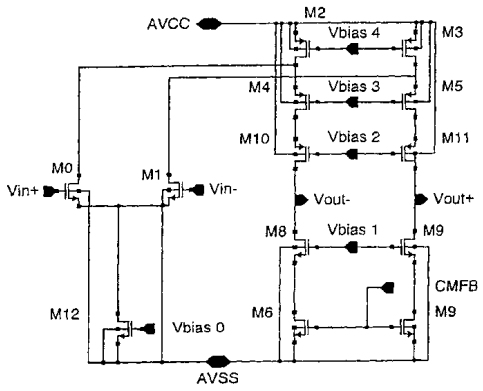
代理人 王 岳 景 峻

权利要求书 2 页 说明书 4 页 附图 2 页

[54] 发明名称 高速和高增益运算放大器

[57] 摘要

本发明涉及用在诸如高性能开关电容器模拟电路中的高速和高增益运放的设计。 通过将单级运算跨导放大器设计成对 N 型三极管(M8、M9)以单一共阴共栅放大器而对 P 型晶体管(M4、M5 和 M10、M11)以双共阴共栅放大器的方式来增加增益而不损害速度。 本发明还包括时间连续共模反馈。 以本发明的设计，可保持高速高增益，并以大相位余裕保证其稳定性。



ISSN1008-4274

1.在高性能开关电容器模拟电路中所用的折叠栅－阴运算放大器结构中非对称共阴共栅放大器的操作方法，其特征在于所述结构包括一个含有 NMOS 晶体管的 N 分支和一个含有 PMOS 晶体管的 P 分支，所述方法包括以下步骤：

通过对在所述结构中的单一共阴共栅 NMOS 电流源对的 NMOS 电流源晶体管对的操作来产生控制信号，其中控制信号含有差分输出信号的共模分量的信息；以及

在所述结构中的所述 P 分支采用另一共阴共栅器件。

2.如权利要求 1 的方法，其特征在于还包括这样的步骤：产生所述单一共阴共栅 NMOS 电流源对的偏置电压。

3.如权利要求 1 的方法，其特征在于所述结构是一倒相运算放大器。

4.在折叠栅－阴运算放大器中使用非对称共阴共栅放大器的器件，其特征在于所述结构包括一个 N 分支和一个 P 分支，所述器件包括：

一 NMOS 晶体管对，用来接收输入信号；

一双共阴共栅的 PMOS 晶体管对电路，用来接收来自所述 NMOS 晶体管的所述信号；

一单一共阴共栅的 NMOS 晶体管对电路，它接收来自所述双共阴共栅的 PMOS 晶体管对电路的所述信号，并输出全差分输出信号，其中所述 NMOS 晶体管对的每一对包括由控制信号偏置的一电流源晶体管对；

一 NMOS 晶体管，用来对所述 NMOS 晶体管对供给偏置电流；和

一 PMOS 晶体管对，用来对所述双共阴共栅的 PMOS 晶体管对电路供给偏置电流。

5.给单一共阴共栅的 NMOS 电流源对中的 NMOS 电流源晶体管对产生控制信号的器件，它包括：

一折叠栅－阴运算放大器，用来输出全差分信号；

一 NMOS 对，用来接收所述全差分信号；

一电阻对，用来产生信号，该信号与加到所述 NMOS 对的全差分信号的和成比例；

一单一 NMOS 晶体管，用来产生偏移一个电平的共模基准信号；

一 PMOS 对，用来接收所述信号和所述偏移一个电平的共模基准信号；以及

所述 PMOS 对的负载，它还包括两个二极管连成的 NMOS 晶体管，其中控制信号是在所述 NMOS 晶体管的其中之一的漏极上产生的。

6. 如权利要求 5 的器件，其特征在于还包括：

第二 NMOS 晶体管对，用来对所述 NMOS 晶体管对供给偏置电流；

一 NMOS 晶体管，用来对所述单一 NMOS 晶体管供给偏置电流；

多个 PMOS 晶体管，被设置成一共阴共栅电流源，并对所述 PMOS 对供给偏置电流。

7. 如权利要求 5 的器件，其特征在于所述偏移电平的共模基准信号是加到所述 PMOS 对上的电压差。

高速和高增益运算放大器

本发明涉及用于诸如高性能模/数转换器的高性能开关电容模拟电路中的高速和高增益运算放大器的设计。运算放大器是模拟电路的最重要的建设模块。对于宽带无线系统中高性能模/数转换器来说，运算放大器设定了其速度和精度限制。

运算放大器是大多数电压型模拟电路的心脏。它们通常指导开关电容（SC）电路的运算速度和精度。在 SC 电路中它们还消耗很大的能量。高性能模/数（A/D）转换器通常利用 SC 电路工艺。因此，运算放大器的性能确定了 A/D 转换器的性能。

对于 SC 电路来说，负载是纯电容的。通常单级的运算跨导放大器（OTA）优于多级的运算放大器。在 OTA 中，电容性负载用来产生单一支配极，它通常产生高一致增益带宽。直流增益通常是稳定的但可通过共阴共栅而得到改进。对于多级运算放大器，内部密勒电容以及间或的电阻被用来使电极分离并可独立于负载引入用于补偿相位滞后和频响的零值。但是均一增益带宽通常低于单级的 OTA，尽管由于共阴共栅了多级使直流增益较高。对于高速 A/D 转换器来说，通常单级结构是优选的，它可以达到一个单级的设定并具有非常宽的带宽。但增益对于高精度 A/D 转换器来说并不足够。

在诸如 US－A－749956 的实例中示出用于 MOS 积分电路的全差分运算放大器，如在此文件的图 5 所示，该运算放大器在 P 支路具有一个共阴共栅的晶体管对，而在 N 支路具有一个共阴共栅的晶体管对。

本发明的目的是在不损失速度的情况下提高增益，这一目的是通过在诸如高性能模/数转换器的高性能开关电容模拟电路中设置一个高速和高增益运放来达到的。本发明的运放是单级运算跨导放大器型的，它具有单一共阴共栅的 N 型晶体管和双共阴共栅的 P 型晶体管。参照对比文件来看，应当是在 N 和 P 分支中的单一共阴共栅放大器。本发明还可以包括一个时间连续的共模反馈。以本发明的此种设计，高速和高增益可以大相位余裕保证稳定的方式来保持。

图 1 是本发明的运算跨导放大器 OTA 的示意图；

图 2 是根据实施例的共模反馈电路的示意图；

图 3 示出根据本发明的 OTA 的模拟频响。

图 1 所示的运放为一个折叠共阴共栅 OTA。与常规 OTA 不同，在 P 分支中用了一个双共阴共栅放大器，以增加增益而无速度损失。

晶体管 M0 和 M1 是输入器件，晶体管 M12 为它们提供偏置电流。输入信号 V_{in+}和 V_{in-}分别加到晶体管 M0 和 M1 的栅极。晶体管 M2 和 M3 是 P 分支的偏置晶体管。晶体管 M4 和 M5 是 P 分支中的第一级联晶体管对，晶体管 M10 和 M11 是 P 分支中的第二级联晶体管对。晶体管 M6 和 M7 是 N 分支的偏置晶体管，与此同时，它们提供一个装置以通过在共模反馈电路中产生的信号 CMFB 控制共模分量。晶体管 M8 和 M9 是 N 分支中的共阴共栅晶体管对。V_{out+}和 V_{out-}是全差分输出。V_{biaso}是晶体管 M12 的偏压，V_{bias1}为晶体管 M8 和 M9 的偏压，V_{bias2}为晶体管 M10 和 M11 的偏压，而 V_{bias4}为晶体管 M2 和 M3 的偏压。AVCC 和 AVSS 分别为具有 5V 和 0V 的电源电压。

图 1 所示的本发明的运放为一单级 OTA 型运放，且均一带宽为：

$$fu = \frac{1}{2\pi} \bullet \frac{g_{min}}{C_L}$$

其中，g_{min}为输入晶体管 M0 和 M1 的跨导，而 C_L为 OTA 的负载电容。假定在共阴共栅晶体管源极上形成的寄生极的频率大于支配级频率，则由单一极确定结果。在均一增益缓冲结构中的设定差是由 B. Kamth, R. Meyer 和 P. Gray 在 IEEE 年鉴《分立元件电路》1974 年 12 月 SC－9 卷第 347－352 页的文章“Relationship Between frequency response and settling time of operational amplifiers”中有所总结：$\frac{\Delta V}{V} = \frac{A_{DC}}{1+A_{DC}} \bullet \exp(-2\pi \bullet fu \bullet t)$，其中 A_{DC}为运放的直流增益。假定要 12 位的精度，则运算放大器需要以 12 位精度在半时钟采样同期内设定，其关系为：$\exp(-2\pi \bullet fu \bullet t) < \frac{2^{-12}}{2}$，因此：$fu > \frac{1.4}{t} = \frac{1.4}{0.5T} = \frac{2.8}{T} = 2.8 f_{sample}$，其中 T 为采样周期，$f_{sample}$为采样率。均一增益带宽必须比采样率大 3 倍以确保 12 位设定精度。

考虑在不同时钟相位 OTA 的寄生极和其不同的周边配置，需要使均

一增益带宽比采样率至少大六倍。假定采样率为 50MHz，则均一增益带宽应在 300MHz 以上。

负载电容越小，均一增益带宽将越大。但使用小负载电容会有两个相反结果。热噪声功率和其它噪声功率与采样电容成反比。另外，如果非支配极并不远离与负载电容成反比的支配极，非支配极则可以减少相位余裕。因此，负载电容将选 2－4PF。以此大采样电容，如果峰值输入信号大于 0.5V，则热噪声并不限制 12 位的动态范围。

作为一个通用规则，对于 SC 应用相位余裕应大于 45 度。以此大负载电容，易于保证此相位余裕。

精度直接与 OTA 的直流增益和其容性周边配置相关。假定需要 12 位精度，直流增益的粗略估计如下：$A_{DC}>2\cdot 2^{12}=78dB$。

考虑设计余裕，直流增益需大于 78＋3＝81dB。为达到此高增益，需要采用共阴共栅工艺。由于 PMOS 晶体管的增益和输出电阻明显小于 NMOS 晶体管的增益和输出电阻，则在上分支要用如图 1 所示的双共阴共栅结构。直流增益为：

$$A_{DC}=g_{min}(r_{O6}\cdot A_{M8}||r_{O2}\cdot A_{M4}\cdot A_{M10})$$

其中 r_{O6} 和 r_{O2} 分别为晶体管 M6 和 M2 的输出电阻，Am8、Am4 和 Am10 分别为晶体管 M8、M4 和 M10 的增益。缺点是输出电压范围受限。但它可以减少电压抖晃以减少由于采样所引起的失真。由于 NMOS 晶体管中漂移动率在某个 CMOS 处理过程中大于 PMOS 晶体管中的 4 倍，使其模电压尽可能低是个好选择以减小 NMOS 开关的导通电阻。共模电压设为 2V，输出电压抖晃超过＋/－1.2V，而不会使特性变差。

图 2 所示的是共模反馈电路，晶体管 M35 和 M36 是共模反馈电路的输入器件，其栅极分别接输入电压 V_{in+} 和 V_{in-}，它是图 1 的运算放大器的全差分输出 V_{out+} 和 V_{out-}。晶体管 M33 和 M34 为输入器件 M35 和 M36 提供偏置电流。电阻 I37 和 I38 用于在晶体管 M66 的栅极产生全差分输入电压中的共模电压。注意，共模电压由于晶体管 M35 和 M36 的栅－源电压而为电平位移的共模电压。共模输入电压 Vcm 经晶体管 M38 加到晶体管 M67 的栅极，并由晶体管 M39 的栅－源电压电平位移。晶体管 M40 为晶体管 M39 提供偏流。在差分对 M66 和 M67 上所加的电压差，即全差分信号中的电平位移共模电压和电平位移的共模电压被用于产生在图 1 的运放中所用的共模控制信号 CMFB。晶体管 M68 和 M69 是差分晶体管对 M66

和 M67 的负载，且晶体管 M69 中的电流用于经信号 CMFB 控制图 1 的运放中的共模电压。晶体管 M64 是差分对 M66 和 M67 的偏置晶体管，而晶体管 M65 是 M64 的共阴共栅晶体管。V_{bias0} 为晶体管 M33、M34 和 M40 的偏压。V_{bias3} 为 M65 的偏压，而 V_{bias4} 为 M64 的偏压。AVCC 和 AVSS 分别为具有 5V 和 0V 的电源电压。

为了验证性能，在 CADENCE 平台进行 SPICE 模拟。用一个直流工作点的最佳化来区分优先次序，使电路对工作的变化不那么敏感。最佳化这样进行，使有足够的源－漏电压来保证所有的晶体管处在饱和区，甚至当阈值电压和晶体管尺寸上有明显变化时仍如此。模拟的结果如图 3 所示，其中示出了幅度和相位响应。

为了检查电路的稳定性，偏置电流改变 20％，且输入和输出共模电压从 1.8 变到 2V。在所有这些改变中，直流增益大于 83dB，均一增益带宽大于 400MHz，如图 3 所示，对 4PF 的电容来说，相位余裕约为 60 度。OTA 的特性如表 1 中的总结。

表 1: OTA 特性总结

	2-pF 电容负载	4-pF 电容负载
功率耗散@5V	25mW	25mW
直流增益（dB）	85dB	85dB
均－增益带宽	750MHz	420MHz
相位余裕	49 度	66 度
步进速度（正跃变）	340V/us	180V/us
步进速度（负跃变）	530V/us	270V/us
CMRR（匹配）	>100dB	>100dB
PSRR（正电源）	66dB	66dB
PSRR（负电源）	69dB	69dB

尽管前面的描述包括了多个细节和说明，但应理解，这些仅仅是用来说明本发明用的，并且不是用于对本发明加以限制。在不脱离本发明精神和所要求的权利保护范围内，对本领域的普通技术人员来说有许多变型是显而易见的。

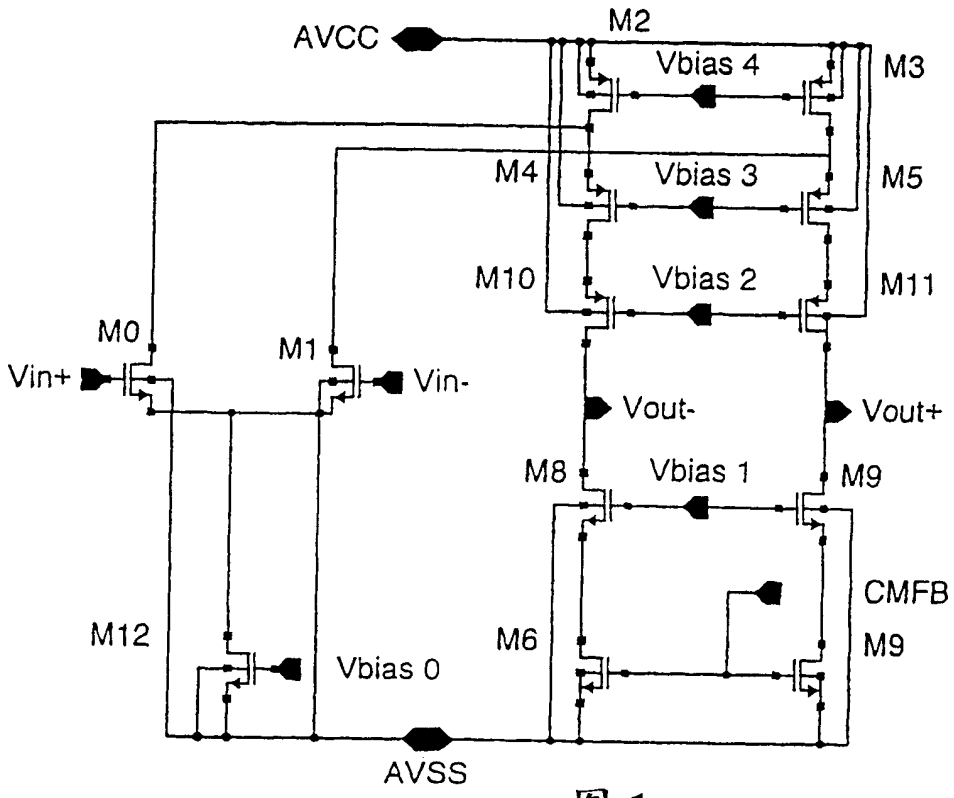

AVCC
M2
Vbias 4
M3
M4
Vbias 3
M5
M10
Vbias 2
M11
M0
M1
Vin+
Vin-
Vout-
Vout+
M8
Vbias 1
M9
CMFB
M12
M6
M9
Vbias 0
AVSS

图 1

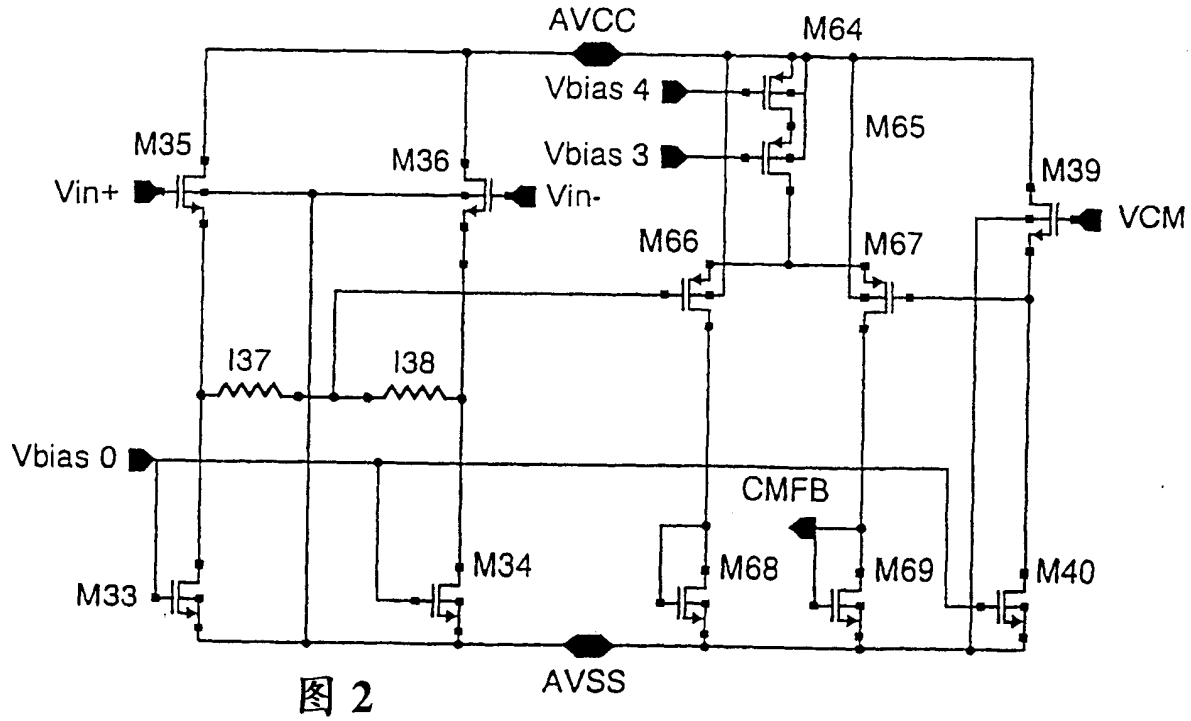

AVCC
M64
Vbias 4
M65
M35
M36
Vbias 3
M39
Vin+
Vin-
VCM
M66
M67
I37
I38
Vbias 0
CMFB
M34
M68
M69
M40
M33
AVSS

图 2

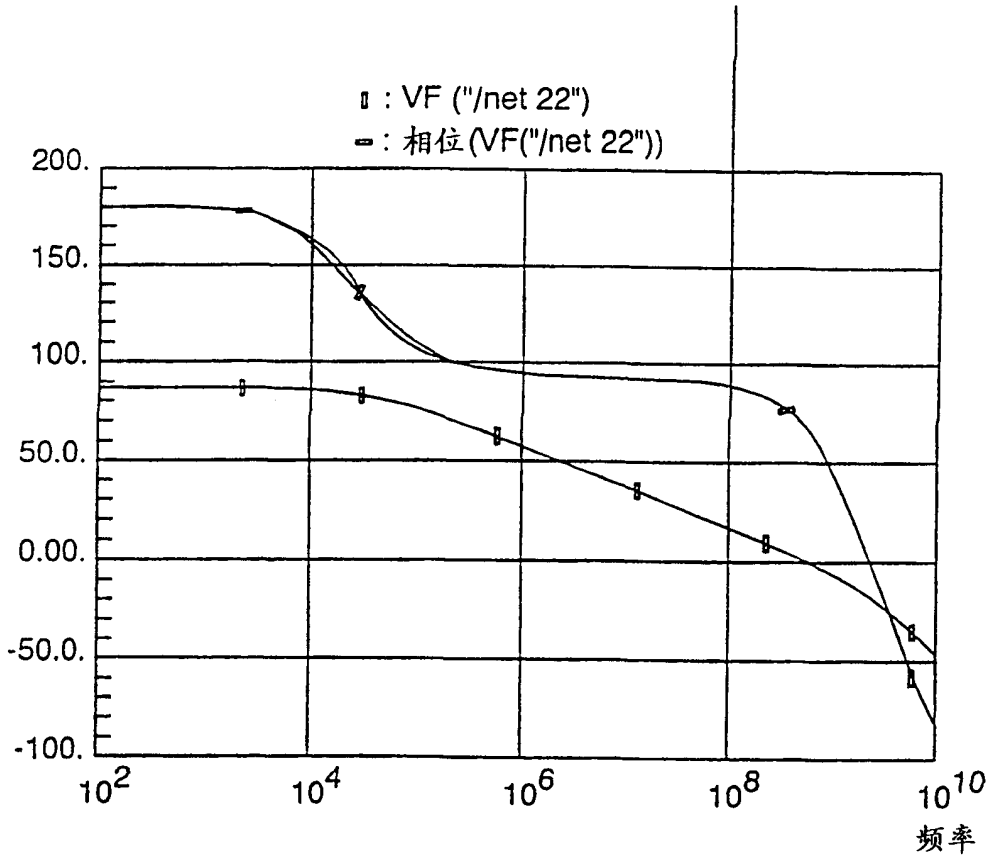

: VF ("/net 22")
: 相位(VF("/net 22"))
200.
150.
100.
50.0.
0.00.
-50.0.
-100.
10^2
10^4
10^6
10^8
10^{10}
频率

图 3