(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[7]
H01L 29/78

(45) 공고일자 2004년03월24일
(11) 등록번호 10-0398897
(24) 등록일자 2003년09월06일

(21) 출원번호 10-1997-0002213
(22) 출원일자 1997년01월27일

(65) 공개번호 10-1997-0060513
(43) 공개일자 1997년08월12일

(30) 우선권주장 96-32871 1996년01월26일 일본(JP)

(73) 특허권자 가부시키가이샤 한도오따이 에네루기 켄큐쇼
일본국 가나가와켄 아쓰기시 하세 398

(72) 발명자 장홍용
일본국 242 가나가와켄 야마토시 후카미다이 1-10-15파래수 미 야가미 302

후쿠나가 타케시
일본국 243 가나가와켄 아쓰기시 하세 304-1 플랫 셀-에이 105

(74) 대리인 황의만

심사관 : 임동우

(54) 반도체장치제조방법

요약

절연 표면을 가진 기판 상에 우수한 특성을 가지는 반도체장치를 제조하는 방법이 개시된다. 이온 도핑법에 의해 수소 농후 영역이 기판 내부에 형성되고, 수소 이온을 열적으로 확산시키기 위해 300 450℃의 온도로 가열처리가 행해진다. 그리하여, 활성층 내의 댕글링 결합 및 결함 준위가 보상될 수 있다. 이렇게 하여 반도체장치 내부로부터 수소화하는 것이 가능하기 때문에, 수소화를 고효율로 행할 수 있다.

대표도

도 1

명세서

도면의 간단한 설명

도 1(A) 도 1(D)는 TFT 제작공정을 나타내는 도면.
도 2(A) 도 2(E)는 TFT 제작공정을 나타내는 도면.
도 3은 주변 구동회로를 일체로 포함하는 액정 표시장치를 나타내는 도면.
도 4(A) 및 도 4(B)는 TFT의 전기적 특성을 나타내는 그래프.
도 5는 수소 농도 분포를 나타내는 그래프.
* 도면의 주요부분에 대한 부호의 설명
101: 유리 기판 102: 하지막 103: 활성층
104: 산화질화규소막 105: 알루미늄막 106: 다공성 양극산화막

107: 단단한 양극산화막 108: 게이트 전극 109: 소스 영역
110: 드레인 영역 111, 112: 저농도 도핑 영역
113: 채널 영역 114: 층간절연막 115: 소스 배선
116: 드레인 배선 117: 게이트 배선 301: 유리 기판
302: 수평 주사 회로 303: 수직 주사 회로 304: 입력 단자
305: 화소 영역 306: 공통 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 결정성 박막을 사용하여 반도체장치를 제작하는 방법에 관한 것으로, 더 상세하게는, 플레이너(planar)형 박막트랜지스터를 제작하는 방법에 관한 것이다. 또한, 본 발명은 그러한 반도체장치를 이용하여 액정 표시장치를 제작하는 방법에 관한 것이다.
최근, 기술의 발달로, 비정질 규소(a-Si) 박막이나 폴리실리콘(p-Si) 박막이 저온에서 형성될 수 있기 때문에, 유리 기판 및 플라스틱 기판과 같은, 내열성이 약한 기판 상에 우수한 스위칭 특성을 가지는 전계효과 박막트랜지스터(TFT)를 제작하는 기술이 발달되었다.
현재, a-Si 박막을 사용하는 액티브 매트릭스형 액정 표시장치가 평면 표시 장치의 주류가 되어 전자산업의 거대한 분야의 하나를 이루고 있다.
액티브 매트릭스형 액정 표시장치는, 수 백만개의 화소가 행렬로 배열되고 각 화소에 TFT가 배치되며, 각 화소 전극에 출입하는 전하가 TFT의 스위칭 작용에 의해 제어되는 것이다.
또한, p-Si 박막을 사용하는 TFT는 높은 전계이동도를 가지고 고속으로 동작하기 때문에, 주변 구동회로를 일체로 가지는 액정 표시장치를 제작하는 것을 가능하게 한다.
따라서, p-Si 박막을 사용하는 액정 표시장치는 차세대의 고성능 지능 표시 시스템을 실현하는 기술로 인식되고 있다. 이러한 기술은 유리 상의 전자 시스템(system-on-glass)의 제작을 가능하게 하는 것으로 간주된다.
그러나, 규소막은 특유의 문제점을 가지고 있다. 비정질 규소 박막 및 저온 p-Si 박막은 댕글링 결합(dangling bond) 및 결정 입계로 인하여 높은 결함 준위 밀도를 가진다. 따라서, TFT가 제작될 때, 활성층의 수소 종단을 실행하기 위해 수소화 공정이 필요하다.
오늘날, 수소화 공정은, 이동도, 스레시홀드 전압, 오프 전류, 및 서브스레시홀드 스윙 계수(subthreshold swing factor)와 같은 TFT의 전기적 특성을 개선하는데 있어서 효과적이기 때문에 많이 사용되고 있다. 수소화는 크게 나누어, 가열 처리를 이용한 방법과 플라즈마 처리를 이용한 방법의 2가지 방법으로 분류된다.
가열처리를 이용한 방법에서는, 피처리 기판이 수소 분위기에서 300 450℃의 온도로 수 십분 내지 수 시간 가열되어 박막 내에서 수소를 열적으로 확산시킨다.
이 방법에서는, 수소화 시간을 단축시키고 장치 비용을 낮추기 위해, 가열처리가 100% H_2 분위기에서 상압(常壓)으로 행해지는 것이 바람직하다. 그러나, 수소가 매우 활성적이기 때문에(일정한 농도 및 분위기 온도를 초과하면, 수소가 폭발한다), 수소 농도에 관한 공업 안전 기준은 3 4% 이하로 엄격하게 제한하고 있다.
따라서, 불활성 가스로 희석된 수소 분위기에서 수소화를 행하는 것으로 이루어진 방법 및 수 백 torr의 저압 하에서 수소화를 행하는 것으로 이루어진 방법이 제안되어 있다. 그렇지만, 두 방법 모두 수소화 효율이 낮고, 오직 제한된 공업적 실용성만을 가진다.
다른 문제점은, 수소가 분자 상태로 유지된 채 활성층 내부로 확산되어, 결함 준위를 종단시키는 확률(수소화 효율)이 매우 높지 않다는 것이다.
플라즈마 처리를 이용한 방법에서는, H_2, H_2+O_2, 및 NH_3 와 같은 반응성 가스가 플라즈마 방전에 의해 분해되고, 그 결과로 생성된 수소 원자가 박막 내로 주입된다.
이 경우, 수소화 효율은 높지만, 플라즈마 손상 및 정전 파괴의 문제가 발생한다. 이에 더하여, 최적의 수소화 조건을 얻는 것이 어렵다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 매우 효율적인 수소화 방법을 이용하여 반도체장치를 제작하는 방법을 제공하는데 있다.
본 발명의 다른 목적은 수소화 효과를 높임으로써 전기적 특성이 개선된 TFT를 제공하는데 있다.
상기한 문제점들의 관점에서, 본 발명자들은 종래의 수소화 기술을 분석하여, 상기 문제점들을 해결하는데 있어 하기 사항들이 중요한 역할을 한다는 것을 알았다.
(1) 수소의 확산계수는 수소가 확산되는 재료에 따라 다르다. 외부로부터 수소를 확산시키는 수소화 방법에서는, 활성층에 도달하는 수소의 양이 상층부의 재료에 따라 크게 변화한다. 따라서, TFT 제작공정의 초기 단계에서 수소 종

단을 행하는 것이 중요하다.
(2) TFT 제작공정의 초기 단계에서 활성층을 수소 종단시켜도, 그 활성층이 약 350℃로 가열될 때만 수소가 일정 확률로 활성층에서 이탈하기 때문에, 수소 손실을 일정하게 보충하기 위한 수소 공급원이 필요하게 된다.

발명의 구성 및 작용

따라서, 본 발명은, 제1 공정과 제2 공정으로 이루어진, 절연 표면을 가진 기판 또는 베이스 상에 반도체장치를 제작하는 방법을 제공한다. 상기 제1 공정은 반도체장치를 구성하는 활성층 아래에 소정의 수소 함량을 가지는 수소 함유 영역을 형성하는 것으로 이루어지고, 상기 제2 공정은 반도체장치 내부로 수소를 확산시키기 위해 가열처리를 행하는 것으로 이루어져 있다. 상기 제1 공정에 의해 형성된 영역이 수소 공급원으로서 사용되고, 상기 제2 공정 중에, 이 수소 공급원을 사용하여 반도체장치의 수소화가 행해진다.
더 상세하게는, 다른 영역보다 높은 수소 함량을 가지는 수소 함유 영역을 활성층 아래에 미리 형성하여 두고, 이 영역을 수소 공급원으로 하여 내부로부터 공급되는 수소를 이용하여 수소 종단을 행한다. 이를 위해, 300 450℃의 온도로 가열처리를 행하여, 수소 공급원으로부터 수소를 확산시킨다.
이때, 후에 채널이 될 영역을 손상시키지 않고 수소 이온 주입이 행해져야 한다. 예를 들어, 순(順)스태거형 또는 순플레이너형 TFT인 경우, 수소 이온 주입이 게이트 전극 형성 후에 행해질 수 있고, 역(逆)스태거형 또는 역플레이너형 장치인 경우에는, 수소 이온 주입이 활성층 형성 전에 행해질 수 있다.
이러한 이유로, 수소 이온 주입은 어느 정도의 주입 깊이로 달성하는 것이 요구된다. 따라서, 이온 도핑법을 사용하는 것이 바람직하다. 이때, 도스량은 1E15 1E17개/cm^2으로 조절된다.
이온 도핑법에 의해 도입된 수소 이온은 다른 원자와 충돌하여, 수소 이온에 에너지가 부여된다. 따라서, 이들 수소 이온은 원자 상태로 존재하기 때문에, 그 이온들이 활성층을 효율적으로 수소 종단할 수 있다.
또한, 수소화를 위한 가열처리는, 수소 공급원이 활성층 아래에 존재하기 때문에 처리 분위기에 좌우되지 않는다. 이것은 안정된 수소화 효율을 보장한다. 또한, 이 가열처리는 처리 분위기에 무관하기 때문에 300 450℃의 온도로 행해지는 다른 공정의 기능도 이행할 수 있다.
본 발명은 또한, 제1, 제2 및 제3 공정으로 이루어지는, 절연 표면을 가진 기판 또는 베이스 상에 반도체장치를 제작하는 방법을 제공한다. 상기 제1 공정은 반도체장치를 구성하는 활성층 아래에 소정의 수소 함량을 가지는 수소 함유 영역을 형성하는 것으로 이루어지고, 상기 제2 공정은 활성층 위에 질화규소로 된 층간 절연막을 형성하는 것으로 이루어지며, 상기 제3 공정은 반도체장치 내부로 수소를 확산시키기 위해 가열처리를 행하는 것으로 구성된다. 상기 제1 공정에 의해 형성된 수소 함유 영역이 수소 공급원으로서 사용되고, 상기 제3 공정에 의해 반도체장치의 수소화가 행해진다.
수소의 확산계수는 수소가 확산되는 재료에 따라 다르기 때문에, 종래 기술에서와 같이 외부로부터 수소를 확산시키는 수소화 방법에서는, 활성층에 도달하는 수소의 양이 상층부의 재료에 의해 크게 영향을 받게 된다. 본 발명자들의 실험에 따르면, 층간절연막이 질화규소막으로 이루어지는 경우, 이 층에 의해 수소가 차단되어, 수소가 활성층에 도달하는 것을 어렵게 한다는 것이 밝혀졌다.
그러나, 활성층 위에 질화규소막을 형성하기 전에 수소 종단을 행하면, 후의 공정에서 그 규소막을 약 350℃로 가열하는 것만으로도 수소가 일정 확률로 활성층으로부터 이탈하는 문제가 발생한다.
본 발명에서는, 수소 이온 공급원이 활성층 아래에 존재하기 때문에, 공급되는 이온들이 질화규소막 등에 의해 차단되지 않는다. 따라서, 안정된 수소화 효율이 보장될 수 있다. 또한, 수소 이온 공급원으로부터의 수소 이온이 수소 손실을 지속적으로 보충할 수 있다.
수소 이온이 반도체장치 내부로부터 확산되기 때문에, 질화규소막이 층간절연막으로서 사용되는 경우, 그 규소막은, 수소 이온이 반도체장치로부터 탈출하는 것을 방지하는 배리어(barrier)막으로도 작용한다.
따라서, 장치 구조의 내부는 통상의 수소화 방법에 의해 제작된 TFT보다 더 높은 수소 농도를 가진다. 특히, 질화규소막이 배리어 막으로 사용되는 경우, 그 배리어 막의 저면에서의 수소 이온 농도가 높게 되는 경향이 있다.
이하, 본 발명을 그의 바람직한 실시예에 의거하여 더욱 상세히 설명한다.
[실시예 1]
본 발명에 따라 박막트랜지스터(TFT)를 제작하는 본 실시예의 공정들이 도 1(A) 도 1(D)에 나타내어져 있다. 본 실시예는 순(順)플레이너형 TFT를 제작하는 예를 나타내지만, 본 발명이 이것에 한정되는 것은 아니고, 역(逆)플레이너형, 순스태거형, 역스태거형 등에도 적용될 수 있다.
먼저, 코닝 7059로 대표되는 유리 기판(101)을 준비한다. 물론, 석영 기판 또는 절연 표면을 가진 반도체 재료가 사용될 수도 있다. 유리 기판이 사용되는 경우, 가열처리가 유리 기판의 변형점 부근에서 미리 행해지면, 후의 가열 공정에서 유리의 수축이 억제될 수 있다.
그 다음, 산화규소막으로 이루어진 하지막(下地膜)(102)을 2,000 Å의 두께로 형성한다. 이 막은 스퍼터링법 또는 플라즈마 CVD법에 의해 형성될 수 있다. 그 다음, 플라즈마 CVD법 또는 LPCVD법에 의해 하지막 상에 비정질 규소막(도시되지 않음)을 200 500 Å의 두께로 형성한다. 본 실시예에서는, a-Si막이 플라즈마 CVD법에 의해 500 Å의 두께로 성막되었다.
또한, 본 실시예에서는, 폴리실리콘 박막을 사용하는 TFT를 제작하는 예를 나타내지만, 본 발명은 비정질 규소 박막을 사용하는 TFT에도 적용될 수 있다. 후자의 경우, 다음의 결정화 단계는 필요치 않다.
그후, 비정질 규소막을 적절한 결정화 방법에 의해 결정화시킨다. 이 결정화는 550 650℃, 1 24시간의 가열처리에 의해 또는 193 nm, 248 nm 또는 308 nm의 파장을 가지는 UV 레이저광의 조사(照射)에 의해 행해진다. 이때, 양 방

법을 병용하여도 좋다. Ni과 같은 결정화 촉진 원소가 첨가될 수도 있다.
그 다음, 비정질 규소막을 결정화하여 얻어진 결정성 규소(폴리실리콘)막을 패터닝하여 섬 형상의 반도체층 또는 활성층(103)을 형성한다.
그리고, 플라즈마 CVD법에 의해 그 활성층 상에 두께 1,200 Å의 산화질화규소(SiO_xN_y)막(104)을 형성한다. 이 산화질화규소막(104)은 후에 게이트 절연막으로서 작용한다. 대신에, 산화규소막 또는 질화규소막이 사용될 수도 있다.
이어서, 0.2 중량%의 스칸듐이 첨가된 알루미늄막(105)을 직류 스퍼터링법에 의해 4000 Å의 두께로 형성한다. 스칸듐의 첨가는 알루미늄막(105)의 표면에 힐록 및 휘스커가 발생하는 것을 방지하는데 효과가 있다. 이 알루미늄막(105)은 후에 게이트 전극(108)으로 작용한다.
알루미늄막 대신에, Mo, Ti, Ta 또는 Cr과 같은 다른 금속계 재료가 사용될 수도 있다. 또한, 폴리실리콘 또는 실리사이드계 재료와 같은 도전성 막이 사용될 수도 있다.
그 다음, 전해액 내에서 알루미늄막(105)을 양극으로 사용하여 양극산화를 행한다. 그 전해액은 3% 주석산의 에틸렌 글리콜 용액을 수성 암모니아로 중화시켜 pH를 6.92로 조정하여 만들어진다. 음극으로서 백금이 사용되고, 5 mA의 전류가 인가되며, 전압이 10 V까지 상승된다.
이렇게 하여, 치밀한 양극산화막(도시되지 않음)이 형성된다. 이 양극산화막은 후에 퇴적되는 포토레지스트에 대한 밀착성을 향상시키는 역할을 한다. 막 두께는 전압 인가시간을 조절함으로써 조절될 수 있다.(도 1(A))
도 1(A)의 상태를 얻은 후, 포토레지스트 마스크를 사용하여 알루미늄막(105)을 패터닝하여, 후에 형성되는 게이트 전극(108)을 위한 원형(原 型)을 형성한다. 그리고, 두번째 양극산화를 행하여, 다공성 양극산화막(106)을 형성한다. 전해액으로서 3% 수산(蓚酸) 수용액이 사용된다. 음극으로서 백금이 사용되고, 2 3 mA의 전류가 인가되며, 전압이 8 V까지 상승된다.
이때, 양극산화는 기판에 평행한 방향으로 진행한다. 다공성 양극산화막(106)의 길이는 전압 인가시간을 조절함으로써 조절될 수 있다.
그 다음, 포토레지스트를 전용 박리액으로 제거하고, 세번째 양극산화를 행한다. 그리하여, 도 1(B)에 나타낸 상태가 얻어진다.
이때, 사용되는 전해액은 3% 주석산의 에틸렌 글리콜 용액을 수성 암모니아로 중화시켜 pH를 6.92로 조정하여 만들어진다. 음극으로서 백금이 사용되고, 5 6 mA의 전류가 인가되며, 전압이 100 V까지 상승된다.
이때, 매우 치밀하고 단단한 양극산화막(107)이 형성된다. 따라서, 이 막은 도핑 공정과 같은 후의 처리공정에서 게이트 전극(108)이 손상되는 것을 방지한다. 상기 단단한 양극산화막(107)은 에칭에 대하여 저항성이어서, 콘택트 홀이 형성될 때, 에칭 시간이 연장된다. 이러한 이유로, 두께를 1000 Å 이하로 설정하는 것이 바람직하다.
그 다음, 도 1(B)에 나타낸 바와 같이, 이온 도핑법에 의해 기판의 전체 표면에 수소 이온을 주입한다. 게이트 전극(108)의 면적이 기판의 전체 표면에 비하여 작기 때문에, 수소 이온 주입 깊이를 계산하는데 있어서 게이트 전극의 영향을 고려하는 것은 필요치 않다. 본 실시예에서는, 이온 주입 공정이 하기 조건으로 행해진다.
도펀트 가스 : 100% H_2
인가 전력 : 20 100 W
인가 전압 : 40 100 KeV
도스량 : 1E15 1E17개/cm^2
처리 온도 : 실온
상기한 조건에서 형성된 수소 이온 농후 영역(수소 이온을 고농도로 함유하는 영역)이, 수소 이온을 열적으로 확산시키는 가열처리 단계인 후의 수소화 공정에서 수소 이온 공급원으로서 작용한다. 따라서, 도스량은 5E15개/cm^2 이상인 것이 바람직하다.
처리 온도는 실온으로 한정되는 것은 아니고, 이온 주입 시 기판을 가열하는 것도 가능하다. 그러나, 이 경우, 처리가 실온에서 행해질지라도, 이온 주입에 의해 기판 자체의 온도가 상승하여, 자체적으로 약 200℃까지 가열될 수 있다. 따라서, 기판을 가열하면서 처리를 행할 때, 이러한 자체 온도 상승 및 수소 이탈 온도를 고려하는 것이 필요하다. 따라서, 기판이 450℃ 이상으로 가열되지 않도록 주의해야 한다.
또한, 약 350℃로 가열될지라도, 주입된 수소 이온이 활성화되고 기판으로부터 이탈한다. 따라서, 후에 주입되는 인(P) 이온 및 붕소(B) 이온이 활성화될 때, 특히 그 활성화를 위해 레이저 조사가 이용될 때, 활성층(103)이 열을 흡수하여 뜨거워진다. 따라서, 수소 이온이 활발하게 기판에서 이탈한다.
이러한 이유로, 수소 이온의 도스량 분포는, 그의 피크가 항상 활성층(103) 보다 깊은 위치에 있도록 조절된다. 산화규소로 이루어진 하지막(102)의 수소 함유량이 너무 높으면, 그 막의 질이 악화된다. 따라서, 그 피크가 유리 기판(101)과 하지막(102) 사이의 계면보다 깊은 위치에 있는 것이 바람직하다. 도 5는 SIMS(이차이온질량분석법)에 의해 평가된 수소 이온 도스량의 깊이 분포를 나타낸다.
수소 이온 주입이 행해지는 경우, 수소 이온의 충돌에 의해 기판의 자체 온도 상승이 유발된다. 후의 도펀트 주입은 핫 도핑(hot doping)(기판이 가열된 상태에서의 도핑)이 된다. 핫 도핑은 도펀트 활성화 공정에 필요한 에너지를 감소시켜, 2차적인 이점을 제공한다.
그 다음, 도 1(B)에 나타낸 구조가 유지된 채 활성층(103)에 도펀트를 주입한다. 예를 들어, N채널형 TFT가 제작되는 경우에는, 도펀트로서 인(P)이 사용되고, P채널형 TFT가 제작되는 경우에는, 도펀트로서 붕소(B)가 사용된다. 본 실시예에서는, N채널형 TFT가 제작되는 경우를 나타낸다.
먼저, 도 1(B)의 상태에서, 첫번째 이온 주입을 행한다. 인(P)을 60 90 kV의 가속 전압 및 0.2 5x 10^{15} 원자/cm^2 의 도스량으로 주입한다. 본 실시예에서는, 가속 전압이 80 kV이고, 도스량이 1x 19 ^{15} 원자/cm^2 이었다.

그 결과, 게이트 전극(108) 및 다공성 양극산화막(106)이 마스크로 되어, 소스/드레인 영역이 될 영역(109, 110)이 자기정합적으로 형성된다.(도 1(C))

그 다음, 도 1(C)에 나타낸 바와 같이, 다공성 양극산화막(106)을 제거하고, 두번째 이온 주입을 60 90 kV의 가속 전압과 0.1 5× 10 ^{14} 원자/cm ^{2} 의 도스량으로 행한다. 본 실시예에서는, 가속 전압이 80 kV이고, 도스량이 1x 10 ^{14} 원자/cm ^{2} 이었다.

따라서, 게이트 전극(108)이 마스크로 되어, 소스 영역(109) 및 드레인 영역(110)보다 낮은 도핑 수준의 저농도로 도핑된 영역(111, 112)이 자기정합적으로 형성된다. 동시에, 게이트 전극(108) 바로 아래에는 도펀트가 전혀 주입되지 않기 때문에, TFT의 채널로서 작용하는 영역(113)이 자기정합적으로 형성된다.

저농도로 도핑된 영역(LDD 영역으로 불림)(112)은 채널 영역(113)과 드레인 영역(110) 사이에 높은 전계가 형성되는 것을 억제하도록 작용한다.

이렇게 하여, 도 1(C)에 나타낸 상태가 얻어진다.

그 다음, KrF 엑시머 레이저광 조사 및 열 어닐을 행한다. 본 실시예에서는, 레이저광의 에너지 밀도가 250 300 mJ /cm ^{2} 이었고, 열 어닐이 300 450℃에서 1시간 행해졌다. 이 공정에 의해, 이온 도핑 공정에서 손상된 활성층(103)의 결정성을 개선시킬 수 있다.

이어서, 플라즈마 CVD법에 의해 층간절연막(114)으로서 질화규소막을 3000 5000 Å의 두께로 형성한다. 층간절연막(114)은 질화규소막인 것이 바람직하지만, 산화규소로 만들어질 수도 있다. 또한, 층간절연막(114)이 다층 구조일 수도 있다.(도 1(D))

층간절연막(114)을 형성한 후, 이전 공정에서 주입된 수소 이온을 열적으로 확산시킨다. 이 공정은 종래의 수소화 공정과 동일한 목적을 수행한다. 가열처리는 N $_{2}$ 분위기(또는 5% 이하의 H $_{2}$ 분위기)에서 350℃로 2시간 행한다. 처리실의 내부는 대기압으로 한다.

특히, 가열처리가 H $_{2}$ 분위기에서 행해지는 경우, 수소화 효율이 증대되고, 유리 기판 상에 퇴적된 박막의 응력이 완화된다. 따라서, 낮은 효율을 제공하는 상압 및 낮은 수소 농도 조건 하에서도, 부가적인 이점을 포함하는 충분한 효과가 얻어질 수 있다.

본 실시예의 수소화 공정에서는, 수소 공급원이 기판의 내부에 존재하기 때문에, 이 공정이 실질적으로 처리 분위기에 무관하게 된다. 따라서, 이 공정이 300 450℃의 온도에서 행해지는 다른 공정의 기능도 수행할 수 있다.

상기한 층간절연막(114)이, 예를 들어, 300 450℃에서 퇴적되고, 상기 처리 시간이 수소 이온의 충분한 열적 확산을 가능케 한다면, 별도로 가열 확산 공정을 행할 필요가 없다.

그러나, 수소화가 층간절연막 형성 후에 행해지는 경우, 수소가 층간절연막의 내부로부터 공급되기 때문에, 그 도입되는 수소가, 층간절연막(특히 질화규소막으로 만들어진 경우)이 수소에 대한 배리어가 되는 종래 기술과 달리, 층간절연막에 의해 차단되지 않는다는 것을 이해하여야 한다. 반대로, 층간절연막은 막 내부에 수소를 가두고 수소가 외부로 탈출하는 것을 방지하는 이점을 가진다.

수소화 공정의 종료 후에, 층간절연막(114)에 콘택트 홀을 형성하고, 알루미 늄계 재료와 티탄의 적층막으로 소스 배선(115), 드레인 배선(116) 및 게이트 배선(117)을 형성한다.

지금까지 설명된 공정들을 거쳐, 도 1(D)에 나타낸 TFT가 제작된다. 본 발명에 따른 수소화 공정에서, 기판 내부로부터 공급되는 수소가 활성 원자 상태를 취한다. 따라서, 수소화의 효율이 수소 분자를 이용하는 종래 기술의 수소화의 효율보다 훨씬 더 높다.

본 실시예에 따라 제작된 구조의 TFT는 다음과 같은 우수한 전기적 특성을 가진다.

전계이동도 : N채널형 TFT의 경우 100 150 cm ^{2} /Vs

P채널형 TFT의 경우 60 80 cm ^{2} /Vs

스레시홀드 전압 : N채널형 TFT의 경우 1 2 V

P채널형 TFT의 경우 -2 -3 V

서브스레시홀드 스윙 계수 : 0.2 0.4 V/decade

오프 전류 : 10 pA 이하

수소 공급원이 기판 내에 포함되어 있기 때문에, 열에 의한 열화(劣化)가 감소될 수 있다. 예를 들어, 완성된 TFT가 400℃에서 1시간 가열처리되어도, 이동도 및 스레시홀드 값의 변화량은 2% 이내이다.

[실시예 2]

본 실시예는, 수소 이온 도입 공정과 인 또는 붕소와 같은 도전형 부여 도펀 트의 주입이 동시에 행해지는 예를 나타낸다. TFT 제작공정은 하기 점을 제외하고는 실시예 1과 유사하다.

예를 들어, N채널형 TFT가 제작되는 경우, 도펀트로서 인(P)이 사용된다. 이때, 포스핀(PH $_{3}$)와 같은, 구성성분으로서 수소를 포함하는 도펀트 가스가 사용되는 경우, 수소가 도펀트와 함께 도입될 수 있다.

또한, 도펀트 가스를 희석시키는 가스로서 H $_{2}$ 가 사용되면, 수소 이온이 높은 도스량으로 쉽게 도입될 수 있다. 또한, 이온이 주입된 기판의 수소 함량은 희석 비율을 조정함으로써 조절될 수 있다.

상기한 바와 같이 가스를 이용한 이온 주입에 있어서는, 얻어진 수소 이온 분포는 수소 이온이 도펀트 이온보다 훨씬 가볍기 때문에 도펀트 이온의 분포보다 훨씬 깊은 위치에 피크를 가진다.

도펀트 및 수소 이온은 실시예 1에서 주어진 요건에 합당한 조건 하에서 주입되어야 한다. 수소 이온은 이온 주입 조건, 희석 가스 농도 등을 변화시킴으로써 소망의 농도로 도입될 수 있다.

본 실시예에서는, 수소 이온 주입 공정 및 도핑 공정이 동시에 행해질 수 있기 때문에, 공정이 대폭 단순화될 수 있다. 또한, 이온 주입 시에 생기는 반도체 장치에 대한 손상이 감소된다.

[실시예 3]

본 실시예는 본 발명을 이용하여 제작된 TFT를 구비한 액티브 매트릭스형 액 정 표시장치의 예를 나타낸다. 이하, 화소 영역에 배치된 화소 TFT와 주변 구동회로에 배치된 회로 TFT를 제작하는 공정 순서를 도 2(A) 도 2(E)를 참조하여 간단히 설명한다.

먼저, 코닝 7059로 대표되는 유리 기판(201)을 준비한다. 물론, 석영 기판 또는 절연 표면을 가진 반도체 재료가 사용될 수도 있다. 그 다음, 산화규소막으로 이루어진 하지막(202)을 2,000 Å의 두께로 형성한다. 이 막은 스퍼터링법 또는 플라즈마 CVD법에 의해 형성될 수 있다.

그리고, 플라즈마 CVD법 또는 LPCVD법에 의해 하지막 상에 비정질 규소막(도시되지 않음)을 200 500 Å의 두께로 형성한다. 본 실시예에서는, 이 규소막이 플라즈마 CVD법에 의해 500 Å의 두께로 성막되었다.

그 다음, 비정질 규소막을 적절한 결정화 방법으로 결정화시킨다. 이 결정화는 550 650℃, 1 24시간의 가열처리에 의해 또는 193 nm, 248 nm 또는 308 nm의 파장의 UV 레이저광의 조사에 의해 행해진다. 이때, 양 방법을 병용하여도 좋다. Ni과 같은 결정화 촉진 원소가 첨가될 수도 있다.

그 다음, 비정질 규소막을 결정화하여 얻어진 결정성 규소막을 패터닝하여 섬 형상의 반도체층 또는 활성층(203, 204)을 형성한다.

그리고, 플라즈마 CVD법에 의해 그 활성층 상에 두께 1,200 Å의 산화질화규소(SiO_xN_y)막(104)을 형성한다. 이 산화질화규소막(104)은 후에 게이트 절연막으로서 작용한다. 이 산화질화규소막 대신에, 산화규소막 또는 질화규소막이 사용될 수 도 있다.

이어서, 0.2 중량%의 스칸듐이 첨가된 알루미늄막(206)을 직류 스퍼터링법에 의해 4000 Å의 두께로 형성한다. 스칸듐의 첨가는 알루미늄막의 표면상에 힐록 및 휘스커가 발생하는 것을 방지하는데 효과적이다. 이 알루미늄막(206)은 후에 게이트 전극으로 작용한다.

알루미늄막 대신에, Mo, Ti, Ta 또는 Cr과 같은 다른 금속계 재료가 사용될 수도 있다. 또한, 폴리실리콘 또는 실리사이드계 재료와 같은 도전성 막이 사용될 수도 있다.

그 다음, 전해액 내에서 알루미늄막(206)을 양극으로 하여 양극산화를 행한다. 전해액은 3% 주석산의 에틸렌 글리콜 용액을 수성 암모니아로 중화시켜 pH를 6.92로 조정하여 만들어진다. 음극으로서 백금이 사용되고, 5 mA의 전류가 인가되며, 전압이 10 V까지 상승된다.

이렇게 하여, 치밀한 양극산화막(도시되지 않음)이 형성된다. 이 양극산화막은 후에 퇴적되는 포토레지스트에 대한 밀착성을 향상시키는 역할을 한다. 막 두께는 전압 인가시간을 조절함으로써 조절될 수 있다.(도 2(A))

도 2(A)의 상태를 얻은 후, 포토레지스트 마스크를 이용하여 알루미늄막(206)을 패터닝하여, 후에 형성되는 게이트 전극을 위한 원형을 형성한다. 그 다음, 두번째 양극산화를 행하여, 다공성 양극산화막(207, 208)을 형성한다. 전해액으로서 3% 수산 수용액이 사용된다. 음극으로서 백금이 사용되고, 2 3 mA의 전류가 인가되며, 전압이 8 V까지 상승된다.

이때, 양극산화는 기판에 평행한 방향으로 진행한다. 다공성 양극산화막(207, 208)의 길이는 전압 인가시간을 조절함으로써 조절될 수 있다.

그 다음, 포토레지스트를 전용 박리액으로 제거하고, 세번째 양극산화를 행한다. 이때, 사용되는 전해액은 3% 주석산의 에틸렌 글리콜 용액을 수성 암모니아로 중화시켜 pH를 6.92로 조정하여 만들어진다. 음극으로서 백금이 사용되고, 5 6 mA의 전류가 인가되며, 전압이 100 V까지 상승된다.

이때, 매우 치밀하고 단단한 양극산화막(209, 210)이 형성된다. 따라서, 이 막은 도핑 공정과 같은 후의 공정에서 게이트 전극(211, 212)이 손상되는 것을 방지한다. 이 단단한 양극산화막(209, 210)은 에칭에 대하여 저항성이어서, 콘택트 홀이 형성될 때, 에칭 시간이 연장된다. 이러한 이유로, 두께를 1000 Å 이하로 설정하는 것이 바람직하다.

그 다음, 도 2(B)에 나타낸 바와 같이, 이온 도핑법에 의해 기판의 전체 표면에 수소 이온을 주입한다. 본 실시예의 공정은 실시예 1에서 설명된 조건과 유사한 조건 하에서 행해지지만, 수소 이온 주입은 인(P) 또는 붕소(B)를 도입시키는 공정과 상이한 공정으로 실행된다. 물론, 이들 두 공정은 후속 도펀트 주입 공정이 필요치 않은 실시예 2와 같이 동시에 실행될 수도 있다.

수소 이온 주입의 종료 후, 이온 도핑법에 의해 활성층(203, 204)에 도펀트를 주입한다. 예를 들어, N채널형 TFT를 제작하는 경우에는, 도펀트로서 인(P)이 사용되고, P채널형 TFT를 제작하는 경우에는, 도펀트로서 붕소(B)가 사용된다.

이온이 주입되는 조건에 대해서는 실시예 1에서 이미 상세히 설명하였기 때 문에, 본 실시예에서는 더 이상 설명하지 않는다. 이 이온 주입의 결과로, 도 2(C)에 나타낸 상태가 얻어진다.

도 2(C)에 나타낸 바와 같이, 회로 TFT용의 소스/드레인 영역(213, 214), 저농도로 도핑된 영역(215, 216) 및 채널형성영역(217)과, 화소 TFT용의 소스/드레인 영역(218, 219), 저농도로 도핑된 영역(220, 221) 및 채널형성영역(222)이 자기정합적으로 형성된다.

도 2(C)에 나타낸 상태가 얻어진 후, KrF 엑시머 레이저광 조사 및 열 어닐을 실행한다. 본 실시예에서는, 레이저광의 에너지 밀도가 250 300 mJ/cm^2 이고, 열 어닐이 300 450℃에서 1시간 실행된다. 이 공정에 의해, 이온 도핑 공정에서 손상된 활성층(203, 204)의 결정성을 개선시킬 수 있다.

이어서, 플라즈마 CVD법에 의해 층간절연막(223)으로서 질화규소막을 3000~5000 Å의 두께로 형성한다. 이 층간절연막(223)은 다층 구조일 수도 있다.(도 2(D))

층간절연막(223)을 형성한 후, 이전 공정에서 도입된 수소 이온을 열적으로 확산시킨다. 이 공정은 종래의 수소화 공정과 동일한 목적을 이행한다. 가열처리는 실시예 1에서와 동일한 방식으로 N_2 분위기 또는 3% H_2 분위기에서 350℃로 2시간 행해진다. 처리실의 내부는 대기압으로 한다.

수소화 공정의 완료 후, 회로 TFT용의 소스 영역(213), 게이트 전극(211) 및 드레인 영역(214)과, 화소 TFT용의 소스 영역(218) 및 게이트 전극(212) 상에 피복 된 층간절연막을 에칭하여 콘택트 홀을 형성한다.
그 다음, 알루미늄계 재료 및 티탄의 적층 막으로 회로 TFT용의 소스 배선(224), 게이트 배선(225) 및 드레인 배선(226)과, 화소 TFT용의 소스 배선(227) 및 게이트 배선(228)을 형성한다.
그후, 제2 층간절연막(229)으로서 질화규소막 또는 산화규소막을 플라즈마 CVD법에 의해 3000 5000 Å의 두께로 형성한다. 이 층간절연막(229)은 다층 구조를 취할 수도 있다.(도 2(E))
제2 층간절연막(229)을 형성한 후, 층간절연막(229, 223)과 화소 TFT의 드레인 영역(219)상의 산화질화규소막(205)을 에칭하여 콘택트 홀을 형성한다. 그리고, 투명 도전막으로 화소 전극(230)을 형성한다. 이렇게 하여, 도 2(E)에 나타낸 것과 같은 회로 TFT 및 화소 TFT가 형성된다.
이제까지 설명된 바와 같은 회로 TFT 및 화소 TFT가 배열된 액티브 매트릭스형 액정표시장치가 도 3에 개략적으로 나타내어져 있다. 이 도면에는, 유리 기판(301), 수평 주사 회로(302) 및 수직 주사 회로(303)가 나타내어져 있다.
화상 신호가 입력 단자(304)를 통해 외부로부터 받아들여지고, 수평 주사 회로(302) 및 수직 주사 회로(303)에 의해 제어되는 화소 TFT인 스위칭 소자를 통해 화소 전극으로 보내진다. 각 화소 전극과 대향 기판 사이에 끼워져 있는 액정의 전기광학적 특성을 변화시킴으로써 화소 영역(305)에 화상이 표시된다. 공통 전극(306)이 대향 기판에 소정의 전압을 인가한다.
도 3에 나타낸 장치는 위에 간단히 설명된 방식으로 동작하여 화상을 표시하 고, 주변 회로가 3 MHz 이상의 주파수로 동작하고 표시부가 100 이상의 콘트라스트 비를 나타내는 콤팩트하고 고성능의 패널이다.
본 실시예에 따라 제작된 화소 TFT는 종래의 화소 TFT보다 훨씬 우수한 전기적 특성을 나타내는 것이 확인되었다.
본 발명자들에 의해 확인된 전기적 특성에 관한 데이터가 도 4(A) 및 도 4(B)에 나타내어져 있다. 각 그래프에서, 게이트 전압이 수평 축 상에 나타내어져 있고, 드레인 전류가 수직 축 상에 나타내어져 있다. 도 4(A)는 종래 기술의 수소화 방법에 의해 제작된 TFT의 전기적 특성에 관한 데이터를 나타내고, 도 4(B)는 본 발명에 따른 신규한 수소화 방법에 의해 제작된 TFT의 전기적 특성에 관한 데이터를 나타낸다.
도 4(A)와 비교하면, 도 4(B)의 드레인 전류는 약 0 V에서 가파르게 상승하는 실질적으로 이상적인 특성을 나타내며, 이것은 서브스레시홀드 스윙 계수가 양호하다는 것을 의미한다.
도 4(A)의 데이터는 스레시홀드 전압이 5.86 V인 것을 나타내는 반면, 도 4(B)의 데이터는 스레시홀드 전압이 1.72 V인 것을 나타낸다. 이것은 화상이 표시될 때 소비되는 전력이 감소된다는 것을 의미한다. 또한, 서브스레시홀드 스윙 계수가 0.94 V/decade(도 4(A))로부터 0.37 V/decade(도 4(B))로 크게 개선되어, 화상 반응 속도의 향상이 달성될 수 있다.

발명의 효과

본 발명에 따르면, 수소 이온 도입 후에 활성층의 결정성이 개선되고, 수소 이온이 열적으로 확산되어, 결함 준위 등의 수소 종단(수소화)이 행해지기 때문에, 수소화 공정 중에 기판이 손상으로부터 보호될 수 있다. 또한, 수소 원자들이 활성층으로부터 이탈하여도, 즉시 수소 공급원으로부터 보충될 수 있기 때문에, 안정된 전기적 특성이 항상 얻어질 수 있다.
층간절연막 형성 후에 수소화를 실행하는 경우, 수소가 층간절연막의 내부로부터 공급되어, 수소의 용이한 도입이 보장된다. 종래 기술에서는, 수소의 도입이 층간절연막, 특히 질화규소막에 의해 방해를 받는다. 반대로, 본 발명에서는, 층간절연막이 외부로 탈출하는 수소에 대한 배리어를 형성한다.
또한, 본 발명은 종래 기술보다 훨씬 더 효과적인 수소화 공정을 제공하는데, 이것은, 본 발명에 따른 방법에서는 기판의 내부로부터 공급되는 수소가 활성 원자 상태를 취하는 반면, 종래 기술에서는 수소가 분자 상태를 취하기 때문이다.
따라서, 본 발명은 종래의 TFT의 것보다 우수한 전기적 특성을 가지는 TFT를 제작할 수 있게 한다. 또한, 이 기술에 의해 제작된 TFT를 이용하여 고성능의 액정 표시장치가 제작될 수 있다.

(57) 청구의 범위

청구항 1.
절연 표면을 가진 기판 상에 반도체장치를 제조하는 방법으로서,
상기 반도체장치를 구성하는 활성층 아래에 이온 도핑법에 의해 소정의 수소 함량을 가지는 수소 함유 영역을 형성하는 공정과,
상기 수소 함량 영역을 수소 공급원으로 하여 가열처리에 의해 상기 반도체 장치 내부로 상기 수소를 확산시켜, 상기 반도체장치의 수소화를 행하는 공정을 포함하는 것을 특징으로 하는 반도체장치 제조방법.

청구항 2.
제 1 항에 있어서, 수소 함유 영역을 형성하는 상기 공정에서, 수소 이온이 1E15 1E17개/cm ^{2} 의 도스량으로 도입되는 것을 특징으로 하는 반도체장치 제조방법.

청구항 3.
제 1 항에 있어서, 수소를 확산시키기 위한 상기 가열처리가 300 450℃의 온도로 행해지는 것을 특징으로 하는 반도체장치 제조방법.

청구항 4.
제 1 항에 있어서, 소정의 수소 함량을 가지는 상기 수소 함유 영역이 상기 기판 내부에 형성되는 것을 특징으로 하는 반도체장치 제조방법.

청구항 5.
절연 표면을 가진 기판 상에 반도체장치를 제조하는 방법으로서,
소정의 도스량으로 수소 이온을 도입하고, 상기 반도체장치를 구성하는 활성 층에 한가지 도전형을 부여하는 도펀트 이온을 도입하기 위해, 상기 활성층 아래에 소정의 수소 함량을 가지는 수소 함유 영역을 형성하는 공정과,
상기 반도체장치 내부로 상기 수소 이온을 확산시키기 위해 가열처리를 행하는 공정을 포함하고,
상기 수소 이온의 도입이 이온 도핑법에 의해 행해지는 것을 특징으로 하는 반도체장치 제조방법.

청구항 6.
제 5 항에 있어서, 상기 수소 이온이 1E15-1E17개/cm ^{2} 의 도스량으로 도입되는 것으로 이루어지는 것을 특징으로 하는 반도체장치 제조방법.

청구항 7.
제 5 항에 있어서, 수소 이온을 확산시키기 위해 가열처리를 행하는 상기 공정이 300 450℃의 온도로 행해지는 것을 특징으로 하는 반도체장치 제조방법.

청구항 8.
제 5 항에 있어서, 소정의 수소 함량을 가지는 상기 수소 함유 영역이 상기 기판 내부에 형성되는 것을 특징으로 하는 반도체장치 제조방법.

청구항 9.
절연 표면을 가진 기판 상에 반도체장치를 제조하는 방법으로서,
상기 반도체장치를 구성하는 활성층 아래에 이온 도핑법에 의해 1E15 1E17 개/cm ^{2} 의 도스량으로 수소 이온을 도입하는 공정과,
상기 반도체장치 내부로 상기 수소를 확산시키기 위해, 5% 이하의 수소를 함유하는 분위기에서 300 450℃의 온도로 가열처리를 행하는 공정을 포함하는 것을 특징으로 하는 반도체장치 제조방법.

청구항 10.
절연 표면을 가진 기판 상에 반도체장치를 제조하는 방법으로서,
상기 반도체장치를 구성하는 활성층 아래에 이온 도핑법에 의해 소정의 수소 함량을 가지는 수소 함유 영역을 형성하는 공정과,
상기 활성층 위에 질화규소로 된 층간절연막을 형성하는 공정, 및
상기 수소 함유 영역을 수소 공급원으로 하여 가열처리에 의해 상기 반도체 장치 내부로 상기 수소를 확산시켜, 상기 반도체장치의 수소화를 행하는 공정을 포함하는 것을 특징으로 하는 반도체장치 제조방법.

청구항 11.
제 10 항에 있어서, 수소 함유 영역을 형성하는 상기 공정에서, 수소 이온이 1E15 1E17개/cm ^{2} 의 도스량으로 도입되는 것을 특징으로 하는 반도체장치 제조방법.

청구항 12.
제 10 항에 있어서, 수소를 확산시키기 위한 상기 가열처리가 300 450℃의 온도로 행해지는 것을 특징으로 하는 반도체장치 제조방법.

청구항 13.
제 10 항에 있어서, 소정의 수소 함량을 가지는 상기 수소 함유 영역이 상기 기판 내부에 형성되는 것을 특징으로 하는 반도체장치 제조방법.

청구항 14.
절연 표면을 가진 기판 상에 반도체장치를 제조하는 방법으로서,
소정의 도스량으로 수소 이온을 도입하고, 상기 반도체장치를 구성하는 활성 층에 한가지 도전형을 부여하는 도펀트 이온을 도입하기 위해, 상기 활성층 아래에 소정의 수소 함량을 가지는 수소 함유 영역을 형성하는 공정과,
상기 활성층 위에 질화규소로 된 층간절연막을 형성하는 공정, 및
상기 반도체장치 내부로 상기 수소를 확산시키기 위해 가열처리를 행하는 공정을 포함하고,
상기 수소 이온의 도입이 이온 도핑법에 의해 행해지는 것을 특징으로 하는 반도체장치 제조방법.

청구항 15.
제 14 항에 있어서, 상기 수소 이온이 1E15 1E17개/cm ^{2} 의 도스량으로 도입되는 것으로 이루어지는 것을 특징으로 하는 반도체장치 제조방법.

청구항 16.
제 14 항에 있어서, 수소를 확산시키기 위해 가열처리를 행하는 상기 공정이 300 450℃의 온도로 행해지는 것을 특징으로 하는 반도체장치 제조방법.

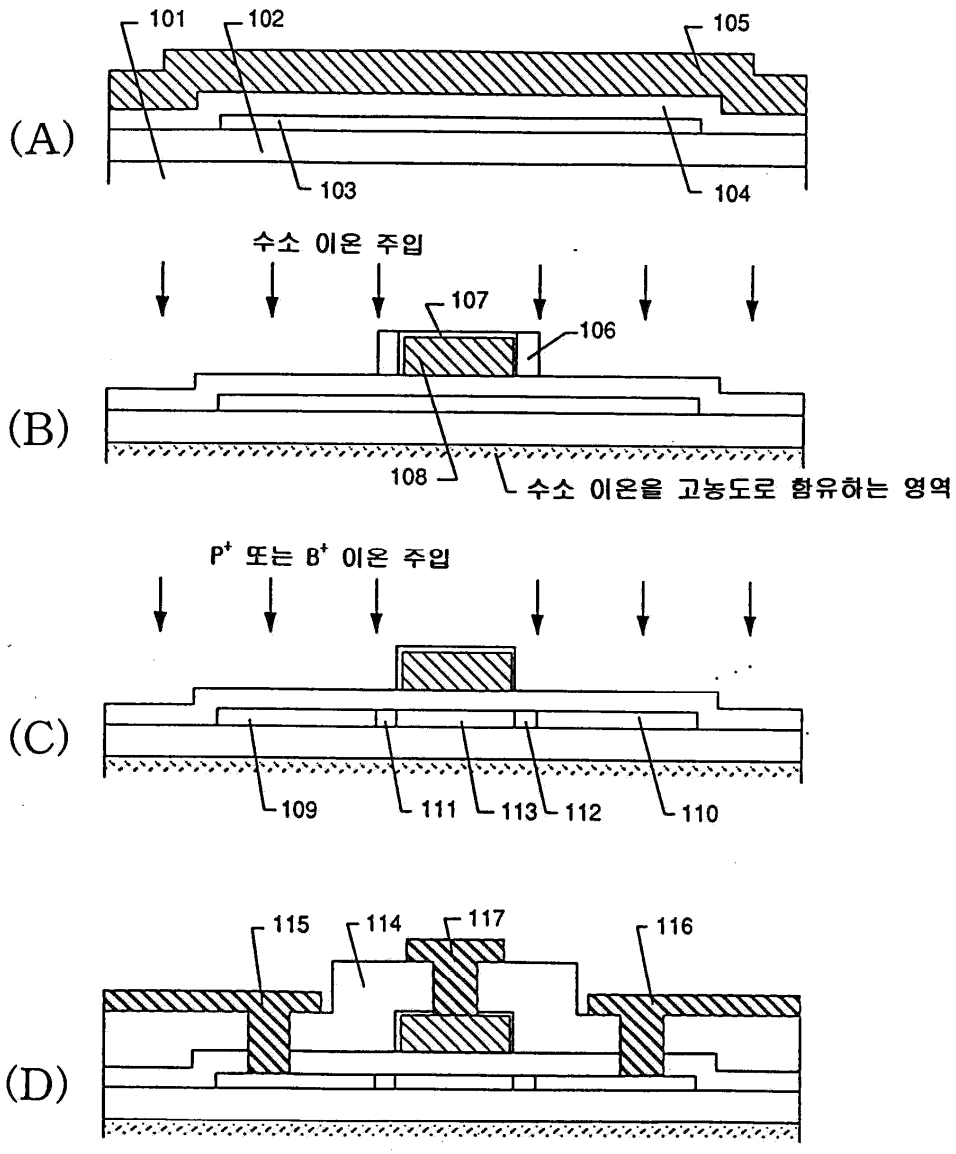
청구항 17.
제 14 항에 있어서, 소정의 수소 함량을 가지는 상기 수소 함유 영역이 상기 기판 내부에 형성되는 것을 특징으로 하는 반도체장치 제조방법.

청구항 18.

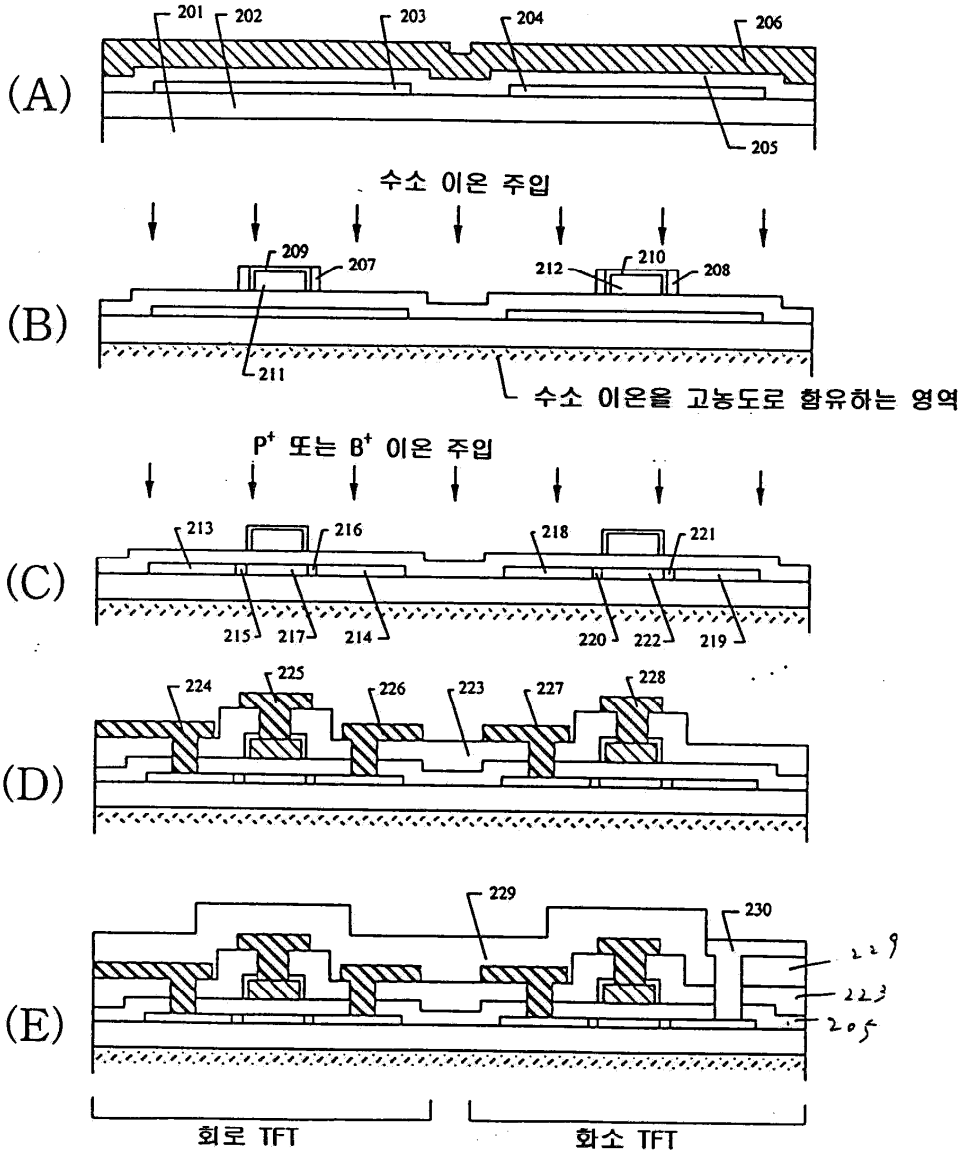
절연 표면을 가진 기판 상에 반도체장치를 제조하는 방법으로서,
상기 반도체장치를 구성하는 활성층 아래에 이온 도핑법에 의해 1E15 1E17개/cm ^{2} 의 도스량으로 수소 이온을 도입하는 공정과,
상기 활성층 위에 질화규소로 된 층간절연막을 형성하는 공정, 및
상기 반도체장치 내부로 상기 수소를 확산시키기 위해, 5% 이하의 수소를 함유하는 분위기에서 300 450℃의 온도로 가열처리를 행하는 공정을 포함하는 것을 특징으로 하는 반도체장치 제조방법.

도면

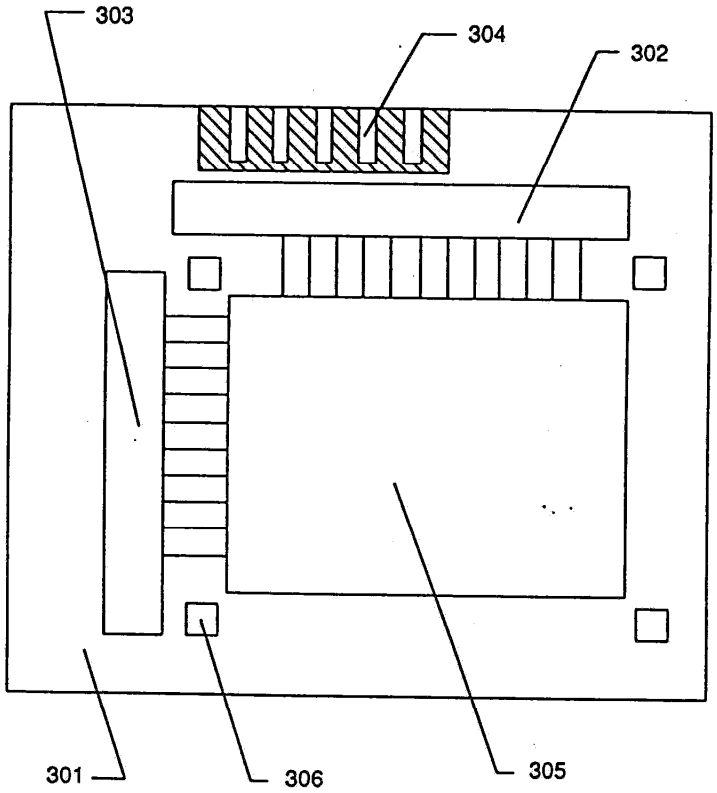
도면1



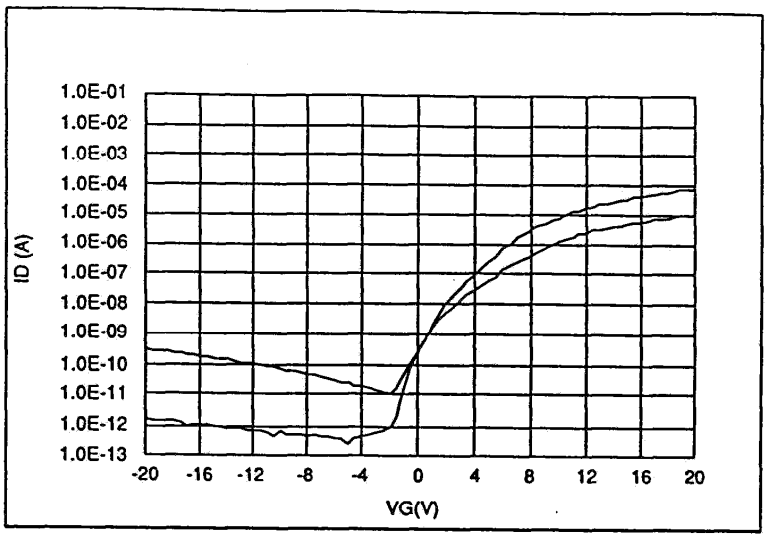
도면2


(A)
201
202
203
204
206
205
수소 이온 주입
(B)
209
207
212
210
208
211
수소 이온을 고농도로 함유하는 영역
P+ 또는 B+ 이온 주입
(C)
213
216
218
221
215
217
214
220
222
219
(D)
224
225
226
223
227
228
(E)
229
230
229
223
205
회로 TFT
화소 TFT

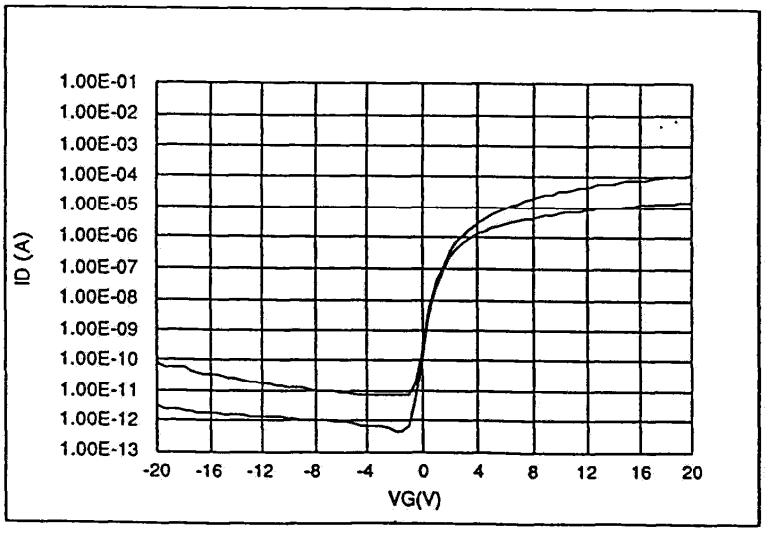
도면3



도면4

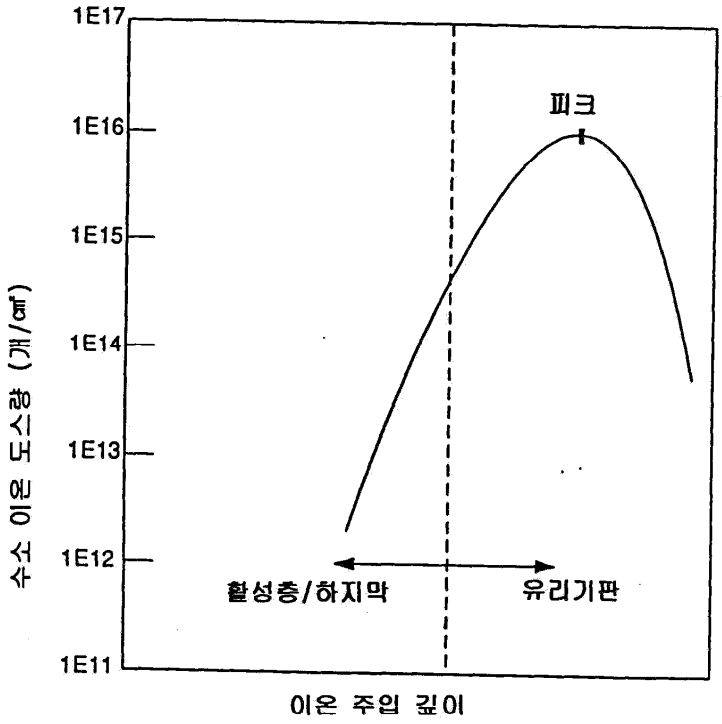

1.0E-01
1.0E-02
1.0E-03
1.0E-04
1.0E-05
1.0E-06
1.0E-07
1.0E-08
1.0E-09
1.0E-10
1.0E-11
1.0E-12
1.0E-13
ID (A)
-20 -16 -12 -8 -4 0 4 8 12 16 20
VG(V)

(A)


1.00E-01
1.00E-02
1.00E-03
1.00E-04
1.00E-05
1.00E-06
1.00E-07
1.00E-08
1.00E-09
1.00E-10
1.00E-11
1.00E-12
1.00E-13
ID (A)
-20 -16 -12 -8 -4 0 4 8 12 16 20
VG(V)

(B)

도면5


1E17
1E16
1E15
1E14
1E13
1E12
1E11
수소 이온 도스량 (개/㎠)
피크
활성층/하지막
유리기판
이온 주입 깊이