

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年6月21日(21.06.2018)



(10) 国際公開番号

WO 2018/109930 A1

(51) 国際特許分類:
H03F 1/07 (2006.01)

(21) 国際出願番号: PCT/JP2016/087584

(22) 国際出願日: 2016年12月16日(16.12.2016)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

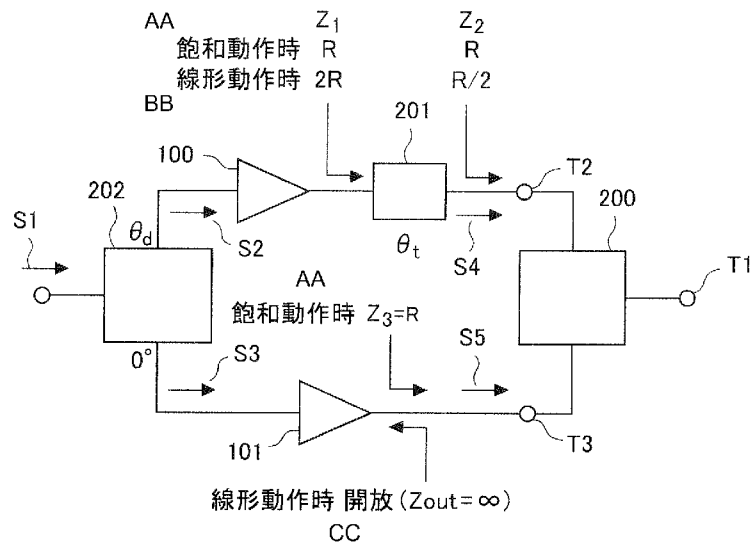
(71) 出願人: 株式会社 Wave Technology (WAVE TECHNOLOGY INC.) [JP/JP]; 〒6660024 兵庫県川西市久代3丁目13番21号 Hyogo (JP). 国立大学法人東北大学(TOHOKU UNIVERSITY) [JP/JP]; 〒9808577 宮城県仙台市青葉区片平二丁目1番1号 Miyagi (JP).

(72) 発明者: 末松 憲治 (SUEMATSU Noriharu); 〒9808577 宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内 Miyagi (JP). 亀田 卓(KAMEDA Suguru); 〒9808577 宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内 Miyagi (JP). 高木 直(TAKAGI Tadashi); 〒6660024 兵庫県川西市久代3丁目13番21号 株式会社 Wave Technology内 Hyogo (JP). 寺嶋 一真(TERAJIMA Kazuma); 〒6660024 兵庫県川西市久代3丁目13番21号 株式会社 Wave Technology内 Hyogo (JP). 藤井 憲一(FUJII Kenichi); 〒6660024 兵庫県川西市久代3丁目13番21号 株式会社 Wave Technology内 Hyogo (JP). 坪内 和夫

(54) Title: DOHERTY AMPLIFIER

(54) 発明の名称: ドハティ増幅器

[図1]



AA During saturated operation
BB During linear operation
CC During linear operation: open-circuit

(57) Abstract: [Problem] To obtain a Doherty amplifier having a high saturation output power performance and further having a good power-efficiency performance during a linear operation. [Solution] In a Doherty amplifier of series load connection type configured by use of a balun, a carrier amplifier 100 is connected to one balanced terminal T2 of a combination circuit 200 via an impedance conversion circuit 201, a peak amplifier 101 is connected to the other balanced terminal T3 of the combination circuit 200, and a combined output signal is outputted from an unbalanced terminal T1

[続葉有]



(TSUBOUCHI Kazuo); 〒6660024 兵庫県川西市久代3丁目13番21号 株式会社Wave Technology内 Hyogo (JP).

(74) 代理人: 大岩 増雄, 外 (OIWA Masuo et al.); 〒6610033 兵庫県尼崎市南武庫之荘3丁目35番8号 Hyogo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

of the combination circuit 200.

(57) 要約: 【課題】高い飽和出力電力性能を有するとともに、線形動作時に良好な電力効率性能を有するドハティ増幅器を得る。【解決手段】バランを用いて構成される直列負荷接続形のドハティ増幅器において、キャリア増幅器100は、インピーダンス変換回路201を介して合成回路200の一方の平衡端子T2に接続され、ピーク増幅器101は、合成回路200の他方の平衡端子T3に接続されており、合成回路200の不平衡端子T1から合成された出力信号が出力される。

明 細 書

発明の名称： ドハティ増幅器

技術分野

[0001] 本発明は、無線通信の送信機に用いられ、高い飽和出力電力性能を有するとともに、線形動作時に良好な電力効率性能を有するドハティ増幅器に関する。

背景技術

[0002] 高速な無線通信の通信信号は、P A P R (Peak to Average Power Ratio : ピーク対平均電力比) が大きく、送信機に用いる電力増幅器は飽和出力電力より小さい平均電力で動作する。したがって、送信機の消費電力を抑えるためには平均電力における効率が高い電力増幅器が必要である。そのような電力増幅器としてドハティが提案したドハティ増幅器が有力である（例えば、非特許文献 1 参照）。

電力増幅器の出力電力が大きくなると、それに用いるトランジスタのサイズが大きくなり、トランジスタの出力インピーダンスが小さくなる。したがって、出力電力が大きな電力増幅器では、トランジスタの整合回路は高いインピーダンス変換比が必要となるため、狭帯域性能となることや整合回路の損失が増大するなどの課題がある。このため、大電力動作時にも狭帯域性能となることや整合回路の損失が増大するなどの問題が小さい、高性能なドハティ増幅器が望まれる。

また、電力増幅器にバランを適用することが知られている（例えば、特許文献 1 参照）。

先行技術文献

特許文献

[0003] 特許文献1：特許第 5 8 2 9 8 8 5 号公報

非特許文献

[0004] 非特許文献1：W.H. Doherty “A new high efficiency power amplif

ier for modulated waves, " Proc. IRE, vol. 24, No. 9, pp. 1163-1182, Sept. 1936.

発明の概要

発明が解決しようとする課題

[0005] 図18～図20は、ドハティが提案した従来のドハティ増幅器の回路図を示す（例えば、非特許文献1参照）。ドハティ増幅器は、AB～B級動作するキャリア増幅器100とC級動作するピーク増幅器101とを組み合わせる構成することにより、信号レベルの低い線形動作時にも高効率な性能を得るものである。このドハティ増幅器には、図18に示す並列負荷接続形と図19または図20に示すバラン102、103と組み合わせる構成される直列負荷接続形の2つの構成が提案されている。なお、図18に示すドハティ増幅器の回路においては、入力側に分配器206が設けられており、また線路には、 $\lambda/4$ 線路20a、20b並びに位相調整線路105が設けられている。

[0006] ここで、並列負荷接続形の構成は、一般に、直列負荷接続形の構成に比べ、キャリア増幅器100やピーク増幅器101の出力整合を行う際のインピーダンス変換比が大きくなり、その結果出力整合回路の構成が難しくなり、狭帯域性能となることや整合回路の損失が増大するなどの課題がある。

[0007] 並列負荷接続形の構成におけるこの課題を解決するために、整合回路のインピーダンス変換比がこれに比べて小さくなる直列負荷接続形の構成を用いることができる。ドハティは初め、図19に示すように構成された直列負荷接続形のドハティ増幅器を提案した。図19の直列負荷接続形の回路構成では、ピーク増幅器101のトランジスタ（当時は真空管）は、線形動作時の出力インピーダンスが短絡となることを前提として動作するものである。しかしながら、実際のピーク増幅器101のトランジスタは、線形動作時の出力インピーダンスが短絡とならず、むしろ開放となる。そこで、図20のように線形動作時のピーク増幅器101の出力側に開放を短絡に変換するインピーダンス変換回路104を装荷する構成とすることで、この問題を解決で

きるとしている。なお、図20の構成では、インピーダンス変換回路104を設けたことに伴い、キャリア増幅器100の入力側に位相調整線路105が設けられている。

[0008] しかし、図20の構成では、キャリア増幅器100から出力負荷側を見込むインピーダンス条件が線形動作時と飽和動作時に最適となるようにするのに、ピーク増幅器101の出力側に設けたインピーダンス変換回路104を用いて実現する必要がある。このため、キャリア増幅器100に対する最適な負荷インピーダンス条件を実現するのに直接的でなく、この結果、最適なインピーダンス条件を得ることが難しくなる問題がある。

[0009] 本発明は上述のような課題を解決するためになされたもので、線形動作時にも良好な電力効率を実現できるドハティ増幅器を提供することを目的とする。

課題を解決するための手段

[0010] 本発明は、ドハティ増幅器において、入力信号を互いに位相差を有する第1入力信号および第2入力信号に分配する分配回路と、第1入力信号を増幅するキャリア増幅器と、第2入力信号を増幅するとともに線形動作となる小信号動作時には出力インピーダンスが開放となるピーク増幅器と、キャリア増幅器の出力側に接続されたインピーダンス変換回路と、キャリア増幅器で増幅されインピーダンス変換回路を介して出力される第1出力信号とピーク増幅器で増幅され出力される第2出力信号とを合成する、バルンで構成される合成回路とを備え、キャリア増幅器はインピーダンス変換回路を介して合成回路の一方の平衡端子に接続され、ピーク増幅器は合成回路の他方の平衡端子に接続されており、合成回路の不平衡端子から合成された出力信号が出力される。

発明の効果

[0011] 本発明によれば、線形動作時にも良好な電力効率を実現できるドハティ増幅器を提供でき、これにより無線送信機の低消費電力化が可能となる。

図面の簡単な説明

[0012] [図1]本発明の実施の形態1におけるドハティ増幅器を示す回路図である。

[図2]本発明の実施の形態1におけるドハティ増幅器の合成回路を示す回路図である。

[図3]本発明の実施の形態1におけるドハティ増幅器の合成回路の動作を説明するための回路図である。

[図4]本発明の実施の形態1におけるドハティ増幅器に用いる分配回路を示す回路図である。

[図5]本発明の実施の形態1におけるドハティ増幅器に用いる分配回路の他の例を示す回路図である。

[図6]本発明の実施の形態1におけるドハティ増幅器に用いる分配回路の他の例を示す回路図である。

[図7]本発明の実施の形態1におけるドハティ増幅器の飽和出力電圧からのバックオフ量に対するドレイン効率特性示す図である。

[図8]本発明の実施の形態2におけるドハティ増幅器を示す回路図である。

[図9]本発明の実施の形態2におけるドハティ増幅器の合成回路を示す回路図である。

[図10]本発明の実施の形態3におけるドハティ増幅器を示す回路図である。

[図11]本発明の実施の形態4におけるドハティ増幅器を示す回路図である。

[図12]本発明の実施の形態4におけるドハティ増幅器の合成回路を示す回路図である。

[図13]本発明の実施の形態4におけるドハティ増幅器に用いる合成回路の他の例を示す回路図である。

[図14]本発明の実施の形態5におけるドハティ増幅器を示す回路図である。

[図15]本発明の実施の形態5におけるドハティ増幅器に用いる分配回路を示す回路図である。

[図16]本発明の実施の形態6におけるドハティ増幅器を示す回路図である。

[図17]本発明の実施の形態7におけるドハティ増幅器を示す回路図である。

[図18]従来のドハティ増幅器を示す回路図である。

[図19]従来のドハティ増幅器の他の例を示す回路図である。

[図20]従来のドハティ増幅器の他の例を示す回路図である。

発明を実施するための形態

[0013] 以下、本発明の実施の形態につき、図面を参照して詳述する。なお、各図中、同一符号は、同一または相当部分を示すものとする。

[0014] 実施の形態 1.

図 1 は、本発明の実施の形態 1 におけるドハティ増幅器の構成を示す回路図である。このドハティ増幅器は、入力信号 S 1 を互いに適切な位相差 θ_d を有する第 1 入力信号 S 2 および第 2 入力信号 S 3 に分配する分配回路 2 0 2 と、第 1 入力信号 S 2 を増幅するキャリア増幅器 1 0 0 と、第 2 入力信号 S 3 を増幅するとともに小信号動作時には出力インピーダンスが開放となるピーク増幅器 1 0 1 と、キャリア増幅器 1 0 0 の出力側に接続されるインピーダンス変換回路 2 0 1 と、キャリア増幅器 1 0 0 で増幅されインピーダンス変換回路 2 0 1 を介して出力される第 1 出力信号 S 4 とピーク増幅器 1 0 1 で増幅され出力される第 2 出力信号 S 5 とを合成する合成回路 2 0 0 で構成されている。

[0015] 図 2 は実施の形態 1 の合成回路 2 0 0 の詳細構成を示す回路図である。この合成回路 2 0 0 は、基本波周波数 f_0 に対して $1/4$ 波長の長さを有し、性能が同等である、第 1 結合伝送線路 3 0 0 および第 2 結合伝送線路 3 1 0 を用いて構成されたバランである。第 1 結合伝送線路 3 0 0 は、互いに平行に近接して配置された第 1 伝送線路 3 0 1 および第 2 伝送線路 3 0 2 で構成されている。第 1 伝送線路 3 0 1 は、第 1 端子 p 1 および第 2 端子 p 2 を有し、第 2 伝送線路 3 0 2 は、第 1 端子 p 1 に対向して第 4 端子 p 4 および第 2 端子 p 2 に対向して第 3 端子 p 3 を有している。第 2 結合伝送線路 3 1 0 は、互いに平行に近接して配置された第 3 伝送線路 3 1 1 および第 4 伝送線路 3 1 2 で構成されている。第 3 伝送線路 3 1 1 は、第 5 端子 p 5 および第 6 端子 p 6 を有し、第 4 伝送線路 3 1 2 は、第 5 端子 p 5 に対向して第 8 端子 p 8 および第 6 端子 p 6 に対向して第 7 端子 p 7 を有している。第 2 端子 p

2と第5端子p5と第6端子p6はグラウンドに短絡され、第4端子p4と第7端子p7は互いに接続されている。第1端子p1はグラウンドとの間に不平衡端子T1を成し、第3端子p3と第8端子p8はそれぞれ、互いに逆相となる平衡端子T2、T3を成している。このようなバランに相当するものとしては、例えば特許文献1記載のものがある。

[0016] キャリア増幅器100の出力側はインピーダンス変換回路201を介して合成回路200の一方の平衡端子T2に接続され、ピーク増幅器101の出力側は合成回路200の他の一方の平衡端子T3に接続されている。合成回路200で合成された第1出力信号S4と第2出力信号S5の合成出力信号は不平衡端子T1から出力される。

[0017] 次に動作を説明する。

図2に示した合成回路200は、第1結合伝送線路300および第2結合伝送線路310の偶モード特性インピーダンス Z_{oe} および奇モード特性インピーダンス Z_{oe} は、不平衡端子T1に接続される出力負荷のインピーダンス Z_s ならびに、平衡端子T2およびT3に接続される負荷のインピーダンス Z_L に対して次式(1)の関係式を満足するようにあらかじめ設計されている。

なお、以下では、説明をわかりやすくするため、負荷のインピーダンス Z_s 、 Z_L は実数であるとし、さらに、 $Z_L = R$ であるとする。

[0018] [数1]

数 1

$$\frac{1}{Z_s Z_L} = \frac{1}{8} \left(\frac{1}{Z_{oe}} - \frac{1}{Z_{oe}} \right)^2 \quad \dots (1)$$

[0019] 飽和動作（大信号動作）時には、キャリア増幅器100とピーク増幅器101は通常のプッシュプル増幅器と同様の動作をし、平衡端子T2と平衡端子T3は互いに逆相で動作する平衡端子として動作する。この結果、飽和動作時に平衡端子T2と平衡端子T3から合成回路200を見込んだインピー

ダンス Z_2 、 Z_3 は、整合時に次式 (2) で与えられる。

[0020] [数2]

数 2

$$Z_2 = Z_3 = Z_L = R \quad \cdot \cdot \cdot (2)$$

[0021] 次に、図 3 のように一方の平衡端子 T 3 を開放とした場合（これは、ピーク増幅器 101 の出力インピーダンス Z_{out} が線形動作となる小信号動作時に開放となることに対応する）、他の一方の平衡端子 T 2 から合成回路 200 を見込んだインピーダンス Z_2 に対して次式 (3) の関係式が成り立つ。

[0022] [数3]

数 3

$$\frac{1}{Z_2} = \frac{1}{4} Z_s \left(\frac{1}{Z_{oo}} - \frac{1}{Z_{oe}} \right)^2 \quad \cdot \cdot \cdot (3)$$

[0023] したがって、線形動作（小信号動作）時のインピーダンス Z_2 は、式 (1) ～式 (3) より、次式 (4) で与えられる。

[0024] [数4]

数 4

$$Z_2 = \frac{1}{2} Z_L = \frac{1}{2} R \quad \cdot \cdot \cdot (4)$$

[0025] 以上より、平衡端子 T 3 を開放として、平衡端子 T 2 から合成回路 200 を見込んだインピーダンス Z_2 は、平衡端子 T 2 と平衡端子 T 3 が互いに逆相で動作する平衡端子として動作する場合の、平衡端子 T 2 から合成回路 200 を見込んだインピーダンス Z_2 の $1/2$ 倍となる。したがって、図 1 に示した本発明のドハティ増幅器は、合成回路 200 のバランを用いることによって、ピーク増幅器 101 の出力インピーダンス Z_{out} が開放となる線形動作時

には、キャリア増幅器 100 側から合成回路 200 側を見込んだインピーダンス Z_2 は $Z_2 = R/2$ となり、キャリア増幅器 100 とピーク増幅器 101 とが平衡動作する飽和動作時には、インピーダンス Z_2 、 Z_3 は、 $Z_2 = Z_3 = R$ となる。

[0026] 一般に、増幅器ではトランジスタから負荷側を見込む負荷インピーダンス Z_1 の値が大きくなるほど効率は高くなり、逆に、負荷インピーダンス Z_1 の値が小さくなるほど出力電力は高くなる。このため、高い効率が望まれる線形動作時には負荷インピーダンス Z_1 の値が大きくなり、大きな出力電力が望まれる飽和動作時には負荷インピーダンス Z_1 の値が小さくなるように電力レベルに応じて負荷インピーダンスを制御する必要がある。このようなインピーダンス条件を実現するため、キャリア増幅器 100 と合成回路 200 の間にインピーダンス変換回路 201 が設けられる。

[0027] ここでは、インピーダンス変換回路 201 により、キャリア増幅器 100 から負荷側を見込む負荷インピーダンス Z_1 が、線形動作時には $Z_1 = 2R$ に、さらに、飽和動作時には $Z_1 = R$ にインピーダンス変換される。このようなインピーダンス変換は伝送線路やインダクタ L とキャパシタ C を組み合わせた回路を用いることで実現可能である。

[0028] なお、インピーダンス変換回路 201 による位相遅延 θ_t を含んで、第 1 出力信号 S_4 と第 2 出力信号 S_5 とが平衡端子 T_2 と平衡端子 T_3 で逆位相となるようにするため、分配回路 202 からの第 1 入力信号 S_2 と第 2 入力信号 S_3 との間の位相差 θ_d は基本波周波数 f_0 において次式 (5) を満足するように与えられる。

[0029] [数5]

数 5

$$\theta_t + \theta_d \approx \pm 180^\circ \quad \cdot \cdot \cdot (5)$$

[0030] 図 4 ～図 6 に分配回路 202 の種々の構成例を示している。図 4 に示す分

配回路は、逆相分配するバラン４００と位相調整線路４０１とを組み合わせるものである。図５に示す分配回路は、ウィルソンカプラなどの同相分配器４０２と位相調整線路４０３とを組み合わせるものである。図６に示す分配回路は、 90° ハイブリッド回路４０４を用いて構成するものである。

[0031] 一方、キャリア増幅器１００とピーク増幅器１０１の最大電圧振幅を V_{max} とすると、飽和動作時のキャリア増幅器１００とピーク増幅器１０１の出力電力はそれぞれ、 V_{max}^2/R となり、合成回路２００で合成された最大出力電力は $P_{sat} = V_{max}^2/R + V_{max}^2/R = 2V_{max}^2/R$ となる。一方、キャリア増幅器１００のみが動作している線形動作時の出力電力（出力電力の最大値）は $P_{out} = V_{max}^2/(2R)$ となり、飽和動作時の出力電力 P_{sat} の $1/4$ 倍（ -6 dB ）となる。

[0032] 図７は本発明の実施の形態１によるドハティ増幅器の飽和出力電力からのバックオフ量に対するドレイン効率を示しており、以上の理由により、図７のように線形動作時にも高効率な性能となるドハティ増幅器として動作する。

[0033] 以上から、図１に示す本発明の実施の形態１の直列負荷接続形のドハティ増幅器では、図２０に示す従来の直列負荷接続形のドハティ増幅器と異なり、線形動作時に合成回路２００からピーク増幅器１０１側を見込んだインピーダンスは開放（ $Z_{out} = \infty$ ）であるが、これを短絡に変換させるインピーダンス変換回路はピーク増幅器１０１側には不要である。一方、キャリア増幅器１００の出力側にインピーダンス変換回路２０１を設ける構成であるので、線形動作時と飽和動作時のキャリア増幅器１００から負荷側を見込む最適なインピーダンス条件を直接的に容易に制御することが可能である。

[0034] このように、本発明は、直列負荷接続形のドハティ増幅器において、キャリア増幅器の出力側に設けたインピーダンス変換回路を用いてキャリア増幅器に対する線形動作時と飽和動作時の最適な負荷インピーダンス条件を直接的に制御することを可能とするドハティ増幅器を提供する。これによりキャ

リア増幅器に対する動作レベルに応じた最適な負荷インピーダンス条件を容易に実現することが可能となる。

[0035] 実施の形態 2.

図 8 は、本発明の実施の形態 2 におけるドハティ増幅器の構成を示す回路図であり、基本的構成は、合成回路 210 の一部分の構成以外は図 1 に示す実施の形態 1 のドハティ増幅器と同じである。よって、図 1 に示す回路図における符号と同じ符号は同一もしくは相当部分を示しており、説明を省略する。図 9 はこの実施の形態 2 に用いる合成回路 210 の詳細構成を示す回路図である。

[0036] 図 9 に示された合成回路 210 は、基本波周波数 f_0 に対して $1/4$ 波長の長さを有する結合伝送線路 320 と $1/4$ 波長の長さを有する伝送線路 330 とを用いて構成された balan である。結合伝送線路 320 は、互いに平行に近接して配置された、第 1 伝送線路 321 および第 2 伝送線路 322 で構成されている。第 1 伝送線路 321 は、第 1 端子 p1 および第 2 端子 p2 を有し、第 2 伝送線路 322 は、第 1 端子 p1 に対向する第 4 端子 p4 および第 2 端子 p2 に対向する第 3 端子 p3 を有している。 $1/4$ 波長の長さを有する伝送線路 330 は、第 8 端子 p8 および第 7 端子 p7 を有している。即ち、この合成回路 210 は、図 2 に示した合成回路 200 における第 2 結合伝送線路 310 を用いないで構成したものである。第 2 端子 p2 はグラウンドに短絡されている。第 4 端子 p4 と第 7 端子 p7 は互いに接続されている。第 1 端子 p1 はグラウンドとの間に不平衡端子 T1 を成し、第 3 端子 p3 と第 8 端子 p8 はそれぞれ、互いに逆相となる平衡端子 T2、T3 を成している。

[0037] 図 9 に示す実施の形態 2 のドハティ増幅器の合成回路 210 に用いる balan は、図 2 に示す実施の形態 1 のドハティ増幅器の合成回路 200 に用いる balan と等価の特性であり、この結果、実施の形態 2 のドハティ増幅器は、実施の形態 1 のドハティ増幅器と同様の動作をする。

[0038] 実施の形態 3.

図10は、本発明の実施の形態3におけるドハティ増幅器の構成を示す回路図であり、実施の形態1を示す図1におけるインピーダンス変換回路201に代えて、基本波周波数 f_0 に対して1/4波長の長さを有する1/4波長伝送線路203を用いて構成されている。なお、実施の形態1～2のドハティ増幅器の回路図における符号と同じ符号は、同一もしくは相当部分を示しており、説明を省略する。また、合成回路200は、実施の形態2と同様に図9に示す合成回路210を用いて構成してもよい。

[0039] 本実施の形態3においては、特に、1/4波長伝送線路203の特性インピーダンス Z_0 を $Z_0=R$ とすると、合成回路側を見込むインピーダンス $Z_2=R/2$ を $Z_1=2R$ に、また、 $Z_2=R$ を $Z_1=R$ にインピーダンス変換することができる。

なお、1/4波長伝送線路203の位相遅延 θ_t はほぼ90度となるので、分配回路202における位相差 θ_d は、式(5)の関係から、ほぼ90度となるように設計される。

このような実施の形態3においても実施の形態1～2と同様の効果も得ることができる。

[0040] 実施の形態4.

図11は、本発明の実施の形態4におけるドハティ増幅器の回路図であり、図12および図13は実施の形態4に用いる合成回路220の詳細構成を示す回路図である。図13に示す合成回路220は、図12における第2結合伝送線路310を用いなくて構成した他の例を示している。なお、実施の形態1～3のドハティ増幅器の回路図における符号と同じ符号は、同一もしくは相当部分を示しており、説明を省略する。

[0041] 図12の合成回路220は、図2に示す実施の形態1のドハティ増幅器の合成回路に用いるバランにおいて、互いに接続された第4端子p4と第7端子p7の間の第9端子p9に2次高調波を注入もしくは抽出する注入抽出端子T4を有した2次高調波注入抽出回路340を設けたものである。2次高調波注入抽出回路340は、例えば図12に示すように、基本波周波数 f_0 対

して $1/4$ 波長の伝送線路 341 と 342 とを直列接続し、直列接続された接続点に 2 次高調波を注入もしくは抽出する注入抽出端子 T4 を設け、さらに伝送線路 341 の他端を開放端とすることにより構成できる。これにより、基本波には影響を与えることなく、2 次高調波の注入抽出が可能となり、その結果、2 次高調波周波数に対する最適な回路条件を容易に実現できるようになる。

[0042] 図 13 の合成回路 220 は、図 9 に示す実施の形態 2 のドハティ増幅器の合成回路に用いるバランにおいて、互いに接続された第 4 端子 p4 と第 7 端子 p7 の間の第 9 端子 p9 に 2 次高調波を注入もしくは抽出する注入抽出端子 T4 を有した 2 次高調波注入抽出回路 340 を設けたものであり、図 12 の合成回路 220 と等価の特性となる。

このような実施の形態 4 においても実施の形態 1～3 と同様の効果も得ることができる。

[0043] 実施の形態 5.

図 14 は、本発明の実施の形態 5 におけるドハティ増幅器の構成を示す回路図であり、図 15 は実施の形態 5 に用いる分配回路 204 の詳細構成を示す回路図である。なお、実施の形態 1～4 のドハティ増幅器の回路図における符号と同じ符号は、同一もしくは相当部分を示しており、説明を省略する。また、合成回路 200 は、実施の形態 2 と同様に合成回路 210 を用いて構成してもよい。

[0044] 分配回路 204 は、バラン 400 と 2 次高調波を注入もしくは抽出する注入抽出端子 T5 を有した 2 次高調波注入抽出回路 405 と位相調整線路 401 とで構成される。

2 次高調波注入抽出回路 405 は、基本波には影響を与えることなく、2 次高調波の注入抽出を可能とするもので、その結果、2 次高調波周波数に対する最適な回路条件を容易に実現できるようになる。

このような実施の形態 5 においても実施の形態 1～3 と同様の効果も得ることができる。

[0045] 実施の形態 6.

図 1 6 は、本発明の実施の形態 6 におけるドハティ増幅器の回路図である。なお、実施の形態 1 ～ 5 のドハティ増幅器の回路図における符号と同じ符号は、同一もしくは相当部分を示しており、説明を省略する。また、合成回路 2 2 0 は、実施の形態 4 と同様に図 1 2 に示す合成回路 2 2 0 または図 1 3 に示す合成回路 2 2 0 のいずれを用いて構成してもよい。

[0046] 分配回路 2 0 4 は、図 1 5 に示す実施の形態 5 における分配回路と同様に balan 4 0 0 と 2 次高調波を注入もしくは抽出する注入抽出端子 T 5 を有した 2 次高調波注入抽出回路 4 0 5 と位相調整線路 4 0 1 とで構成される。

2 次高調波注入抽出回路 4 0 5 は、基本波には影響を与えることなく、2 次高調波の注入抽出を可能とするもので、その結果、2 次高調波周波数に対する最適な回路条件を容易に実現できるようになる。

このような実施の形態 6 においても実施の形態 1 ～ 5 と同様の効果も得ることができる。

[0047] 実施の形態 7.

図 1 7 は、本発明の実施の形態 7 におけるドハティ増幅器の構成を示す回路図である。

合成回路として、実施の形態 4 で示した合成回路 2 2 0 を用い、分配回路として、実施の形態 5 で示した分配回路 2 0 4 を用いている。合成回路 2 2 0 は、実施の形態 4 と同様に図 1 2 に示す合成回路 2 2 0 または図 1 3 に示す合成回路 2 2 0 のいずれを用いて構成してもよい。

合成回路 2 2 0 の 2 次高調波を注入もしくは抽出する注入抽出端子 T 4 と分配回路 2 0 4 の 2 次高調波を注入もしくは抽出する注入抽出端子 T 5 との間に、2 次高調波の振幅と位相を調整する 2 次高調波振幅・位相調整回路 2 0 5 を装荷して構成される。

[0048] 本構成とすることにより、ドハティ増幅器の出力側で発生した 2 次高調波を適切な振幅、位相で入力側に注入する 2 次高調波に対するフィードバック、または、ドハティ増幅器の入力側で発生した 2 次高調波を適切な振幅、位

相で出力側に注入する２次高調波に対するフィードフォワードが可能となり、これによりドハティ増幅器の高効率化や低歪化が可能となる。

このような実施の形態７においても実施の形態１～６と同様の効果も得ることができる。

[0049] 本発明は、その発明の範囲内において、各実施の形態を自由に組み合わせたり、各実施の形態を適宜、変形、省略することができる。

符号の説明

[0050] １００ キャリア増幅器、１０１ ピーク増幅器、２００，２１０，２２０ 合成回路、２０１ インピーダンス変換回路、２０２，２０４ 分配回路、２０３ １／４波長伝送線路、２０５ ２次高調波振幅・位相調整回路、３００ 第１結合伝送線路、３０１ 第１伝送線路、３０２ 第２伝送線路、３１０ 第２結合伝送線路、３１１ 第３伝送線路、３１２ 第４伝送線路、３２０ 結合伝送線路、３２１ 第１伝送線路、３２２ 第２伝送線路、３３０ 伝送線路、３４０，４０５ ２次高調波注入抽出回路、３４１，３４２ 伝送線路、４００ バラン、４０１，４０３ 位相調整線路、Ｓ１ 入力信号、Ｓ２ 第１入力信号、Ｓ３ 第２入力信号、Ｓ４ 第１出力信号、Ｓ５ 第２出力信号、ｐ１ 第１端子、ｐ２ 第２端子、ｐ３ 第３端子、ｐ４ 第４端子、ｐ５ 第５端子、ｐ６ 第６端子、ｐ７ 第７端子、ｐ８ 第８端子、ｐ９ 第９端子、Ｔ１ 不平衡端子、Ｔ２，Ｔ３ 平衡端子、Ｔ４，Ｔ５ 注入抽出端子。

請求の範囲

[請求項1] 入力信号を互いに位相差を有する第1入力信号および第2入力信号に分配する分配回路と、前記第1入力信号を増幅するキャリア増幅器と、前記第2入力信号を増幅するとともに線形動作となる小信号動作時には出力インピーダンスが開放となるピーク増幅器と、前記キャリア増幅器の出力側に接続されたインピーダンス変換回路と、前記キャリア増幅器で増幅され前記インピーダンス変換回路を介して出力される第1出力信号と前記ピーク増幅器で増幅され出力される第2出力信号とを合成する、バランで構成される合成回路とを備え、前記キャリア増幅器は前記インピーダンス変換回路を介して前記合成回路の一方の平衡端子に接続され、前記ピーク増幅器は前記合成回路の他方の平衡端子に接続されており、前記合成回路の不平衡端子から合成された出力信号が出力されることを特徴とするドハティ増幅器。

[請求項2] 前記合成回路は、基本波周波数に対して $1/4$ 波長の長さを有した第1結合伝送線路および第2結合伝送線路を用いて構成されたバランであって、
前記第1結合伝送線路は、互いに平行に近接して配置された第1伝送線路および第2伝送線路で構成され、前記第1伝送線路は、第1端子および第2端子を有し、前記第2伝送線路は、前記第1端子に対向して第4端子および前記第2端子に対向して第3端子を有しており、
前記第2結合伝送線路は、互いに平行に近接して配置された第3伝送線路および第4伝送線路で構成され、前記第3伝送線路は、第5端子および第6端子を有し、前記第4伝送線路は、前記第5端子に対向して第8端子および前記第6端子に対向して第7端子を有しており、
前記第2端子と第5端子と第6端子はグラウンドに短絡され、前記第4端子と第7端子は互いに接続され、前記第1端子はグラウンドとの間に不平衡端子を成し、前記第3端子と第8端子はそれぞれ、互いに逆相となる平衡端子を成していることを特徴とする請求項1に記載のドハ

ティ増幅器。

[請求項3] 前記合成回路は、基本波周波数に対して $1/4$ 波長の長さを有する結合伝送線路と $1/4$ 波長の長さを有する伝送線路とを用いて構成されたバランであって、
前記結合伝送線路は、互いに平行に近接して配置された第1伝送線路および第2伝送線路で構成され、前記第1伝送線路は、第1端子および第2端子を有し、前記第2伝送線路は、前記第1端子に対向する第4端子および前記第2端子に対向する第3端子を有しており、
前記伝送線路は、第7端子および第8端子を有しており、
前記第2端子はグラウンドに短絡され、前記第4端子と第7端子は互いに接続され、前記第1端子はグラウンドとの間に不平衡端子を成し、前記第3端子と第8端子はそれぞれ、互いに逆相となる平衡端子を成していることを特徴とする請求項1に記載のドハティ増幅器。

[請求項4] 前記インピーダンス変換回路は、あらかじめ決められた特性インピーダンスを有するとともに基本波周波数に対して $1/4$ 波長の長さを有する $1/4$ 波長伝送線路で構成されていることを特徴とする請求項1から請求項3のいずれか一項に記載のドハティ増幅器。

[請求項5] 前記合成回路は、2次高調波を注入もしくは抽出する注入抽出端子を有する2次高調波注入抽出回路が装荷されたバランで構成されていることを特徴とする請求項1から請求項4のいずれか一項に記載のドハティ増幅器。

[請求項6] 前記分配回路は、2次高調波を注入もしくは抽出する注入抽出端子を有する2次高調波注入抽出回路を装荷したバランと位相調整線路とから構成されていることを特徴とする請求項1から請求項4のいずれか一項に記載のドハティ増幅器。

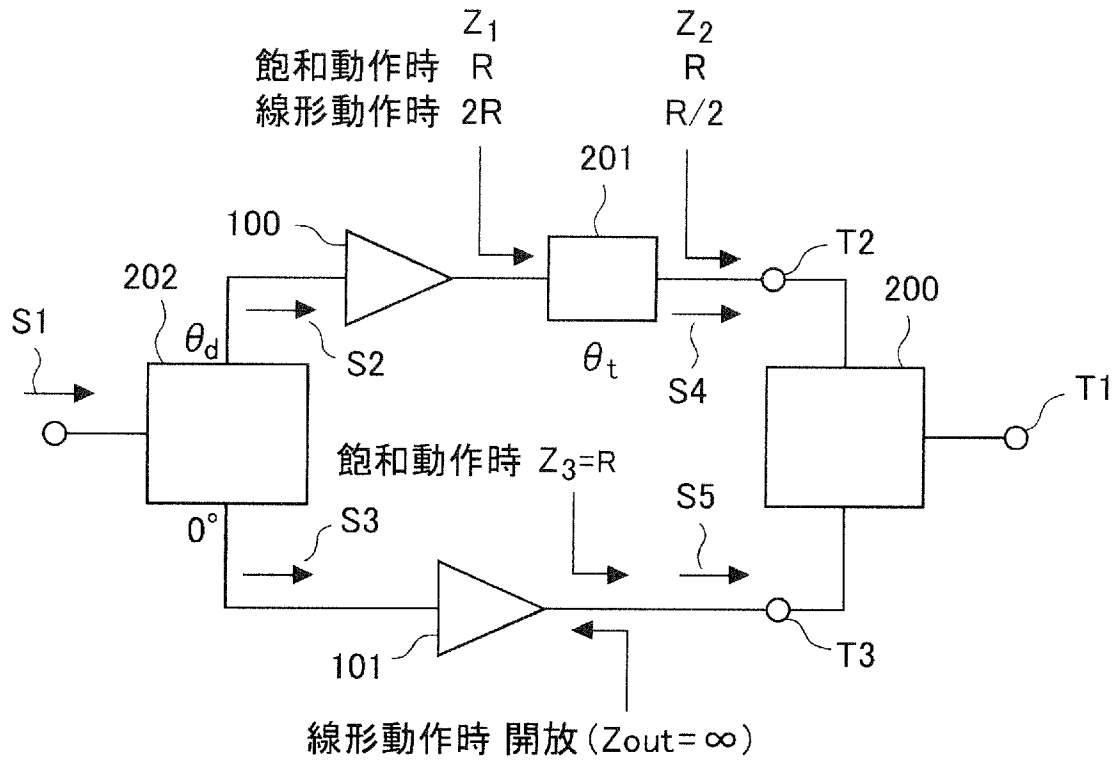
[請求項7] 前記合成回路は、2次高調波を注入もしくは抽出する注入抽出端子を有する2次高調波注入抽出回路が装荷されたバランで構成され、前記分配回路は、2次高調波を注入もしくは抽出する注入抽出端子を有

する２次高調波注入抽出回路を装荷したバランと位相調整線路とから構成されていることを特徴とする請求項１から請求項４のいずれか一項に記載のドハティ増幅器。

[請求項８] 前記合成回路の２次高調波を注入もしくは抽出する注入抽出端子と、前記分配回路の２次高調波を注入もしくは抽出する注入抽出端子との間に、２次高調波の振幅と位相を調整する２次高調波振幅・位相調整回路が装荷されていることを特徴とする請求項７に記載のドハティ増幅器。

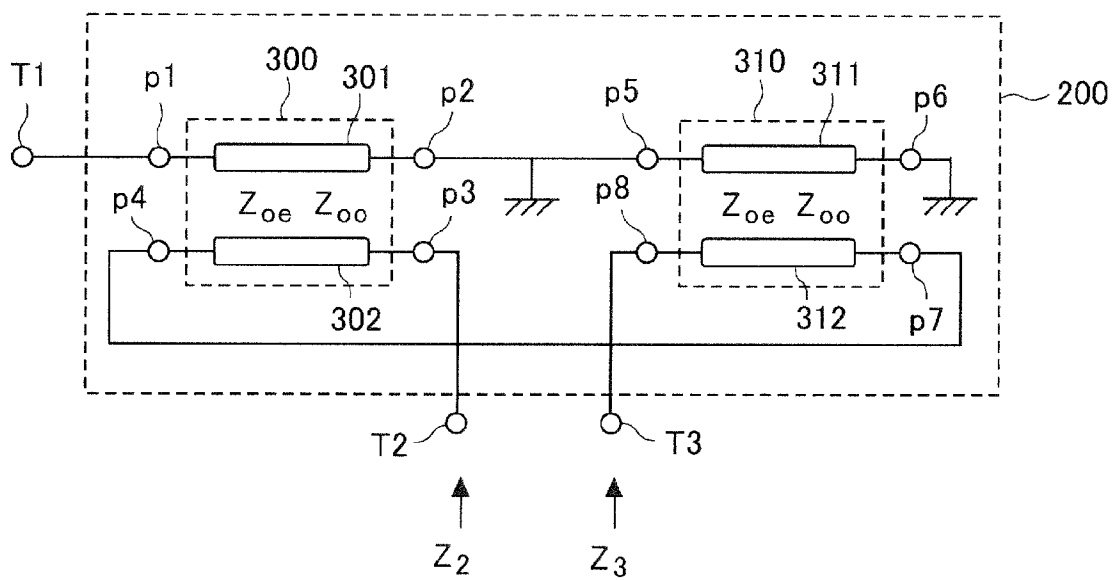
[図1]

図 1



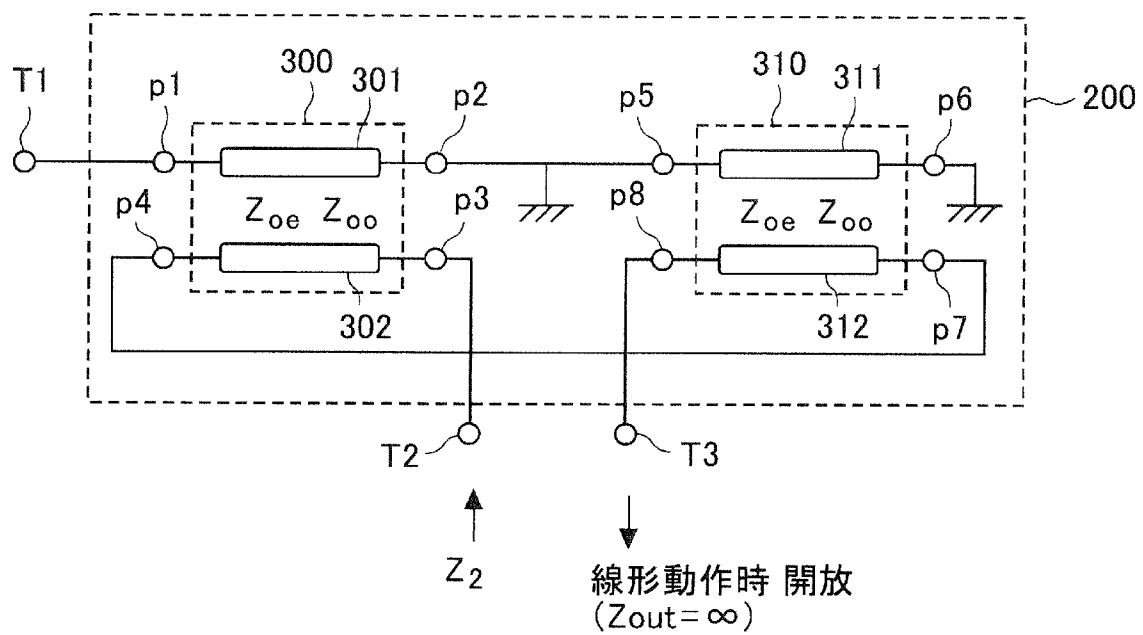
[図2]

図 2



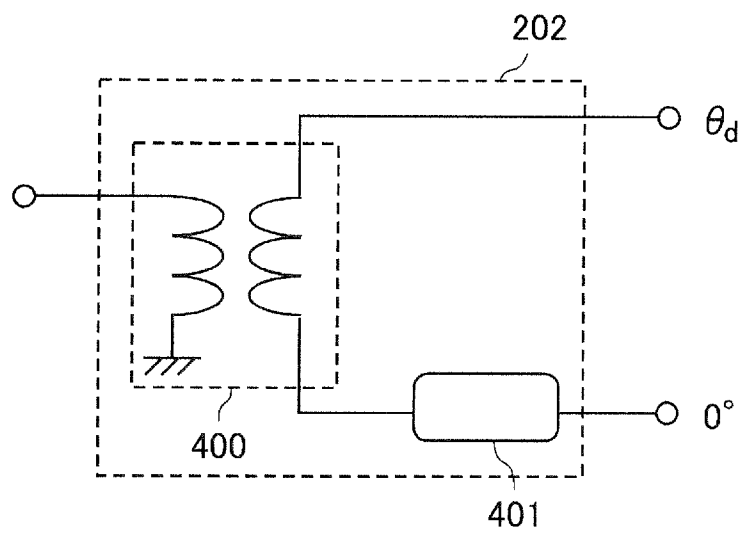
[図3]

図 3



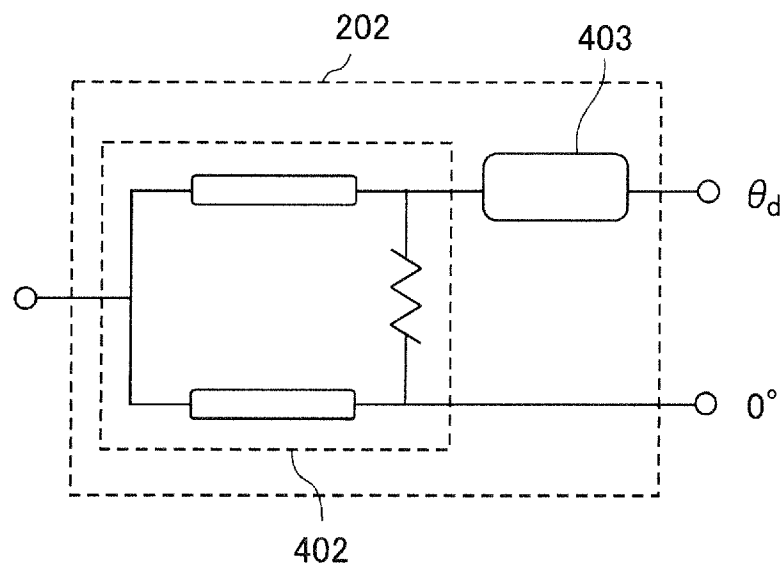
[図4]

図 4



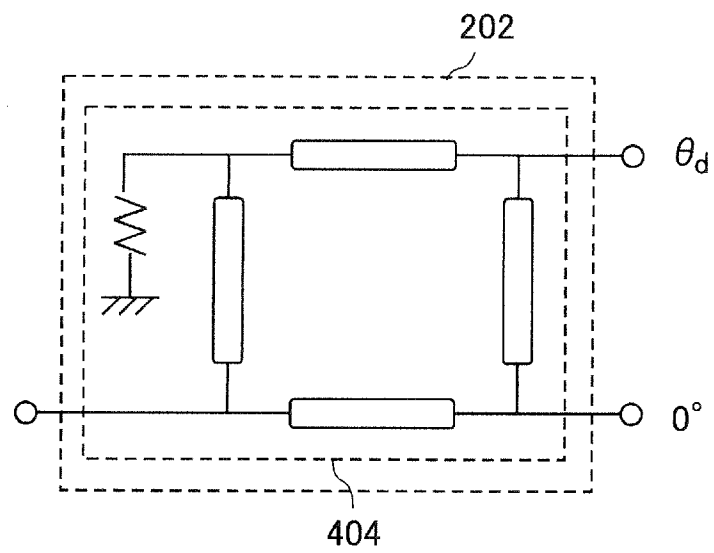
[図5]

図 5



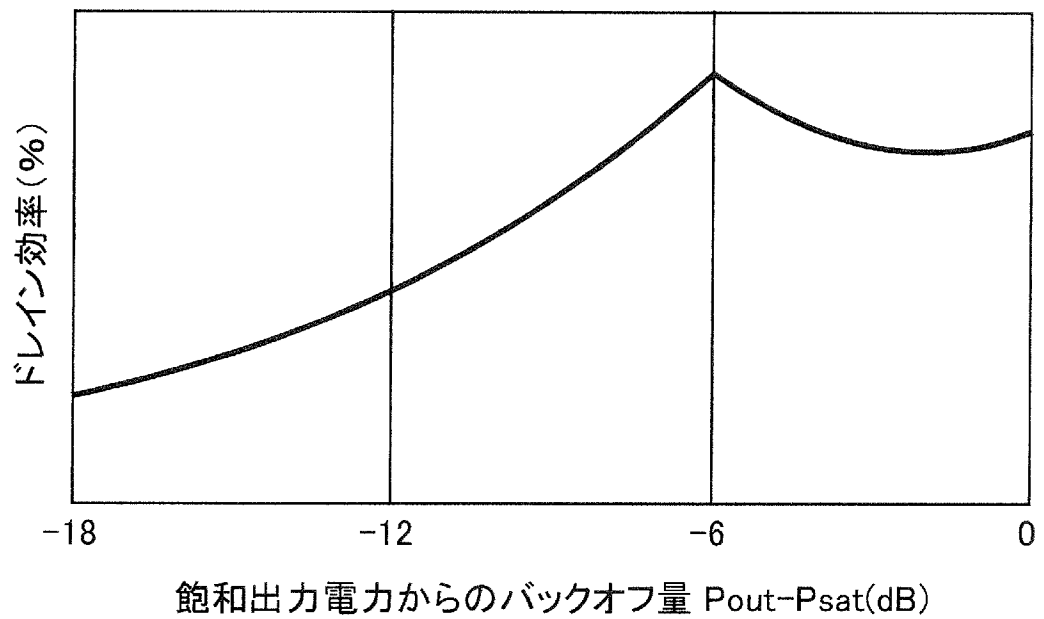
[図6]

図 6



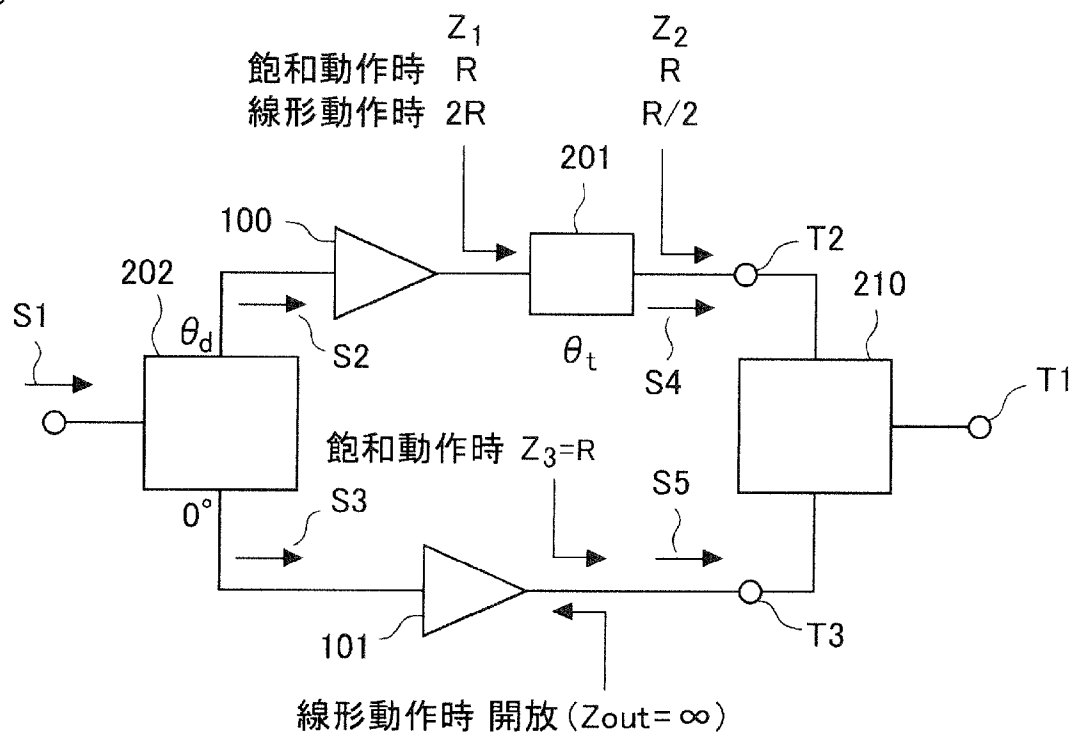
[図7]

図 7



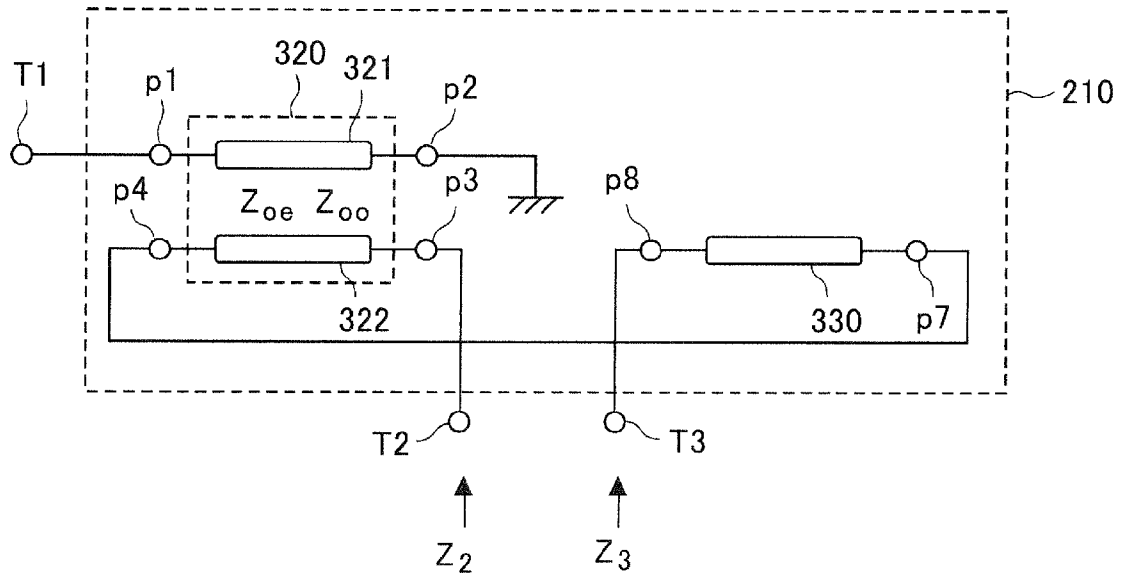
[図8]

図 8



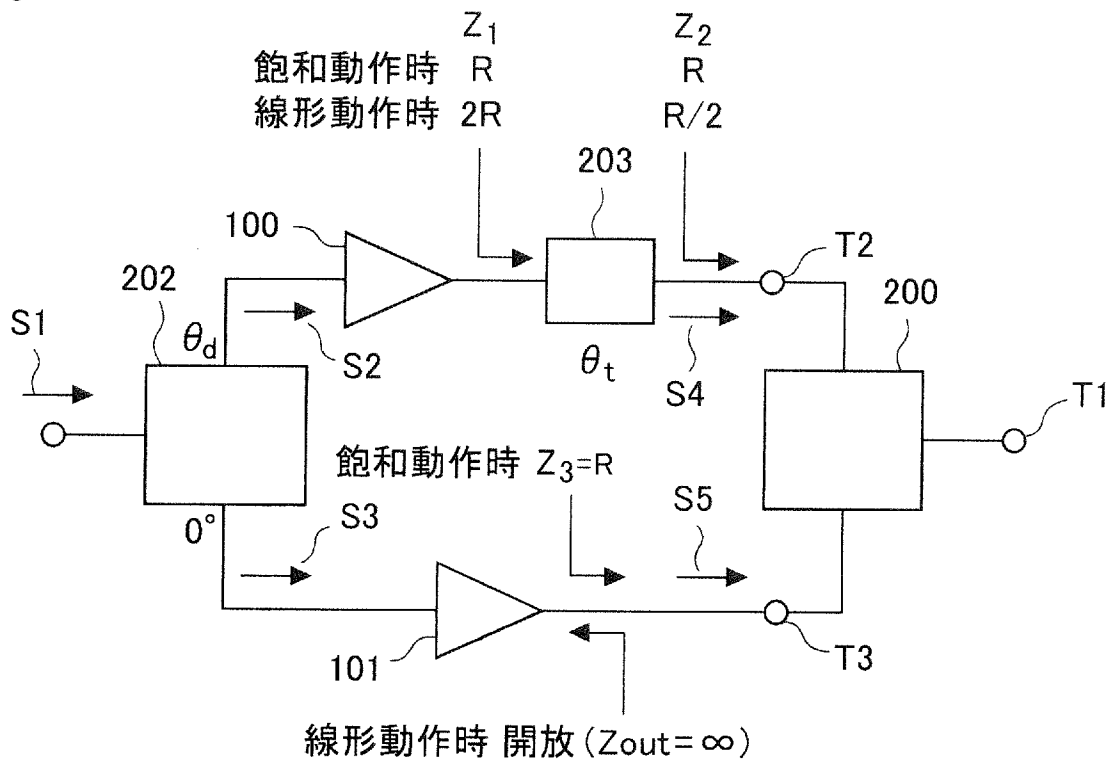
[図9]

図 9



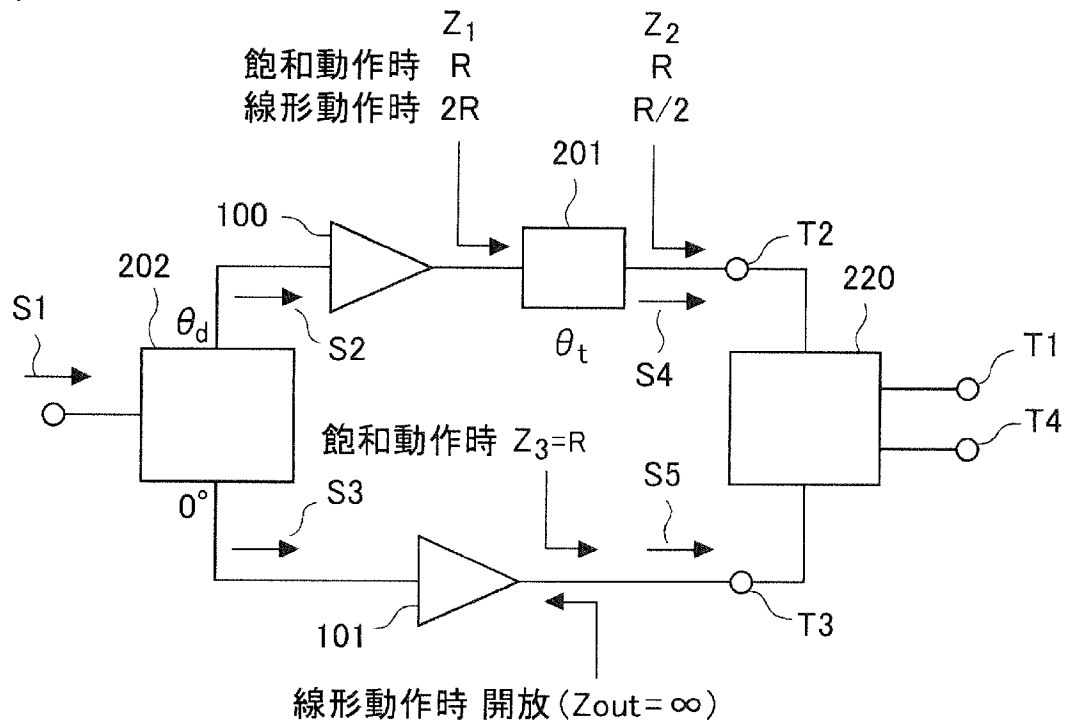
[図10]

図 10



[図11]

図 11



[図12]

図 12

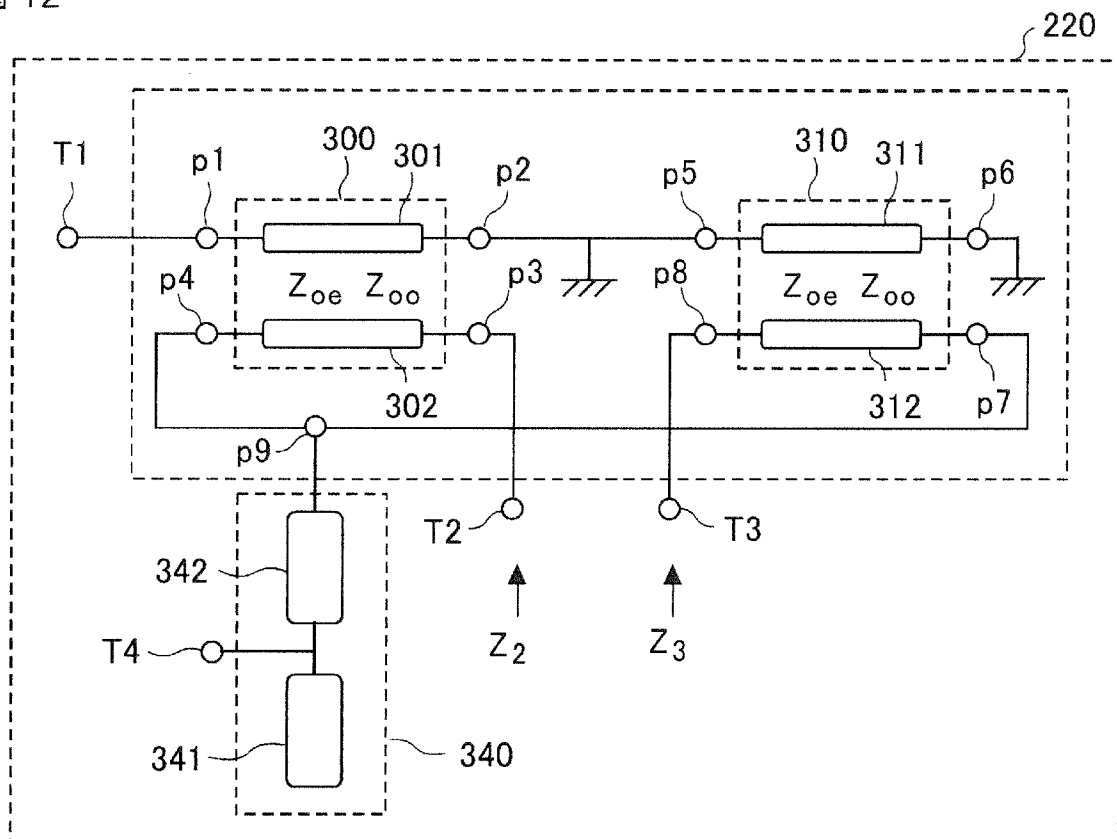


图 15

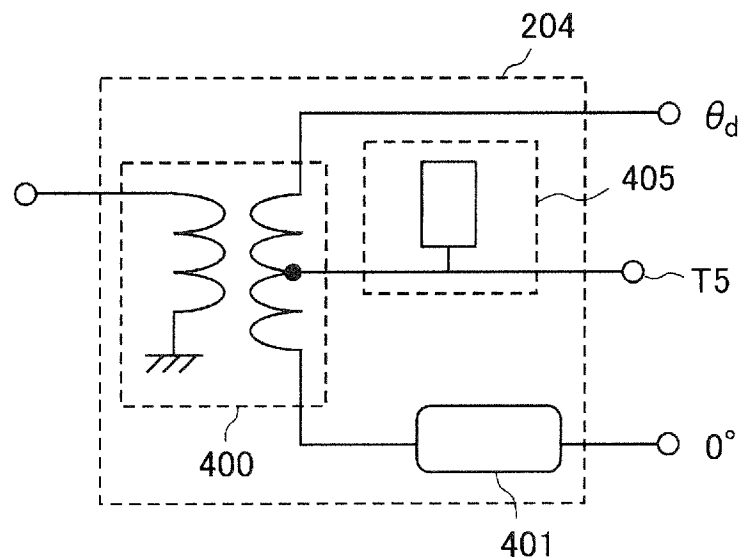
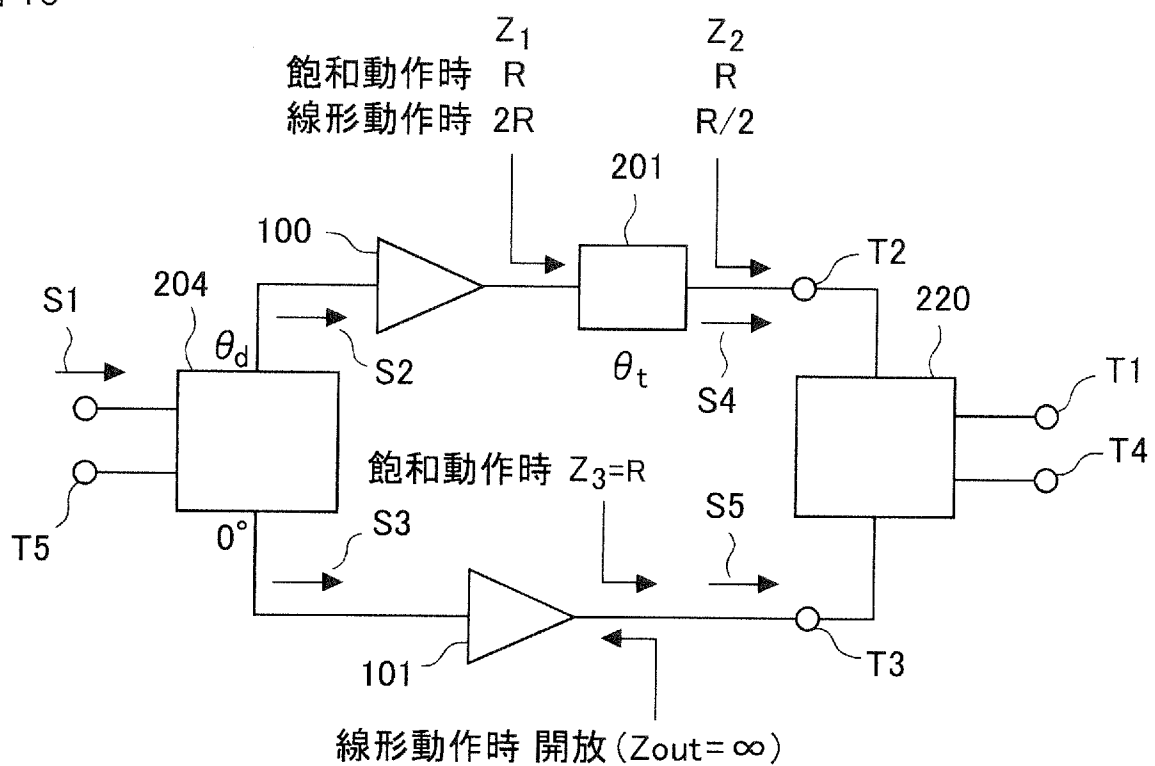
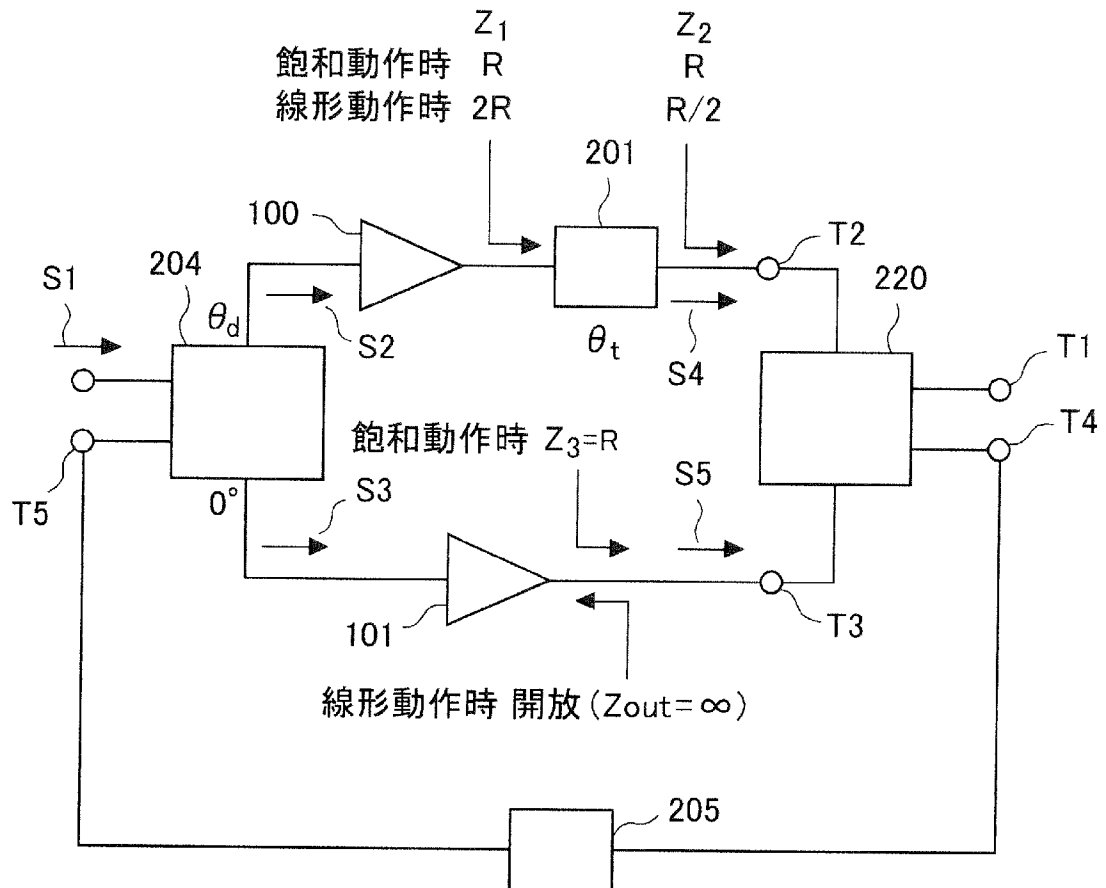


图 16



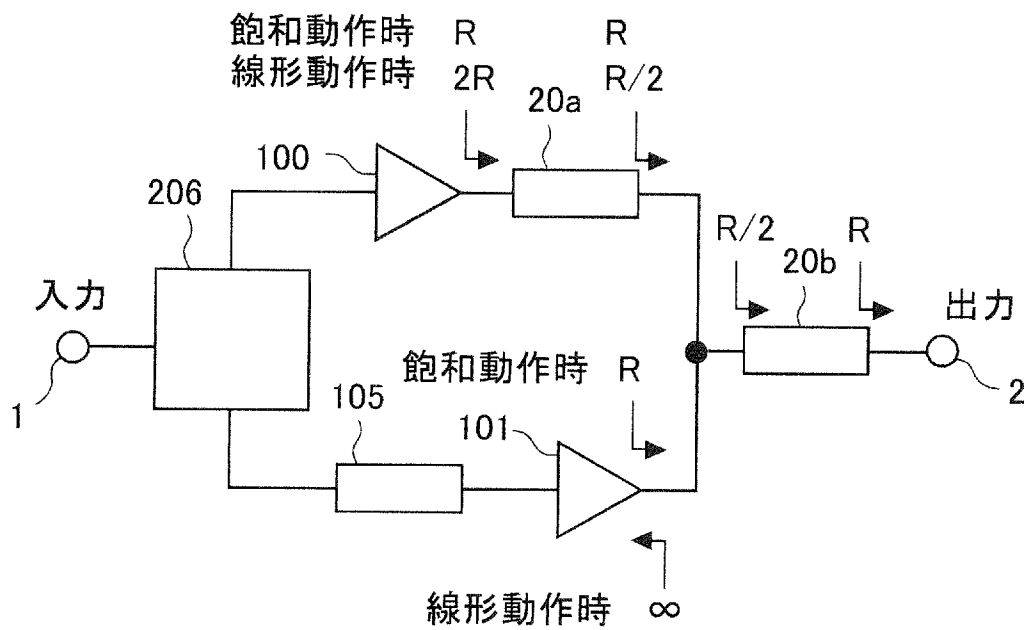
[図17]

図 17



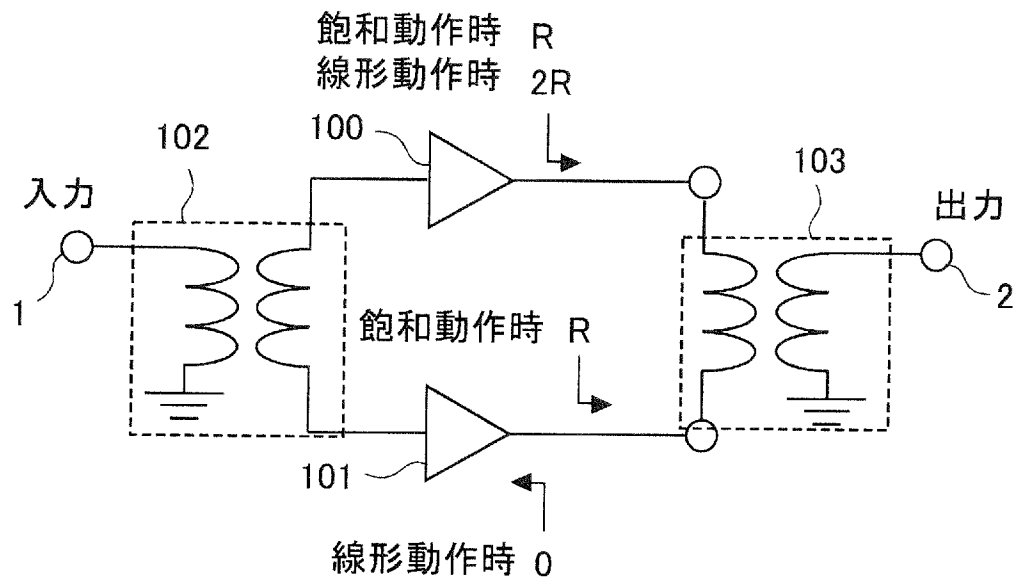
[図18]

図 18



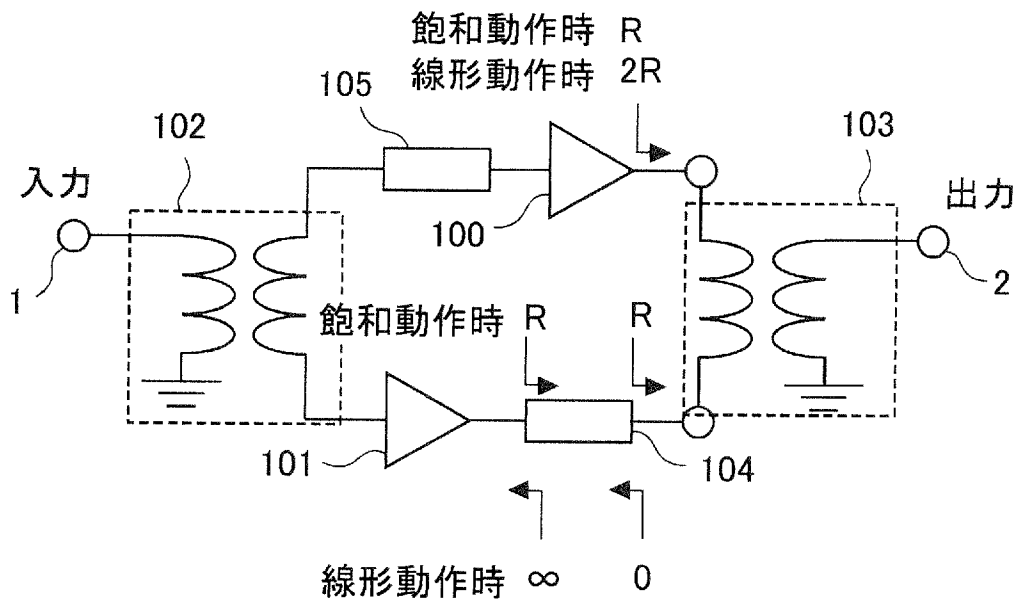
[図19]

図 19



[図20]

図 20



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/087584

A. CLASSIFICATION OF SUBJECT MATTER

H03F1/07(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03F1/07

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2006-279507 A (Toshiba Corp.), 12 October 2006 (12.10.2006), paragraphs [0002] to [0006]; fig. 6 (Family: none)	1-8
Y	JP 2009-153193 A (SPC Electronics Corp.), 09 July 2009 (09.07.2009), paragraphs [0028] to [0036]; fig. 4 to 7 (Family: none)	1-8
Y	JP 2013-90166 A (Wave Technology Inc.), 13 May 2013 (13.05.2013), paragraphs [0044] to [0066]; fig. 6 to 9, 11 (Family: none)	2-8

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
23 February 2017 (23.02.17)

Date of mailing of the international search report
14 March 2017 (14.03.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H03F1/07 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H03F1/07

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2006-279507 A（株式会社東芝）2006.10.12, 段落 [0002] - [0006], 図6（ファミリーなし）	1-8
Y	JP 2009-153193 A（島田理化工業株式会社）2009.07.09, 段落 [0028] - [0036], 図4-7（ファミリーなし）	1-8
Y	JP 2013-90166 A（株式会社Wave Technology）2013.05.13, 段落 [0044] - [0066], 図6-9, 11（ファミリーなし）	2-8

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

23.02.2017

国際調査報告の発送日

14.03.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

▲高▼橋 義昭

電話番号 03-3581-1101 内線 3576

5W

4776