





KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

---

impurities not to be mixed, first, core impurity introduction means is screened. Further, for avoiding any minute-amount mixing, not only transport means for semiconductor substrate as a treatment object but also means for removing a resin material provided on the semiconductor substrate is specialized so as to effect mixing prevention.

(57) 要約: 固体試料に導入する不純物が互いに混入すると、本来期待されている機能が発揮できなくなるのを防止し、高精度のプラズマドーピングを実現する。混入しても良い不純物と、混入してはいけない不純物を峻別するために、まずコアの不純物導入機構を峻別する。そして、微量に混入するものを避ける為に被処理物である、半導体基板の搬送機構や半導体基板上に形成する樹脂材料の除去機構をも専用化して混入を避ける。

## 明 細 書

### 不純物導入装置及び不純物導入方法

#### 技術分野

- [0001] 本発明は、不純物導入装置及び不純物導入方法にかかり、特に固体試料表面にプラズマを用いてイオンを注入するプラズマドーピング装置及びプラズマドーピング方法に関するものである。

#### 背景技術

- [0002] トランジスタなどの半導体製造工程において、PN接合などを形成する際、P型不純物あるいはN型不純物を導入するために、プラズマドーピングという技術が提案されている。
- これは半導体基板に対して電氣的に活性となる不純物をドーピングする際に、不純物を含んだプラズマに半導体基板を曝してプラズマのエネルギーで不純物を半導体基板表面部分に導入するものである。
- [0003] しかし、半導体に必要な不純物はその特性、例えば、電氣的な正負の特性を明確に与える為に、不純物の元素分子レベルでの純化や量的な制御が要求される。
- [0004] このプラズマドーピングでは、プラズマを閉じ込める為に何らかの閉鎖もしくは半閉鎖環境、具体的には真空チャンバーや大気圧プラズマの場合にはプラズマ処理機構の中でドーピングを実施する為、前述の閉鎖もしくは半閉鎖環境を構成する物質の内プラズマに接する部分には不純物物質を含む薄膜が堆積することになる。ここに堆積した物質は、プラズマに接することによって、プラズマのエネルギーにより再度スパッタされてプラズマ中に混入する場合もあり、プラズマと薄膜は堆積とスパッタの競合過程の合成で、一種の定常状態になる。堆積した物質がプラズマ中の不純物と同種の物質であれば、堆積と再混入によりバランスが保たれるが、堆積した物質が異種のものであれば、プラズマ中に含まれる不純物とは異種のものがプラズマに混入することにより、プラズマに含まれる不純物の特性が混乱し、結果的に半導体薄膜にドーピングされる不純物の特性と量が正確に制御できなくなる。このため、プラズマドーピング方法は、わずかな量の差により特性を大きく左右する結果となる、半導体製

造には使用しにくくなる。

[0005] そこで、これらの混入を避ける為に、真空チャンバーを不純物の種類毎に区分けして専用チャンバーを設けることを、本発明者らは提案している(特許文献1)。特許文献1によれば、例えば図5の右側のチャンバーをP型ドーブチャンバー50として使用し、左側のチャンバーをN型ドーブチャンバー60として使用する。半導体基板130にフォトレジストなどでP型のパターニングをして、チャンバー50でP型ドーブを行い、次いで半導体基板130にフォトレジストなどでN型のパターニングをして、チャンバー60でN型ドーブを行う。この様にして、所望の不純物毎に専用のプラズマチャンバーを設置すれば、特性の異なる不純物の混入を避けることができる為、プラズマドーピングは半導体製造に利用できることが判明した。

[0006] ところで、本発明の発明者らはさらに、希ガス、特にHeプラズマによるシリコン単結晶基板のアモルファス化が非常に重要な役割を果たすことを発見した(特許文献2)。即ち、これまでのビームラインイオン注入によるHeイオン注入では、いかに長時間をかけて大量のHeを照射しても、シリコン単結晶基板がアモルファス化することは無かった。これが2004年までの世界のイオン注入業界の常識であった。ところが、プラズマを使用すると、これまでの常識と比較して非常に低いエネルギーでありながら、単位時間に大量(イオン注入と比較してほぼ100倍)のHeを照射することになる為、シリコン単結晶といえどもアモルファス化することが判明した。

[0007] このHeによるアモルファス化の効果は、このアモルファス化に続いてもしくは同時に不純物を導入することにより、不純物の深さ方向のプロファイルを好ましいものに変化させ(非特許文献1)、均一性の向上、不純物量の制御に繋がる特段の効果を発揮する。

[0008] 但し、単純にHeに不純物 例えば $B_2H_6$ を混入させるだけでは、特段の効果が無いことは自明で、発明者らが初期にプラズマドーピングの実験をした際 特許文献4に記載した通りHeにより $B_2H_6$ を5%に希釈して使用したが、この様なアモルファス化による効果は無かった。

特許文献1:特許第2780419号明細書

特許文献2:特願2003-041123

特許文献3:特願2004-360122

特許文献4:特許第2022204号明細書

非特許文献1:Y. Sasaki et al., "B<sub>2</sub>H<sub>6</sub> Plasma Doping with In-situ He Pre-amorphization", 2004 Symposia on VLSI Technology and Circuits

特許文献5:特開2004-179592

## 発明の開示

### 発明が解決しようとする課題

[0009] このように、プラズマチャンバーなどプラズマドーピングを実施する主機構だけではなく、半導体基板を搬送する機構や、半導体基板上に形成したフォトレジストによるパターンを除去する工程に於いても微量の物質の混入が起こることが判明し、前記特許文献1に記載の特許出願がなされた1990年には全く問題とならなかった微量物質の混入による半導体基板上の混乱、所謂コンタミネーションが発生することが問題となってきた。

[0010] 本発明は前記実情に鑑みてなされたもので、コンタミネーションを防止し、制御性よく所望の不純物を導入することのできる不純物導入方法および不純物導入装置を提供することを目的とする。

### 課題を解決するための手段

[0011] 半導体基板に導入する不純物は、種類の異なる不純物同士が、互いに混入しても問題の無いものは同時に処理できるが、互いに混入すると半導体装置製造に悪影響を及ぼす組み合わせは完全に排除しなければならない。下記の様な反応チャンバーの峻別に加えて、処理をしたウエーハを搬送する機構や後工程(ここではフォトレジストの除去を例としてあげている)に関しても工程を峻別する必要がある。すなわち、プラズマドーピングは、高エネルギーをもつイオンを打ち込むイオン注入などに比べ、プラズマに接触させることで不純物の導入を行う方法であるため、極めて微量のコンタミネーションが半導体装置の製造に大きな影響を与えることを発見し、これに着目してなされたもので、互いに混入すると悪影響を及ぼす組み合わせを完全に排除するようにしたことを特徴とするものである。

- [0012] 従って、不純物の特性による区別をするプラズマドーピング工程の組合せは下記の例のようになる。
- [0013] 1 ヘリウムプラズマアモルファス化(HePA)をチャンバーAで半導体基板上のP型、N型領域同時に実施し、フォトレジストでパターニングしてP型領域に $B_2H_6$ ドーピングをチャンバーBで実施する。次いで、N型領域をフォトレジストでパターニングして開口し、 $PH_3$ ドーピングをチャンバーCで実施する。
- [0014] 2 半導体基板上にフォトレジストでパターニングしてP型領域にチャンバーAでHePAを実施し、次いで $B_2H_6$ ドーピングを実施する。次いで、N型領域をフォトレジストでパターニングして開口し、チャンバーBでHePAを実施し、次いで $PH_3$ をドーピングする。
- [0015] 3 半導体基板上にフォトレジストでパターニングしてP型領域にチャンバーAでHePA効果のある希釈率にHeにより希釈された $B_2H_6$ のプラズマでボロンドーピングを実施する。次いで、N型領域をフォトレジストでパターニングして開口し、チャンバーBでHePA効果のある希釈率にHeにより希釈された $PH_3$ によるプラズマでリンドーピングする。
- [0016] 又、不純物をドーピングした後に通常実施するフォトレジストのアッシングや除去の工程に於いてもプラズマや湿式の工程で処理機構を使用するので、フォトレジストや半導体基板及び薄膜に付着した不純物が再度前記処理機構内部に付着する。その様にして付着した物質が再度別の処理時に混入することは避けられない。しかし、この混入は微量ではあっても、半導体基板内での混乱を招き最新の半導体装置の歩留まりを低下させる可能性が高い。
- [0017] 従って、フォトレジスト除去の工程で不純物の特性毎に処理機構を峻別して混入を避け、半導体の歩留まりを向上させる工夫を行った。しかし、フォトレジスト除去機構を2種類以上専用化することになり、特に小規模工場ではこの工夫はコストアップにもなるので、歩留まりとの関係で採用を決定すれば良い。
- [0018] 又、これらの一連の機能を発揮せしめるためには、一つの真空連結部で連結することや、一体のエンクロージャー内に収納することは半導体表面の酸化やパーティクルの付着を防止するなど別の意味で効果があるが、その様な措置をとらなければ、本発明の内容を本質的に利用できないかと言えばその様なことはなく、利用可能である。即ち、半導体製造工場での高度に管理されたウエーハ搬送機構及びこれらの

管理機能を使用すれば、工場の配置の都合により、距離が離れていたり、一つのエンクロージャーの中に格納されていなくても、結果的に一連の機能を果たせる装置群が存在していれば、同様の機能を発揮させることが可能である。これは極端に言えば、本発明で記述したある工程は工場Aにて実施し、他の工程は工場Bで実施しても外界からの汚染や、パーティクル増加など多少の他の悪影響は想定できるが、工場間の清浄を確保した高度な物流システムが確立している今日ではさして難しいことでは無く、本発明の本質や主旨を歪めるものでも無く、又本発明の趣旨から外れるものでもなく、基本的に実施可能である。

[0019] すなわち本発明は、プラズマを全ての工程もしくは一部の工程処理に使用して固体試料に複数の種類の不純物を導入する不純物導入装置及び装置群であって、導入された不純物が直接もしくは間接的に固体試料に電気的もしくは機械的又は何らかの特定の機能を保有させるに必要な所望の不純物が不純物導入工程処理中に互いに混入すると互いの特定の機能に害を及ぼす場合、夫々の不純物が互いに混入しない様、下記機構を少なくとも一つ含むか、装置群として下記の様な機構の一つを意図してなる不純物導入装置及び装置群である。

- 1 所望の不純物毎に独立した不純物導入機構
- 2 所望の不純物毎に独立した固体試料搬送用機構
- 3 所望の不純物毎に独立した不純物導入機構と固体試料搬送用機構を繋ぐ搬送用機構
- 4 所望の不純物毎に専用に設定し、他の不純物との混入を防止した樹脂を除去する機構
- 5 所望の不純物毎に独立した複数の不純物導入装置間を繋ぐ試料搬送機構
- 6 所望の不純物毎に独立した複数の不純物導入装置及び樹脂を除去する装置間を試料及び試料群を搬送する機構

ここで所望の不純物とは、導入された不純物が直接もしくは間接的に固体試料に電気的もしくは機械的又は何らかの特定の機能を保有させるに必要な不純物をいい、ひとつの不純物あるいは複数種の不純物であってもよい。

本発明では、装置設計を行うに先立ち、半導体装置の製造に際し、プラズマ工程を

必要とする工程を抽出する工程と、抽出された工程に必要な不純物を抽出する工程と、当該不純物が後続工程に影響を与えるか否かを判定する工程と、判定工程で影響を与えると判定された工程を抽出する工程と、抽出された工程を独立した機構で実行するように装置設計を行うようにしている。

[0020] また本発明は、プラズマを全ての工程もしくは一部の工程処理に使用して半導体基板又は半導体薄膜に複数の種類の不純物を導入する不純物導入装置及び装置群であって、導入された不純物が直接もしくは間接的に固体試料に電気的な特定の機能を保有させるに必要な所望の不純物が、不純物導入工程処理中に互いに混入すると互いの特定の機能に害を及ぼす場合、夫々の不純物が互いに混入しない様、下記の機構を少なくとも一つ含むか、装置群として下記の様な機構の一つを意図してなる不純物導入装置及び装置群である。

- 1 所望の不純物毎に独立した不純物導入機構
- 2 所望の不純物毎に独立した固体試料搬送用機構
- 3 所望の不純物毎に独立した不純物導入機構と固体試料搬送用機構を繋ぐ搬送用機構
- 4 所望の不純物毎に専用に設定し、他の不純物との混入を防止した樹脂を除去する機構
- 5 所望の不純物毎に独立した複数の不純物導入装置間を繋ぐ試料搬送機構
- 6 所望の不純物毎に独立した複数の不純物導入装置及び樹脂を除去する装置間を試料及び試料群を搬送する機構

[0021] また本発明は、プラズマを全ての工程もしくは一部の工程処理に使用して固体試料に複数の種類の不純物を導入する不純物導入装置及び装置群であって、固体試料に電気的もしくは機械的又は何らかの特定の機能を保有させるに必要な所望の不純物が、ある組み合わせでは不純物導入工程処理中に互いに混入しても機能に害を及ぼさないが、ある組み合わせでは互いの特定の機能に害を及ぼす場合、好ましく無い不純物が互いに混入しない様、下記の機構を少なくとも一つ含むか、装置群として下記の様な機構の一つを意図してなる不純物導入装置及び装置群である。

- 1 互いに混入しても機能に害を及ぼさない不純物が同時に導入できる不純物導入

機構

2 互いに混入しても機能に害を及ぼさない不純物の組合せのみに専用に独立した固体試料搬送用機構

3 互いに混入しても機能に害を及ぼさない不純物が導入されるもしくは導入された固体試料にのみ専用に独立に搬送する固体試料搬送用機構

4 互いに混入しても機能に害を及ぼさない不純物の組合せ毎に専用に設定し、好ましくない不純物との混入を防止した樹脂を除去する機構

5 互いに混入しても機能に害を及ぼさない不純物の組合せ毎に専用に設定した複数の不純物導入装置間を繋ぐ試料搬送機構

6 互いに混入しても機能に害を及ぼさない不純物の組合せ毎に専用に設定した複数の不純物導入装置及び樹脂を除去する装置間を試料及び試料群を搬送する機構

[0022] また本発明は、プラズマを全ての工程もしくは一部の工程処理に使用して半導体基板及び半導体薄膜に複数の種類の不純物を導入する不純物導入装置及び装置群であって、固体試料に直接又は間接に電気的な特定の機能を保有させるに必要な所望の不純物が、ある組み合わせでは不純物導入工程処理中に互いに混入しても機能に害を及ぼさないが、ある組み合わせでは互いの特定の機能に害を及ぼす場合、好ましく無い不純物が互いに混入しない様、下記の機構を少なくとも一つ含むか、装置群として下記の様な機構の一つを意図してなる不純物導入装置及び装置群である。

1 互いに混入しても機能に害を及ぼさない不純物が同時に導入できる不純物導入機構

2 互いに混入しても機能に害を及ぼさない不純物の組合せのみに専用に独立した固体試料搬送用機構

3 互いに混入しても機能に害を及ぼさない不純物が導入されるもしくは導入された固体試料にのみ専用に独立に搬送する固体試料搬送用機構

4 互いに混入しても機能に害を及ぼさない不純物の組合せ毎に専用に設定し、このましくない不純物との混入を防止した樹脂を除去する機構

5 互いに混入しても機能に害を及ぼさない不純物の組合せ毎に専用で設定した複数の不純物導入装置間を繋ぐ試料搬送機構

6 互いに混入しても機能に害を及ぼさない不純物の組合せ毎に専用で設定した複数の不純物導入装置及び樹脂を除去する装置間を試料及び試料群を搬送する機構

[0023] また本発明は、電気的な直接の特定の機能としてあるものは正のP型、あるものは負のN型の特性を顕すものを含む。

[0024] また本発明は、電気的な間接の特定の機能として、結晶や多結晶及びアモルファスの格子や原子分子の結合状態に変化を生じせしめる機能を有するものを含む。

[0025] また本発明は、結晶や多結晶の格子や原子分子の結合状態に変化を生じせしめる機能としてアモルファス化させる機能を有するものを含む。

[0026] また本発明は、プラズマを全ての工程もしくは一部の工程処理に使用して固体試料に複数の種類の不純物を導入する不純物導入工程であって、導入された不純物が直接もしくは間接的に固体試料に電気的もしくは機械的又は何らかの特定の機能を保有させるに必要な所望の不純物が不純物導入工程処理中に互いに混入すると互いの特定の機能に害を及ぼす場合、夫々の不純物が互いに混入しない様、下記機構を用いた工程を少なくとも一つ含むか、工程の組み合わせとして下記機構を用いた工程の一つを意図してなる不純物導入方法を含む。

1 所望の不純物毎に独立した不純物導入機構を用いて行う不純物導入工程

2 所望の不純物毎に独立した固体試料搬送用機構により行う搬送工程

3 所望の不純物毎に独立した不純物導入機構と固体試料搬送用機構を繋ぐ搬送用機構により行う搬送工程

4 所望の不純物毎に専用で設定し、他の不純物との混入を防止した樹脂を除去する機構による樹脂排除工程

5 所望の不純物毎に独立した複数の不純物導入装置間を繋ぐ試料搬送機構による搬送工程

6 所望の不純物毎に独立した複数の不純物導入装置及び樹脂を除去する装置間を試料及び試料群を搬送する機構による搬送工程

[0027] なお本発明では、不純物とは、一般に半導体で示すような直接電氣的に活性になるものだけでなく、Heプラズマなど、アモルファス化することによって、間接的に電気特性に非常に影響を与える物質をも示すものとする。

また、本発明では、不純物導入装置そのものだけでなく、夫々の不純物が互いに混入しない様、下記の機構を少なくとも一つ含むか、装置群として下記の様な機構の一つを意図してなるものを含むものとする。

### 発明の効果

[0028] 本発明によれば、半導体装置製造時の半導体基板への不純物導入時に、電氣的に正負の特性を保有させる物質を一定の工程で混入させることを避け、正確な半導体装置製造に寄与する。具体的に不純物峻別の方法を示し、かつ製造工場のコストパフォーマンスなどの事情をも考慮して解決することが可能となる。

### 図面の簡単な説明

- [0029] [図1]本発明の実施の形態1を説明するための装置の平面図。  
[図2]本発明のチャンバーの構造を説明するための装置の断面構造図。  
[図3]本発明の実施の形態2を説明するための装置の平面図。  
[図4]本発明の実施の形態3を説明するための装置の平面図。  
[図5]背景技術を説明する為の装置の断面構造図。

### 符号の説明

- [0030] 10 ロードロック  
20 隔壁  
30 トランスファーチャンバー  
40 HePAチャンバー  
50 P型ドーピングチャンバー  
60 N型ドーピングチャンバー  
70 P型アッシングチャンバー  
80 N型アッシングチャンバー  
90 アーム  
100 アーム

- 106 アーム
- 110 アーム
- 116 アーム
- 120 トレー
- 122 プラズマ源
- 124 プラズマ
- 130 半導体基板
- 132 基板台
- 140 バルブ

### 発明を実施するための最良の形態

[0031] 以下、本発明の実施の形態を、図面を参照しながら説明する。ただし、本発明は以下の実施の形態に限定されるものではない。

#### (実施の形態1)

本発明の実施の形態について、図1を参照しながら説明する。このプラズマドーピング装置は真空状態でのプラズマを利用した一例である。各種プラズマの特徴を生かせれば、真空状態でのプラズマに限るものではない。

本実施例の特徴はHeプラズマアモルファス化(HePA)を行ってから、不純物ドーピングを行う。

[0032] また本発明は、装置の構造を説明する装置には3台のロードロック10と用途によって隔壁20で隔離できる構造を有するトランスファーチャンバー30に5基のプラズマチャンバーが設置されている。5基のプラズマチャンバーは夫々、HePA用チャンバー40、 $B_2H_6$ を用いたP型ドーピング用チャンバー50、 $PH_3$ を用いたN型ドーピング用チャンバー60、P型ドーピングを行った半導体基板上的フォトレジストを除去するP型アッシングチャンバー70、N型ドーピングを行った半導体基板上的フォトレジストを除去するN型アッシングチャンバー80により構成される。ロードロック、トランスファーチャンバー、プラズマチャンバー間を半導体基板を搬送する為に、ロボットアームを設置している。ロボットアームは360度自由に回転できる設計になっている。この場合、HePA用のアーム90、P型ドーピング用のアーム100、N型ドーピング用のアーム110の3種類を用意して互いの混

入を避けている。必要に応じて、HePAの部分とドーピング部分で半導体基板を受け渡し出来る様にトレー120を設置した。

[0033] 5基のプラズマチャンバーの基本構造を図2を参照しながら説明する。HePAチャンバーの例であるが、図2はチャンバーの断面構造図である。プラズマチャンバー40にはプラズマ源122が設置されている。ガスの導入機構は図には記していないが、ガスや不純物材料をチャンバー40内に導入し、プラズマ124を発生させる。被処理物である半導体基板130は基板台132の上に載せられている。基板130はアーム90を使用してトランスファーチャンバーからバルブ140Aを通して基板台180に移動できる構造である。

[0034] この装置を使用した半導体装置の製造方法を説明する。半導体基板130を単数もしくは複数ロードロック10Aに設置する。今回は先ずHePAを実施するので、ロードロック10Aに設置する。

HePAの手法は、ロードロック10Aを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Aを開き、アーム90で半導体基板130を搬送し、HePAチャンバー40に導き設置する。ここではHePAは非特許文献1に記載の通り、真空度0.9Pa、で7秒間Heプラズマを発生させ、半導体単結晶基板をアモルファス化する。

[0035] この際に2通りの手法がある。第1はトランジスタなど半導体デバイスを形成する部分を全て一度にアモルファス化する。第2はP型にドーピングする部分と、N型にドーピングする部分をフォトレジストなどで分離パターニングしてから別々にアモルファス化する場合である。

[0036] 先ず第1の場合、HePAチャンバー40でアモルファス化された半導体基板は一旦ロードロック10Aを通過して、装置外に搬出され、リソグラフィなどの工程を経てフォトレジストなどでパターニングされて、次いでP型のドーピングの為にロードロック10Bに運ばれ、ロードロック10Bを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Bを開き、アーム100で半導体基板130を搬送し、P型ドーピング用チャンバー50に導き設置する。ここではP型ドーピングは非特許文献1に記載の通り、真空度0.9Paで7秒間 $B_2H_6$ プラズマを発生させ、半導体基板にP型のドーピングを行う。P型のドーピングが終了した半導体基板130はアーム100により、P型アッシングチャンバ

ー70に搬送される。ここで、P型ドーブにより、変質硬化したレジスト層を除去する。全てのレジストを除去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約15nmの層を除去するだけで十分機能を発揮する。アッシングが終了した半導体基板130はアーム100によりロードロック10Bを経て装置外に搬出される。

[0037] 半導体基板130はその後の後処理、リソグラフィ工程などを経てN型ドーブ領域をパターニングされて後、ロードロック10Cに設置される。ロードロック10Cを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Cを開き、アーム110で半導体基板130を搬送し、N型ドーブ用チャンバー60に導き設置する。ここではN型ドーブは $\text{PH}_3$ ガスで10秒間 $\text{PH}_3$ プラズマを発生させ、半導体基板にN型のドーピングを行う。N型のドーピングが終了した半導体基板130はアーム110により、N型アッシングチャンバー80に搬送される。ここで、N型ドーブにより、変質硬化したレジスト層を除去する。全てのレジストを除去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約20nmの層を除去するだけで十分機能を発揮する。アッシングが終了した半導体基板130はアーム110によりロードロック10Cを経て装置外に搬出される。

[0038] 第2の場合を説明する。

リソグラフィなどの工程を経てフォトリソレジストなどでP型ドーブ領域をパターニングされた半導体基板130を単数もしくは複数ロードロック10Aに設置する。今回は先ずHePAを実施するので、ロードロック10Aに設置する。ロードロック10Aを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Aを開き、アーム90で半導体基板130を搬送し、HePAチャンバー40に導き設置する。ここではHePAは非特許文献1に記載の通り、真空度0.9Paで7秒間Heプラズマを発生させ、半導体単結晶基板をアモルファス化する。

[0039] 次いでP型のドーピングの為にアーム90で半導体基板130をHePAチャンバー40から取り出し、トレイ120Aに運ぶ。

次いでアーム100でトレイ120Aに置かれた半導体基板130を搬送し、P型ドーブ用チャンバー50に導き設置する。ここではP型ドーブは非特許文献1に記載の通り、真空度0.9Paで7秒間 $\text{B}_2\text{H}_6$ プラズマを発生させ、半導体基板にP型のドーピングを行

う。P型のドーピングが終了した半導体基板130はアーム100により、P型アッシングチャンバー70に搬送される。ここで、P型ドーブにより、変質硬化したレジスト層を除去する。全てのレジストを除去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約15nmの層を除去するだけで十分機能を発揮する。アッシングが終了した半導体基板130はアーム100によりロードロック10Bを経て装置外に搬出される。

[0040] 半導体基板130はその後の後処理、リソグラフィ工程などを経てN型ドーブ領域をパターンニングされて後、ロードロック10Aに設置される。

ロードロック10Aを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Aを開き、アーム90で半導体基板130を搬送し、HePAチャンバー40に導き設置する。ここではHePAは非特許文献1に記載の通り、真空度0.9Paで7秒間Heプラズマを発生させ、半導体単結晶基板をアモルファス化する。

[0041] 次いでN型のドーピングの為にアーム110で半導体基板130をHePAチャンバー40から取り出し、トレイ120Bに運ぶ。

[0042] アーム110で半導体基板130を搬送し、N型ドーブ用チャンバー60に導き設置する。ここではN型ドーブは $\text{PH}_3$ ガスで10秒間 $\text{PH}_3$ プラズマを発生させ、半導体基板にN型のドーピングを行う。N型のドーピングが終了した半導体基板130はアーム110により、N型アッシングチャンバー80に搬送される。ここで、N型ドーブにより、変質硬化したレジスト層を除去する。全てのレジストを除去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約20nmの層を除去するだけで十分機能を発揮する。アッシングが終了した半導体基板130はアーム110によりロードロック10Cを経て装置外に搬出される。

[0043] 以上の様にして、第1の方法もしくは第2の方法で、半導体基板130には必要なP型N型のドーピングが終了し、続くアニール工程に引き渡される。アニール工程では既に超微細なパターンでP型領域とN型領域が接近しているため、分離して工程を行うことは事実上不可能であるが、半導体表面の保護などの目的で真空中もしくは不活性ガスや常温では半導体と反応しないガス雰囲気中で搬送を行い、アニールすることは同一装置内やもしくは前述の表面の扱いを考慮した搬送方法で搬送した近傍の

装置もしくは全く別の装置でアニールを実施することができる。

[0044] (実施の形態2)

本発明の実施の形態2を図3を参照しながら説明する。

本発明ではHePAとドーピングを同じチャンバーで行う例を説明する。

先ず装置の説明をする。

ロードロック10B、10CはP型用とN型用である。

トランスファーチャンバー30内に4基のプラズマチャンバーが設置されている。4基のプラズマチャンバーは夫々、 $B_2H_6$ を用いたP型ドーブ用チャンバー50、 $PH_3$ を用いたN型ドーブ用チャンバー60、P型ドーブを行った半導体基板上的フォトレジストを除去するP型アッシングチャンバー70、N型ドーブを行った半導体基板上的フォトレジストを除去するN型アッシングチャンバー80により構成される。ロードロック、トランスファーチャンバー、プラズマチャンバー間を半導体基板を搬送する為に、ロボットアームを設置している。ロボットアームは360度自由に回転できる設計になっている。この場合、P型ドーブ用のアーム100、N型ドーブ用のアーム110の3種類を用意して互いの混入を避けている。必要に応じて、HePAの部分とドーピング部分で半導体基板を受け渡し出来る様にトレー120を設置した。

[0045] この装置を使用して、半導体装置を製造するための実施形態を説明する。

2通りの方法がある。第1の方法はP型チャンバー及びN型チャンバー内で先ずHePAを行い、ついで、P型もしくはN型のドーブを行う方法。第2はP型もしくはN型のドーパント物質をHeで希釈して、同時にHePA効果を発揮させる条件で同時にPAとドーブを行う手法である。

[0046] 先ず第1の方法を説明する。

リソグラフィなどの工程を経てフォトレジストなどでP型ドーブ領域をパターンニングされた半導体基板130を単数もしくは複数ロードロック10Bに設置する。今回は先ずHePAを実施するが、P型ドーブ用チャンバー50を用いて実施する。

[0047] ロードロック10Bを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Bを開き、アーム100で半導体基板130を搬送し、P型ドーブ用チャンバー50に導き設置する。ここで先ず実施するHePAは非特許文献1に記載の通り、真空

度0.9Paで7秒間Heプラズマを発生させ、半導体単結晶基板をアモルファス化する。

[0048] 次いでP型のドーピングの為に反応ガスを切り替える。ここではP型ドーブは非特許文献1に記載の通り、真空度0.9Paで7秒間 $B_2H_6$ プラズマを発生させ、半導体基板にP型のドーピングを行う。P型のドーピングが終了した半導体基板130はアーム100により、P型アッシングチャンバー70に搬送される。ここで、P型ドーブにより、変質硬化したレジスト層を除去する。全てのレジストを除去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約15nmの層を除去するだけで十分機能を発揮する。アッシングが終了した半導体基板130はアーム100によりロードロック10Bを経て装置外に搬出される。

[0049] 半導体基板130はその後の後処理、リソグラフィ工程などを経てN型ドーブ領域をパターニングされた後、ロードロック10Cに設置する。N型のパターニングされた領域も先ずHePAを実施するが、これをN型ドーブ用チャンバー60を用いて実施する。

[0050] ロードロック10Cを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Cを開き、アーム110で半導体基板130を搬送し、N型ドーブ用チャンバー60に導き設置する。ここで先ず実施するHePAは非特許文献1に記載の通り、真空度0.9Paで7秒間Heプラズマを発生させ、半導体単結晶基板をアモルファス化する。

[0051] 次いでN型のドーピングの為に反応ガスを切り替える。

ここではN型ドーブは $PH_3$ ガスで10秒間 $PH_3$ プラズマを発生させ、半導体基板にN型のドーピングを行う。N型のドーピングが終了した半導体基板130はアーム110により、N型アッシングチャンバー80に搬送される。ここで、N型ドーブにより、変質硬化したレジスト層を除去する。全てのレジストを除去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約20nmの層を除去するだけで十分機能を発揮する。アッシングが終了した半導体基板130はアーム110によりロードロック10Cを経て装置外に搬出される。

[0052] 次いで第2の方法を説明する。

リソグラフィなどの工程を経てフォトリソレジストなどでP型ドーブ領域をパターニングされ

た半導体基板130を単数もしくは複数ロードロック10Bに設置する。ロードロック10Bを一定の真空状態にし、トランスファーチャンバー30との間に設けたバルブ140Bを開き、アーム100で半導体基板130を搬送し、P型ドーピング用チャンバー50に導き設置する。ここではP型ドーピングは主にHeにより希釈した $B_2H_6$ ガスで7秒間 $B_2H_6$ プラズマを発生させ、半導体基板にP型のドーピングを行う。P型のドーピングが終了した半導体基板130はアーム100により、P型アッシングチャンバー70に搬送される。ここで、P型ドーピングにより、変質硬化したレジスト層を除去する。全てのレジストを除去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約15nmの層を除去するだけで十分機能を発揮する。アッシングが終了した半導体基板130はアーム100によりロードロック10Bを経て装置外に搬出される。

[0053] 半導体基板130はその後の後処理、リソグラフィ工程などを経てN型ドーピング領域をパターニングされて後、ロードロック10Cに設置される。

[0054] ロードロック10Cを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Cを開き、アーム110で半導体基板130を搬送し、N型ドーピング用チャンバー60に導き設置する。ここではN型ドーピングは主にHeで希釈した $PH_3$ ガスで10秒間 $PH_3$ プラズマを発生させ、半導体基板にN型のドーピングを行う。N型のドーピングが終了した半導体基板130はアーム110により、N型アッシングチャンバー80に搬送される。ここで、N型ドーピングにより、変質硬化したレジスト層を除去する。全てのレジストを除去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約20nmの層を除去するだけで十分機能を発揮する。アッシングが終了した半導体基板130はアーム110によりロードロック10Cを経て装置外に搬出される。

[0055] 以上の様にして、第1の方法もしくは第2の方法で、半導体基板130には必要なP型N型のドーピングが終了し、続くアニール工程に引き渡される。アニール工程では既に超微細なパターンでP型領域とN型領域が接近しているため、分離して工程を行うことは事実上不可能であるが、半導体表面の保護などの目的で真空中もしくは不活性ガスや常温では半導体と反応しないガス雰囲気中で搬送を行い、アニールすることは同一装置内やもしくは前述の表面の扱いを考慮した搬送方法で搬送した近傍の装置もしくは全く別の装置でアニールを実施することができる。

[0056] (実施の形態3)

本発明の実施の形態3を、図4を参照しながら説明する。このプラズマドーピング装置は真空状態でのプラズマを利用した一例である。各種プラズマの特徴を生かすことのできるものであればよく、真空状態でのプラズマに限るものではない。

[0057] 本実施の形態の特徴はHeプラズマアモルファス化(HePA)から、不純物ドーピングを行いフォトレジストを除去するまでの装置群を意図的に並べて効率良く一連の工程を行うものである。しかし、これは半導体基板の搬送に関して、半導体製造工場での高度に管理されたウエーハ搬送機構及びこれらの管理機能を使用すれば、工場の配置の都合により、距離が離れていたり、一つのエンクロージャーの中に格納されていなくても、結果的に一連の機能を果たせる装置群が存在していれば、同様の機能を発揮させることが十分可能である。これは極端に言えば、本発明で記述したある工程は工場Aにて実施し、他の工程は工場Bで実施しても外界からの汚染や、パーティクル増加など他の悪影響は想定できるが、工場間の清浄を確保した高度な物流システムの確立している今日ではさして難しいことでは無く、本発明の本質や主旨を歪めるものではなく、実施可能である。

さて意図的に近傍に集中させた場合の説明に戻る。

[0058] 装置の構造を説明する。装置には夫々ロードロック10とトランスファーチャンバー30とプラズマチャンバーが設置されている。5台併記した措置の機能は、夫々HePA用チャンバー40を具備した装置42、 $B_2H_6$ を用いたP型ドーピング用チャンバー50を具備した装置52、 $PH_3$ を用いたN型ドーピング用チャンバー60を具備した装置62、P型ドーピングを行った半導体基板上のフォトレジストを除去するP型アッシングチャンバー70を具備した装置72、N型ドーピングを行った半導体基板上のフォトレジストを除去するN型アッシングチャンバー80を具備した装置82により構成される。

[0059] これらの装置群を利用してプラズマドーピングを実施した例を説明する。

4つの手法を説明する。

[0060] 第1の手法

半導体基板130を単数もしくは複数、HePA用チャンバー40を具備した装置42のロードロック10Aに設置する。今回は先ずHePAを実施する。ロードロック10Aを一定の

真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Aを開き、アーム90で半導体基板130を搬送し、HePAチャンバー40に導き設置する。ここではHePAは非特許文献1に記載の通り、真空度0.9Paで7秒間Heプラズマを発生させ、半導体単結晶基板をアモルファス化する。

HePAチャンバー40でアモルファス化された半導体基板は一旦ロードロック10Aを通過して、装置外に搬出され、リソグラフィなどの工程を経てフォトレジストなどでパターンニングされて、次いでP型のドーピングの為にP型ドーピング用チャンバー50を具備した装置52のロードロック10Bに運ばれ、ロードロック10Bを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Bを開き、アーム100で半導体基板130を搬送し、P型ドーピング用チャンバー50に導き設置する。ここではP型ドーピングは非特許文献1に記載の通り、真空度0.9Paで7秒間 $B_2H_6$ プラズマを発生させ、半導体基板にP型のドーピングを行う。

[0061] P型のドーピングが終了した半導体基板130は一旦ロードロック10Aを通過して、装置外に搬出され、P型ドーピングを行った半導体基板上のフォトレジストを除去するP型アッシングチャンバー70を具備した装置72のロードロック10Dに運ばれ、ロードロック10Dを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Dを開き、アーム106で半導体基板130を搬送し、P型アッシングチャンバー70に設置される。ここで、P型ドーピングにより、変質硬化したレジスト層を除去する。全てのレジストを除去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約15nmの層を除去するだけで十分機能を発揮する。アッシングが終了した半導体基板130はアーム106によりロードロック10Dを経て装置外に搬出される。

[0062] 半導体基板130はその後の後処理、リソグラフィ工程などを経てN型ドーピング領域をパターンニングされて後、N型ドーピング用チャンバー60を具備した装置62のロードロック10Cに設置される。ロードロック10Cを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Cを開き、アーム110で半導体基板130を搬送し、N型ドーピング用チャンバー60に導き設置する。ここではN型ドーピングは $PH_3$ ガスで10秒間 $PH_3$ プラズマを発生させ、半導体基板にN型のドーピングを行う。N型のドーピングが終了した半導体基板130はアーム110により、一旦ロードロック10Cを通過して、装置外に

搬出され、N型ドーピングを行った半導体基板上的フォトレジストを除去するN型アッシングチャンバー80を具備した装置82のロードロック10Eに搬送され、アーム116を介して、N型アッシングチャンバー80に設置される。ここで、N型ドーピングにより、変質硬化したレジスト層を除去する。全てのレジストを除去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約20nmの層を除去するだけで十分機能を発揮する。アッシングが終了した半導体基板130はアーム116によりロードロック10Eを経て装置外に搬出される。

[0063] 第2の場合を説明する。

P型のパターニングをフォトレジストなどで施した半導体基板130を単数もしくは複数、HePA用チャンバー40を具備した装置42のロードロック10Aに設置する。今回は先ずHePAを実施する。ロードロック10Aを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Aを開き、アーム90で半導体基板130を搬送し、HePAチャンバー40に導き設置する。ここではHePAは非特許文献1に記載の通り、真空度0.9Paで7秒間Heプラズマを発生させ、半導体単結晶基板をアモルファス化する。

[0064] HePAチャンバー40でアモルファス化された半導体基板は一旦ロードロック10Aを通過して、装置外に搬出され、次いでP型のドーピングの為にP型ドーピング用チャンバー50を具備した装置52のロードロック10Bに運ばれ、ロードロック10Bを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Bを開き、アーム100で半導体基板130を搬送し、P型ドーピング用チャンバー50に導き設置する。ここではP型ドーピングは非特許文献1に記載の通り、真空度0.9Paで7秒間 $B_2H_6$ プラズマを発生させ、半導体基板にP型のドーピングを行う。

[0065] P型のドーピングが終了した半導体基板130は一旦ロードロック10Aを通過して、装置外に搬出され、P型ドーピングを行った半導体基板上的フォトレジストを除去するP型アッシングチャンバー70を具備した装置72のロードロック10Dに運ばれ、ロードロック10Dを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Dを開き、アーム106で半導体基板130を搬送し、P型アッシングチャンバー70に設置される。ここで、P型ドーピングにより、変質硬化したレジスト層を除去する。全てのレジストを除

去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約15nmの層を除去するだけで十分機能を発揮する。アッシングが終了した半導体基板130はアーム106によりロードロック10Dを経て装置外に搬出される。

[0066] 半導体基板130はその後の後処理、リソグラフィ工程などを経てN型ドーブ領域をパターニングされて後、HePA用チャンバー40を具備した装置42のロードロック10Aに設置する。ロードロック10Aを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Aを開き、アーム90で半導体基板130を搬送し、HePAチャンバー40に導き設置する。ここではHePAは非特許文献1に記載の通り、真空度0.9Paで7秒間Heプラズマを発生させ、半導体単結晶基板をアモルファス化する。この場合は先にドーピングしたP型の不純物層は全てフォトレジストなどのパターニング材料により被覆されているので、異なる特性の不純物同士がHePAチャンバーで混入することは無い。

[0067] HePAチャンバー40でアモルファス化された半導体基板は一旦ロードロック10Aを通過して、装置外に搬出され、N型ドーブ用チャンバー60を具備した装置62のロードロック10Cに設置される。ロードロック10Cを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Cを開き、アーム110で半導体基板130を搬送し、N型ドーブ用チャンバー60に導き設置する。ここではN型ドーブはPH<sub>3</sub>ガスで10秒間PH<sub>3</sub>プラズマを発生させ、半導体基板にN型のドーピングを行う。N型のドーピングが終了した半導体基板130はアーム110により、一旦ロードロック10Cを通過して、装置外に搬出され、N型ドーブを行った半導体基板上のフォトレジストを除去するN型アッシングチャンバー80を具備した装置82のロードロック10Eに搬送され、アーム116を介して

、N型アッシングチャンバー80に設置される。ここで、N型ドーブにより、変質硬化したレジスト層を除去する。全てのレジストを除去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約20nmの層を除去するだけで十分機能を発揮する。アッシングが終了した半導体基板130はアーム116によりロードロック10Eを経て装置外に搬出される。

[0068] 第3の手法はP型チャンバー及びN型チャンバー内で先ずHePAを行いついで、P型

もしくはN型のドーピングを行う方法である。

リソグラフィなどの工程を経てフォトリソグランドなどでP型ドーピング領域をパターンニングされた半導体基板130を単数もしくは複数ロードロック10Bに設置する。今回は先ずHePAを実施するが、P型ドーピング用チャンバー50を用いて実施する。

[0069] ロードロック10Bを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Bを開き、アーム100で半導体基板130を搬送し、P型ドーピング用チャンバー50に導き設置する。ここで先ず実施するHePAは非特許文献1に記載の通り、真空度0.9Paで7秒間Heプラズマを発生させ、半導体単結晶基板をアモルファス化する。

[0070] 次にP型のドーピングの為に反応ガスを切り替える。ここではP型ドーピングは非特許文献1に記載の通り、真空度0.9Paで10秒間 $B_2H_6$ プラズマを発生させ、半導体基板にP型のドーピングを行う。P型のドーピングが終了した半導体基板130は一旦ロードロック10Aを通過して、装置外に搬出され、P型ドーピングを行った半導体基板130上のフォトリソグランドを除去するP型アッシングチャンバー70を具備した装置72のロードロック10Dに運ばれ、P型アッシングチャンバー70に設置される。ここで、P型ドーピングにより、変質硬化したレジスト層を除去する。全てのレジストを除去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約15nmの層を除去するだけで十分機能を発揮する。

[0071] アッシングが終了した半導体基板130はアーム100によりロードロック10Dを経て装置外に搬出される。

半導体基板130はその後の後処理、リソグラフィ工程などを経てN型ドーピング領域をパターンニングされて後、ロードロック10Cに設置する。N型のパターンニングされた領域も先ずHePAを実施するが、これをN型ドーピング用チャンバー60を用いて実施する。

[0072] ロードロック10Cを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Cを開き、アーム110で半導体基板130を搬送し、N型ドーピング用チャンバー60に導き設置する。ここで先ず実施するHePAは非特許文献1に記載の通り、真空度0.9Paで7秒間Heプラズマを発生させ、半導体単結晶基板をアモルファス化する。

[0073] 次いでN型のドーピングの為に反応ガスを切り替える。

ここではN型ドーブは $\text{PH}_3$ で10秒間 $\text{PH}_3$ プラズマを発生させ、半導体基板にN型のドーピングを行う。N型のドーピングが終了した半導体基板130はアーム110により、一旦ロードロック10Cを通過して、装置外に搬出される。

次いで、N型ドーブを行った半導体基板上のフォトレジストを除去するN型アッシングチャンバー80を具備した装置82のロードロック10Eに搬送され、アーム116を介して、N型アッシングチャンバー80に設置される。ここで、N型ドーブにより、変質硬化したレジスト層を除去する。全てのレジストを除去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約20nmの層を除去するだけで十分機能を発揮する。アッシングが終了した半導体基板130はアーム110によりロードロック10Cを経て装置外に搬出される。

[0074] 第4の手法はP型もしくはN型のドーパント物質をHeで希釈して、同時にHePA効果を発揮させる条件で同時にPAとドーブを行う手法である。

リソグラフィなどの工程を経てフォトレジストなどでP型ドーブ領域をパターンニングされた半導体基板130を単数もしくは複数ロードロック10Bに設置する。

[0075] ロードロック10Bを一定の真空状態にし、トランスファーチャンバーとの間に設けたバルブ140Bを開き、アーム100で半導体基板130を搬送し、P型ドーブ用チャンバー50に導き設置する。ここではP型ドーブは主にHeで希釈された $\text{B}_2\text{H}_6$ ガスで7秒間 $\text{B}_2\text{H}_6$ プラズマを発生させ、半導体基板にP型のドーピングを行う。P型のドーピングが終了した半導体基板130は一旦ロードロック10Aを通過して、装置外に搬出され、P型ドーブを行った半導体基板上のフォトレジストを除去するP型アッシングチャンバー70を具備した装置72のロードロック10Dに運ばれ、P型アッシングチャンバー70に設置される。ここで、P型ドーブにより、変質硬化したレジスト層を除去する。全てのレジストを除去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約15nmの層を除去するだけで十分機能を発揮する。アッシングが終了した半導体基板130はアーム100によりロードロック10Dを経て装置外に搬出される。

[0076] 半導体基板130はその後の後処理、リソグラフィ工程などを経てN型ドーブ領域をパターンニングされて後、ロードロック10Cに設置する。

ここではN型ドーブは主にHeにより希釈された $\text{PH}_3$ ガスで10秒間 $\text{PH}_3$ プラズマを発生させ、半導体基板にN型のドーピングを行う。N型のドーピングが終了した半導体基板130はアーム110により、一旦ロードロック10Cを通過して、装置外に搬出される。

[0077] 次いで、N型ドーブを行った半導体基板上のフォトリソを除去するN型アッシングチャンバー80を具備した装置82のロードロック10Eに搬送され、アーム116を介して、N型アッシングチャンバー80に設置される。ここで、N型ドーブにより、変質硬化したレジスト層を除去する。全てのレジストを除去しても構わないが、半導体基板の酸化を避けるために、変質硬化した約20nmの層を除去するだけで十分機能を発揮する。アッシングが終了した半導体基板130はアーム110によりロードロック10Cを経て装置外に搬出される。

[0078] 以上の様にして、第1から第4の方法で、半導体基板130には必要なP型N型のドーピングが終了し、続くアニール工程に引き渡される。アニール工程では既に超微細なパターンでP型領域とN型領域が接近しているため、分離して工程を行うことは事実上不可能であるが、半導体表面の保護などの目的で真空中もしくは不活性ガスや常温では半導体と反応しないガス雰囲気中で搬送を行い、アニールすることは同一装置内やもしくは前述の表面の扱いを考慮した搬送方法で搬送した近傍の装置もしくは全く別の装置でアニールを実施することができる。

[0079] 又全ての実施形態で例として用いた $\text{B}_2\text{H}_6$ や $\text{PH}_3$ を使用すると、ボロンや燐を導入する際に、水素も導入されるが、この場合は水素が半導体装置の内部で、結果的に好ましくない作用をしない場合、同時に導入しても構わない。同じく実施形態説明文中では触れなかったが、 $\text{BF}_3$ というガスを使用することも半導体産業では良く行われる。この際にはボロンを導入する際に、フッ素も導入されるが、この場合はフッ素が半導体装置の内部で、結果的に好ましくない作用をしない場合、同時に導入しても構わない。

#### 産業上の利用可能性

[0080] 半導体装置製造時の半導体基板への不純物導入時に、電氣的に正負の特性を保有させる物質を一定の工程で混入させることを避け、高精度に不純物の導入量を制御することができることから、超LSIなど微細な半導体集積回路装置の製造に有効で

ある。

## 請求の範囲

- [1] 固体試料にプラズマを用いて複数の種類の不純物を導入する不純物導入装置であって、
- 下記機構を少なくとも一つ含むか、装置群として下記機構の一つを意図してなる不純物導入装置。
- 1 所望の不純物毎に独立した不純物導入機構
  - 2 所望の不純物毎に独立した固体試料搬送用機構
  - 3 所望の不純物毎に独立した不純物導入機構と固体試料搬送用機構を繋ぐ搬送用機構
  - 4 所望の不純物毎に専用に設定し、不純物の導入を防止した樹脂を除去する機構
  - 5 所望の不純物毎に独立した複数の不純物導入装置間を繋ぐ試料搬送機構
  - 6 所望の不純物毎に独立した複数の不純物導入装置及び前記樹脂を除去する装置間を試料及び試料群を搬送する機構
- [2] 請求項1に記載の不純物導入装置であって、
- 前記固体試料は半導体基板または半導体薄膜を含む基板であり、プラズマを全ての工程もしくは一部の工程処理に使用して半導体基板又は半導体薄膜に複数の種類の不純物を導入する不純物導入装置。
- [3] 固体試料にプラズマを用いて複数の種類の不純物を導入する不純物導入装置であって、下記の機構を少なくとも一つ含むか、装置群として下記の機構の一つを意図してなる不純物導入装置であって、
- 前記固体試料に電氣的もしくは機械的又は何らかの特定の機能を保有させるに必要な所望の不純物が、ある組み合わせでは不純物導入工程処理中に互いに混入しても機能に害を及ぼさないが、ある組み合わせでは互いの特定の機能に害を及ぼす場合、好ましく無い不純物が互いに混入しない様、下記の機構を少なくとも一つ含むか、装置群として下記機構の一つを意図してなる不純物導入装置及び装置群を含み、
- 1 互いに混入しても機能に害を及ぼさない不純物が同時に導入できる不純物導入機構

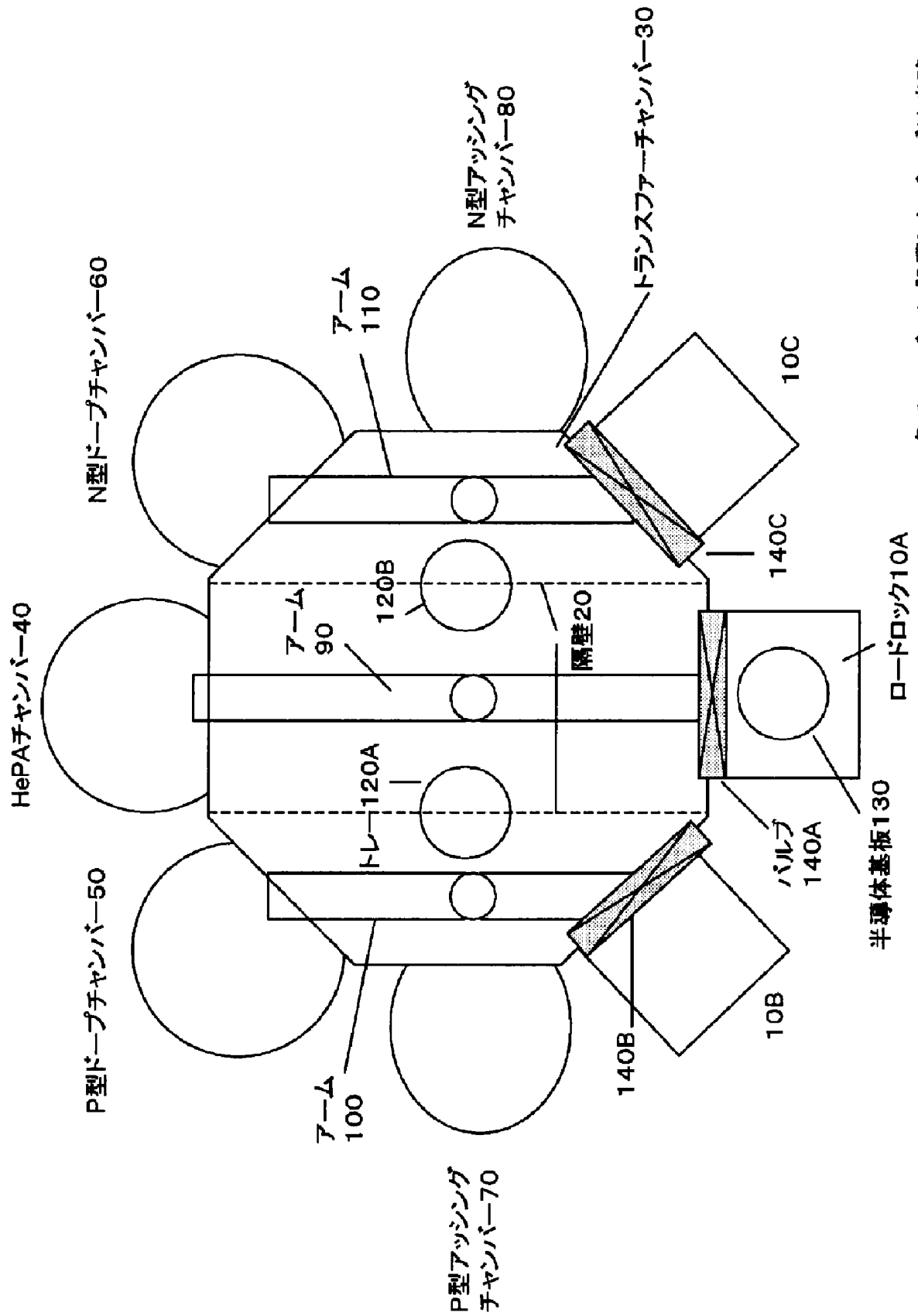
- 2 互いに混入しても機能に害を及ぼさない不純物の組合せのみに専用に独立した固体試料搬送用機構
- 3 互いに混入しても機能に害を及ぼさない不純物が導入されるもしくは導入された固体試料にのみ専用に独立に搬送する固体試料搬送用機構
- 4 互いに混入しても機能に害を及ぼさない不純物の組合せ毎に専用に設定し、好ましくない不純物との混入を防止した樹脂を除去する機構
- 5 互いに混入しても機能に害を及ぼさない不純物の組合せ毎に専用に設定した複数の不純物導入装置間を繋ぐ試料搬送機構
- 6 互いに混入しても機能に害を及ぼさない不純物の組合せ毎に専用に設定した複数の不純物導入装置及び樹脂を除去する装置間を試料及び試料群を搬送する機構

- [4] 請求項3に記載の不純物導入装置であって、  
前記固体試料は半導体基板または半導体薄膜を含む基板であり、プラズマを全ての工程もしくは一部の工程処理に使用して半導体基板及び半導体薄膜に複数の種類の不純物を導入する不純物導入装置。
- [5] 請求項2または4に記載の不純物導入装置であって、前記不純物が電気的な直接の特定の機能としてあるものは正のP型、あるものは負のN型の特性を顕すものを特徴とする不純物導入装置。
- [6] 請求項2または4に記載の不純物導入装置であって、前記不純物が電気的な間接の特定の機能として、結晶や多結晶及びアモルファスの格子や原子分子の結合状態に変化を生じせしめる機能を有することを特徴とする不純物導入装置。
- [7] 請求項6に記載の不純物導入装置であって、  
前記不純物が、結晶や多結晶の格子や原子分子の結合状態に変化を生じせしめる機能としてアモルファス化させる機能を有することを特徴とする不純物導入装置。
- [8] 請求項1に記載の不純物導入装置を用いて、プラズマを全ての工程もしくは一部の工程  
処理に使用して固体試料に複数の種類の不純物を導入する不純物導入方法であって、

導入された不純物が直接もしくは間接的に固体試料に電気的もしくは機械的又は何らかの特定の機能を保有させるに必要な所望の不純物が不純物導入工程処理中に互いに混入すると互いの特定の機能に害を及ぼす場合、夫々の不純物が互いに混入しない様、下記の機構を用いた工程を少なくとも一つ含むか、工程の組み合わせとして下記の機構を用いた工程の一つを意図してなる不純物導入方法。

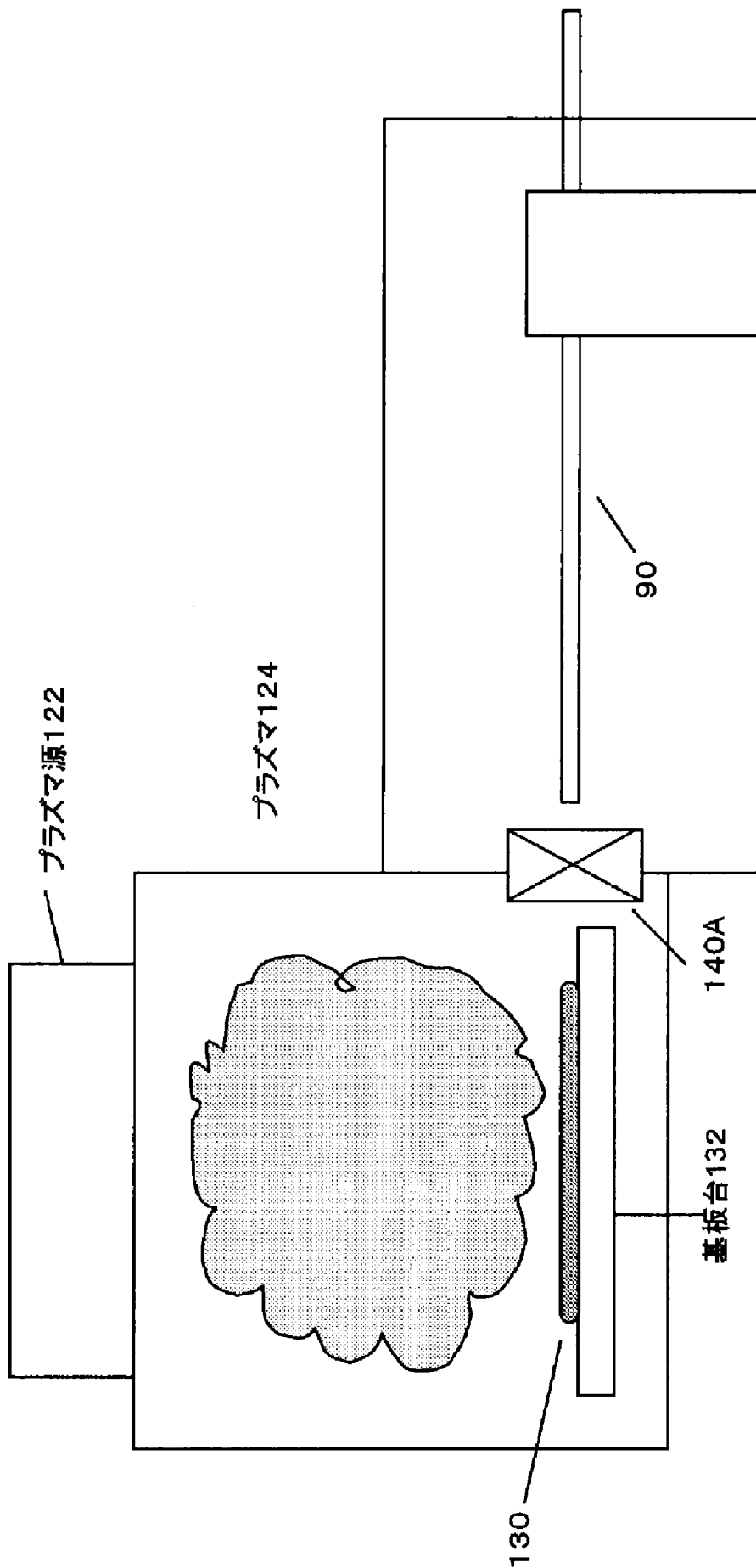
- 1 所望の不純物毎に独立した不純物導入機構を用いて行う不純物導入工程
- 2 所望の不純物毎に独立した固体試料搬送用機構により行う搬送工程
- 3 所望の不純物毎に独立した不純物導入機構と固体試料搬送用機構を繋ぐ搬送用機構により行う搬送工程
- 4 所望の不純物毎に専用に設定し、他の不純物との混入を防止した樹脂を除去する機構による樹脂除去工程
- 5 所望の不純物毎に独立した複数の不純物導入装置間を繋ぐ試料搬送機構による搬送工程
- 6 所望の不純物毎に独立した複数の不純物導入装置及び樹脂を除去する装置間を試料及び試料群を搬送する機構による搬送工程。

[図1]

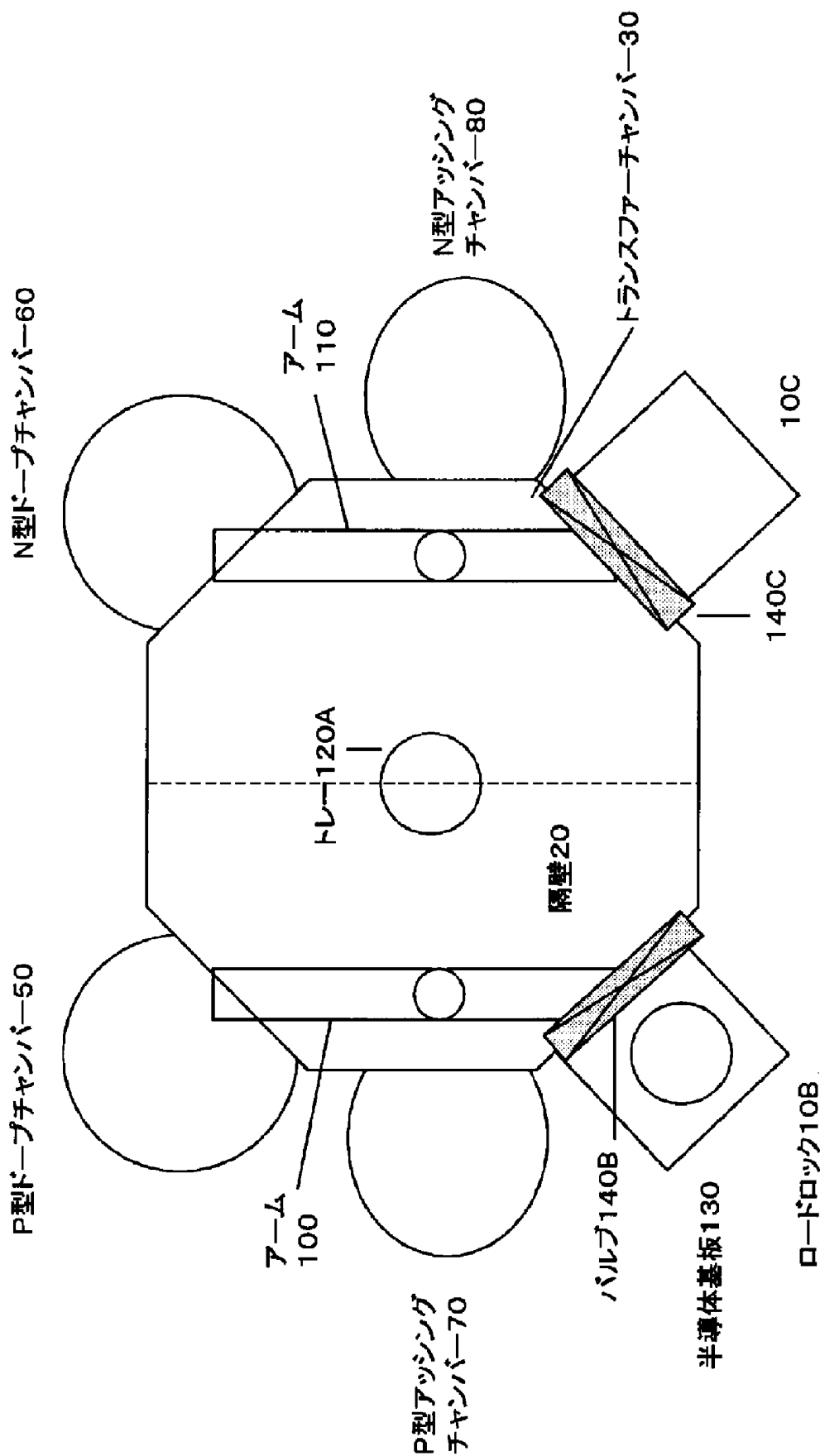


各チャンバーに設置したバルブは省略

[図2]

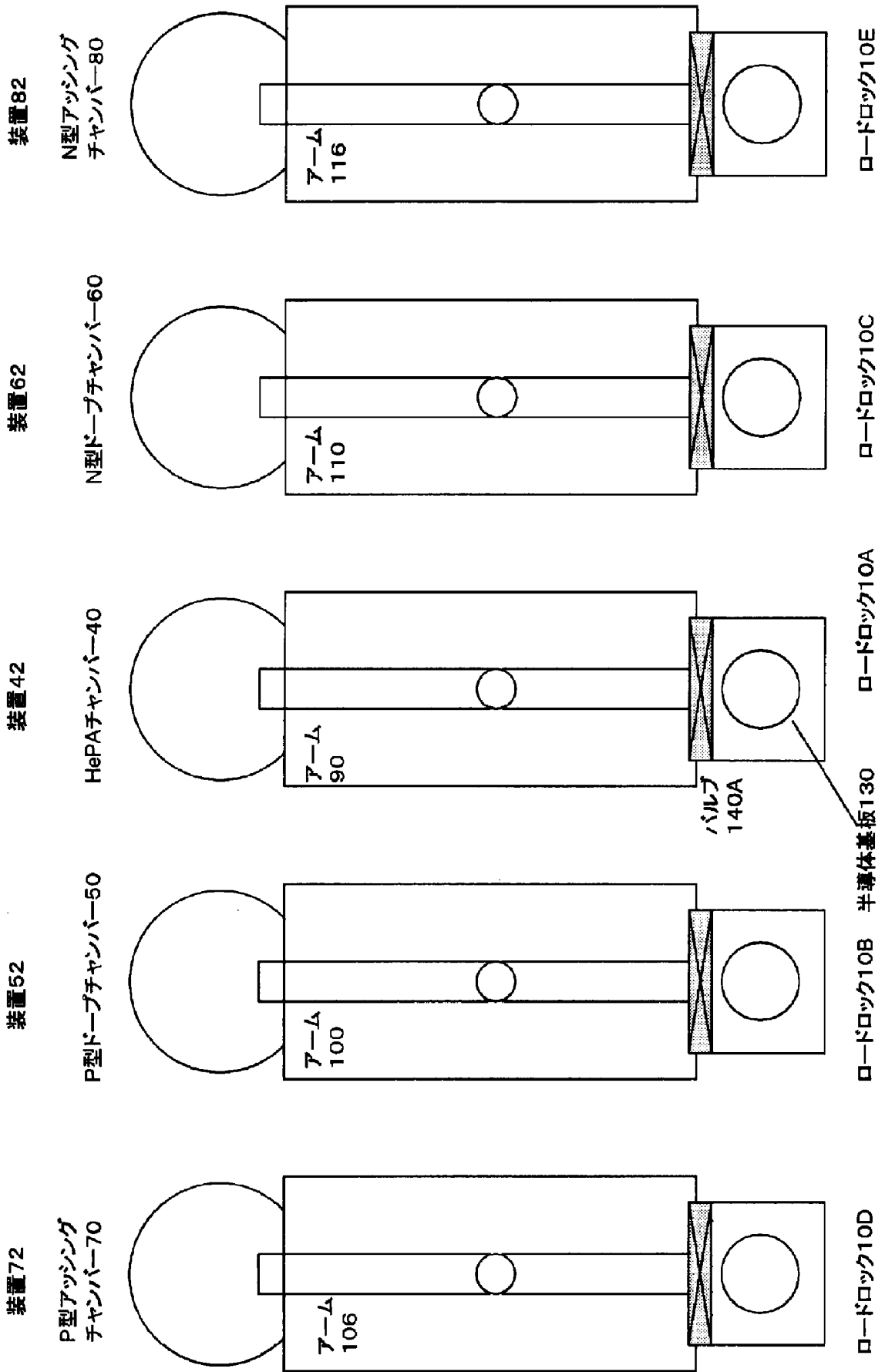


[図3]

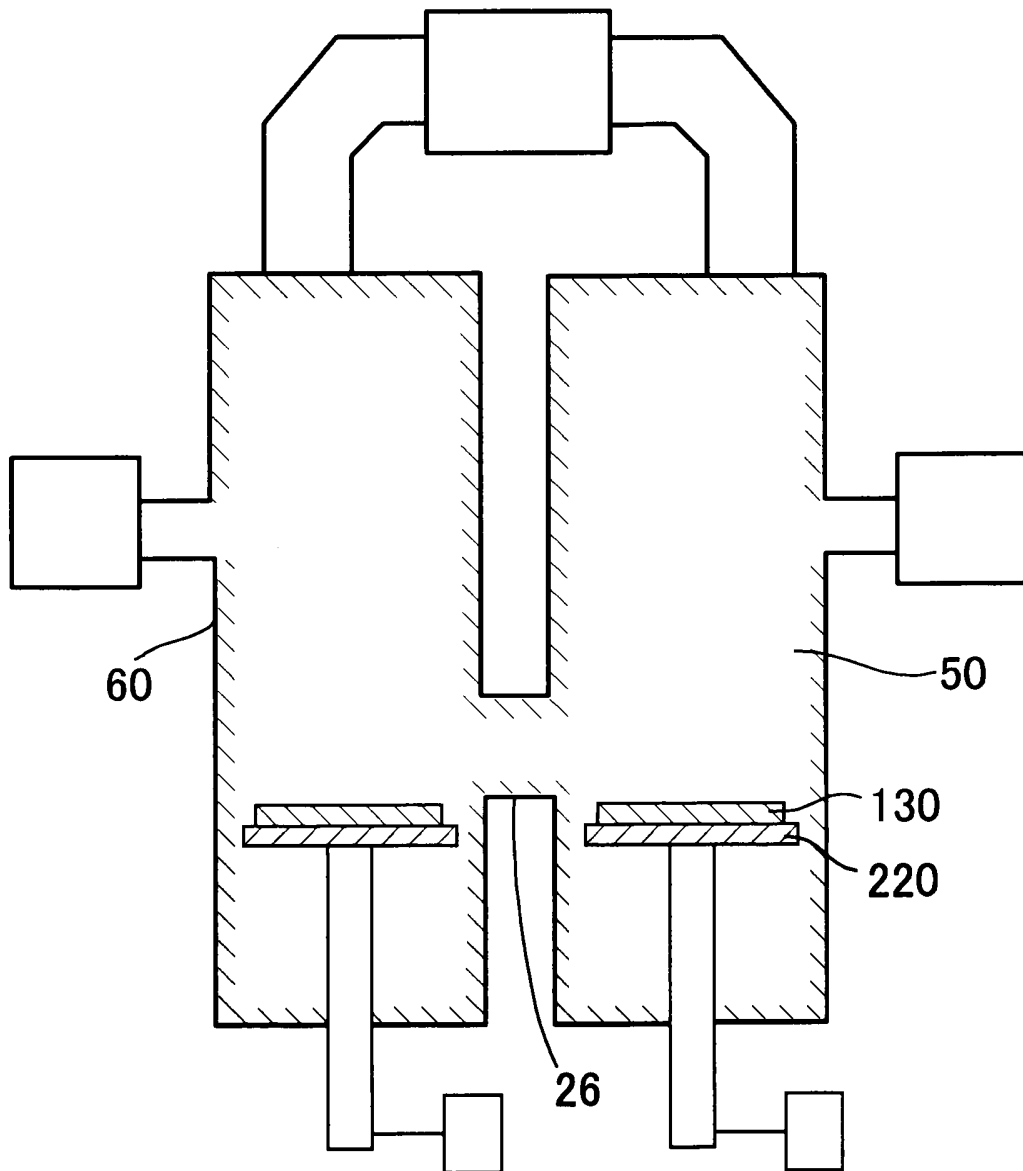


各チャンバーに設置したバルブは省略

[図4]



[図5]



**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2006/306564

**A. CLASSIFICATION OF SUBJECT MATTER**

H01L21/02(2006.01), H01L21/265(2006.01), H01L21/677(2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
H01L21/02, H01L21/265, H01L21/677

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2006  
Kokai Jitsuyo Shinan Koho 1971-2006 Toroku Jitsuyo Shinan Koho 1994-2006

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 58-180227 A (Kabushiki Kaisha Samuko Intanashonaru Kenkyusho), 21 October, 1983 (21.10.83), Full text; Figs. 1, 2 (Family: none)	1, 2, 5, 8
X	JP 07-142421 A (NEC Corp.), 02 June, 1995 (02.06.95), Full text; Figs. 1 to 6 & US 5561072 A & KR 204856 B1	3, 4, 6, 7
A	JP 2004-519070 A (Semequip, Inc.), 24 June, 2004 (24.06.04), Full text; Figs. 1 to 27 & WO 2002/043803 A1 & AU 6684701 A & CN 1477984 A	1-8

Further documents are listed in the continuation of Box C.  See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search  
13 June, 2006 (13.06.06)

Date of mailing of the international search report  
27 June, 2006 (27.06.06)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/306564

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 07-122622 A (Hitachi, Ltd.), 12 May, 1995 (12.05.95), Full text; Figs. 1 to 50 & TW 276353 A & US 5858863 A & US 6099598 A & KR 339638 B & US 2004/0107020 A1 & KR 460846 B & KR 467138 B	1-8
A	JP 10-027771 A (Tadahiro OMI), 27 January, 1998 (27.01.98), Full text; Figs. 1 to 9 & US 5858106 A & KR 98010639 A	1-8
A	JP 2001-102347 A (NEC Corp.), 13 April, 2001 (13.04.01), Full text; Figs. 1 to 9 & US 6725119 B1 & KR 2001030537 A	3,4

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
 Int.Cl. H01L21/02 (2006.01), H01L21/265 (2006.01), H01L21/677 (2006.01)

B. 調査を行った分野  
 調査を行った最小限資料 (国際特許分類 (IPC))  
 Int.Cl. H01L 21/02, H01L 21/265, H01L 21/677

最小限資料以外の資料で調査を行った分野に含まれるもの  
 日本国実用新案公報 1922-1996年  
 日本国公開実用新案公報 1971-2006年  
 日本国実用新案登録公報 1996-2006年  
 日本国登録実用新案公報 1994-2006年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 58-180227 A (株式会社サムコインターナショナル研究所) 1983.10.21, 全文, 第1, 2図 (ファミリーなし)	1, 2, 5, 8
X	JP 07-142421 A (日本電気株式会社) 1995.06.02, 全文, 第1-6 図 & US 5561072 A & KR 204856 B1	3, 4, 6, 7
A	JP 2004-519070 A (セムエキップ インコーポレイテッド) 2004.06.24, 全文, 第1-27図 & WO 2002/043803 A1 & AU 6684701 A & CN 1477984 A	1-8

C欄の続きにも文献が列挙されている。  パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日 13.06.2006	国際調査報告の発送日 27.06.2006
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 萩原 周治 電話番号 03-3581-1101 内線 3498

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 07-122622 A (株式会社日立製作所) 1995.05.12, 全文, 第1 - 5 図 & TW 276353 A & US 5858863 A & US 6099598 A & KR 339638 B & US 2004/0107020 A1 & KR 460846 B & KR 467138 B	1-8
A	JP 10-027771 A (大見 忠弘) 1998.01.27, 全文, 第1 - 9 図 & US 5858106 A & KR 98010639 A	1-8
A	JP 2001-102347 A (日本電気株式会社) 2001.04.13, 全文, 第1 - 9 図 & US 6725119 B1 & KR 2001030537 A	3, 4