

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 2 月 2 日 (02.02.2017)



(10) 国际公布号
WO 2017/015970 A1

- (51) 国际专利分类号:
H01L 27/12 (2006.01) *H01L 21/336* (2006.01)
H01L 21/77 (2006.01)
- (21) 国际申请号: PCT/CN2015/085660
- (22) 国际申请日: 2015 年 7 月 31 日 (31.07.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510443670.5 2015 年 7 月 24 日 (24.07.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
武汉华星光电技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430070 (CN)。
- (72) 发明人: 王聪 (WANG, Cong); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
杜鹏 (DU, Peng); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
王笑笑 (WANG, Xiaoxiao); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳市威世博知识产权代理事务所 (普通合伙) (CHINA WISPRO INTELLECTUAL PROPERTY LLP); 中国广东省深圳市南山区高新区粤兴三道 8 号中国地质大学产学研基地中地大楼 A806, Guangdong 518057 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA,

[见续页]

(54) Title: LTPS ARRAY PANEL AND MANUFACTURING METHOD THEREOF

(54) 发明名称: LTPS 阵列基板及其制造方法

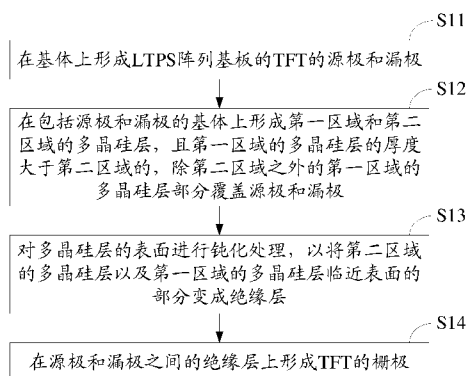


图 1

- S11 Form a source and a drain on a substrate of a thin film transistor (TFT) of a LTPS array panel
- S12 Form a polysilicon layer having a first area and a second area on the substrate comprising the source and drain, wherein the first area of the polysilicon layer has a thickness exceeding that of the second area, and a polysilicon layer portion in the first area and aside from the second area covers the source and drain
- S13 Perform a passivation process on a surface of the polysilicon layer to convert portions close to surfaces of the first area and the second area of the polysilicon layer into an insulation layer
- S14 Form a gate on the insulation layer of the TFT between the source and drain

(57) Abstract: A low temperature polysilicon (LTPS) array panel and a manufacturing method thereof. The method comprises: forming a source and a drain on a substrate (21); forming a polysilicon layer having a first area and a second area on the substrate (21) comprising the source and drain, wherein the first area of the polysilicon layer has a thickness exceeding that of the second area, and a polysilicon layer portion in the first area covers the source and drain; performing a passivation process on a surface of the polysilicon layer to convert portions close to surfaces of the first area and the second area of the polysilicon layer into an insulation layer (24); and forming a gate on the insulation layer (24) between the source and drain. The method can simplify LTPS process and reduce manufacturing costs.

(57) 摘要: 一种 LTPS 阵列基板及其制造方法。该方法包括: 在基体 (21) 上形成源极和漏极; 在包括源极和漏极的基体 (21) 上形成第一区域和第二区域的多晶硅层 (22), 且第一区域的多晶硅层的厚度大于第二区域的, 第一区域的多晶硅层部分覆盖源极和漏极; 对多晶硅层的表面进行钝化处理, 以将第二区域的多晶硅层以及第一区域的多晶硅层临近表面的部分变成绝缘层 (24); 在源极和漏极之间的绝缘层 (24) 上形成栅极。能够简化 LTPS 工艺制程并降低生产成本。



RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

- (84) **指定国** (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR,

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

说明书

发明名称: LTPS阵列基板及其制造方法

[1] 【技术领域】

[2] 本发明涉及显示技术领域，具体涉及一种LTPS（Low Temperature Poly-silicon，低温多晶硅）阵列基板及其制造方法。

[3] 【背景技术】

[4] 采用LTPS工艺的液晶显示装置由于具有较高的电子迁移率，能够有效减小TFT（Thin Film Transistor，薄膜晶体管）的面积以提升像素的开口率，并且在增强显示亮度的同时能够降低功耗及生产成本，目前已成为液晶显示领域的研究热点。但LTPS工艺复杂，采用CVD（Chemical vapor deposition，化学气相沉积）工艺制备的阵列基板（Array基板）的层数较多，导致制造流程繁多，无法降低生产成本。因此如何简化LTPS工艺制程，实为目前企业需要努力的目标。

[5] 【发明内容】

[6] 有鉴于此，本发明实施例提供一种LTPS阵列基板及其制造方法，以简化LTPS工艺制程。

[7] 本发明一实施例提供一种LTPS阵列基板的制造方法，包括：在基体上形成LTPS阵列基板的TFT的源极和漏极；在包括源极和漏极的基体上形成第一区域和第二区域的多晶硅层，且第一区域的多晶硅层的厚度大于第二区域的，除第二区域之外的第一区域的多晶硅层部分覆盖源极和漏极；对多晶硅层的表面进行钝化处理，以将第二区域的多晶硅层以及第一区域的多晶硅层临近表面的部分变成绝缘层，其中钝化处理包括氧化处理和氮化处理中的至少一个；在源极和漏极之间的绝缘层上形成所述TFT的栅极；向第一区域的多晶硅层与所述源极和所述漏极直接接触的两端注入P型杂质离子，以形成LDD结构；在包括栅极的基体上形成平坦层，并在平坦层内形成接触孔以暴露漏极的表面；在除对应TFT之外的平坦层上形成LTPS阵列基板的公共电极层；在平坦层和公共电极层上形成钝化层，且钝化层未覆盖接触孔；在钝化层上形成像素电极，并且像素电极可通过接触孔与漏极电连接。

- [8] 其中，基体包括衬底板材及形成于衬底板材上的缓冲层。
- [9] 其中，形成第一区域和第二区域的多晶硅层的步骤包括：在包括源极和漏极的基体上依次形成多晶硅层、正性光阻层；利用半透式光罩且自基体朝向正性光阻层的一侧进行曝光，以形成厚度不同的第一区域和第二区域的正性光阻层；去除第二区域的正性光阻层；刻蚀第二区域的多晶硅层以使其具有预定厚度；去除第一区域的正性光阻层。
- [10] 本发明另一实施例提供一种LTPS阵列基板的制造方法，包括：在基体上形成LTPS阵列基板的TFT的源极和漏极；在包括源极和漏极的基体上形成第一区域和第二区域的多晶硅层，且第一区域的多晶硅层的厚度大于第二区域的，除第二区域之外的第一区域的多晶硅层部分覆盖源极和漏极；对多晶硅层的表面进行钝化处理，以将第二区域的多晶硅层以及第一区域的多晶硅层临近表面的部分变成绝缘层；在源极和漏极之间的绝缘层上形成所述TFT的栅极。
- [11] 其中，基体包括衬底板材及形成于衬底板材上的缓冲层。
- [12] 其中，形成第一区域和第二区域的多晶硅层的步骤包括：在包括源极和漏极的基体上依次形成多晶硅层、正性光阻层；利用半透式光罩且自基体朝向正性光阻层的一侧进行曝光，以形成厚度不同的第一区域和第二区域的正性光阻层；去除第二区域的正性光阻层；刻蚀第二区域的多晶硅层以使其具有预定厚度；去除第一区域的正性光阻层。
- [13] 其中，钝化处理包括氧化处理和氮化处理中的至少一个。
- [14] 其中，在位于源极和漏极之间的绝缘层上形成栅极之后，所述方法还包括：向第一区域的多晶硅层与源极和漏极直接接触的两端注入第一杂质离子；向对应于栅极与源极、栅极与漏极之间的第一区域的多晶硅层注入第二杂质离子，以形成LDD结构。
- [15] 其中，在形成LDD结构之后，所述方法还包括：在包括栅极的基体上形成平坦层，并在平坦层内形成接触孔以暴露漏极的表面；在除对应TFT之外的平坦层上形成LTPS阵列基板的公共电极层；在平坦层和公共电极层上形成钝化层，且钝化层未覆盖接触孔；在钝化层上形成像素电极，并且像素电极可通过接触孔与漏极电连接。

- [16] 其中，第一杂质离子和第二杂质离子分别为N⁺、N⁻型杂质离子。
- [17] 其中，在位于源极和漏极之间的绝缘层上形成栅极之后，所述方法还包括：向第一区域的多晶硅层与所述源极和所述漏极直接接触的两端注入P型杂质离子，以形成LDD结构。
- [18] 其中，在形成LDD结构之后，所述方法还包括：在包括栅极的基体上形成平坦层，并在平坦层内形成接触孔以暴露漏极的表面；在除对应TFT之外的平坦层上形成LTPS阵列基板的公共电极层；在平坦层和公共电极层上形成钝化层，且钝化层未覆盖接触孔；在钝化层上形成像素电极，并且像素电极可通过接触孔与漏极电连接。
- [19] 本发明另一实施例提供一种LTPS阵列基板，包括：基体；源极和漏极，位于基体上；多晶硅层，位于包括源极和漏极的基体上，且多晶硅层部分覆盖源极和漏极；绝缘层，位于多晶硅层以及源极和漏极上，且绝缘层由覆盖于包括源极和漏极的基体上的多晶硅层通过钝化处理得到；栅极，位于源极和漏极之间的绝缘层上；平坦层，位于包括栅极的基体上，且平坦层内形成有暴露漏极的表面的接触孔；公共电极层，位于除对应LTPS阵列基板的TFT之外的平坦层上；钝化层，位于平坦层和公共电极层上，且钝化层未覆盖接触孔；像素电极，位于钝化层上，且像素电极可通过接触孔与漏极电连接。
- [20] 其中，钝化处理包括氧化处理和氮化处理中的至少一个。
- [21] 本发明实施例的LTPS阵列基板及其制造方法，通过对多晶硅层的表面进行钝化处理，而无需采用CVD工艺，即可制得位于栅极与源极和漏极之间的绝缘层，相比较于CVD工艺，钝化处理的操作简单，从而能够简化LTPS工艺的制程并降低生产成本。
- [22] **【附图说明】**
- [23] 图1是本发明的LTPS阵列基板一实施例的制造方法的流程图；
- [24] 图2是本发明的制造方法中形成源极和漏极的示意图；
- [25] 图3是本发明的制造方法中形成多晶硅层的示意图；
- [26] 图4是本发明的制造方法中形成绝缘层的示意图；
- [27] 图5是本发明的制造方法中形成栅极的示意图；

[28] 图6是本发明的制造方法中形成像素电极的示意图。

[29] **【具体实施方式】**

[30] 下面将结合本发明实施例中的附图，对本发明所提供的示例性的实施例的技术方案进行清楚、完整地描述。

[31] 图1是本发明的LTPS阵列基板一实施例的制造方法的流程图。如图1所示，本实施例的制造方法包括以下步骤：

[32] 步骤11：在基体上形成LTPS阵列基板的TFT的源极和漏极。

[33] 所述基体用于形成液晶显示面板的LTPS阵列基板，可以为玻璃基体、塑料基体或可挠式基体。如图2所示，基体21也可以包括衬底板材211及形成于衬底板材211上的透明的缓冲层（Buffer layer）212。其中，缓冲层212为氮化硅（SiN_x）层、氧化硅（SiO_x）层或者两者的组合，所述缓冲层212用于防止衬底板材211内的杂质在后续工艺中向上扩散而影响之后形成的低温多晶硅薄膜的品质，所述氮化硅层和所述氧化硅层可采用CVD工艺、等离子化学气相沉积（Plasma Enhanced Chemical vapor deposition, PECVD）工艺形成，还可以采用溅射、真空蒸镀或低压化学气相沉积等方法，但不限于此。

[34] 本实施例可以利用第一光罩对形成于基体21上的第一金属层进行曝光，并在曝光后进行显影、刻蚀等图案化制程以得到形成源极S和漏极D，其中可利用包含有磷酸、硝酸、醋酸以及去离子水的蚀刻液对第一金属层进行蚀刻，当然也可以采用干法蚀刻。其中，所述第一金属层可以由金属，例如铝、钼、钛、铬、铜，或金属氧化物，例如氧化钛，或金属的合金或其它导电材料构成。

[35] 当然，本实施例也可以通过其他方式得到TFT的源极S和漏极D，例如采用CVD工艺、PECVD工艺、溅射、真空蒸镀或低压化学气相沉积等方法直接在基体21上形成具有预定图案的源极S和漏极D。

[36] 步骤12：在包括源极和漏极的基体上形成第一区域和第二区域的多晶硅层，且第一区域的多晶硅层的厚度大于第二区域的，除第二区域之外的第一区域的多晶硅层部分覆盖源极和漏极。

[37] 结合图3所示，形成所述第一区域Q1的多晶硅层22和所述第二区域Q2的多晶硅层22的具体过程，包括但不限于：

- [38] 首先，在包括源极S和漏极D的基体21上形成一半导体层，该半导体层不仅覆盖源极S和漏极D、金属走线L，还覆盖基体21的整个上表面，而后对该半导体层采用准分子激光退火（Excimer laser annealing, ELA）工艺制得一整面的多晶硅层22，此时多晶硅层22不仅覆盖源极S和漏极D，还覆盖基体21的整个上表面，再在所述多晶硅层22上形成正性光阻层23。
- [39] 然后，利用半透式光罩（Half-tone mask）且自基体21朝向正性光阻层23的一侧（图中箭头所示方向）进行曝光，对第一区域Q1的正性光阻层23的曝光强度大于对第二区域Q2的曝光强度，从而使得原本厚度均匀的正性光阻层23变为厚度不同的正性光阻层23。
- [40] 接着，对曝光后的正性光阻层23进行显影处理。本实施例可在此步骤中将金属走线L上方一部分的正性光阻层23通过显影处理去除以暴露出其下方的多晶硅层22、将金属走线L上方一部分的多晶硅层22通过刻蚀处理去除以暴露出其下方的金属走线L，该金属走线L用于实现TFT与LTPS阵列基板的扫描线、数据线等讯号线的连接。
- [41] 继而，通过灰化处理去除第二区域Q2的正性光阻层23，第一区域Q1的多晶硅层22在灰化处理之后的厚度小于在灰化处理之前的厚度。本步骤无需利用光罩进行曝光即可去除第二区域Q2的正性光阻层23，从而暴露出对应于第二区域Q2的多晶硅层22，相比较于现有技术，本实施例能够减少LTPS工艺使用光罩的数量。
- [42] 进一步地，对暴露出的对应于第二区域Q2的多晶硅层22进行刻蚀处理，以使其厚度减少到生产所需的预定厚度。
- [43] 最厚，去除第一区域Q1的正性光阻层23。
- [44] 步骤13：对多晶硅层的表面进行钝化处理，以将第二区域的多晶硅层以及第一区域的多晶硅层临近表面的部分变成绝缘层。
- [45] 结合图4所示，所述钝化处理可以为氧化处理，具体地，采用O₂等离子体对第一区域Q1以及第二区域Q2的多晶硅层22表面进行氧化处理以产生SiO_x，从而使得第一区域Q1的多晶硅层22全部变成SiO_x，且使得第二区域Q2的多晶硅层22的上半层变成SiO_x、下半层由于上半层的遮挡不会变成SiO_x仍为多晶硅层22。SiO

x作为绝缘层24，即通常所说的栅极绝缘层，相比较于传统的采用CVD工艺，钝化处理的步骤更加简单，从而能够简化整个LTPS工艺的制程并降低生产成本。

[46] 所述钝化处理也可以为氮化处理，使得第一区域Q1的多晶硅层22全部变成 SiN_x ，且使得第二区域Q2的多晶硅层22的上半层变成 SiN_x 、下半层仍为多晶硅层22，氮化形成的 SiN_x 作为绝缘层24。当然，所述钝化处理还可以为氧化处理和氮化处理的结合。

[47] 步骤14：在源极和漏极之间的绝缘层上形成TFT的栅极。

[48] 结合图5所示，本实施例可利用第二光罩对形成于源极S和漏极D之间的绝缘层24上的第二金属层进行曝光，并在曝光后进行显影、刻蚀等图案化制程以得到栅极G，其中可利用包含有磷酸、硝酸、醋酸以及去离子水的蚀刻液对第二金属层进行蚀刻，也可采用干法蚀刻，当然还可采用CVD工艺、PECVD工艺、溅射、真空蒸镀或低压化学气相沉积等方法直接在绝缘层24上形成具有预定图案的栅极G。

[49] 其中，在形成栅极G的同时也在金属走线L的上方形成金属层，从而使得金属走线L可以与后续形成的例如公共电极电连接。

[50] 在形成TFT的栅极G之后，本实施例进一步对多晶硅层22进行掺杂处理以使得TFT具有LDD（Lightly Doped Drain，轻掺杂漏极）结构。具体而言，向第一区域Q1的多晶硅层22与源极S和漏极D直接接触的两端注入第一杂质离子，即对第一区域Q1的多晶硅层22进行传统意义上的重掺杂处理，从而可实现源极S和漏极D与第一区域Q1的多晶硅层22之间的欧姆接触，而后，刻蚀栅极G使其宽度减小以暴露出下方的对应于栅极G与源极S以及栅极G与漏极D之间的多晶硅层22，向对应于栅极G与源极S之间的、栅极G与漏极D之间的第一区域Q1的多晶硅层22注入第二杂质离子，即对第一区域Q1的多晶硅层22进行传统意义上的轻掺杂处理，从而形成LDD结构。

[51] 本实施例的第一杂质离子可以为N+型杂质离子，对应地第二杂质离子为N-型杂质离子，但是当第一杂质离子为P+型杂质离子时无需掺杂第二杂质离子，即省略了轻掺杂处理的步骤。

[52] 如图6所示，本发明实施例的制造方法还包括以下步骤：

- [53] 在绝缘层24内开设接触孔O，以暴露漏极D的表面。
- [54] 在包括栅极G的基体21上形成平坦层25，并在平坦层25内形成接触孔O以暴露漏极D的表面。其中，本实施例可以利用第三光罩经曝光、显影处理、刻蚀处理得到所述接触孔O。
- [55] 在除对应TFT之外的平坦层25上形成LTPS阵列基板的公共电极层26。其中，本实施例可以利用第四光罩经曝光、显影处理、刻蚀处理得到具有预定图案的公共电极层26。
- [56] 在平坦层25和公共电极层26上形成钝化层27，且钝化层27未覆盖接触孔O。其中，本实施例可以利用第五光罩经曝光、显影处理、刻蚀处理得到具有预定图案的钝化层27，当然，本实施例也可以采用化学气相沉积、等离子化学气相沉积形成、溅射、真空蒸镀或低压化学气相沉积等方法直接形成具有预定图案的钝化层27。
- [57] 在钝化层27上形成像素电极28，并且像素电极28可通过接触孔O与漏极D电连接。其中，本实施例可以利用第六光罩经曝光、显影处理、刻蚀处理得到具有预定图案的像素电极28。另外，TFT的栅极G与形成于基体21（LTPS阵列基板）上的栅极线对应电连接，TFT的源极S与形成于LTPS阵列基板上的数据线对应电连接，栅极线和数据线垂直交叉形成像素电极28所在的像素显示区域。
- [58] 本发明实施例进一步提供一种具有图6所示LTPS阵列面板的液晶显示面板以及液晶显示器，与其具有相同的有益效果。
- [59] 在此基础上，以上所述仅为本发明的实施例，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，例如各实施例之间技术特征的相互结合，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保护范围内。

权利要求书

[权利要求 1]

一种LTPS阵列基板的制造方法，其中，包括：

在基体上形成所述LTPS阵列基板的TFT的源极和漏极；

在包括所述源极和所述漏极的所述基体上形成第一区域和第二区域的多晶硅层，且所述第一区域的多晶硅层的厚度大于所述第二区域的，除所述第二区域之外的所述第一区域的多晶硅层部分覆盖所述源极和所述漏极；

对所述多晶硅层的表面进行钝化处理，以将所述第二区域的多晶硅层以及所述第一区域的多晶硅层临近表面的部分变成绝缘层，其中所述钝化处理包括氧化处理和氮化处理中的至少一个；

在所述源极和所述漏极之间的所述绝缘层上形成所述TFT的栅极；向所述第一区域的多晶硅层与所述源极和所述漏极直接接触的两端注入P型杂质离子，以形成LDD结构；

在包括所述栅极的所述基体上形成平坦层，并在所述平坦层内形成接触孔以暴露所述漏极的表面；

在除对应所述TFT之外的所述平坦层上形成所述LTPS阵列基板的公共电极层；

在所述平坦层和所述公共电极层上形成钝化层，且所述钝化层未覆盖所述接触孔；

在所述钝化层上形成像素电极，并且所述像素电极可通过所述接触孔与所述漏极电连接。

[权利要求 2]

根据权利要求1所述的方法，其中，所述基体包括衬底板材及形成于所述衬底板材上的缓冲层。

[权利要求 3]

根据权利要求1所述的方法，其中，所述在包括所述源极和所述漏极的所述基体上形成第一区域和第二区域的多晶硅层的步骤包括：

在包括所述源极和所述漏极的所述基体上依次形成多晶硅层、正性光阻层；

利用半透式光罩且自所述基体朝向所述正性光阻层的一侧进行曝光，以形成厚度不同的第一区域和第二区域的正性光阻层；
去除所述第二区域的正性光阻层；
刻蚀所述第二区域的多晶硅层以使其具有预定厚度；
去除所述第一区域的正性光阻层。

[权利要求 4]

一种LTPS阵列基板的制造方法，其中，包括：
在基体上形成所述LTPS阵列基板的TFT的源极和漏极；
在包括所述源极和所述漏极的所述基体上形成第一区域和第二区域的多晶硅层，且所述第一区域的多晶硅层的厚度大于所述第二区域的，除所述第二区域之外的所述第一区域的多晶硅层部分覆盖所述源极和所述漏极；
对所述多晶硅层的表面进行钝化处理，以将所述第二区域的多晶硅层以及所述第一区域的多晶硅层临近表面的部分变成绝缘层；
在所述源极和所述漏极之间的所述绝缘层上形成所述TFT的栅极。

[权利要求 5]

根据权利要求4所述的方法，其中，所述基体包括衬底板材及形成于所述衬底板材上的缓冲层。

[权利要求 6]

根据权利要求4所述的方法，其中，所述在包括所述源极和所述漏极的所述基体上形成第一区域和第二区域的多晶硅层的步骤包括：
在包括所述源极和所述漏极的所述基体上依次形成多晶硅层、正性光阻层；
利用半透式光罩且自所述基体朝向所述正性光阻层的一侧进行曝光，以形成厚度不同的第一区域和第二区域的正性光阻层；
去除所述第二区域的正性光阻层；
刻蚀所述第二区域的多晶硅层以使其具有预定厚度；
去除所述第一区域的正性光阻层。

[权利要求 7]

根据权利要求4所述的方法，其中，所述钝化处理包括氧化处理和

氮化处理中的至少一个。

[权利要求 8] 根据权利要求4所述的方法，其中，所述在位于所述源极和所述漏极之间的所述绝缘层上形成栅极之后，所述方法还包括：
向所述第一区域的多晶硅层与所述源极和所述漏极直接接触的两端注入第一杂质离子；
向对应于所述栅极与所述源极、所述栅极与所述漏极之间的所述第一区域的多晶硅层注入第二杂质离子，以形成LDD结构。

[权利要求 9] 根据权利要求8所述的方法，其中，在形成所述LDD结构之后，所述方法还包括：
在包括所述栅极的所述基体上形成平坦层，并在所述平坦层内形成接触孔以暴露所述漏极的表面；
在除对应所述TFT之外的所述平坦层上形成所述LTPS阵列基板的公共电极层；
在所述平坦层和所述公共电极层上形成钝化层，且所述钝化层未覆盖所述接触孔；
在所述钝化层上形成像素电极，并且所述像素电极可通过所述接触孔与所述漏极电连接。

[权利要求 10] 根据权利要求8所述的方法，其中，所述第一杂质离子为N+型杂质离子，且所述第二杂质离子为N-型杂质离子。

[权利要求 11] 根据权利要求4所述的方法，其中，所述在位于所述源极和所述漏极之间的所述绝缘层上形成栅极之后，所述方法还包括：

[权利要求 12] 根据权利要求 11所述的方法，其中，在形成所述LDD结构之后，所述方法还包括：
在包括所述栅极的所述基体上形成平坦层，并在所述平坦层内形成接触孔以暴露所述漏极的表面；
在除对应所述TFT之外的所述平坦层上形成所述LTPS阵列基板的公共电极层；
在所述平坦层和所述公共电极层上形成钝化层，且所述钝化层未

覆盖所述接触孔；

在所述钝化层上形成像素电极，并且所述像素电极可通过所述接触孔与所述漏极电连接。

[权利要求 13]

一种LTPS阵列基板，其中，所述LTPS阵列基板包括：

基体；

源极和漏极，位于所述基体上；

多晶硅层，位于包括所述源极和所述漏极的所述基体上，且所述多晶硅层部分覆盖所述源极和所述漏极；

绝缘层，位于所述多晶硅层以及所述源极和所述漏极上，且所述绝缘层由覆盖于包括所述源极和所述漏极的所述基体上的多晶硅层通过钝化处理得到；

栅极，位于所述源极和所述漏极之间的所述绝缘层上；

平坦层，位于包括所述栅极的所述基体上，且所述平坦层内形成有暴露所述漏极的表面的接触孔；

公共电极层，位于除对应所述LTPS阵列基板的TFT之外的所述平坦层上；

钝化层，位于所述平坦层和所述公共电极层上，且所述钝化层未覆盖所述接触孔；

像素电极，位于所述钝化层上，且所述像素电极可通过所述接触孔与所述漏极电连接。

[权利要求 14]

根据权利要求13所述的LTPS阵列基板，其中，所述钝化处理包括氧化处理和氮化处理中的至少一个。

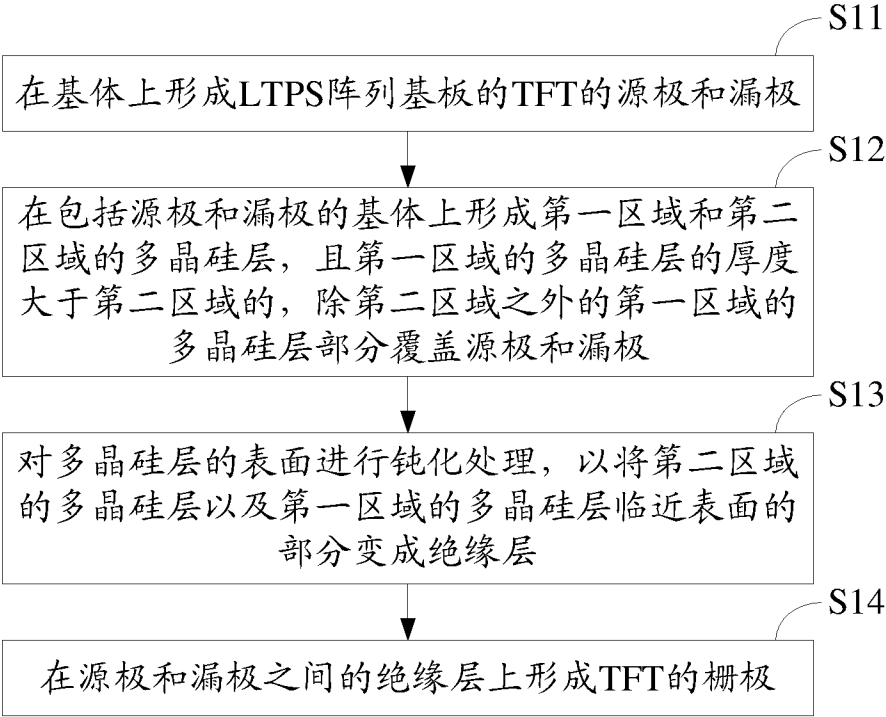


图 1

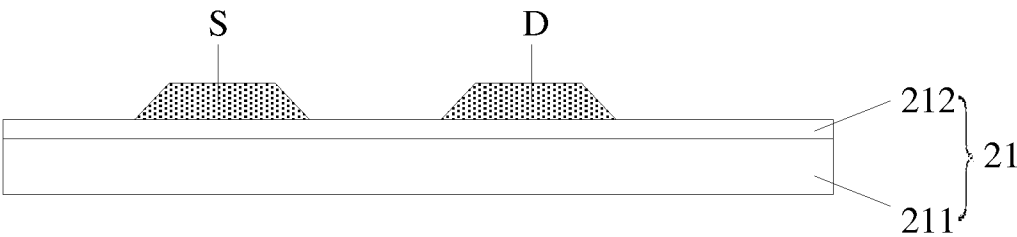


图 2

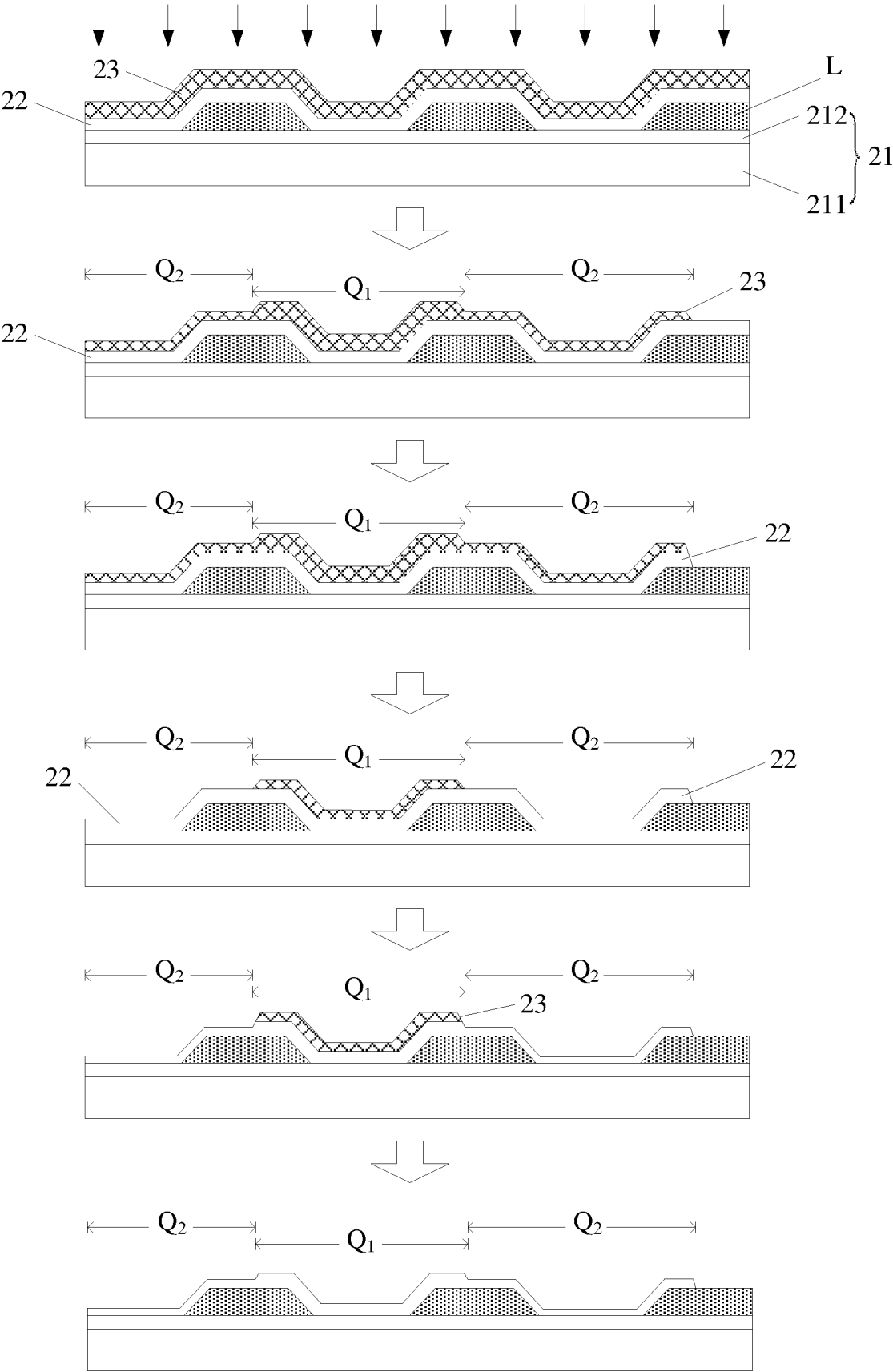


图 3

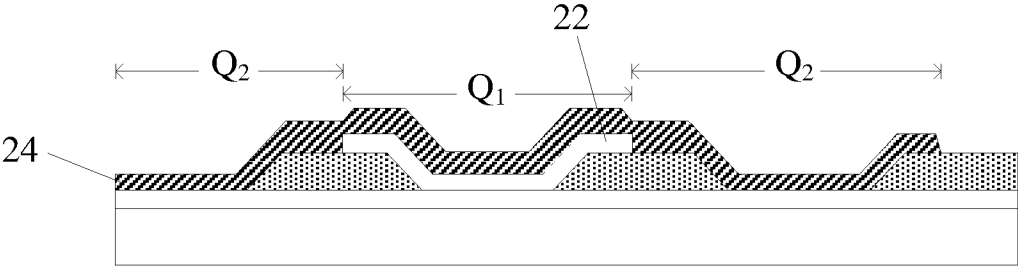


图 4

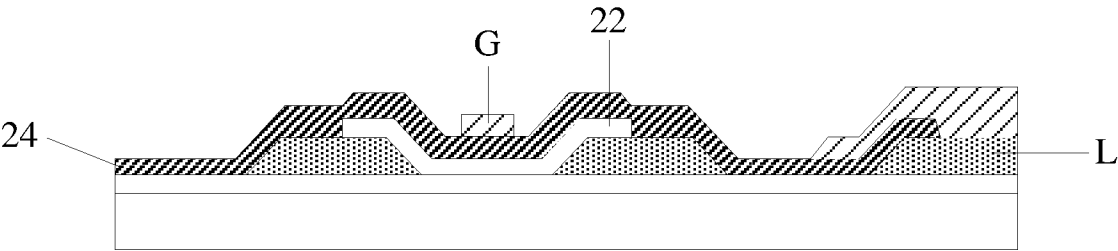


图 5

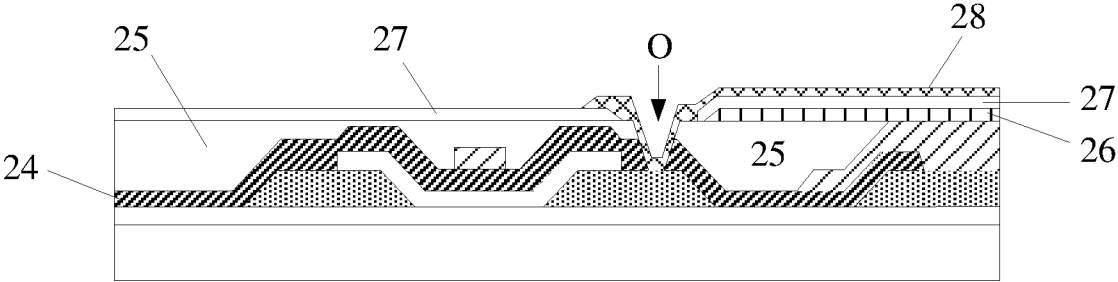


图 6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/085660

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12 (2006.01) i; H01L 21/77 (2006.01) i; H01L 21/336 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNKI, CNPAT: thin film transistor, TFT, film?, transistor?, channel?, active, polysilicon, polycrystal+, silicon, passivat+, oxidi+, oxida+, nitridiz+, medium, insulat+, dielectric

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 1691356 A (SAMSUNG SDI CO., LTD.), 02 November 2005 (02.11.2005), description, page 6, line 26 to page 8, line 5, and figures 3A-3C	1-14
A	CN 101101879 A (NISSAN MOTOR CO., LTD.), 09 January 2008 (09.01.2008), the whole document	1-14
A	US 6458636 B1 (YI, J.H. et al.), 01 October 2002 (01.10.2002), the whole document	1-14
A	EP 0457601 A2 (SEIKO EPSON CORP.), 21 November 1991 (21.11.1991), the whole document	1-14

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 16 September 2015 (16.09.2015)	Date of mailing of the international search report 24 September 2015 (24.09.2015)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer LAI, Fengping Telephone No.: (86-10) 82246717

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/085660

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 1691356 A	02 November 2005	KR 20050104157 A	02 November 2005
		US 2008035932 A1	14 February 2008
		US 7928444 B2	19 April 2011
		KR 100601370 B1	13 July 2006
		US 2005242348 A1	03 November 2005
		CN 100544029 C	23 September 2009
CN 101101879 A	09 January 2008	US 7265384 B2	04 September 2007
		KR 100893995 B1	20 April 2009
		JP 2008016650 A	24 January 2008
		JP 5228291 B2	03 July 2013
		CN 101101879 B	01 December 2010
		US 7989295 B2	02 August 2011
		US 2011117699 A1	19 May 2011
		EP 1876638 A2	09 January 2008
		KR 20080005100 A	10 January 2008
		US 7902025 B2	08 March 2011
US 6458636 B1	01 October 2002	US 2008009089 A1	10 January 2008
		US 6338987 B1	15 January 2002
		US 2002042168 A1	11 April 2002
		KR 20000015148 A	15 March 2000
		KR 100567273 B1	25 May 2006
		KR 20000050946 A	05 August 2000
EP 0457601 A2	21 November 1991	US 5389580 A	14 February 1995
		JP 3491903 B2	03 February 2004
		JPH 04218928 A	10 August 1992
		JP 2002050635	15 February 2002
		KR 0179035 B1	15 April 1999

A. 主题的分类 H01L 27/12(2006.01)i; H01L 21/77(2006.01)i; H01L 21/336(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																	
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) WPI;EPDOC;CNKI;CNPAT: 薄膜晶体管, TFT, film?, transistor?, 沟道, channel?, 有源, 活性, active, 多晶硅, polysilicon, polycrystal+, silicon, 钝化, 氧化, 氮化, passivat+, oxidi+, oxida+, nitridiz+, 绝缘, 介质, insulat+, dielectric																	
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>CN 1691356 A (三星SDI株式会社) 2005年 11月 2日 (2005 - 11 - 02) 说明书第6页第26行-第8页第5行、附图3A-3C</td> <td>1-14</td> </tr> <tr> <td>A</td> <td>CN 101101879 A (日产自动车株式会社) 2008年 1月 9日 (2008 - 01 - 09) 全文</td> <td>1-14</td> </tr> <tr> <td>A</td> <td>US 6458636 B1 (YI, J. H. 等) 2002年 10月 1日 (2002 - 10 - 01) 全文</td> <td>1-14</td> </tr> <tr> <td>A</td> <td>EP 0457601 A2 (SEIKO EPSON CORP.) 1991年 11月 21日 (1991 - 11 - 21) 全文</td> <td>1-14</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	A	CN 1691356 A (三星SDI株式会社) 2005年 11月 2日 (2005 - 11 - 02) 说明书第6页第26行-第8页第5行、附图3A-3C	1-14	A	CN 101101879 A (日产自动车株式会社) 2008年 1月 9日 (2008 - 01 - 09) 全文	1-14	A	US 6458636 B1 (YI, J. H. 等) 2002年 10月 1日 (2002 - 10 - 01) 全文	1-14	A	EP 0457601 A2 (SEIKO EPSON CORP.) 1991年 11月 21日 (1991 - 11 - 21) 全文	1-14
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求															
A	CN 1691356 A (三星SDI株式会社) 2005年 11月 2日 (2005 - 11 - 02) 说明书第6页第26行-第8页第5行、附图3A-3C	1-14															
A	CN 101101879 A (日产自动车株式会社) 2008年 1月 9日 (2008 - 01 - 09) 全文	1-14															
A	US 6458636 B1 (YI, J. H. 等) 2002年 10月 1日 (2002 - 10 - 01) 全文	1-14															
A	EP 0457601 A2 (SEIKO EPSON CORP.) 1991年 11月 21日 (1991 - 11 - 21) 全文	1-14															
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																	
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																	
国际检索实际完成的日期 2015年 9月 16日		国际检索报告邮寄日期 2015年 9月 24日															
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国 传真号 (86-10)62019451		授权官员 赖风平 电话号码 (86-10)82246717															

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/085660

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	1691356	A	2005年 11月 2日	KR	20050104157	A	2005年 11月 2日
				US	2008035932	A1	2008年 2月 14日
				US	7928444	B2	2011年 4月 19日
				KR	100601370	B1	2006年 7月 13日
				US	2005242348	A1	2005年 11月 3日
				CN	100544029	C	2009年 9月 23日
				US	7265384	B2	2007年 9月 4日
CN	101101879	A	2008年 1月 9日	KR	100893995	B1	2009年 4月 20日
				JP	2008016650	A	2008年 1月 24日
				JP	5228291	B2	2013年 7月 3日
				CN	101101879	B	2010年 12月 1日
				US	7989295	B2	2011年 8月 2日
				US	2011117699	A1	2011年 5月 19日
				EP	1876638	A2	2008年 1月 9日
				KR	20080005100	A	2008年 1月 10日
				US	7902025	B2	2011年 3月 8日
				US	2008009089	A1	2008年 1月 10日
US	6458636	B1	2002年 10月 1日	US	6338987	B1	2002年 1月 15日
				US	2002042168	A1	2002年 4月 11日
				KR	20000015148	A	2000年 3月 15日
				KR	100567273	B1	2006年 5月 25日
				KR	20000050946	A	2000年 8月 5日
EP	0457601	A2	1991年 11月 21日	US	5389580	A	1995年 2月 14日
				JP	3491903	B2	2004年 2月 3日
				JP	H04218928	A	1992年 8月 10日
				JP	2002050635		2002年 2月 15日
				KR	0179035	B1	1999年 4月 15日

表 PCT/ISA/210 (同族专利附件) (2009年7月)