

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年3月1日(01.03.2018)



(10) 国際公開番号

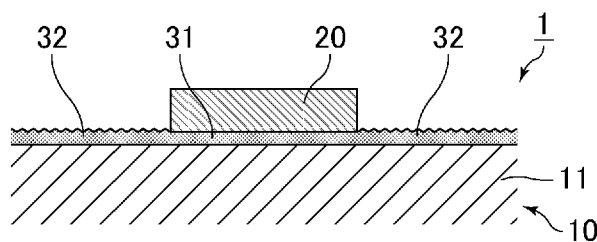
WO 2018/037842 A1

- (51) 国際特許分類:
H05K 3/38 (2006.01) *H01L 25/00* (2006.01)
C04B 41/90 (2006.01) *H05K 1/03* (2006.01)
H01L 23/13 (2006.01) *H05K 3/46* (2006.01)
- (21) 国際出願番号: PCT/JP2017/027723
- (22) 国際出願日: 2017年7月31日(31.07.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-161717 2016年8月22日(22.08.2016) JP
- (71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
JP]; 〒6178555 京都府長岡京市東神足 1
丁目 10 番 1 号 Kyoto (JP).
- (72) 発明者: 浅井 良太(ASAI, Ryota); 〒6178555 京
都府長岡京市東神足 1 丁目 10 番 1 号 株
式会社村田製作所内 Kyoto (JP). 松下 洋
介(MATSUSHITA, Yosuke); 〒6178555 京都府
長岡京市東神足 1 丁目 10 番 1 号 株式
会社村田製作所内 Kyoto (JP).
- (74) 代理人: 特許業務法人 安富国際特許事
務所(YASUTOMI & ASSOCIATES); 〒5320003
大阪府大阪市淀川区宮原 3 丁目 5
番 36 号 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) Title: CERAMIC SUBSTRATE, AND MODULE WITH BUILT-IN ELECTRONIC COMPONENT

(54) 発明の名称: セラミック基板及び電子部品内蔵モジュール

[図1]



(57) Abstract: This ceramic substrate is provided with: a ceramic element having a ceramic layer on the surface; and a surface electrode that is provided on one main surface of the ceramic element. The ceramic substrate is characterized in that: an oxide layer formed of an insulating oxide is formed between the surface electrode and the ceramic layer, said oxide having a melting point that is higher than the firing temperature of the ceramic layer; the oxide layer is also provided on a ceramic layer portion where the surface electrode is not provided; and the surface of the oxide layer on the ceramic layer portion where the surface electrode is not provided is a rough surface.

(57) 要約: 本発明のセラミック基板は、表面にセラミック層を有するセラミック素体と、上記セラミック素体の一方主面に設けられた表面電極とを備えるセラミック基板であって、上記表面電極と上記セラミック層との間に、上記セラミック層の焼成温度よりも高い融点を有する絶縁性の酸化物からなる酸化物層が設けられているとともに、上記表面電極が設けられていない上記セラミック層上にも上記酸化物層が設けられており、上記表面電極が設けられていない上記セラミック層上の上記酸化物層の表面が粗面であることを特徴とする。

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告(条約第21条(3))

明 細 書

発明の名称：セラミック基板及び電子部品内蔵モジュール

技術分野

[0001] 本発明は、セラミック基板及び電子部品内蔵モジュールに関する。

背景技術

[0002] セラミック基板上に複数の電子部品が実装され、それらの電子部品が封止樹脂で覆われた電子部品内蔵モジュールが、高機能モジュールとして電子機器等に使用されている（例えば、特許文献 1 参照）。

先行技術文献

特許文献

[0003] 特許文献 1：特開 2005-183430 号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献 1 に記載されているような電子部品内蔵モジュールにおいては、該モジュールを構成するセラミック基板を作製する際の焼成中に、セラミック層から溶解したガラス成分が基板の表面電極上を被覆し、セラミック基板の機能が損なわれるという問題があった。

[0005] 表面電極上へのガラス成分の被覆を抑制するための手法として、例えば、アルミナ層をセラミック基板の表面に配置した状態でセラミック基板を焼成する方法が提案されている。

[0006] 上述のように、アルミナ層をセラミック基板の表面に配置した状態でセラミック基板を焼成することにより、表面電極上へのガラス成分の被覆を抑制することができる。しかし、本発明者らが上記セラミック基板を用いて電子部品内蔵モジュールを作製したところ、セラミック基板と封止樹脂との間の密着性が低いという問題が生じることが判明した。

[0007] 本発明は上記の問題を解決するためになされたものであり、表面電極上へのガラス成分の被覆が抑制されるとともに、電子部品内蔵モジュールにおける

封止樹脂との密着性が高いセラミック基板を提供することを目的とする。本発明はまた、該セラミック基板を備える電子部品内蔵モジュールを提供することを目的とする。

課題を解決するための手段

[0008] 本発明のセラミック基板は、表面にセラミック層を有するセラミック素体と、上記セラミック素体の一方主面に設けられた表面電極とを備えるセラミック基板であって、上記表面電極と上記セラミック層との間に、上記セラミック層の焼成温度よりも高い融点を有する絶縁性の酸化物からなる酸化物層が設けられているとともに、上記表面電極が設けられていない上記セラミック層上にも上記酸化物層が設けられており、上記表面電極が設けられていない上記セラミック層上の上記酸化物層の表面が粗面であることを特徴とする。

[0009] 上記セラミック基板では、表面電極とセラミック層との間に、絶縁性の酸化物からなる酸化物層が設けられている。酸化物層を構成する酸化物は、セラミック層の焼成温度よりも高い融点を有しているため、セラミック層の焼成中に融解することがない。したがって、焼成中にセラミック層から溶解したガラス成分を酸化物層の粒子間に留めることができるため、表面電極上へのガラス成分の被覆（以下、ガラスの濡れ上がりともいう）を抑制することができる。

一方、表面電極が設けられていないセラミック層上にも酸化物層が設けられているが、表面電極が設けられていないセラミック層上の酸化物層の表面は平滑でなく、粗い面となっている。したがって、電子部品内蔵モジュールを作製する際に用いられる封止樹脂との密着性に優れている。

[0010] 一実施形態において、上記表面電極が設けられていない上記セラミック層上の上記酸化物層の表面粗さは、上記表面電極と上記セラミック層との間の上記酸化物層の表面粗さよりも大きい。このような構成によって、封止樹脂との密着性に優れる電子部品内蔵モジュールを提供することが可能である。

上記セラミック基板は、例えば、セラミック層の表面全体に酸化物層を形成し、一部の酸化物層上に表面電極を形成した後、表面電極が形成されてい

いセラミック層上の酸化物の表面に粗化处理を施すことにより作製することができる。

[0011] 一実施形態において、上記表面電極と上記セラミック層との間の上記酸化物層の表面も粗面である。このような構成によって、封止樹脂との密着性に優れる電子部品内蔵モジュールを提供することが可能である。

上記セラミック基板は、例えば、粒子径の大きな酸化物粒子を含む酸化物層をセラミック層の表面全体に形成した後、一部の酸化物層上に表面電極を形成することにより作製することができる。

[0012] 本発明のセラミック基板は、表面にセラミック層を有するセラミック素体と、上記セラミック素体の一方主面に設けられた表面電極とを備えるセラミック基板であって、上記表面電極と上記セラミック層との間に、上記セラミック層の焼成温度よりも高い融点を有する絶縁性の酸化物からなる酸化物層が設けられており、上記表面電極が設けられていない上記セラミック層の表面が露出していることを特徴とする。

[0013] 上記セラミック基板では、表面電極とセラミック層との間に絶縁性の酸化物からなる酸化物層が設けられている。したがって、表面電極上へのガラス成分の被覆を抑制することができる。

一方、表面電極が設けられていないセラミック層上には酸化物層がなく、セラミック層の表面が露出している。したがって、電子部品内蔵モジュールを作製する際に用いられる封止樹脂との密着性に優れている。

[0014] 本発明のセラミック基板において、上記酸化物層は、アルミナ層であることが好ましい。

通常、セラミック層にアルミナが含まれていることが多く、そのような場合には、焼成中にアルミナ層とセラミック層とが反応したとしても、セラミック層の内部で生成するような化合物が生成するだけであるため、異質な化合物が生成することがない。したがって、セラミック基板の品質が低下しにくくなる。

[0015] 本発明の電子部品内蔵モジュールは、本発明のセラミック基板と、上記セラ

ミック基板の表面電極に実装された電子部品と、上記セラミック基板の主面上に、上記電子部品を覆うように設けられた封止樹脂とを備えることを特徴とする。

[0016] 上記のとおり、本発明のセラミック基板は封止樹脂との密着性に優れるため、電子部品内蔵モジュールに対して横方向（セラミック基板の主面方向）の力が加わった場合であっても、封止樹脂がセラミック基板から剥がれにくくなる。

発明の効果

[0017] 本発明によれば、表面電極上へのガラス成分の被覆が抑制されるとともに、電子部品内蔵モジュールにおける封止樹脂との密着性が高いセラミック基板を提供することができる。

図面の簡単な説明

[0018] [図1]図1は、本発明の第1実施形態に係るセラミック基板の一例を模式的に示す断面図である。

[図2]図2（a）、図2（b）、図2（c）及び図2（d）は、図1に示すセラミック基板1の製造方法の一例を模式的に示す断面図である。

[図3]図3は、本発明の第1実施形態に係る電子部品内蔵モジュールの一例を模式的に示す断面図である。

[図4]図4は、本発明の第2実施形態に係るセラミック基板の一例を模式的に示す断面図である。

[図5]図5（a）、図5（b）及び図5（c）は、図4に示すセラミック基板2の製造方法の一例を模式的に示す断面図である。

[図6]図6は、本発明の第2実施形態に係る電子部品内蔵モジュールの一例を模式的に示す断面図である。

[図7]図7は、本発明の第3実施形態に係るセラミック基板の一例を模式的に示す断面図である。

[図8]図8（a）、図8（b）及び図8（c）は、図7に示すセラミック基板3の製造方法の一例を模式的に示す断面図である。

[図9]図9は、本発明の第3実施形態に係る電子部品内蔵モジュールの一例を模式的に示す断面図である。

発明を実施するための形態

[0019] 以下、本発明のセラミック基板及び電子部品内蔵モジュールの実施形態について説明する。

しかしながら、本発明は、以下の構成に限定されるものではなく、本発明の要旨を変更しない範囲において適宜変更して適用することができる。

なお、以下において記載する個々の実施形態の望ましい構成を2つ以上組み合わせたものもまた本発明である。

[0020] 以下に示す各実施形態は例示であり、異なる実施形態で示した構成の部分的な置換又は組み合わせが可能であることは言うまでもない。第2実施形態以降では、第1実施形態と共通の事項についての記述は省略し、異なる点についてのみ説明する。特に、同様の構成による同様の作用効果については、実施形態毎には逐次言及しない。

[0021] [第1実施形態]

(セラミック基板)

本発明の第1実施形態に係るセラミック基板は、表面にセラミック層を有するセラミック素体と、上記セラミック素体の一方主面に設けられた表面電極とを備えており、表面電極とセラミック層との間に、セラミック層の焼成温度よりも高い融点を有する絶縁性の酸化物からなる酸化物層が設けられている。

[0022] 本発明の第1実施形態では、表面電極とセラミック層との間に加えて、表面電極が設けられていないセラミック層上にも、セラミック層の焼成温度よりも高い融点を有する絶縁性の酸化物からなる酸化物層が設けられている。表面電極が設けられていないセラミック層上の酸化物層の表面は粗面であり、表面電極が設けられていないセラミック層上の酸化物層の表面粗さは、表面電極とセラミック層との間の酸化物層の表面粗さよりも大きい。

[0023] 図1は、本発明の第1実施形態に係るセラミック基板の一例を模式的に示す

断面図である。

図 1 には全体的な構成が示されていないが、セラミック基板 1 は、表面にセラミック層 1 1 を有するセラミック素体 1 0 と、セラミック素体 1 0 の一方主面に設けられた表面電極 2 0 とを備えている。

[0024] 図 1 に示すセラミック基板 1 においては、表面電極 2 0 とセラミック層 1 1 との間に酸化物層 3 1 が設けられているとともに、表面電極 2 0 が設けられていないセラミック層 1 1 上にも酸化物層 3 2 が設けられている。表面電極 2 0 が設けられていないセラミック層 1 1 上の酸化物層 3 2 の表面は粗面であり、酸化物層 3 2 の表面粗さは、表面電極 2 0 とセラミック層 1 1 との間の酸化物層 3 1 の表面粗さよりも大きくなっている。

[0025] 図 1 には示されていないが、セラミック素体 1 0 は、複数のセラミック層 1 1 が積層された積層構造を有しており、セラミック素体 1 0 の内部には、内層導体及びビア導体が設けられている。また、セラミック素体 1 0 の他方主面に表面電極が設けられていてもよい。

[0026] セラミック素体を構成するセラミック層は、低温焼結セラミック材料を含有することが好ましい。低温焼結セラミック材料とは、セラミック材料のうち、 1000°C 以下の焼成温度で焼結可能であり、 Ag や Cu 等との同時焼成が可能である材料を意味する。

[0027] セラミック層に含有される低温焼結セラミック材料としては、例えば、クォーツやアルミナ、フォスフェイト等のセラミック材料にホウ珪酸ガラスを混合してなるガラス複合系低温焼結セラミック材料、 $\text{ZnO}-\text{MgO}-\text{Al}_2\text{O}_3-\text{SiO}_2$ 系の結晶化ガラスを用いた結晶化ガラス系低温焼結セラミック材料、 $\text{BaO}-\text{Al}_2\text{O}_3-\text{SiO}_2$ 系セラミック材料や $\text{Al}_2\text{O}_3-\text{CaO}-\text{SiO}_2-\text{MgO}-\text{B}_2\text{O}_3$ 系セラミック材料等を用いた非ガラス系低温焼結セラミック材料等が挙げられる。酸化物層と反応した場合に異質な化合物が生成することを防止する観点から、低温焼結セラミック材料は、酸化物層を構成する酸化物を含むことが好ましく、アルミナを含むことがより好ましい。

[0028] セラミック素体の内部に設けられる内層導体及びビア導体は、導電成分を含

有する。内層導体及びビア導体に含有される導電成分としては、例えば、Au、Ag、Cu、Pt、Ta、W、Ni、Fe、Cr、Mo、Ti、Pd、Ru及びこれらの金属の1種を主成分とする合金等が挙げられる。内層導体及びビア導体は、導電成分として、Au、Ag又はCuを含有することが好ましく、Ag又はCuを含有することがより好ましい。Au、Ag及びCuは低抵抗であるため、特に、高周波用途である場合に適している。

[0029] セラミック素体の一方主面に設けられた表面電極は、電子部品と接続されるためのものであり、導電成分を含有する。表面電極に含有される導電成分としては、例えば、Au、Ag、Cu、Pt、Ta、W、Ni、Fe、Cr、Mo、Ti、Pd、Ru及びこれらの金属の1種を主成分とする合金等が挙げられる。表面電極は、内層導体及びビア導体と同じ導電成分を含有することが好ましく、具体的には、導電成分として、Au、Ag又はCuを含有することが好ましく、Ag又はCuを含有することがより好ましい。

[0030] 表面電極は、導電成分以外の成分を含有してもよいが、表面電極上へのガラス成分の被覆を防止する観点から、ガラス成分を実質的に含有しないことが好ましい。

[0031] 表面電極とセラミック層との間、及び、表面電極が設けられていないセラミック層上に設けられる酸化物層は、いずれも、セラミック層の焼成温度よりも高い融点を有する絶縁性の酸化物からなる。

[0032] 酸化物層を構成する酸化物の融点は、1000℃より高いことが好ましく、1800℃より高いことがより好ましく、2000℃より高いことがさらに好ましい。また、酸化物層を構成する酸化物の融点は、3000℃以下であることが好ましい。具体的な酸化物層としては、例えば、アルミナ層、チタニア層、ジルコニア層、シリカ層、マグネシア層等が挙げられ、これらの中では、アルミナ層であることが好ましい。

[0033] 本発明の第1実施形態では、表面電極が設けられていないセラミック層上の酸化物層の表面粗さが、表面電極とセラミック層との間の酸化物層の表面粗さよりも大きければよく、表面電極が設けられていないセラミック層上の酸

化物層の表面粗さは特に限定されないが、 $1\text{ }\mu\text{m}$ 以上、 $10\text{ }\mu\text{m}$ 以下であることが好ましい。この範囲であると、樹脂との密着性をさらに得ることができる。

なお、表面粗さとは、JIS B 0601-2001で規定される最大高さ(R_z)を意味し、表面うねり成分を除去するため、カットオフ値 $\lambda_c = 0.250\text{ mm}$ として得るものである。

[0034] 本発明の第1実施形態において、酸化物層の厚みは特に限定されないが、 $1\text{ }\mu\text{m}$ 以上、 $10\text{ }\mu\text{m}$ 以下であることが好ましい。この範囲であると、ガラスの濡れ上がりを効果的に防止できる。

なお、酸化物層の厚みは、断面研磨した面を、マイクロ스코プを用いて測長して得る。

[0035] 本発明の第1実施形態において、酸化物層は、セラミック層の表面全体に設けられていることが好ましいが、表面電極とセラミック層との間、及び、表面電極が設けられていないセラミック層上に設けられている限り、酸化物層が設けられている範囲は特に限定されない。

[0036] 図1に示すセラミック基板1は、好ましくは以下のように製造される。

図2(a)、図2(b)、図2(c)及び図2(d)は、図1に示すセラミック基板1の製造方法の一例を模式的に示す断面図である。

[0037] まず、複数のセラミックグリーンシートを準備する。セラミックグリーンシートは、焼成後にセラミック層となるものである。

[0038] セラミックグリーンシートは、例えば低温焼結セラミック材料のようなセラミック原料の粉末と、有機バインダと溶剤とを含有するスラリーを、ドクターブレード法等によってシート状に成形したものである。上記スラリーには、分散剤、可塑剤等の種々の添加剤が含有されていてもよい。

[0039] 特定のセラミックグリーンシートに、ビア導体のための貫通孔を形成する。該貫通孔に、例えばAg又はCuを導電成分として含有する導電ペーストを充填することにより、ビア導体となるべき導電ペースト体を形成する。

[0040] 上記導電ペーストと同じ組成の導電ペーストを用いて、例えばスクリーン印

刷等の方法によって、特定のセラミックグリーンシートに、内層導体となるべき導電ペースト層を形成する。

[0041] 次に、図2(a)に示すように、積層後に表面に配置されるセラミックグリーンシート11'上に、表面が平滑な酸化物層30を形成する。図2(a)では、セラミックグリーンシート11'上の全面に酸化物層30を形成している。酸化物層30は、アルミナ等の酸化物を含有するペーストを用いて、例えばスクリーン印刷等の方法によって形成することができる。なお、酸化物層30は、セラミックグリーンシート11'を積層した後に形成してもよい。

[0042] 表面電極上へのガラス成分の被覆を抑制する観点から、酸化物層を構成する酸化物の粒子の間隔は詰まっていることが好ましい。例えば、アルミナ粒子等の酸化物粒子の粒子径は、0.1 μm 以上、1 μm 以下であることが好ましい。

[0043] セラミックグリーンシート上に形成する酸化物層の厚みは特に限定されないが、1 μm 以上、10 μm 以下であることが好ましい。この範囲であると、ガラスの濡れ上がりを効果的に防止できる。

[0044] 図2(b)に示すように、一部の酸化物層30上に、表面電極20となるべき導電ペースト層20'を形成する。導電ペースト層20'は、例えば上記導電ペーストと同じ組成の導電ペーストを用いて、スクリーン印刷等の方法によって形成することができる。続いて、複数のセラミックグリーンシート11'を積層し、圧着することにより、未焼成の積層体1'を作製する。

[0045] その後、未焼成の積層体1'を焼成する。これによって、図2(c)に示すように、表面にセラミック層11を有するセラミック素体10と、セラミック素体10の一方主面の全面に設けられた酸化物層30と、酸化物層30上に設けられた表面電極20とを備える積層体が得られる。

[0046] 図2(c)においては、表面電極20とセラミック層11との間だけでなく、表面電極20が設けられていないセラミック層11上にも酸化物層30が形成されており、その表面は平滑である。セラミック層11表面の酸化物層

30によって、表面電極20上へのガラス成分の被覆が抑制されるため、表面電極20の導電性を確保することができる。

[0047] 複合積層体を焼成する際、敷粉を用いてもよい。また、焼成工程の前、又は、焼成工程の後、セラミック積層体を分割する場合もある。

[0048] さらに、焼成後の積層体の表面に粗化処理を施す。これによって、図2（d）に示すように、表面電極20が設けられていないセラミック層11上の酸化物層32の表面が粗化されて粗面となり、表面電極20が設けられていないセラミック層11上の酸化物層32の表面粗さが、表面電極20とセラミック層11との間の酸化物層31の表面粗さよりも大きくなる。その結果、電子部品内蔵モジュールを作製する際に用いられる封止樹脂との密着性を向上させることができる。

[0049] 粗化処理の方法としては、例えば、研磨処理、研磨剤を吹き付ける処理等が挙げられる。表面電極に悪影響を及ぼさなければ、表面電極の表面に粗化処理を施してもよく、また、必要に応じてマスキングをしてもよい。

[0050] 本発明の第1実施形態では、表面電極が設けられていないセラミック層上の酸化物層の表面粗さを5 μ m程度にすることができる。

[0051] 焼成後の積層体に対して、電解めっき又は無電解めっきを施すことによって、表面電極の上面にめっき層を形成してもよい。

[0052] 以上により、図1に示すセラミック基板1が得られる。

[0053] なお、セラミックグリーンシートが焼結する温度では実質的に焼結しない酸化物を含有する拘束用グリーンシートを準備し、未焼成の積層体の両主面に拘束用グリーンシートを配置した状態で積層体を焼成してもよい。

この場合、拘束用グリーンシートは、焼成時において実質的に焼結しないので収縮が生じず、積層体に対して主面方向での収縮を抑制するように作用する。その結果、セラミック基板の寸法精度を高めることができる。

[0054] 拘束用グリーンシートは、好ましくは、上記酸化物の粉末と有機バインダと溶剤とを含有するスラリーを、ドクターブレード法等によってシート状に成形したものである。上記スラリーには、分散剤、可塑剤等の種々の添加剤が

含有されていてもよい。

[0055] 上記スラリーに含有される酸化物としては、例えば、アルミナ、チタニア、ジルコニア、シリカ、マグネシア等を用いることができる。これらの中では、酸化物層を構成する酸化物と同じ酸化物を用いることが好ましく、アルミナを用いることがより好ましい。

[0056] (電子部品内蔵モジュール)

図3は、本発明の第1実施形態に係る電子部品内蔵モジュールの一例を模式的に示す断面図である。

図3に示す電子部品内蔵モジュール100は、セラミック基板1と、セラミック基板1の表面電極20に実装された電子部品40と、セラミック基板1の主面上に、電子部品40を覆うように設けられた封止樹脂50とを備えている。図3に示すセラミック基板1は、表面電極20を2つ備えている点を除いて、図1に示すセラミック基板1と同じ構成を有している。

[0057] 上述のように、セラミック基板1では、表面電極20が設けられていないセラミック層11上の酸化物層32の表面が粗面となっている。そのため、封止樹脂50との密着性に優れ、電子部品内蔵モジュール100に対して横方向(セラミック基板1の主面方向)の力が加わった場合であっても、封止樹脂50がセラミック基板1から剥がれにくくなる。

[0058] 表面電極と電子部品とは、半田付け等によって接続される。電子部品は、例えば、能動部品、受動部品あるいはそれらの複合体からなっている。能動部品としては、例えば、トランジスタ、ダイオード、IC又はLSI等の半導体素子が挙げられ、受動部品としては、例えば、抵抗、コンデンサ又はインダクタ等のチップ状部品や、振動子、フィルタ等が挙げられる。

[0059] 封止樹脂の材質は任意であるが、例えば、エポキシ樹脂、ポリイミド樹脂等の硬化性樹脂を用いることができる。

[0060] 封止樹脂は、半熔融状態で電子部品上に配置された後、固化ないし硬化されることが好ましい。図3では、セラミック基板と電子部品との間に封止樹脂が存在しているが、セラミック基板と電子部品との間には、封止樹脂が存在

していてもよいし、封止樹脂が存在せずに空間が形成されていてもよい。

[0061] [第2実施形態]

(セラミック基板)

本発明の第2実施形態に係るセラミック基板は、本発明の第1実施形態と同様、表面にセラミック層を有するセラミック素体と、上記セラミック素体の一方主面に設けられた表面電極とを備えており、表面電極とセラミック層との間に、セラミック層の焼成温度よりも高い融点を有する絶縁性の酸化物からなる酸化物層が設けられている。

[0062] 本発明の第2実施形態では、表面電極とセラミック層との間に加えて、表面電極が設けられていないセラミック層上にも、セラミック層の焼成温度よりも高い融点を有する絶縁性の酸化物からなる酸化物層が設けられている。表面電極が設けられていないセラミック層上の酸化物層の表面は粗面であり、表面電極とセラミック層との間の酸化物層の表面も粗面である。

[0063] 図4は、本発明の第2実施形態に係るセラミック基板の一例を模式的に示す断面図である。

図4には全体的な構成が示されていないが、セラミック基板2は、表面にセラミック層11を有するセラミック素体10と、セラミック素体10の一方主面に設けられた表面電極20とを備えている。

[0064] 図4に示すセラミック基板2においては、表面電極20とセラミック層11との間に酸化物層33が設けられているとともに、表面電極20が設けられていないセラミック層11上にも酸化物層34が設けられている。表面電極20が設けられていないセラミック層11上の酸化物層34の表面は粗面であり、表面電極20とセラミック層11との間の酸化物層33の表面も粗面である。

[0065] セラミック素体及び表面電極の構成は、第1実施形態と同じである。

[0066] 表面電極とセラミック層との間、及び、表面電極が設けられていないセラミック層上に設けられる酸化物層は、いずれも、セラミック層の焼成温度よりも高い融点を有する絶縁性の酸化物からなる。

- [0067] 酸化物層を構成する酸化物の融点は、 1000°C より高いことが好ましく、 1800°C より高いことがより好ましく、 2000°C より高いことがさらに好ましい。また、酸化物層を構成する酸化物の融点は、 3000°C 以下であることが好ましい。具体的な酸化物層としては、例えば、アルミナ層、チタニア層、ジルコニア層、シリカ層、マグネシア層等が挙げられ、これらの中では、アルミナ層であることが好ましい。
- [0068] 本発明の第2実施形態では、表面電極が設けられていないセラミック層上の酸化物層の表面、及び、表面電極とセラミック層との間の酸化物層の表面が粗面であればよく、それぞれの酸化物層の表面粗さは特に限定されないが、いずれも、 $1\mu\text{m}$ 以上、 $10\mu\text{m}$ 以下であることが好ましい。この範囲であると、樹脂との密着性をさらに得ることができる。なお、表面電極が設けられていないセラミック層上の酸化物層の表面粗さは、表面電極とセラミック層との間の酸化物層の表面粗さと同じであってもよいし、異なってもよい。
- [0069] 本発明の第2実施形態において、酸化物層の厚みは特に限定されないが、 $1\mu\text{m}$ 以上、 $10\mu\text{m}$ 以下であることが好ましい。この範囲であると、ガラスの濡れ上がりを効果的に防止できる。
- [0070] 本発明の第2実施形態において、酸化物層は、セラミック層の表面全体に設けられていることが好ましいが、表面電極とセラミック層との間、及び、表面電極が設けられていないセラミック層上に設けられている限り、酸化物層が設けられている範囲は特に限定されない。
- [0071] 図4に示すセラミック基板2は、好ましくは以下のように製造される。
図5(a)、図5(b)及び図5(c)は、図4に示すセラミック基板2の製造方法の一例を模式的に示す断面図である。
- [0072] まず、第1実施形態と同様に、複数のセラミックグリーンシートを準備した後、特定のセラミックグリーンシートに、ビア導体となるべき導電ペースト体又は内層導体となるべき導電ペースト層を形成する。
- [0073] 次に、図5(a)に示すように、積層後に表面に配置されるセラミックグリ

ーンシート 11' 上に、表面が粗い酸化物層 30' を形成する。図 5 (a) では、セラミックグリーンシート 11' 上の全面に酸化物層 30' を形成している。酸化物層 30' は、アルミナ等の酸化物を含有するペーストを用いて、例えばスクリーン印刷等の方法によって形成することができる。なお、酸化物層 30' は、セラミックグリーンシート 11' を積層した後に形成してもよい。

[0074] 表面電極上へのガラス成分の被覆を抑制する観点から、酸化物層を構成する酸化物の粒子の間隔は詰まっていることが好ましい。一方、形成する酸化物層の厚みよりも大きな酸化物の粒子をペーストに添加しておくことにより、焼成後の酸化物層の表面に凸形状を形成し、表面が粗い酸化物層を形成することができる。例えば、厚み 3 μm 程度の酸化物層を形成する場合、粒子径が 0.1 μm 以上、1 μm 以下の酸化物粒子（小型粒子）に粒子径が 5 μm 以上、10 μm 以下の酸化物粒子（大型粒子）を添加しておくことが好ましい。大型粒子のサイズ、小型粒子のサイズ、大型粒子と小型粒子の比率等は、求められる封止樹脂との密着性に応じて調整すればよい。

[0075] 本発明の第 2 実施形態では、酸化物層の表面粗さを 2 μm 程度にすることができる。

[0076] セラミックグリーンシート上に形成する酸化物層の厚みは特に限定されないが、1 μm 以上、10 μm 以下であることが好ましい。この範囲であると、ガラスの濡れ上がりを効果的に防止できる。

[0077] 図 5 (b) に示すように、一部の酸化物層 30' 上に、第 1 実施形態と同様に、表面電極 20 となるべき導電ペースト層 20' を形成する。続いて、複数のセラミックグリーンシート 11' を積層し、圧着することにより、未焼成の積層体 2' を作製する。

[0078] その後、未焼成の積層体 2' を焼成する。これによって、図 5 (c) に示すように、表面にセラミック層 11 を有するセラミック素体 10 と、セラミック素体 10 の一方主面の全面に設けられた酸化物層 33 及び 34 と、酸化物層 33 上に設けられた表面電極 20 とを備える積層体が得られる。なお、図

5 (c) に示す酸化物層 33 及び 34 は、図 5 (a) 及び図 5 (b) に示す酸化物層 30' と同じである。

[0079] 図 5 (c) においては、表面電極 20 が設けられていないセラミック層 11 上の酸化物層 34 の表面だけでなく、表面電極 20 とセラミック層 11 との間の酸化物層 33 の表面も粗面となっている。セラミック層 11 表面の酸化物層 33 及び 34 によって、表面電極 20 上へのガラス成分の被覆が抑制されるため、表面電極 20 の導電性を確保することができる。さらに、表面電極 20 が設けられていないセラミック層 11 上の酸化物層 34 の表面が粗面となっているため、電子部品内蔵モジュールを作製する際に用いられる封止樹脂との密着性を向上させることができる。

[0080] 焼成後の積層体に対して、電解めっき又は無電解めっきを施すことによって、表面電極の上面にめっき層を形成してもよい。

[0081] 以上により、図 4 に示すセラミック基板 2 が得られる。

[0082] なお、セラミックグリーンシートが焼結する温度では実質的に焼結しない酸化物を含有する拘束用グリーンシートを準備し、未焼成の積層体の両主面に拘束用グリーンシートを配置した状態で積層体を焼成してもよい。

[0083] (電子部品内蔵モジュール)

図 6 は、本発明の第 2 実施形態に係る電子部品内蔵モジュールの一例を模式的に示す断面図である。

図 6 に示す電子部品内蔵モジュール 200 は、セラミック基板 2 と、セラミック基板 2 の表面電極 20 に実装された電子部品 40 と、セラミック基板 2 の主面上に、電子部品 40 を覆うように設けられた封止樹脂 50 とを備えている。図 6 に示すセラミック基板 2 は、表面電極 20 を 2 つ備えている点を除いて、図 4 に示すセラミック基板 2 と同じ構成を有している。

[0084] 上述のように、セラミック基板 2 では、表面電極 20 が設けられていないセラミック層 11 上の酸化物層 34 の表面が粗面となっている。そのため、封止樹脂 50 との密着性に優れ、電子部品内蔵モジュール 200 に対して横方向 (セラミック基板 2 の主面方向) の力が加わった場合であっても、封止樹脂

脂 5 0 がセラミック基板 2 から剥がれにくくなる。

[0085] [第 3 実施形態]

(セラミック基板)

本発明の第 3 実施形態に係るセラミック基板は、本発明の第 1 実施形態と同様、表面にセラミック層を有するセラミック素体と、上記セラミック素体の一方主面に設けられた表面電極とを備えており、表面電極とセラミック層との間に、セラミック層の焼成温度よりも高い融点を有する絶縁性の酸化物からなる酸化物層が設けられている。

[0086] 本発明の第 3 実施形態では、表面電極が設けられていないセラミック層上には酸化物層がなく、セラミック層の表面が露出している。

[0087] 図 7 は、本発明の第 3 実施形態に係るセラミック基板の一例を模式的に示す断面図である。

図 7 には全体的な構成が示されていないが、セラミック基板 3 は、表面にセラミック層 1 1 を有するセラミック素体 1 0 と、セラミック素体 1 0 の一方主面に設けられた表面電極 2 0 とを備えている。

[0088] 図 7 に示すセラミック基板 3 においては、表面電極 2 0 とセラミック層 1 1 との間に酸化物層 3 5 が設けられており、表面電極 2 0 が設けられていないセラミック層 1 1 の表面は露出している。

[0089] セラミック素体及び表面電極の構成は、第 1 実施形態と同じである。

[0090] 表面電極とセラミック層との間に設けられる酸化物層は、セラミック層の焼成温度よりも高い融点を有する絶縁性の酸化物からなる。

[0091] 酸化物層を構成する酸化物の融点は、1 0 0 0℃より高いことが好ましく、1 8 0 0℃より高いことがより好ましく、2 0 0 0℃より高いことがさらに好ましい。また、酸化物層を構成する酸化物の融点は、3 0 0 0℃以下であることが好ましい。具体的な酸化物層としては、例えば、アルミナ層、チタニア層、ジルコニア層、シリカ層、マグネシア層等が挙げられ、これらの中では、アルミナ層であることが好ましい。

[0092] 本発明の第 3 実施形態において、酸化物層の厚みは特に限定されないが、1

μm 以上、 $10\mu\text{m}$ 以下であることが好ましい。この範囲であると、ガラスの濡れ上がりを効果的に防止できる。

[0093] 本発明の第3実施形態においては、表面電極とセラミック層との間に酸化物層が設けられている限り、酸化物層のサイズは特に限定されない。

[0094] 図7に示すセラミック基板3は、好ましくは以下のように製造される。

図8(a)、図8(b)及び図8(c)は、図7に示すセラミック基板3の製造方法の一例を模式的に示す断面図である。

[0095] まず、第1実施形態と同様に、複数のセラミックグリーンシートを準備した後、特定のセラミックグリーンシートに、ビア導体となるべき導電ペースト体又は内層導体となるべき導電ペースト層を形成する。

[0096] 次に、図8(a)に示すように、積層後に表面に配置されるセラミックグリーンシート11'上の一部に、表面が平滑な酸化物層35を形成する。酸化物層35は、アルミナ等の酸化物を含有するペーストを用いて、例えばスクリーン印刷等の方法によって形成することができる。なお、酸化物層35は、セラミックグリーンシート11'を積層した後に形成してもよい。

[0097] 表面電極上へのガラス成分の被覆を抑制する観点から、酸化物層を構成する酸化物の粒子の間隔は詰まっていることが好ましい。例えば、アルミナ粒子等の酸化物粒子の粒子径は、 $0.1\mu\text{m}$ 以上、 $1\mu\text{m}$ 以下であることが好ましい。

[0098] セラミックグリーンシート上に形成する酸化物層の厚みは特に限定されないが、 $1\mu\text{m}$ 以上、 $10\mu\text{m}$ 以下であることが好ましい。この範囲であると、ガラスの濡れ上がりを効果的に防止できる。

[0099] 図8(b)に示すように、酸化物層35上に、第1実施形態と同様に、表面電極20となるべき導電ペースト層20'を形成する。この際、酸化物層35を形成するためのスクリーン版を用いて、酸化物層35と重ねて印刷することができる。続いて、複数のセラミックグリーンシート11'を積層し、圧着することにより、未焼成の積層体3'を作製する。

[0100] その後、未焼成の積層体3'を焼成する。これによって、図8(c)に示す

ように、表面にセラミック層 11 を有するセラミック素体 10 と、セラミック素体 10 の一方主面の一部に設けられた酸化物層 35 と、酸化物層 35 上に設けられた表面電極 20 とを備える積層体を得られる。

[0101] 図 8 (c) においては、表面電極 20 とセラミック層 11 との間に酸化物層 35 が形成されており、表面電極 20 が設けられていないセラミック層 11 の表面は露出している。セラミック層 11 表面の酸化物層 35 によって、表面電極 20 上へのガラス成分の被覆が抑制されるため、表面電極 20 の導電性を確保することができる。さらに、表面電極 20 が設けられていないセラミック層 11 の表面は露出しているため、電子部品内蔵モジュールを作製する際に用いられる封止樹脂との密着性を向上させることができる。

[0102] 焼成後の積層体に対して、電解めっき又は無電解めっきを施すことによって、表面電極の上面にめっき層を形成してもよい。

[0103] 以上により、図 7 に示すセラミック基板 3 が得られる。

[0104] なお、セラミックグリーンシートが焼結する温度では実質的に焼結しない酸化物を含有する拘束用グリーンシートを準備し、未焼成の積層体の両主面に拘束用グリーンシートを配置した状態で積層体を焼成してもよい。

[0105] (電子部品内蔵モジュール)

図 9 は、本発明の第 3 実施形態に係る電子部品内蔵モジュールの一例を模式的に示す断面図である。

図 9 に示す電子部品内蔵モジュール 300 は、セラミック基板 3 と、セラミック基板 3 の表面電極 20 に実装された電子部品 40 と、セラミック基板 3 の主面上に、電子部品 40 を覆うように設けられた封止樹脂 50 とを備えている。図 9 に示すセラミック基板 3 は、表面電極 20 を 2 つ備えている点を除いて、図 7 に示すセラミック基板 3 と同じ構成を有している。

[0106] 上述のように、セラミック基板 3 では、表面電極 20 が設けられていないセラミック層 11 の表面が露出している。そのため、封止樹脂 50 との密着性に優れ、電子部品内蔵モジュール 300 に対して横方向（セラミック基板 3 の主面方向）の力が加わった場合であっても、封止樹脂 50 がセラミック基

板 3 から剥がれにくくなる。

[0107] [その他の実施形態]

本発明のセラミック基板及び電子部品内蔵モジュールは、上記実施形態に限定されるものではなく、セラミック素体及び表面電極の構成、酸化物層の形成方法等に関し、発明の範囲内において、種々の応用、変形を加えることが可能である。

符号の説明

[0108] 1, 2, 3 セラミック基板

10 セラミック素体

11 セラミック層

20 表面電極

30, 30', 31, 32, 33, 34, 35 酸化物層

40 電子部品

50 封止樹脂

100, 200, 300 電子部品内蔵モジュール

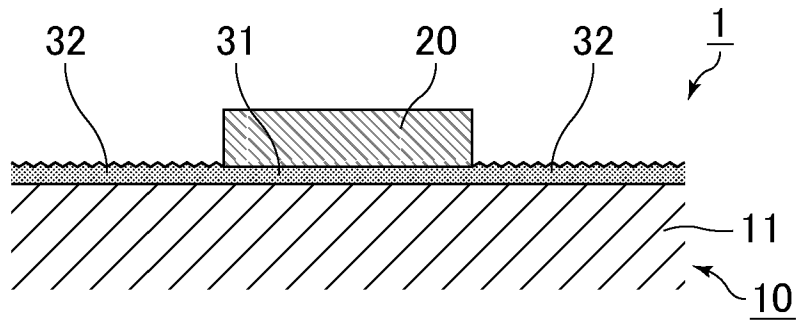
請求の範囲

- [請求項1] 表面にセラミック層を有するセラミック素体と、前記セラミック素体の一方主面に設けられた表面電極とを備えるセラミック基板であって、
- 前記表面電極と前記セラミック層との間に、前記セラミック層の焼成温度よりも高い融点を有する絶縁性の酸化物からなる酸化物層が設けられているとともに、
- 前記表面電極が設けられていない前記セラミック層上にも前記酸化物層が設けられており、
- 前記表面電極が設けられていない前記セラミック層上の前記酸化物層の表面が粗面であることを特徴とするセラミック基板。
- [請求項2] 前記表面電極が設けられていない前記セラミック層上の前記酸化物層の表面粗さは、前記表面電極と前記セラミック層との間の前記酸化物層の表面粗さよりも大きい請求項1に記載のセラミック基板。
- [請求項3] 前記表面電極と前記セラミック層との間の前記酸化物層の表面も粗面である請求項1に記載のセラミック基板。
- [請求項4] 表面にセラミック層を有するセラミック素体と、前記セラミック素体の一方主面に設けられた表面電極とを備えるセラミック基板であって、
- 前記表面電極と前記セラミック層との間に、前記セラミック層の焼成温度よりも高い融点を有する絶縁性の酸化物からなる酸化物層が設けられており、
- 前記表面電極が設けられていない前記セラミック層の表面が露出していることを特徴とするセラミック基板。
- [請求項5] 前記酸化物層は、アルミナ層である請求項1～4のいずれか1項に記載のセラミック基板。
- [請求項6] 請求項1～5のいずれか1項に記載のセラミック基板と、
- 前記セラミック基板の表面電極に実装された電子部品と、

前記セラミック基板の主面上に、前記電子部品を覆うように設けられた封止樹脂とを備えることを特徴とする電子部品内蔵モジュール。

[図1]

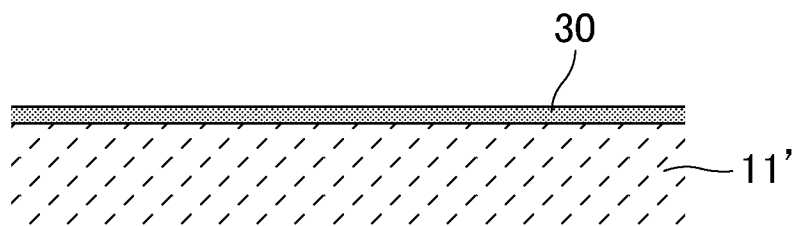
図1



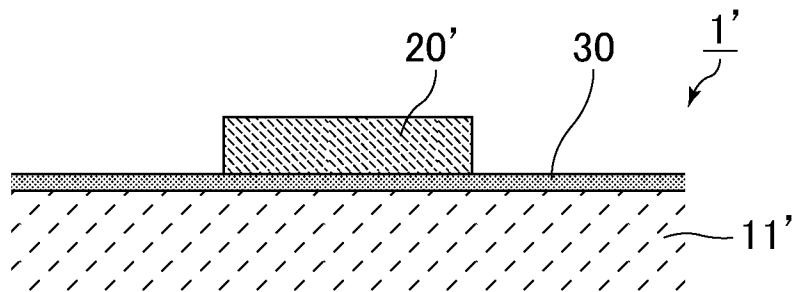
[図2]

図2

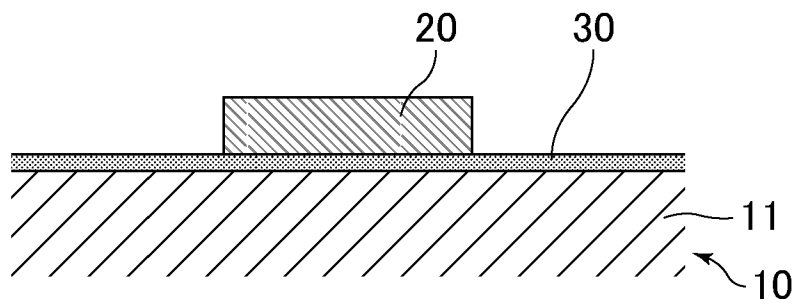
(a)



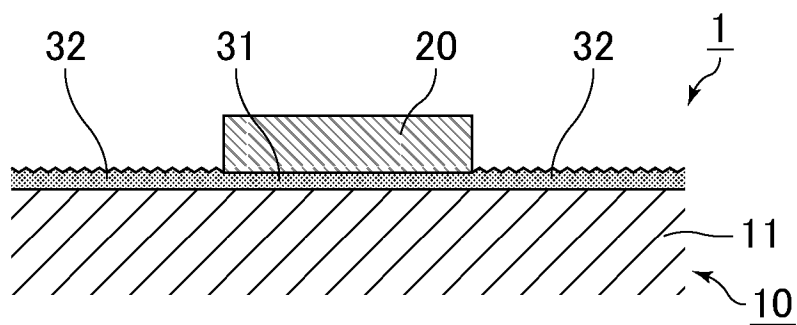
(b)



(c)

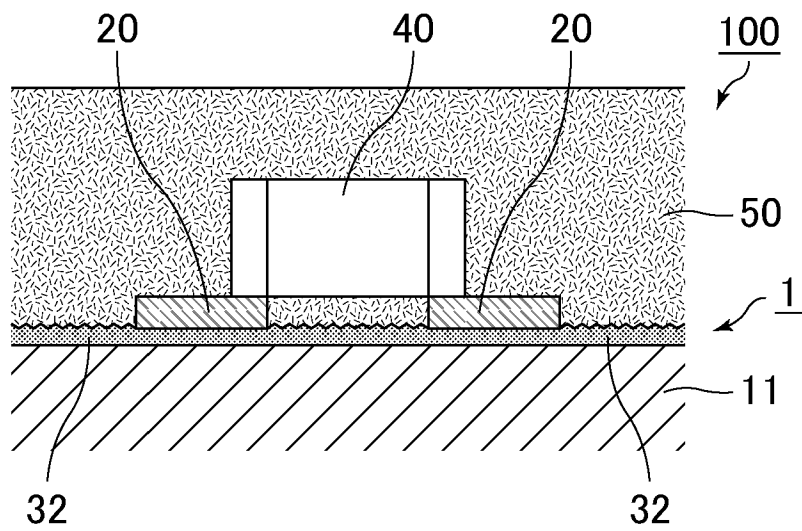


(d)



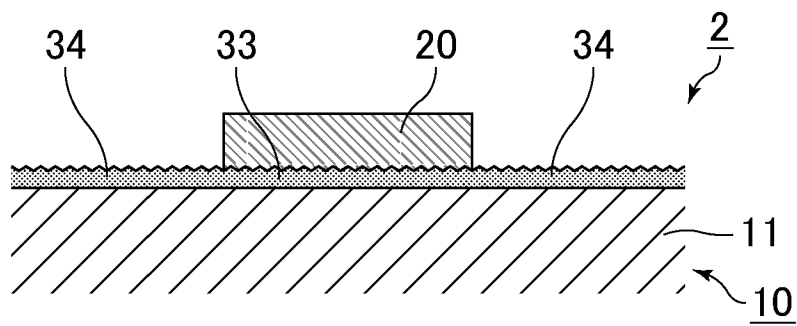
[図3]

図3



[図4]

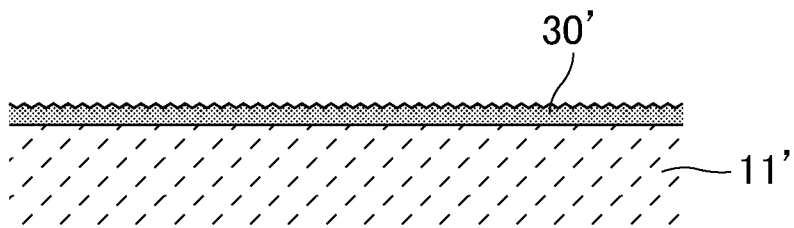
図4



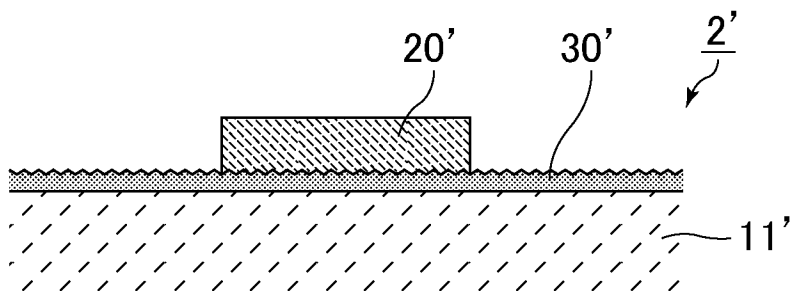
[図5]

図5

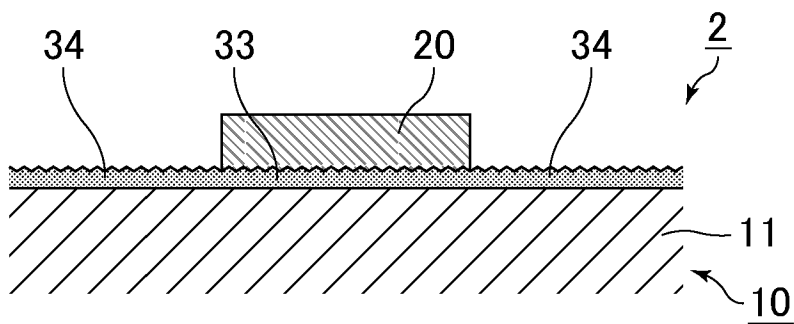
(a)



(b)

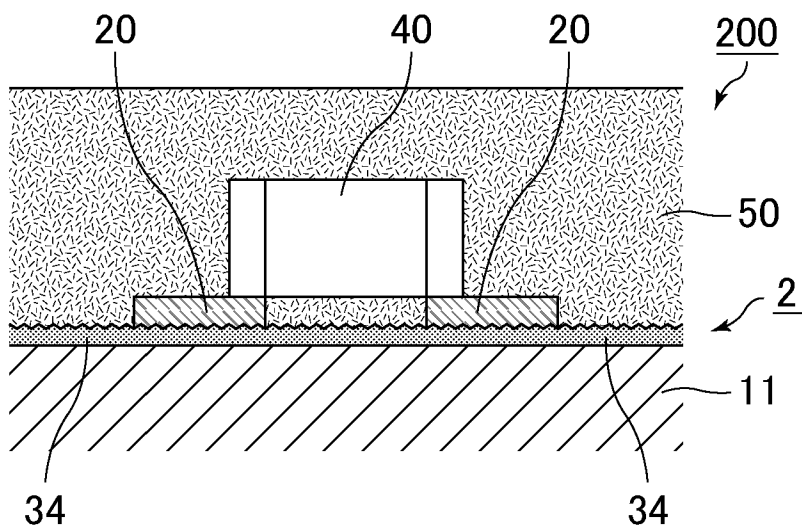


(c)



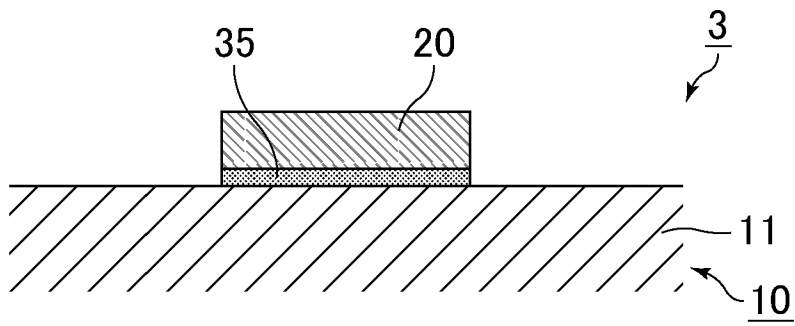
[図6]

図6



[図7]

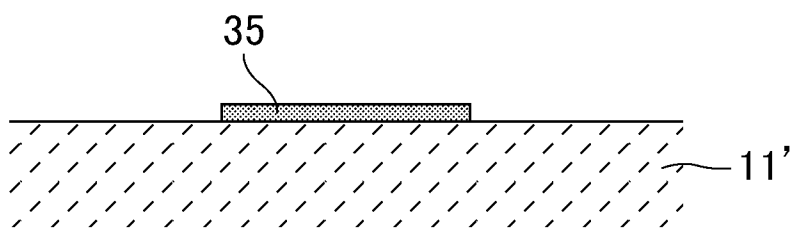
図7



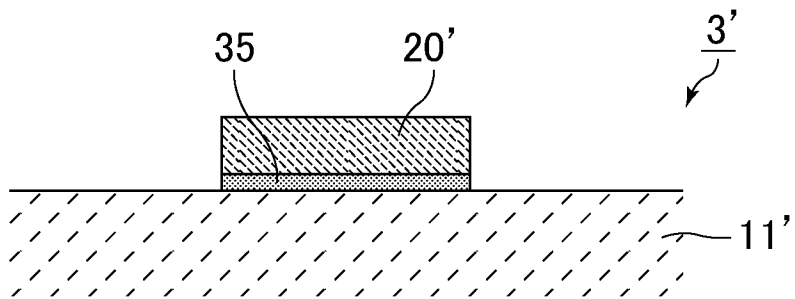
[図8]

図8

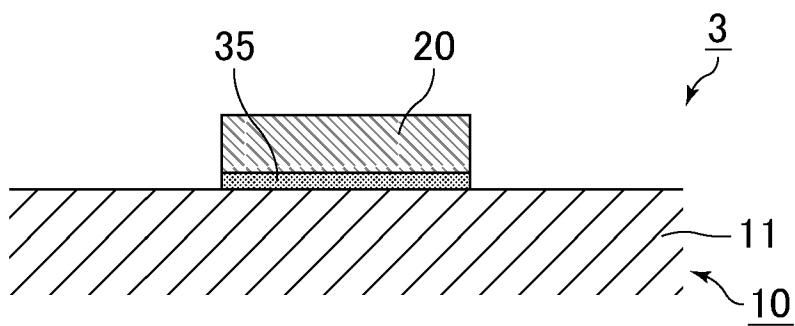
(a)



(b)

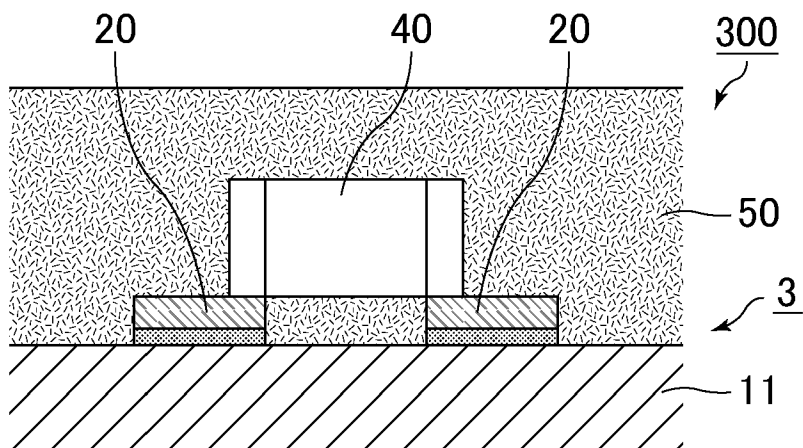


(c)



[図9]

図9



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/027723

A. CLASSIFICATION OF SUBJECT MATTER

H05K3/38(2006.01)i, C04B41/90(2006.01)i, H01L23/13(2006.01)i, H01L25/00(2006.01)i, H05K1/03(2006.01)i, H05K3/46(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K3/38, C04B41/90, H01L23/13, H01L25/00, H05K1/03, H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2003-110238 A (Murata Mfg. Co., Ltd.), 11 April 2003 (11.04.2003), paragraphs [0046] to [0050]; fig. 1 & US 2003/0062111 A1 paragraphs [0044] to [0048]; fig. 1	1-3, 5, 6 4
Y A	JP 10-256731 A (Matsushita Electric Works, Ltd.), 25 September 1998 (25.09.1998), paragraphs [0003], [0014] (Family: none)	1-3, 5, 6 4
Y A	JP 2005-197354 A (Renesas Technology Corp.), 21 July 2005 (21.07.2005), paragraphs [0003], [0014], [0021]; fig. 4 (Family: none)	6 4

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
12 October 2017 (12.10.17)

Date of mailing of the international search report
24 October 2017 (24.10.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H05K3/38(2006.01)i, C04B41/90(2006.01)i, H01L23/13(2006.01)i, H01L25/00(2006.01)i,
H05K1/03(2006.01)i, H05K3/46(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H05K3/38, C04B41/90, H01L23/13, H01L25/00, H05K1/03, H05K3/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2003-110238 A (株式会社村田製作所) 2003. 04. 11, 段落[0046]-[0050], 図 1 & US 2003/0062111 A1, 段落[0044]-[0048], 図 1	1-3, 5, 6 4
Y A	JP 10-256731 A (松下電工株式会社) 1998. 09. 25, 段落[0003], [0014] (ファミリーなし)	1-3, 5, 6 4
Y A	JP 2005-197354 A (株式会社ルネサステクノロジ) 2005. 07. 21, 段落[0003], [0014], [0021], 図 4 (ファミリーなし)	6 4

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

12. 10. 2017

国際調査報告の発送日

24. 10. 2017

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

ゆずりは 広行

5 D

3 0 4 6

電話番号 03-3581-1101 内線 3551