200908836

發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※ 申請案號：96128923

※ 申請日期：96.8.6　　※IPC 分類：H05K3/22　(2006.01)

一、發明名稱：（中文/英文）

適用於各種印刷電路板之局部性外加貼覆材之貼覆方法

二、申請人：（共1人）

姓名或名稱：（中文/英文）

燿華電子股份有限公司

代表人：（中文/英文）張平沼

住居所或營業所地址：（中文/英文）

台北縣土城市中山路62號

國　籍：（中文/英文）中華民國

三、發明人：（共2人）

姓　名：（中文/英文）

1. 陳裕仁
2. 姜愷祥

國　籍：（中文/英文）

中華民國

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為：　年　月　日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號　順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號　順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼　順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼　順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係一種適用於各種印刷電路板之局部性外加貼覆材之貼覆方法，其係一種在印刷電路板上之電路區塊完成線路製作後或塗佈絕緣層後，貼覆防電磁干擾(Electromagnetic Interference, 簡稱EMI)之金屬片或保護膠膜者，以節省工時又可免除對不準之情形。

【先前技術】

按，硬性印刷電路板又稱為硬板，是所有資訊、電子、通訊、消費性電子、航太及國防等電子工業產品之基礎載材，目前之設計及製造朝小孔徑、高密度、多層數、細線路之方向發展。

再者，軟性印刷電路板又稱為軟板(FPC，flexible printed circuit)，具有質輕、薄小、可彎折、低電壓、低消耗功率等特性。由於產品可依空間設計改變形狀，並可折疊且防止靜電干擾，使得應用產品體積縮小，重量大幅減輕，故開始取代傳統硬板，而被應用在衛星及醫療工業等商業用途。近十多年來，因資訊及消費性電子產品迅速發展，在強調高功能、小體積、 重量輕的需求下，使得軟板之用量及品質急速成長。目前國內廠商以生產單面及雙面板為多，主要供應在筆記型電腦、手機、液晶顯示器、光碟機、數位相機等。

又，為因應各種不同輕薄短小產品之面積與線路的密度之要求（如手機、液晶顯示器），常將軟、硬性印刷電路板予以結合應用。

印刷電路板之製作不論硬性、軟性或軟、硬性結合之型態，常視印刷電路板之電路區塊之尺寸大小或製程需要，而將複數個電路區塊安排於一印刷電路板上，並當微影製造完電路層之線路後，為防止銅線路氧化及保護線路免受環境溫溼度之影響，及增加其耐用度，必須於上面加上一層保護膠膜，或必須覆蓋上防電磁干擾（EMI）之金屬片，惟因該等保護膠膜十分柔軟，或是體積非常小，十分不容易平整地覆蓋在電路區塊上，因此，

一般進行對位、覆蓋程序，都必須透過熟練的操作者一個區塊一個區塊個別來完成，而無法改用自動化，大量生產，降低成本。

【發明內容】

發明人有鑑於上述製法於實施時之缺失，爰精心研究，再進一步發展出本案一種適用於各種印刷電路板之局部性外加貼覆材之貼覆方法。

本發明之一目的，在提供一種適用於各種印刷電路板之局部性外加貼覆材之貼覆方法，其主要係於一印刷電路板上設有複數個電路區塊，藉由可同時涵蓋數個電路區塊面積之覆蓋膜，同時將數個電路區塊上欲覆蓋之區域一次貼覆。

本發明之又一目的，其係在一定型材上設有一貼覆材，藉由深度控制工具將未與貼覆對應處之區域加以切割後，將其一次對準數個電路區塊相對應位置，再將定型材撕離於貼覆材，如此，即可使貼覆材正確貼覆在該等電路區塊預定位置上，而一次對準數個以上之電路區塊，而不需逐一貼覆，既節省時間又可免除對不準之情形者。

【實施方式】

請參照第 3 圖所示，本發明係一種適用於各種印刷電路板之局部性外加貼覆材之貼覆方法，其主要係於一印刷電路板 20 上設有複數個已完成線路製作或塗佈絕緣層之電路區塊 21，於該等電路區塊 21 上之特定區域需外加貼覆材，該貼覆材可為防電磁干擾（EMI）金屬片或保護膠膜等；其中，防電磁干擾（EMI）之遮蔽膜 10 係由一離型紙 11、防電磁干擾（EMI）之金屬片 12 及一定型材 13 所組成（如第 1a 圖所示）；而保護膠膜組 30 係由一離型紙 31、一保護膠膜 32 及一定型材 33 所組成，且於該保護膠膜 32 上塗佈有環氧樹脂(EPOXY)膠 321（如第 2a 圖所示）；請參照第 1a～1d 圖係為本發明用於製作貼覆防 EMI 金屬片之方法，其製作方法如下：

其主要係先將能同時涵蓋數個印刷電路板 20 上之電路區塊 21 面積之防電磁干擾（EMI）遮蔽膜 10 上之離型紙 11 撕開（如第 1a 圖所示），使防

電磁干擾（EMI）金屬片 12 顯露出來，並將離型紙 11 貼合在定型材 13 上（如第 1b 圖所示），於本實施例為麥拉(mylar)，再透過深度控制工具將防電磁干擾（EMI）金屬片 12 上不與電路區塊 21 上貼覆對應處之金屬片區域加以切割(如第 1c 圖所示)，並將不需要防電磁干擾（EMI）金屬片 12 自定型材 13 取下(如第 1d 圖所示)，如此即於定型材 13 上完成數個欲貼覆防電磁干擾（EMI）效能之遮蔽膜 10 之貼覆材。

再者，請參照第 2a～2d 圖所示，係為本發明在電路區塊上貼覆保護膠膜之製作方法，其方法如下：

其主要係先將能同時涵蓋數個印刷電路板 20 上之電路區塊 21 面積之保護膠膜組 30 之離型紙 31 撕去（如第 2a、2b 圖所示)，使該保護膠膜 32 及塗佈在保護膠膜 32 上之環氧樹脂(EPOXY)膠 321 顯露出來，於本實施例保護膠膜 32 係由聚亞醯胺(polymide, 簡稱 PI)所組成，再透過深度控制工具將不與電路區塊 21 上欲貼覆對應處之保護膠膜 32 區域加以切割(如第 2c 圖所示)，並將不需要之保護膠膜 32 自定型材 33（於本實施例為載體膠帶 carrier tape）上撕離(如第 2d 圖所示)，如此即於定型材 33 上完成數個欲貼覆於電路區塊 21 上之貼覆材。

請參照第 3、4 圖，係為將本發明用於貼覆於電路區塊 21 上防電磁干擾（EMI）金屬片 12 或保護膠膜 32 之方法，其方法如下：

在同時能涵蓋數個電路區塊 21 面積且已去除不需要金屬片 12 或保護膠膜 32 之定型材 13、33 端邊上設有對應點 14、34; 同時，欲被覆蓋之一印刷電路板 20 上亦設有一個以上基準點 22，該等基準點 22 並與防電磁干擾(EMI)遮蔽膜 10 或保護膠膜組 30 之定型材 13、33 端邊上之對應點 14、34 相對應，貼覆時，可將對應點 14、34 對準印刷電路板 20 之基準點 22，使該定型材 13 或 33 上之金屬片 12 或保護膠膜 32 可分別對準預定位置，並進行假貼及壓平動作後，再將定型材 13、33 自金屬片 12 或保護膠膜 32 上撕離，如此，即可使金屬片 12 或保護膠膜 32 分別貼靠各個電路區塊 21

之指定位置上(如第5、6圖所示)，而不需逐一對準，不但可精準貼覆在電路區塊21上需防電磁干擾（EMI）或加強保護之位置上，且可節省大量人工成本。

綜上所述，本發明係一種透過預製之作業，以避免逐一對應貼覆之方法，在產業上具有很大之利用價值，可改良習用技術之缺點，在使用上能增進效益及效率，充份符合發明專利之要件，為一合於實用之理想創作，故申請人爰依專利法之規定，向　鈞局提出發明專利申請，並懇請早日賜准本案專利，至感德便。

【圖式簡單說明】

第1a～1d圖為本發明實施時製造防電磁干擾(EMI)金屬片之流程示意圖。

第2a～2d圖為本發明實施時製造保護膠膜之製造示意圖。

第3圖及第4圖分別為本發明防電磁干擾(EMI)金屬片或保護膠膜貼覆在電路板上之動作示意圖。

第5圖為本發明所貼覆之電路板之示意圖。

第6圖為本發明已經貼覆完成之電路板成品示意圖。

【主要元件符號說明】

電磁干擾（EMI）遮蔽膜	10
離型紙	11、31
金屬片	12
定型材	13、33
對應點	14、34
印刷電路板	20
電路區塊	21
基準點	22
保護膠膜組	30

保護膠膜	32
環氧樹脂(EPOXY)膠	321

五、中文發明摘要：

本發明係一種適用於各種印刷電路板之局部性外加貼覆材之貼覆方法，其主要係一種於軟性、硬性或軟、硬性結合之印刷電路板上之數個電路區塊於完成線路製作後或塗佈絕緣層後，外加局部性貼覆材貼覆於該等電路區塊上之方法；該方法係在同時涵蓋數個電路區塊之定型材上設有一貼覆材，藉由深度控制工具將未與該等電路區塊上需貼覆之對應區域加以切割後，同時對準該等電路區塊相對應之位置，進行假貼及壓合後，再將定型材撕離貼覆材，如此，即可使外加貼覆材正確貼覆在該等電路區塊預定位置上，而不需逐一於電路區塊上黏貼，而能更準確貼覆及節省工時。

六、英文發明摘要：

十、申請專利範圍：

1. 一種適用於各種印刷電路板之局部性外加貼覆材之貼覆方法，其係應用於一設有複數個已完成線路製作或塗佈絕緣層之電路區塊之印刷電路板上，並於該等電路區塊上之特定區域外加貼覆材，該方法包含有：

於一面積可涵蓋該印刷電路板上至少兩個電路區塊之定型材，該定型材上設有一貼覆材，再藉由工具將貼覆材上不與該等區塊電路上特定區域對應處加以切割，且該定型材在端緣上設有一個以上之對應點；以及

在印刷電路板一定位置上則設有與對應點相對之基準點，貼覆時，可將對應點對應基準點，再將可涵蓋數個電路區塊之貼覆材貼覆於特定區域，並進行假貼及壓合動作，再將定型材撕離於貼覆材；

如此，即可使貼覆材正確貼覆在該等電路區塊預定位置上，而一次對準數個以上之電路區塊，而不需逐一貼覆，既節省時間又可免除對不準之情形者。

2. 如申請專利範圍第 1 項所述之一種適用於各種印刷電路板之局部性外加貼覆材之貼覆方法，其貼覆材為防電磁干擾(EMI)之金屬片。

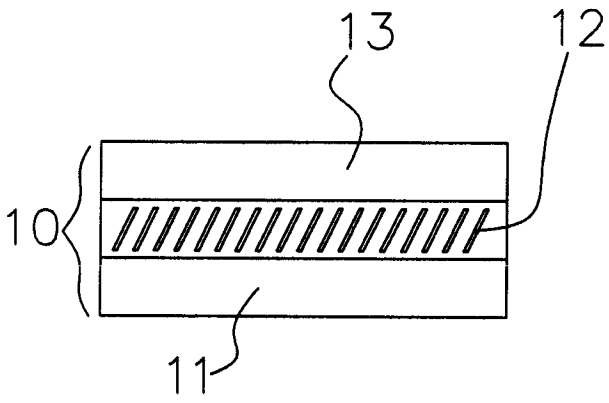
3. 如申請專利範圍第 1 項所述之一種適用於各種印刷電路板之局部性外加貼覆材之貼覆方法，其貼覆材為保護膠膜。

4. 如申請專利範圍第 3 項所述之一種適用於各種印刷電路板之局部性外加貼覆材之貼覆方法，其保護膠膜由聚亞醯胺(polymide)與環氧樹脂(EPOXY)膠組成。

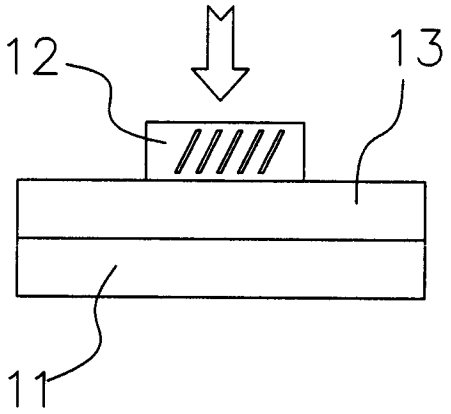
5. 如申請專利範圍第 1 項所述之一種適用於各種印刷電路板之局部性外加貼覆材之貼覆方法，其定型材為麥拉(mylar)。

6. 如申請專利範圍第 1 項所述之一種適用於各種印刷電路板之局部性外加貼覆材之貼覆方法，其定型材為載體膠帶（carrier tape)。

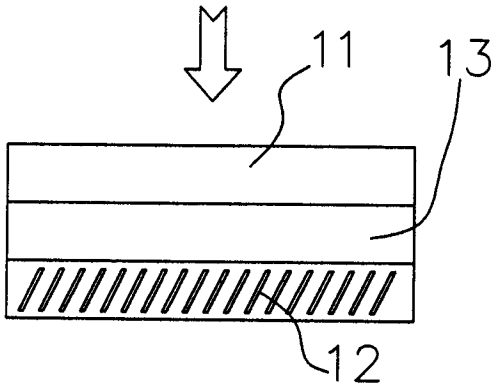
十一、圖式：



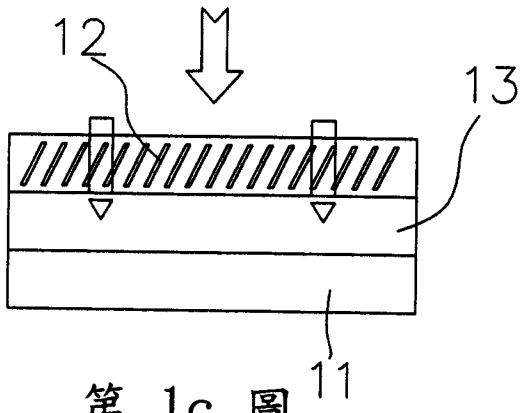
第 1a 圖



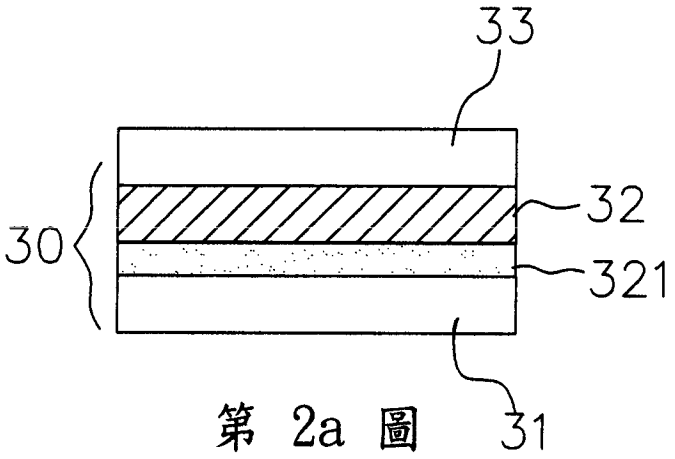
第 1d 圖



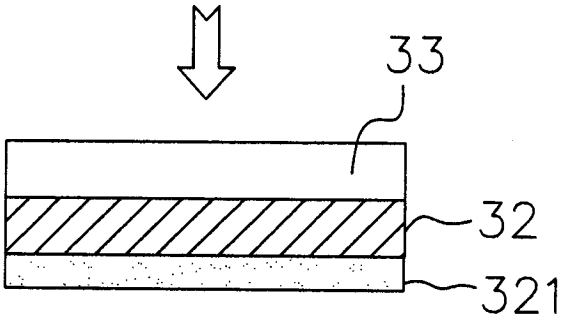
第 1b 圖



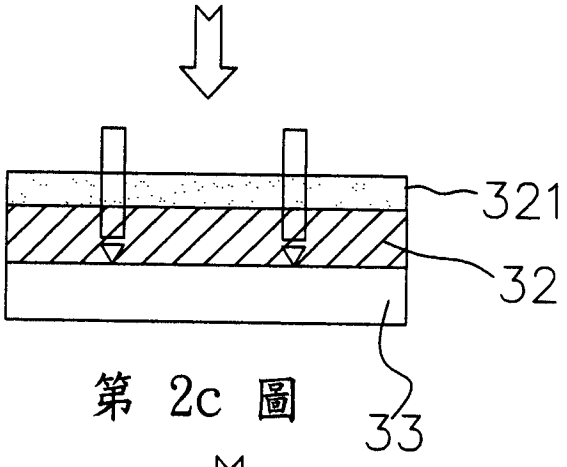
第 1c 圖



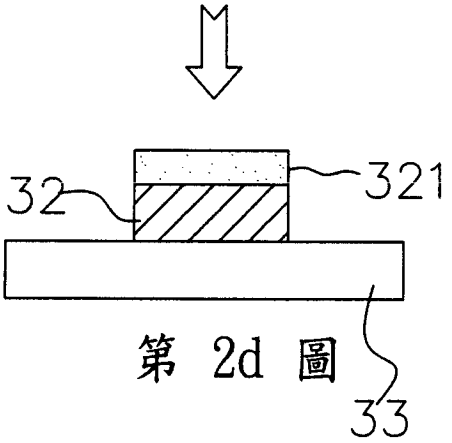
第 2a 圖



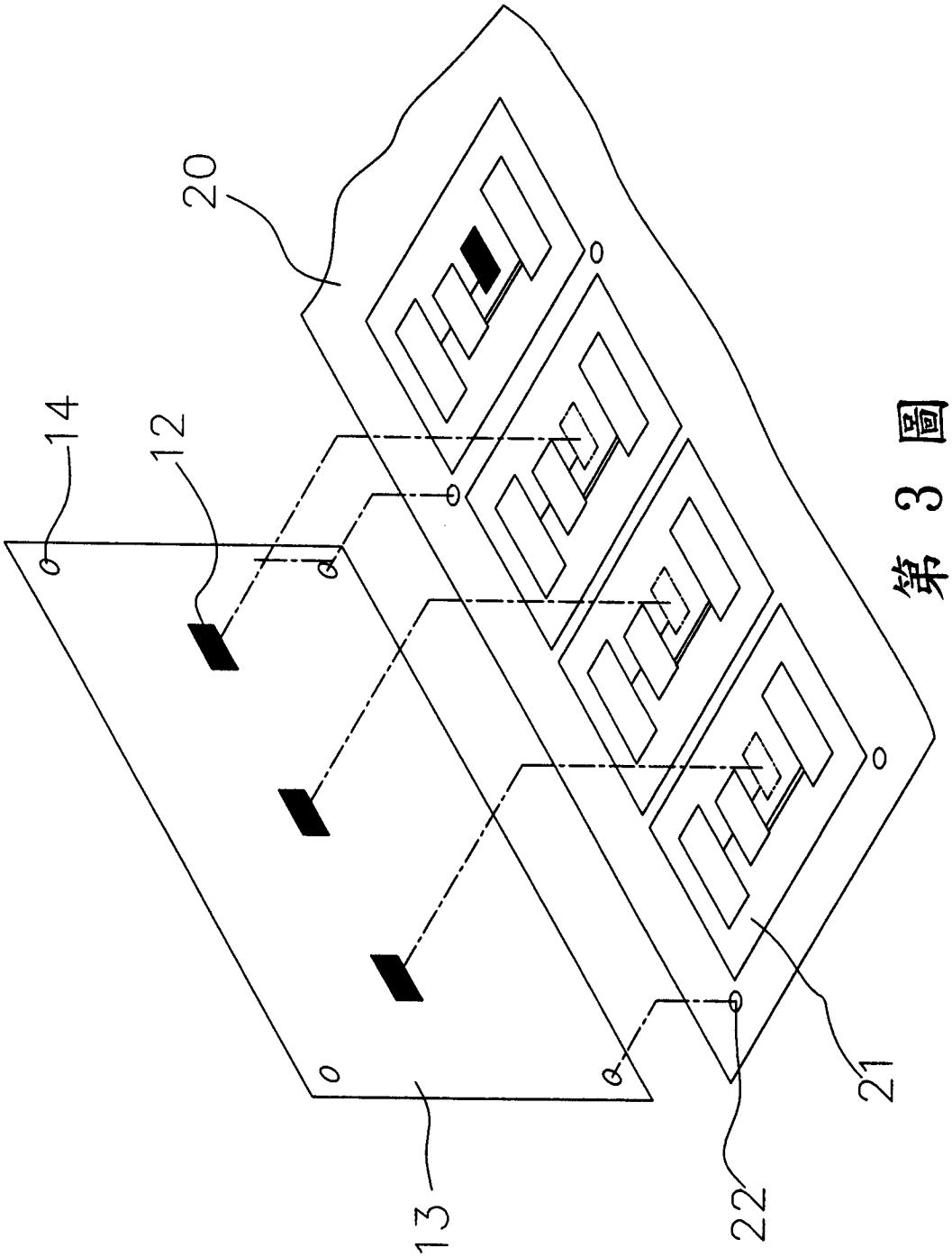
第 2b 圖



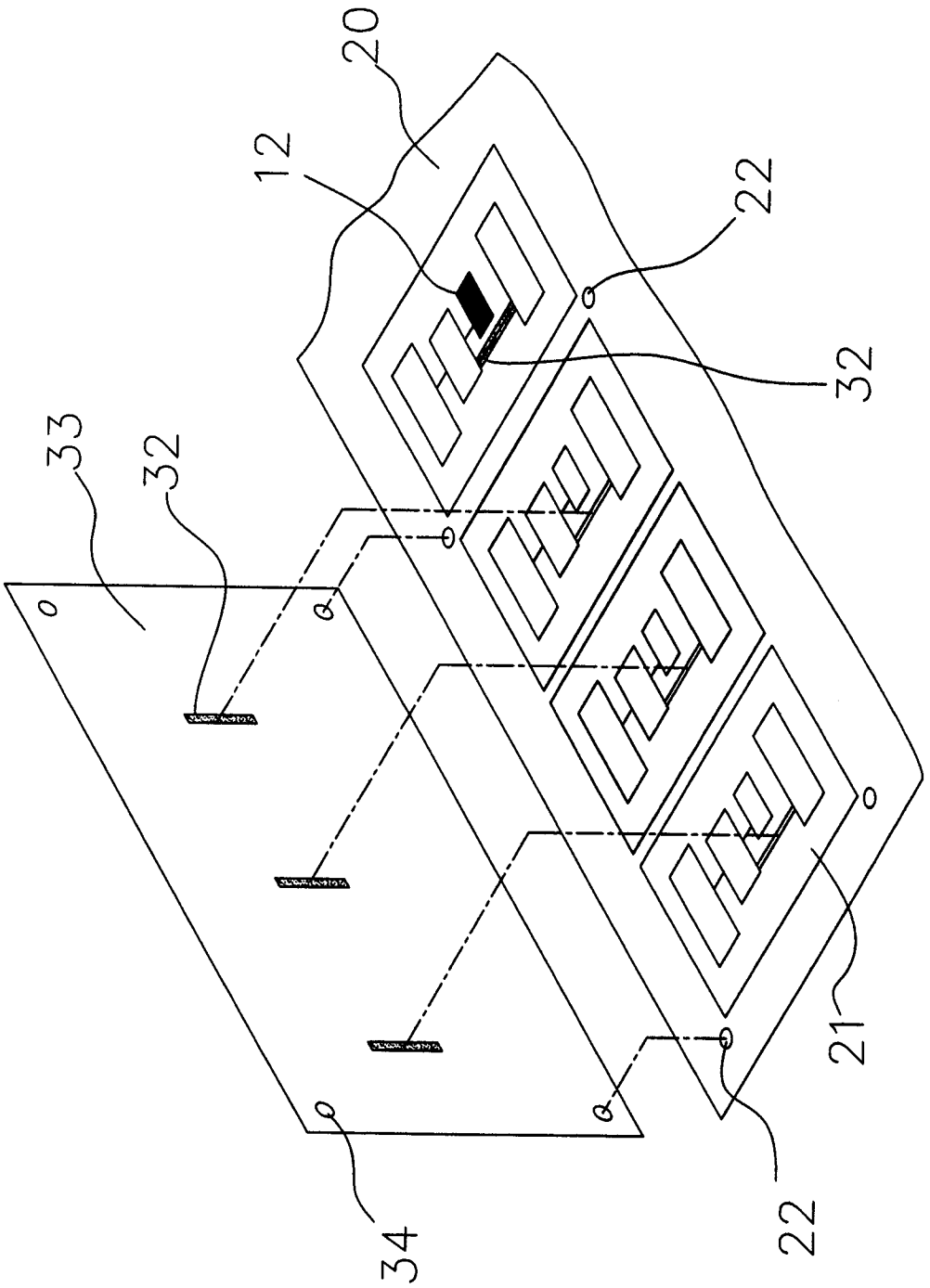
第 2c 圖



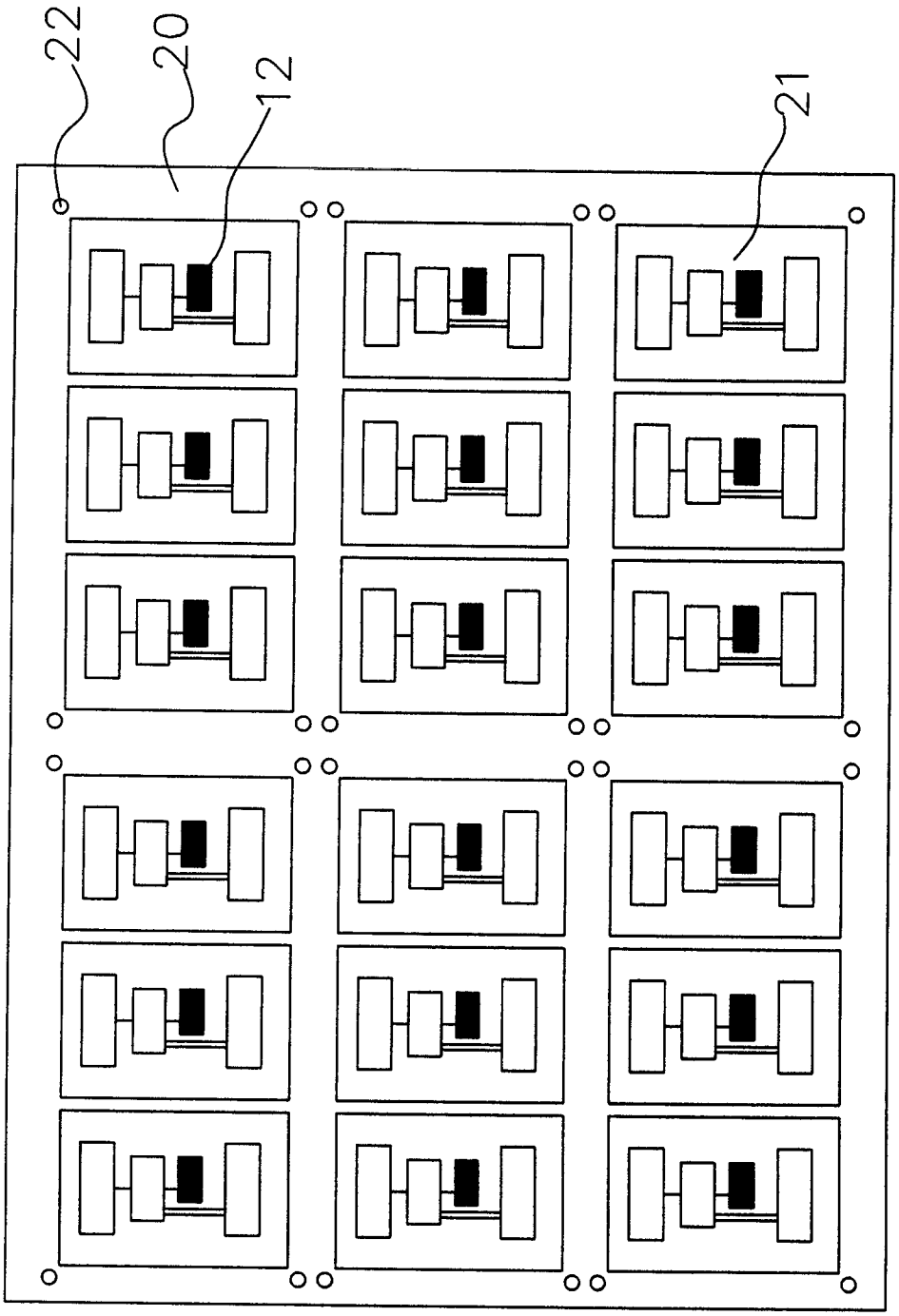
第 2d 圖



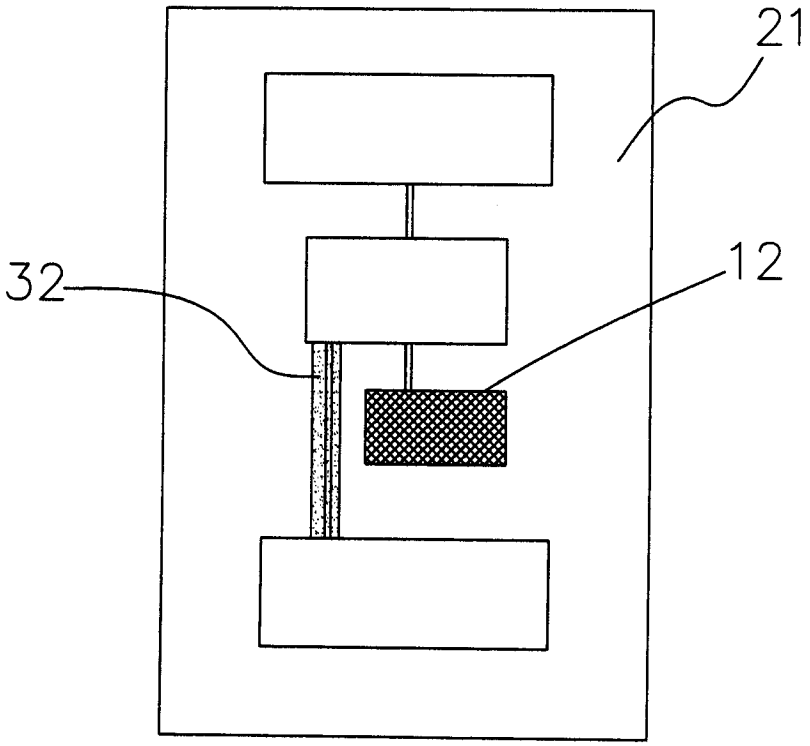
第 3 圖



第 4 圖



第5圖



第 6 圖

七、指定代表圖：

(一)本案指定代表圖為：第（3）圖。

(二)本代表圖之元件符號簡單說明:

防電磁干擾(EMI)遮蔽膜	10
金屬片	12
定型材	13
對應點	14
印刷電路板	20
電路區塊	21
基準點	22

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：