

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3819793号
(P3819793)

(45) 発行日 平成18年9月13日(2006.9.13)

(24) 登録日 平成18年6月23日(2006.6.23)

(51) Int. Cl.

F I

HO 1 L 21/363 (2006.01)	HO 1 L 21/363
HO 1 L 21/28 (2006.01)	HO 1 L 21/28 3 O 1 Z
HO 1 L 21/285 (2006.01)	HO 1 L 21/285 S
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 1 8 A
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 1 8 B

請求項の数 4 (全 8 頁) 最終頁に続く

(21) 出願番号 特願2002-72906(P2002-72906)
 (22) 出願日 平成14年3月15日(2002.3.15)
 (65) 公開番号 特開2003-273134(P2003-273134A)
 (43) 公開日 平成15年9月26日(2003.9.26)
 審査請求日 平成16年7月2日(2004.7.2)

(73) 特許権者 000001889
 三洋電機株式会社
 大阪府守口市京阪本通2丁目5番5号
 (74) 代理人 100078868
 弁理士 河野 登夫
 (72) 発明者 武田 勝利
 大阪府守口市京阪本通2丁目5番5号 三
 洋電機株式会社内

審査官 菅野 智子

最終頁に続く

(54) 【発明の名称】 成膜方法及び半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

スパッタ法によって酸化亜鉛膜を形成する成膜方法において、
 ターゲットとしてノンドープの酸化亜鉛を用い、放電ガスとして不活性ガス、酸素ガス、又は不活性ガスと酸素ガスとの混合ガスを用い、成膜中に酸素ガスの分圧を少なくとも1回以上増加させる工程、及び成膜中に前記酸素ガスの分圧を少なくとも1回以上減少させる工程とを含むことを特徴とする成膜方法。

【請求項2】

前記分圧を連続的に増減させることを特徴とする請求項1に記載の成膜方法。

【請求項3】

前記分圧を交互に増加/減少させることを特徴とする請求項1に記載の成膜方法。

【請求項4】

基板上に酸化亜鉛膜をスパッタ法によって積層し、ソース電極、ドレイン電極、及びゲート電極を設ける半導体装置の製造方法において、
 ターゲットとしてノンドープの酸化亜鉛を用い、放電ガスとして不活性ガス、酸素ガス、又は不活性ガスと酸素ガスとの混合ガスを用い、まず、酸素ガス又は前記混合ガスを放電ガスとして用いてスパッタ法によって第1酸化亜鉛膜の成膜を開始し、次いで、前記放電ガス中の酸素分圧を連続的に減少させながらスパッタ法によって第2酸化亜鉛膜の成膜を行ない、次に、該第2酸化亜鉛膜を分割する溝部を形成し、次いで、該溝部の上に絶縁層を介してゲート電極を設け、前記溝部を挟むようにして前記第2酸化亜鉛膜上にソース電

極及びドレイン電極を設けることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、スパッタ法による酸化亜鉛膜の成膜方法、及び基板上に酸化亜鉛膜をスパッタ法によって積層してなる半導体装置の製造方法に関する。

【0002】

【従来の技術】

薄膜トランジスタ、発光素子、又は圧電体等の電子デバイスは、絶縁膜、半導体膜、又は導電膜等の導電率が異なる薄膜を積層して構成される。

10

酸化亜鉛は、絶縁膜、透明電極膜、又は半導体膜等を形成するために用いられる。酸化亜鉛を用いて電子デバイスを構成する場合、該電子デバイスは、酸化亜鉛膜と、酸化亜鉛とは導電率が異なる物質を用いてなる膜とを積層したり、夫々導電率が異なる複数の酸化亜鉛膜を積層したりして構成される。導電率が異なる複数の酸化亜鉛膜をスパッタ法によって形成するときは、各酸化亜鉛膜に対して膜中のキャリア密度を調整すべく、ドーピングされている不純物（Al又はGa等）の量が異なる酸化亜鉛ターゲットを用いて各酸化亜鉛膜を成膜する。

【0003】

【発明が解決しようとする課題】

しかしながら、従来の成膜方法で導電率が異なる薄膜を形成する場合、複数の物質（酸化亜鉛と、酸化亜鉛とは導電率が異なる物質と）を準備したり、不純物含有量が異なる複数の酸化亜鉛ターゲットを準備したりする必要があるため、材料コストの増大、又は製造工程数の増大等が生じ、電子デバイスが高コスト化するという問題があった。

20

【0004】

図5は、RFスパッタリング装置を用いてガラス基板に酸化亜鉛膜を200nm形成する場合、ノンドープの酸化亜鉛（99.99%）をターゲットとして用い、また、放電ガスとしてArガスと酸素ガスとを用いたときの放電ガス中の酸素流量比と酸化亜鉛膜の導電率との関係を示すグラフである。成膜条件は、基板温度300、圧力0.5Pa、RFパワー密度10W/cm²であり、酸素流量比を0%～100%の間で変化させた。図中横軸は、放電ガス中の酸素ガスの流量比（%）であり、縦軸は酸化亜鉛膜の導電率（S/cm）である。

30

【0005】

酸素流量比が0%の場合（Arガスのみを放電ガスとして用いる場合）、酸化亜鉛膜の導電率は最も高く（ 1×10^{-2} S/cm超）、酸素流量比を0%から10%まで増大させた場合、前記導電率は 1×10^{-2} S/cm超から約 1×10^{-8} S/cmへ急激に低下する。また、25%まで増大させた場合は約 1×10^{-9} S/cmに低下し、50%まで増大させた場合は約 1×10^{-10} S/cmに低下する。50%から100%まで増大させた場合、前記導電率は緩やかに低下し、100%（酸素ガスのみを放電ガスとして用いる場合）で最も低くなる。

グラフから、放電ガス中の酸素ガスの流量比の増大（0%～100%）に伴い、導電率が低下（ 1×10^{-2} S/cm超～ 1×10^{-10} S/cm未満）することがわかる。これは、酸化亜鉛膜中に酸素が多く含まれた場合、酸素欠陥に起因するドナーが減少して導電率が低下するためと考えられる。

40

【0006】

また、不純物がドーピングされた酸化亜鉛をターゲットとして用いる場合は、酸素ガスの流量比を変更しても導電率がほとんど変化しない。

以上のような結果から、発明者らは、ノンドープの酸化亜鉛ターゲットを用い、放電ガス中の酸素ガスの分圧（ここでは流量比）を変更することによって、酸化亜鉛膜の導電率を容易に、また広範囲かつ高精度に変更できるという知見を得た。

【0007】

50

本発明は、斯かる知見に基づいてなされたものであり、ノンドープの酸化亜鉛ターゲットを用い、スパッタ法によって酸化亜鉛膜を形成する場合に、放電ガス中の酸素ガスの分圧を変更することにより、材料コストを低減して、導電率が異なる酸化亜鉛膜を容易に成膜できる成膜方法を提供することを目的とする。

本発明の他の目的は、放電ガス中の酸素ガスの分圧を連続的に増減させることにより、導電率が膜厚方向に連続して変化する酸化亜鉛膜を容易に形成できる成膜方法を提供することにある。

本発明の他の目的は、放電ガス中の酸素ガスの分圧の増加と減少とを反復させることにより、容易に、導電率が低い酸化亜鉛膜と高い酸化亜鉛膜とを交互に積層できる成膜方法を提供することにある。

本発明の更に他の目的は、放電ガス中の酸素ガスの分圧を連続的に減少させて酸化亜鉛膜を成膜することにより、材料コストを低減して、導電率が、基板側から膜厚方向へ連続して増加する酸化亜鉛膜を備える半導体装置を容易に形成できる半導体装置の製造方法を提供することにある。

【0008】

【課題を解決するための手段】

第1発明に係る成膜方法は、スパッタ法によって酸化亜鉛膜を形成する成膜方法において、ターゲットとしてノンドープの酸化亜鉛を用い、放電ガスとして不活性ガス、酸素ガス、又は不活性ガスと酸素ガスとの混合ガスを用い、成膜中に酸素ガスの分圧を少なくとも1回以上増加させる工程、及び成膜中に前記酸素ガスの分圧を少なくとも1回以上減少

【0009】

第1発明にあつては、酸化亜鉛膜を成膜している時の放電ガス中の酸素ガスの分圧に応じて、成膜された酸化亜鉛膜の導電率が変化するため、ノンドープの酸化亜鉛のみをターゲットの材料として用い、放電ガス中の酸素ガスの分圧を変更することによって酸化亜鉛膜内の導電率を調整することができる。即ち、酸化亜鉛のみを用いるため材料コストを低減することができ、ターゲットを交換する必要がないため製造工程数を減少させることができ、酸素ガスの分圧を変更することによって導電率を調整できるため導電率が異なる酸化亜鉛膜を容易に形成することができる。以上のようにして、酸化亜鉛膜を用いてなる電子デバイスが高コスト化を防止することができ、また、前記電子デバイスを設計する場合の自由度を向上させることができる。

なお、放電ガス中の酸素ガスの分圧を100%にした場合、放電ガスは酸素ガスのみで構成され、酸素ガスの分圧を0%にした場合、放電ガスは不活性ガスのみで構成される。

【0010】

第2発明に係る成膜方法は、前記分圧を連続的に増減させることを特徴とする。

第2発明にあつては、酸化亜鉛膜を成膜している時の放電ガス中の酸素ガスの分圧を連続的に増加させた場合、成膜された酸化亜鉛膜の導電率が連続的に減少し、前記分圧を連続的に減少させた場合、前記導電率が連続的に増大するため、導電率が膜厚方向に連続して変化する酸化亜鉛膜を容易に形成することができる。このため、例えばLDD(Lightly Doped Drain)/半導体膜(活性層)構造の積層膜を、低コストで容易に形成することができる。

【0011】

第3発明に係る成膜方法は、前記分圧を交互に増加/減少させることを特徴とする。

第3発明にあつては、例えば、放電ガス中の酸素ガスの分圧を高くして第1酸化亜鉛膜を成膜し、次いで、前記分圧を低くして、第1酸化亜鉛膜上に第2酸化亜鉛膜を成膜する。この場合、第1酸化亜鉛膜は第2酸化亜鉛膜より導電率が低い。このようにして、導電率が高い酸化亜鉛膜と低い酸化亜鉛膜とを交互に、容易に積層することができるため、導電率が異なる酸化亜鉛膜の積層構造を、低コストで容易に形成することができる。

【0012】

第4発明に係る半導体装置の製造方法は、基板上に酸化亜鉛膜をスパッタ法によって積層

10

20

30

40

50

し、ソース電極、ドレイン電極、及びゲート電極を設ける半導体装置の製造方法において、ターゲットとしてノンドープの酸化亜鉛を用い、放電ガスとして不活性ガス、酸素ガス、又は不活性ガスと酸素ガスとの混合ガスを用い、まず、酸素ガス又は前記混合ガスを放電ガスとして用いてスパッタ法によって第1酸化亜鉛膜の成膜を開始し、次いで、前記放電ガス中の酸素分圧を連続的に減少させながらスパッタ法によって第2酸化亜鉛膜の成膜を行ない、次に、該第2酸化亜鉛膜を分割する溝部を形成し、次いで、該溝部の上に絶縁層を介してゲート電極を設け、前記溝部を挟むようにして前記第2酸化亜鉛膜上にソース電極及びドレイン電極を設けることを特徴とする。

【0013】

第4発明にあっては、第1酸化亜鉛膜の形成後、第2発明の成膜方法を用いて放電ガス中の酸素分圧を連続的に減少させながら第2酸化亜鉛膜を成膜するため、半導体装置を形成する場合に、第2発明の効果を得ることができる。即ち、材料コストを低減して、導電率が、基板側から膜圧方向へ連続して増加する酸化亜鉛膜を備える半導体装置を容易に形成することができる。

また、放電ガス中の酸素分圧を連続的に減少させることによって、第2酸化亜鉛膜の導電率は、基板側から膜圧方向へ連続的に増大する。このため、導電率が高い第2酸化亜鉛膜のソース電極側及びドレイン電極側の領域を、ソース領域及びドレイン領域として作用させることができ、前記領域よりも導電率が低い第2酸化亜鉛膜の第1酸化亜鉛膜側の領域を、LDD領域として作用させることができる。

なお、放電ガス中の酸素ガスの分圧を100%にした場合、放電ガスは酸素ガスのみで構成され、酸素ガスの分圧を0%にした場合、放電ガスは不活性ガスのみで構成される。

【0014】

【発明の実施の形態】

以下、本発明をその実施の形態を示す図面に基づいて詳述する。

本実施の形態にあっては、公知のRFスパッタリング装置を用いてガラス基板に酸化亜鉛膜を成膜する。ターゲットとしてはノンドープの酸化亜鉛(99.99%)を用い、放電ガスとしては酸素ガスとArガスとを用いる。成膜条件は、基板温度300、圧力0.5Pa、RFパワー密度10W/cm²である。また、酸素ガスの分圧は、Arガスと酸素ガスとの流量比を変更することによって調整する。

【0015】

実施の形態 1.

図1及び図2は、本発明の実施の形態1に係る成膜方法を用いてLDD/半導体膜構造の積層膜を有するFETを形成する場合の説明図である。

放電ガス中の酸素ガスの流量比を3%にし、ガラス基板10の一面に、膜厚200nmの酸化亜鉛半導体膜11を形成する(図1(a))。続いて、放電をオフにすることなく酸素ガスの流量比を3%から0%(即ち、放電ガスはArガスのみ)まで連続的に減少させて、酸化亜鉛半導体膜11上に膜厚10nmのLDD/ソース・ドレイン膜12を形成する(図1(b))。

次いで、希塩酸を用いてエッチングを行ない、LDD/ソース・ドレイン膜12の一部を除去することにより、溝部12aを形成する(図1(c))。

【0016】

LDD/ソース・ドレイン膜12上及び溝部12a内に、プラズマCVD法によってSiNを堆積し、膜厚500nmの絶縁膜130を形成し(図2(a))、LDD/ソース・ドレイン膜12上の絶縁膜130のみをエッチングによって除去して溝部12aを底部とする絶縁層13を形成する(図2(b))。

最後に、LDD/ソース・ドレイン膜12上及び絶縁層13上にAl膜を形成することによって、LDD/ソース・ドレイン膜12上にソース電極141及びドレイン電極143を形成し、絶縁層13上にゲート電極142を形成する(図2(c))。

【0017】

以上のような成膜方法によれば、n⁻型の酸化亜鉛半導体膜11上に、酸素ガスの流量比

10

20

30

40

50

を3%から0%まで連続的に減少させて酸化亜鉛半導体膜を成膜することによって、 n^- 型から n^+ 型へ連続的に変化するLDD/ソース・ドレイン膜12を容易に積層することができる。

また、酸素ガスの流量比を連続的に減少させて成膜するため、LDD/ソース・ドレイン膜12は、導電率が、基板側から膜圧方向へ連続的に増大する。このため、LDD/ソース・ドレイン膜12のソース電極141側及びドレイン電極143側の領域は導電率が高く、ソース領域及びドレイン領域として作用し、LDD/ソース・ドレイン膜12の酸化亜鉛半導体膜11側の領域は、ソース領域及びドレイン領域よりも導電率が低く、LDD領域として作用する。即ち、LDD/半導体膜構造の積層膜を有するFETを低コストで、また容易に形成することができる。

10

【0018】

以上のようにして形成されたFETは、LDD/半導体膜構造によってドレイン電極近傍の電界を緩和することができ、ホットエレクトロンによるFETの性能劣化(高速に加速されたキャリアが絶縁層13中に注入され、固定電荷となること)を防止できる。

【0019】

実施の形態 2 .

図3は、本発明の実施の形態2に係る成膜方法を用いて導電率が異なる酸化亜鉛膜の多層膜を形成する場合の説明図である。

酸素ガスの流量比を100%にして(即ち、酸素ガスのみを放電ガスとして用いて)、ガラス基板20の一面に、膜厚100 の第1酸化亜鉛膜21を形成する(図3(a))。続いて、放電をオフにし、酸素ガスの流量比を0%に減少させて(即ち、Arガスのみを放電ガスとして用いて)、放電を再開し、第1酸化亜鉛膜21上に膜厚100 の第2酸化亜鉛膜22を積層する(図3(b))。同様にして、第1酸化亜鉛膜21と第2酸化亜鉛膜22とを交互に積層する(図3(c))。

20

【0020】

以上のような成膜方法によって形成された多層膜は、高抵抗の第1酸化亜鉛膜21と低抵抗の第2酸化亜鉛膜22とが積層してなる。このため、第2酸化亜鉛膜22, 22, ...は、第1酸化亜鉛膜21, 21, ...によって夫々絶縁されている。

【0021】

図4は、前記成膜方法で形成された多層膜の模式図である。

30

図中2は、電気伝導に寄与する電子である。該電子2は、該電子2が位置する第2酸化亜鉛膜22の内部を移動し、第1酸化亜鉛膜21を通過して他の第2酸化亜鉛膜22へ移動することがない。即ち、電子2, 2, ...を各第2酸化亜鉛膜22内に閉じこめることができ、不純物散乱による移動度の低下を防止できる。このため、前記多層膜は高電子移動度を有する。

即ち、本実施の形態の成膜方法は、導電率が異なる多層膜を備えるため高電子移動度を有する電子デバイス(例えばTFET)を、低コストで、また容易に形成することができる。

【0022】

なお、実施の形態1及び2では、RFスパッタリング装置を用い、放電ガスとして酸素ガスとArガスとを用いたが、DCスパッタリング装置、ECRスパッタリング装置、又はヘリコンプラズマ波スパッタリング装置等を用い、放電ガスとして、酸素ガスとHeガス、Neガス、又はKrガス等の希ガスとを用いても良い。

40

また、本発明の成膜方法を、透光性を有する薄膜トランジスタ、光センサ、又は圧電体等の電子デバイスを形成する場合に用いても良い。

【0023】

【発明の効果】

本発明の成膜方法によれば、材料コストを低減して、導電率が異なる酸化亜鉛膜を容易に成膜することができる。また、導電率が膜厚方向に連続して変化する酸化亜鉛膜を形成することができる。更に、導電率が低い酸化亜鉛膜と高い酸化亜鉛膜とを交互に積層することができる。

50

また、本発明の半導体装置の製造方法によれば、材料コストを低減して、導電率が膜厚方向に連続して変化する酸化亜鉛膜を備える半導体装置を容易に形成できる等、本発明は優れた効果を奏する。

【図面の簡単な説明】

【図 1】本発明の実施の形態 1 に係る成膜方法の説明図である。

【図 2】本発明の実施の形態 1 に係る成膜方法の説明図である。

【図 3】本発明の実施の形態 2 に係る成膜方法の説明図である。

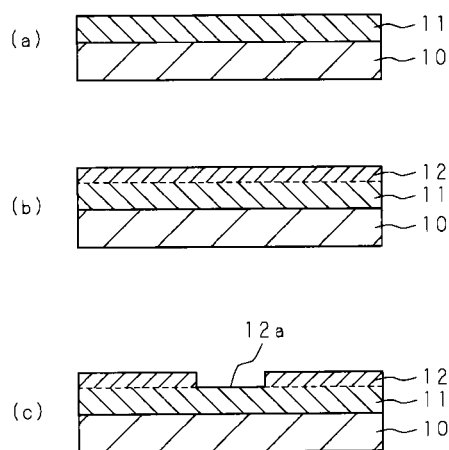
【図 4】本発明の実施の形態 2 に係る成膜方法で形成された多層膜の模式図である。

【図 5】放電ガス中の酸素流量比と酸化亜鉛膜の導電率との関係を示すグラフである。

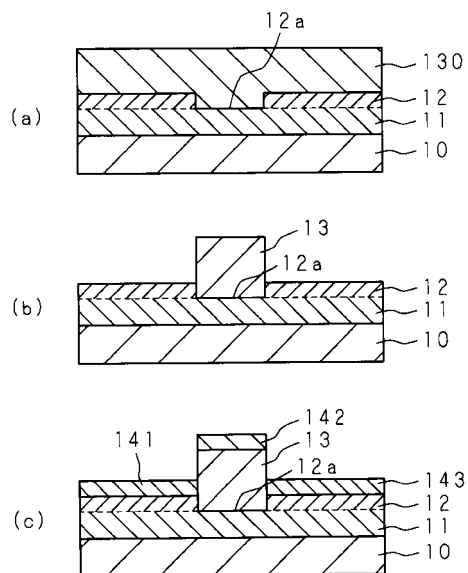
【符号の説明】

- 1 1 酸化亜鉛半導体膜
- 1 2 L D D / ソース・ドレイン膜
- 2 1 第 1 酸化亜鉛膜
- 2 2 第 2 酸化亜鉛膜

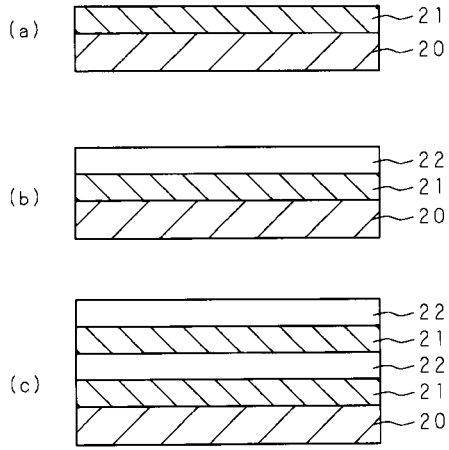
【図 1】



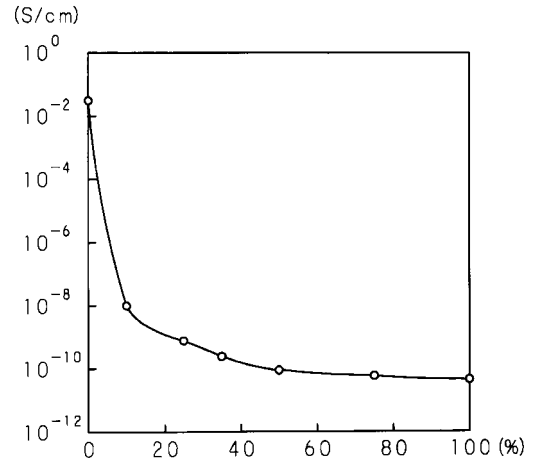
【図 2】



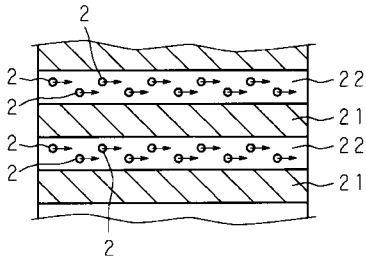
【 図 3 】



【 図 5 】



【 図 4 】



フロントページの続き

(51) Int.Cl.			F I		
H 0 1 L 41/24	(2006.01)		H 0 1 L 41/22		A
H 0 1 L 41/18	(2006.01)		H 0 1 L 41/18	1 0 1 Z	
C 2 3 C 14/08	(2006.01)		C 2 3 C 14/08		C

(56) 参考文献 特開平 0 8 - 3 2 5 7 1 1 (J P , A)
特開 2 0 0 0 - 2 4 4 0 1 4 (J P , A)
特開昭 6 3 - 2 9 0 2 5 6 (J P , A)
特開平 0 8 - 1 7 1 8 2 4 (J P , A)
特開昭 6 0 - 6 8 5 0 8 (J P , A)

(58) 調査した分野(Int.Cl. , D B 名)

H01L 21/203
H01L 21/363
H01L 21/285
H01L 21/336
H01L 29/786
C23C 14/08