



(12)发明专利

(10)授权公告号 CN 104360556 B

(45)授权公告日 2017.06.16

(21)申请号 201410677501.3

G09G 3/36(2006.01)

(22)申请日 2014.11.21

审查员 王双霞

(65)同一申请的已公布的文献号

申请公布号 CN 104360556 A

(43)申请公布日 2015.02.18

(73)专利权人 深圳市华星光电技术有限公司

地址 518000 广东省深圳市光明新区公明
办事处塘家社区观光路汇业科技园综
合楼1第一层B区

(72)发明人 韩丙 王金杰

(74)专利代理机构 深圳市威世博知识产权代理

事务所(普通合伙) 44280

代理人 何青瓦

(51)Int.Cl.

G02F 1/1362(2006.01)

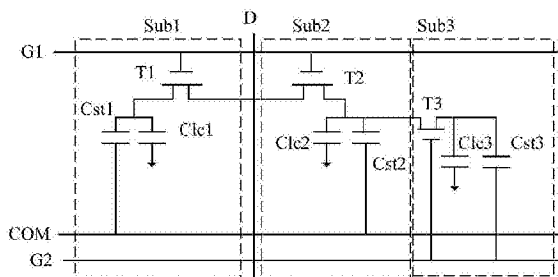
权利要求书3页 说明书7页 附图1页

(54)发明名称

一种液晶显示面板及阵列基板

(57)摘要

本发明公开了一种液晶显示面板即阵列基板,所述液晶显示面板第一基板、第二基板以及夹设在第一基板和第二基板之间的液晶层,第一基板包括多条扫描线和多条数据线,其中,每个所述像素区域至少包括第一次像素区域、第二次像素区域和第三次像素区域,所述第一次像素区域、第二次像素区域和第三次像素区域的驱动电压均源自所述像素区域所对应的同一条数据线所提供的资料电压,且在驱动时,所述第一次像素区域的驱动电压大于所述第二次像素区域的驱动电压,而所述第二次像素区域的驱动电压大于所述第三次像素区域的驱动电压。通过上述方式,本发明能够解决大视角色偏问题,同时简化线路设计,降低成本。



1. 一种液晶显示面板,其特征在于,所述液晶显示面板包括:

第一基板,包括:

多条扫描线,设置在所述第一基板上;

多条数据线,设置在所述第一基板上,且所述多条数据线与所述多条扫描线相互交叉以将所述液晶显示面板划分成多个像素区域;

第二基板,与所述第一基板相对设置;

液晶层,夹设在所述第一基板与所述第二基板之间;

其中,每个所述像素区域至少包括第一次像素区域、第二次像素区域和第三次像素区域,所述第一次像素区域、第二次像素区域和第三次像素区域的驱动电压均源自所述像素区域所对应的同一条数据线所提供的资料电压,且在驱动时,所述第一次像素区域的驱动电压大于所述第二次像素区域的驱动电压,而所述第二次像素区域的驱动电压大于所述第三次像素区域的驱动电压;

其中,所述第一次像素区域和所述第二次像素区域分别连接与所述像素区域相对应的一条扫描线和与所述像素区域相对应的所述数据线,以利用与所述像素区域相对应的所述扫描线而控制所述第一次像素区域和所述第二次像素区域的导通和截止,并在所述第一次像素区域和所述第二次像素区域导通时,利用与所述像素区域相对应的所述数据线而将资料电压分别写入所述第一次像素区域和所述第二次像素区域;

所述第三次像素区域连接与所述像素区域相对应的所述扫描线相邻的下一条扫描线和所述第二次像素区域,以利用与所述像素区域相对应的所述扫描线相邻的下一条扫描线而控制所述第三次像素区域的导通和截止,当所述第一次像素区域和所述第二次像素区域被写入所述资料电压后且在所述第三次像素区域导通时,所述第二次像素区域对所述第三次像素区域进行充电以拉低所述第二次像素区域的驱动电压;当所述第三次像素区域截止时,所述第三次像素区域根据电荷耦合效应从而拉低所述第三次像素区域的驱动电压。

2. 根据权利要求1所述的液晶显示面板,其特征在于,所述第一次像素区域、所述第二次像素区域和所述第三次像素区域分别包括开关元件、液晶电容和存储电容;

其中,所述第一次像素区域和所述第二次像素区域的所述开关元件的栅极均电性连接与所述像素区域相对应的所述扫描线,而其源极均电性连接与所述像素区域相对应的所述数据线;所述第一次像素区域中的所述开关元件的漏极分别连接所述第一次像素区域中的所述液晶电容和所述存储电容的第一端,而所述第二次像素区域中的所述开关元件的漏极分别连接所述第二次像素区域中的所述液晶电容和所述存储电容的第一端;

所述第三次像素区域中的所述开关元件的栅极电性连接与所述像素区域相对应的所述扫描线相邻的下一条扫描线,其源极电性连接所述第二次像素区域中的所述液晶电容和所述存储电容的第一端,而其漏极电性连接所述第三次像素区域中的所述液晶电容和所述存储电容的第一端,所述第一次像素区域和所述第二次像素区域中的所述存储电容的第二端分别电性连接至公共线,而所述第三次像素区域中的所述存储电容的第二端电性连接与所述像素区域相对应的所述扫描线相邻的下一条扫描线。

3. 根据权利要求2所述的液晶显示面板,其特征在于,所述第一次像素区域的开关元件与所述第二次像素区域的开关元件为同一个开关元件。

4. 根据权利要求2或3所述的液晶显示面板,其特征在于,所述第一次像素区域、所述第

二次像素区域和所述第三次像素区域中的所述开关元件分别采用薄膜晶体管而实现。

5. 根据权利要求2或3所述的液晶显示面板,其特征 在于,每个所述像素区域中的像素电极被划分成第一次像素电极、第二次像素电极和第三次像素电极,且所述第一次像素电极、所述第二次像素电极和所述第三次像素电极分别作为所述第一次像素区域、所述第二次像素区域和所述第三次像素区域中的所述液晶电容的第一端;而所述像素区域中的公共电极对应作为所述第一次像素区域、所述第二次像素区域和所述第三次像素区域中的所述液晶电容的第二端。

6. 根据权利要求5所述的液晶显示面板,其特征 在于,每个所述像素区域中的像素电极和公共电极均设置在所述第一基板上。

7. 一种阵列基板,其特征 在于,所述阵列基板包括:

多条扫描线;

多条数据线,与所述多条扫描线相互交叉以将所述阵列基板划分成多个像素区域;

其中,每个所述像素区域至少包括第一次像素区域、第二次像素区域和第三次像素区域,所述第一次像素区域、第二次像素区域和第三次像素区域的驱动电压均源自所述像素区域所对应的同一条数据线所提供的资料电压,且在驱动时,所述第一次像素区域的驱动电压大于所述第二次像素区域的驱动电压,而所述第二次像素区域的驱动电压大于所述第三次像素区域的驱动电压;

其中,所述第一次像素区域和所述第二次像素区域分别连接与所述像素区域相对应的一条扫描线和与所述像素区域相对应的所述数据线,以利用与所述像素区域相对应的所述扫描线而控制所述第一次像素区域和所述第二次像素区域的导通和截止,并在所述第一次像素区域和所述第二次像素区域导通时,利用与所述像素区域相对应的所述数据线而将资料电压分别写入所述第一次像素区域和所述第二次像素区域;

所述第三次像素区域连接与所述像素区域相对应的所述扫描线相邻的下一条扫描线和所述第二次像素区域,以利用与所述像素区域相对应的所述扫描线相邻的下一条扫描线而控制所述第三次像素区域的导通和截止,当所述第一次像素区域和所述第二次像素区域被写入所述资料电压后且在所述第三次像素区域导通时,所述第二次像素区域对所述第三次像素区域进行充电以拉低所述第二次像素区域的驱动电压;当所述第三次像素区域截止时,所述第三次像素区域根据电荷耦合效应从而拉低所述第三次像素区域的驱动电压。

8. 根据权利要求7所述的阵列基板,其特征 在于,所述第一次像素区域、所述第二次像素区域和所述第三次像素区域分别包括开关元件和存储电容;

其中,所述第一次像素区域和所述第二次像素区域的所述开关元件的栅极均电性连接与所述像素区域相对应的所述扫描线,而其源极均电性连接与所述像素区域相对应的所述数据线;所述第一次像素区域中的所述开关元件的漏极连接所述第一次像素区域中的所述存储电容的第一端,而所述第二次像素区域中的所述开关元件的漏极连接所述第二次像素区域中的所述存储电容的第一端;

所述第三次像素区域中的所述开关元件的栅极电性连接与所述像素区域相对应的所述扫描线相邻的下一条扫描线,其源极电性连接所述第二次像素区域中的所述存储电容的第一端,而其漏极电性连接所述第三次像素区域中的所述存储电容的第一端,所述第一次像素区域和所述第二次像素区域中的所述存储电容的第二端分别电性连接至公共线,而所

述第三次像素区域中的所述存储电容的第二端电性连接与所述像素区域相对应的所述扫描线相邻的下一条扫描线。

一种液晶显示面板及阵列基板

技术领域

[0001] 本发明涉及液晶显示器技术领域,特别是涉及一种液晶显示面板及阵列基板。

背景技术

[0002] 因为液晶显示的内在因素,在液晶显示器不同位置观察到的图像始终会存在差异,在正视观察到正常的图片在大视角的情况下显示不正常,这就是液晶显示器大视角色偏问题。

[0003] 为了改善这种状况,现有技术通常是将一个像素分成三个不同的子像素,通过三条扫描信号驱动线提供扫描信号,并通过三条数据信号驱动线来提供不同的信号电压,这种方式中,数据信号的频率为扫描信号频率的三倍,且线路众多繁杂,增加了设计成本。

发明内容

[0004] 本发明主要解决的技术问题是提供一种液晶显示面板及阵列基板,能够解决大视角色偏问题,同时简化线路设计,降低成本。

[0005] 为解决上述技术问题,本发明采用的一个技术方案是:提供一种液晶显示面板,所述液晶显示面板包括:第一基板,包括:多条扫描线,设置在所述第一基板上;多条数据线,设置在所述第一基板上,且所述多条数据线与所述多条扫描线相互交叉以将所述液晶显示面板划分成多个像素区域;第二基板,与所述第一基板相对设置;液晶层,夹设在所述第一基板与所述第二基板之间;其中,每个所述像素区域至少包括第一次像素区域、第二次像素区域和第三次像素区域,所述第一次像素区域、第二次像素区域和第三次像素区域的驱动电压均源自所述像素区域所对应的同一条数据线所提供的资料电压,且在驱动时,所述第一次像素区域的驱动电压大于所述第二次像素区域的驱动电压,而所述第二次像素区域的驱动电压大于所述第三次像素区域的驱动电压。

[0006] 其中,所述第一次像素区域和所述第二次像素区域分别连接与所述像素区域相对应的一条扫描线和与所述像素区域相对应的所述数据线,以利用与所述像素区域相对应的所述扫描线而控制所述第一次像素区域和所述第二次像素区域的导通和截止,并在所述第一次像素区域和所述第二次像素区域导通时,利用与所述像素区域相对应的所述数据线而将资料电压分别写入所述第一次像素区域和所述第二次像素区域;所述第三次像素区域连接与所述像素区域相对应的所述扫描线相邻的下一条扫描线和所述第二次像素区域,以利用与所述像素区域相对应的所述扫描线相邻的下一条扫描线而控制所述第三次像素区域的导通和截止,当所述第一次像素区域和所述第二次像素区域被写入所述资料电压后且在所述第三次像素区域导通时,所述第二次像素区域对所述第三次像素区域进行充电以拉低所述第二次像素区域的驱动电压;当所述第三次像素区域截止时,所述第三次像素区域根据电荷耦合效应从而拉低所述第三次像素区域的驱动电压。

[0007] 其中,所述第一次像素区域、所述第二次像素区域和所述第三次像素区域分别包括开关元件、液晶电容和存储电容;其中,所述第一次像素区域和所述第二次像素区域的所

述开关元件的栅极均电性连接与所述像素区域相对应的所述扫描线,而其源极均电性连接与所述像素区域相对应的所述数据线;所述第一次像素区域中的所述开关元件的漏极分别连接所述第一次像素区域中的所述液晶电容和所述存储电容的第一端,而所述第二次像素区域中的所述开关元件的漏极分别连接所述第二次像素区域中的所述液晶电容和所述存储电容的第一端;所述第三次像素区域中的所述开关元件的栅极电性连接与所述像素区域相对应的所述扫描线相邻的下一条扫描线,其源极电性连接所述第二次像素区域中的所述液晶电容和所述存储电容的第一端,而其漏极电性连接所述第三次像素区域中的所述液晶电容和所述存储电容的第一端,所述第一次像素区域和所述第二次像素区域中的所述存储电容的第二端分别电性连接至公共线,而所述第三次像素区域中的所述存储电容的第二端电性连接与所述像素区域相对应的所述扫描线相邻的下一条扫描线。

[0008] 其中,所述第一次像素区域的开关元件与所述第二次像素区域的开关元件为同一个开关元件。

[0009] 其中,所述第一次像素区域、所述第二次像素区域和所述第三次像素区域中的所述开关元件分别采用薄膜晶体管而实现。

[0010] 其中,每个所述像素区域中的像素电极被划分成第一次像素电极、第二次像素电极和第三次像素电极,且所述第一次像素电极、所述第二次像素电极和所述第三次像素电极分别作为所述第一次像素区域、所述第二次像素区域和所述第三次像素区域中的所述液晶电容的第一端;而所述像素区域中的公共电极对应作为所述第一次像素区域、所述第二次像素区域和所述第三次像素区域中的所述液晶电容的第二端。

[0011] 其中,每个所述像素区域中的像素电极和公共电极均设置在所述第一基板上。

[0012] 为解决上述技术问题,本发明采用的另一个技术方案是:提供一种阵列基板,所述阵列基板包括:多条扫描线;多条数据线,与所述多条扫描线相互交叉以将所述阵列基板划分成多个像素区域;其中,每个所述像素区域至少包括第一次像素区域、第二次像素区域和第三次像素区域,所述第一次像素区域、第二次像素区域和第三次像素区域的驱动电压均源自所述像素区域所对应的同一条数据线所提供的资料电压,且在驱动时,所述第一次像素区域的驱动电压大于所述第二次像素区域的驱动电压,而所述第二次像素区域的驱动电压大于所述第三次像素区域的驱动电压。

[0013] 其中,所述第一次像素区域和所述第二次像素区域分别连接与所述像素区域相对应的一条扫描线和与所述像素区域相对应的所述数据线,以利用与所述像素区域相对应的所述扫描线而控制所述第一次像素区域和所述第二次像素区域的导通和截止,并在所述第一次像素区域和所述第二次像素区域导通时,利用与所述像素区域相对应的所述数据线而将资料电压分别写入所述第一次像素区域和所述第二次像素区域;所述第三次像素区域连接与所述像素区域相对应的所述扫描线相邻的下一条扫描线和所述第二次像素区域,以利用与所述像素区域相对应的所述扫描线相邻的下一条扫描线而控制所述第三次像素区域的导通和截止,当所述第一次像素区域和所述第二次像素区域被写入所述资料电压后且在所述第三次像素区域导通时,所述第二次像素区域对所述第三次像素区域进行充电以拉低所述第二次像素区域的驱动电压;当所述第三次像素区域截止时,所述第三次像素区域根据电荷耦合效应从而拉低所述第三次像素区域的驱动电压。

[0014] 其中,所述第一次像素区域、所述第二次像素区域和所述第三次像素区域分别包

括开关元件和存储电容；其中，所述第一次像素区域和所述第二次像素区域的所述开关元件的栅极均电性连接与所述像素区域相对应的所述扫描线，而其源极均电性连接与所述像素区域相对应的所述数据线；所述第一次像素区域中的所述开关元件的漏极连接所述第一次像素区域中的所述存储电容的第一端，而所述第二次像素区域中的所述开关元件的漏极连接所述第二次像素区域中的所述存储电容的第一端；所述第三次像素区域中的所述开关元件的栅极电性连接与所述像素区域相对应的所述扫描线相邻的下一条扫描线，其源极电性连接所述第二次像素区域中的所述存储电容的第一端，而其漏极电性连接所述第三次像素区域中的所述存储电容的第一端，所述第一次像素区域和所述第二次像素区域中的所述存储电容的第二端分别电性连接至公共线，而所述第三次像素区域中的所述存储电容的第二端电性连接与所述像素区域相对应的所述扫描线相邻的下一条扫描线。

[0015] 本发明的有益效果是：区别于现有技术的情况，本发明将每个像素区域分成三个次像素区域，在驱动时，使所述第一次像素区域的驱动电压大于所述第二次像素区域的驱动电压，而所述第二次像素区域的驱动电压大于所述第三次像素区域的驱动电压，可有效改善大视角色偏的问题，同时，本发明中所述第一次像素区域、第二次像素区域和第三次像素区域的驱动电压均源自所述像素区域所对应的同一条数据线所提供的资料电压，避免了使用三条不同的数据线分别给三个次像素区域提供资料电压的情况，使线路设计得到简化，成本得到降低。

附图说明

[0016] 图1是本发明液晶显示面板中第一基板一实施方式的等效电路图；

[0017] 图2是本发明阵列基板一实施方式的等效电路图。

具体实施方式

[0018] 本发明实施方式提供一种液晶显示面板，包括相对设置的第一基板和第二基板以及夹设在第一基板与第二基板之间的液晶层，第一基板上设有多个扫描线和多条数据线，扫描线和数据线设在第一基板的靠近液晶层的一面，且多条数据线与多条扫描线相互交叉以将液晶显示面板划分成多个像素区域；一般地，多条数据线之间相互平行设置，多条扫描线之间相互平行设置，数据线和扫描线之间相互垂直交叉，在其它实施方式中，多条数据线和多条扫描线也可采用其它的布置方式。

[0019] 如图1，每个像素区域分成至少三个次像素区域：第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3，第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3的驱动电压均源自像素区域所对应的同一条数据线D所提供的资料电压（即像素电压、或者显示电压），即对应第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3只有一条数据线D，且在驱动时，使第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3的驱动电压各不相同，在本实施方式中，第一次像素区域Sub1的驱动电压大于第二次像素区域Sub2的驱动电压，而第二次像素区域Sub2的驱动电压大于第三次像素区域Sub3的驱动电压。

[0020] 区别于现有技术，本发明实施方式将每个像素区域分成三个次像素区域，在驱动时，使第一次像素区域Sub1的驱动电压大于第二次像素区域Sub2的驱动电压，而第二次像

素区域Sub2的驱动电压大于第三次像素区域Sub3的驱动电压,可有效改善大视角色偏的问题,同时,本发明中第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3的驱动电压均源自像素区域所对应的同一条数据线D所提供的资料电压,避免了使用三条不同的数据线分别给三个次像素区域提供资料电压的情况,使线路设计得到简化,成本得到降低。

[0021] 其中,第一次像素区域Sub1和第二次像素区域Sub2分别连接与像素区域相对应的一条扫描线G1和与像素区域相对应的数据线D,以利用与像素区域相对应的扫描线G1而控制第一次像素区域Sub1和第二次像素区域Sub2的导通和截止,并在第一次像素区域Sub1和第二次像素区域Sub2导通时,利用与像素区域相对应的数据线D而将资料电压分别写入第一次像素区域Sub1和第二次像素区域Sub2,使第一次像素区域Sub1和第二次像素区域Sub2的驱动电压相同。

[0022] 第三次像素区域Sub3连接与像素区域相对应的扫描线G1相邻的下一条扫描线G2和第二次像素区域Sub2,以利用与像素区域相对应的扫描线G1相邻的下一条扫描线G2而控制第三次像素区域Sub3的导通和截止,当第一次像素区域Sub1和第二次像素区域Sub2被写入资料电压后且在第三次像素区域Sub3导通时,第二次像素区域Sub2对第三次像素区域Sub3进行充电以拉低第二次像素区域Sub2的驱动电压,使第二次像素区域Sub2的驱动电压小于第一次像素区域Sub1的驱动电压;当第三次像素区域Sub3截止时,第三次像素区域Sub3根据电荷耦合效应从而拉低第三次像素区域Sub3的驱动电压,使第三次像素区域Sub3的驱动电压小于第二次像素区域Sub2的驱动电压。

[0023] 其中,第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3分别包括开关元件、液晶电容和存储电容,分别为第一开关元件T1、第二开关元件T2、第三开关元件T3,第一液晶电容C1c1、第二液晶电容C1c2、第三液晶电容C1c3,第一存储电容Cst1、第二存储电容Cst2、第三存储电容Cst3;开关元件用于控制第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3的导通和截止,液晶电容为第一基板和第二基板之间的液晶层产生的电容。

[0024] 第一次像素区域Sub1和第二次像素区域Sub2的第一开关元件T1和第二开关元件T2的栅极均电性连接与像素区域相对应的扫描线G1,而其源极均电性连接与像素区域相对应的数据线D;第一次像素区域Sub1中的第一开关元件T1的漏极分别连接第一次像素区域Sub1中的第一液晶电容C1c1和第一存储电容Cst1的第一端,而第二次像素区域Sub2中的第二开关元件T2的漏极分别连接第二次像素区域Sub2中的第二液晶电容C1c2和第二存储电容Cst2的第一端。

[0025] 第三次像素区域Sub3中的第三开关元件T3的栅极电性连接与像素区域相对应的扫描线G1相邻的下一条扫描线G2,其源极电性连接第二次像素区域Sub2中的第二液晶电容C1c2和第二存储电容Cst2的第一端,而其漏极电性连接第三次像素区域Sub3中的第三液晶电容C1c3和第三存储电容Cst3的第一端,第一次像素区域Sub1和第二次像素区域Sub2中的第一存储电容Cst1和第二存储电容Cst2的第二端分别电性连接至公共线COM,该公共线具有与第二基板上的公共电极层相同的电压,而第三次像素区域Sub3中的第三存储电容Cst3的第二端电性连接与像素区域相对应的扫描线G1相邻的下一条扫描线G2。

[0026] 当扫描信号扫描到像素区域对应的扫描线G1时,第一次像素区域Sub1对应的第一

开关元件T1和第二次像素区域Sub2对应的第二开关元件T2导通,像素区域对应的数据线通过第一开关元件T1和第二开关元件T2对第一液晶电容C1c1、第一存储电容Cst1、第二液晶电容C1c2和第二存储电容Cst2充电,使第一次像素区域Sub1的驱动电压和第二次像素区域Sub2的驱动电压相等,当扫描信号扫描到与像素区域相对应的扫描线G1相邻的下一条扫描线G2时,第三开关元件T3导通,第二液晶电容C1c2和第二存储电容Cst2通过第三开关元件T3给第三液晶电容C1c3和第三存储电容Cst3充电,使第二次像素区域Sub2的驱动电压将至少小于第一次像素区域Sub1的驱动电压,当扫描信号继续扫描到下一条扫描线时,与像素区域相对应的扫描线G1相邻的下一条扫描线G2,即与第三存储电容Cst3的第二端电性连接扫描线G2电压将会降低,由于其与第三存储电容Cst3连接,则第三存储电容Cst3的电压也会跟着降低,而第三存储电容Cst3又将其连接的第三液晶电容C1c3的电压也降低,使第三次像素区域Sub3的驱动电压整体降低至比第二次像素区域Sub2的驱动电压小。

[0027] 其中,在本发明的其它实施方式中,第一次像素区域Sub1的开关元件与第二次像素区域Sub2的开关元件为同一个开关元件(图中未示出),即第一次像素区域Sub1和第二次像素区域Sub2共用一个开关元件,这样能进一步简化设计,节省成本。在这种情况下,该开关元件的栅极电性连接像素区域对应的扫描线G1,而其源极均电性连接与像素区域相对应的数据线D;该开关元件的漏极分别连接第一次像素区域Sub1中的第一液晶电容C1c1和第一存储电容Cst1的第一端和第二次像素区域Sub2中的第二液晶电容C1c2和第二存储电容Cst2的第一端;第三次像素区域Sub3中的第三开关元件T3的栅极电性连接与像素区域相对应的扫描线G1相邻的下一条扫描线G2,其源极电性连接第二次像素区域Sub2中的第二液晶电容C1c2和第二存储电容Cst2的第一端,而其漏极电性连接第三次像素区域Sub3中的第三液晶电容C1c3和第三存储电容Cst3的第一端,第一次像素区域Sub1和第二次像素区域Sub2中的第一存储电容Cst1和第二存储电容Cst2的第二端分别电性连接至公共线COM,该公共线具有与第二基板上的公共电极层相同的电压,而第三次像素区域Sub3中的第三存储电容Cst3的第二端电性连接与像素区域相对应的扫描线G1相邻的下一条扫描线G2。

[0028] 其中,第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3中的第一开关元件T1、第二开关元件T2和第三开关元件T3分别采用薄膜晶体管而实现。

[0029] 其中,每个像素区域中的像素电极被划分成第一次像素电极、第二次像素电极和第三次像素电极,且第一次像素电极、第二次像素电极和第三次像素电极分别作为第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3中的液晶电容的第一端;而像素区域中的公共电极对应作为第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3中的液晶电容的第二端。

[0030] 其中,每个像素区域中的像素电极和公共电极均设置在第一基板上。

[0031] 本发明实施方式第一基板的具体制程为:在玻璃基板上先通过曝光显影蚀刻等步骤形成PEP((photo-etching-process,光蚀刻工艺)1层,作为扫描线电极和公共电极,然后在TFT(Thin Film Transistor,薄膜晶体管)位置形成PEP2层,接下来用金属材料形成数据线电极和TFT,在需要金属导通的位置形成导通孔,即PEP4层,最后完成像素电极即ITO(氧化铟锡)层PEP5。

[0032] 本发明另一个实施方式提供一种阵列基板,包括多条扫描线和多条数据线,多条数据线与多条扫描线相互交叉以将液晶显示面板划分成多个像素区域;一般地,多条数据

线之间相互平行设置,多条扫描线之间相互平行设置,数据线和扫描线之间相互垂直交叉,在其它实施方式中,多条数据线和多条扫描线也可采用其它的布置方式。

[0033] 参阅图2,每个像素区域分成至少三个次像素区域:第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3,第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3的驱动电压均源自像素区域所对应的同一条数据线D所提供的资料电压(即像素电压、显示电压),即对应第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3只有一条数据线D,且在驱动时,使第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3的驱动电压各不相同,在本实施方式中,第一次像素区域Sub1的驱动电压大于第二次像素区域Sub2的驱动电压,而第二次像素区域Sub2的驱动电压大于第三次像素区域Sub3的驱动电压。

[0034] 区别于现有技术,本发明实施方式将每个像素区域分成三个次像素区域,在驱动时,使第一次像素区域Sub1的驱动电压大于第二次像素区域Sub2的驱动电压,而第二次像素区域Sub2的驱动电压大于第三次像素区域Sub3的驱动电压,可有效改善大视角色偏的问题,同时,本发明中第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3的驱动电压均源自像素区域所对应的同一条数据线所提供的资料电压,避免了使用三条不同的数据线分别给三个次像素区域提供资料电压的情况,使线路设计得到简化,成本得到降低。

[0035] 其中,第一次像素区域Sub1和第二次像素区域Sub2分别连接与像素区域相对应的一条扫描线G1和与像素区域相对应的数据线D,以利用与像素区域相对应的扫描线G1而控制第一次像素区域Sub1和第二次像素区域Sub2的导通和截止,并在第一次像素区域Sub1和第二次像素区域Sub2导通时,利用与像素区域相对应的数据线D而将资料电压分别写入第一次像素区域Sub1和第二次像素区域Sub2,使第一次像素区域Sub1和第二次像素区域Sub2的驱动电压相同。

[0036] 第三次像素区域Sub3连接与像素区域相对应的扫描线G1相邻的下一条扫描线G2和第二次像素区域Sub2,以利用与像素区域相对应的扫描线G1相邻的下一条扫描线G2而控制第三次像素区域Sub3的导通和截止,当第一次像素区域Sub1和第二次像素区域Sub2被写入资料电压后且在第三次像素区域Sub3导通时,第二次像素区域Sub2对第三次像素区域Sub3进行充电以拉低第二次像素区域Sub2的驱动电压,使第二次像素区域Sub2的驱动电压小于第一次像素区域Sub1的驱动电压;当第三次像素区域Sub3截止时,第三次像素区域Sub3根据电荷耦合效应从而拉低第三次像素区域Sub3的驱动电压,使第三次像素区域Sub3的驱动电压小于第二次像素区域Sub2的驱动电压。

[0037] 其中,第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3分别包括开关元件T1、T2、T3和存储电容Cst1、Cst2、Cst3;开关元件用于控制第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3的导通和截止。

[0038] 第一次像素区域Sub1和第二次像素区域Sub2的开关元件T1、T2的栅极均电性连接与像素区域相对应的扫描线G1,而其源极均电性连接与像素区域相对应的数据线D;第一次像素区域Sub1中的开关元件T1的漏极连接第一次像素区域Sub1中的存储电容Cst1的第一端,而第二次像素区域Sub2中的开关元件T2的漏极连接第二次像素区域Sub2中的存储电容Cst2的第一端。

[0039] 第三次像素区域Sub3中的开关元件T3的栅极电性连接与像素区域相对应的扫描

线G1相邻的下一条扫描线G2,其源极电性连接第二次像素区域Sub2中的存储电容Cst2的第一端,而其漏极电性连接第三次像素区域Sub3中的存储电容Cst3的第一端,第一次像素区域Sub1和第二次像素区域Sub2中的存储电容第二端分别电性连接至公共线COM,而第三次像素区域Sub3中的存储电容Cst3的第二端电性连接与像素区域相对应的扫描线相邻的下一条扫描线G2。

[0040] 当扫描信号扫描到像素区域对应的扫描线G1时,第一次像素区域Sub1对应的开关元件T1和第二次像素区域Sub2对应的开关元件T2导通,像素区域对应的数据线通过开关元件对第一次像素区域Sub1和第二次像素区域Sub2中的存储电容充电,使第一次像素区域Sub1的驱动电压和第二次像素区域Sub2的驱动电压相等,当扫描信号扫描到与像素区域相对应的扫描线相邻的下一条扫描线G2时,第三次像素区域Sub3的开关元件T3导通,第二次像素区域Sub2的存储电容Cst2通过第三次像素区域Sub3的开关元件给第三次像素区域Sub3的存储电容充电,使第二次像素区域Sub2的驱动电压将至少小于第一次像素区域Sub1的驱动电压,当扫描信号继续扫描到下一条扫描线时,与像素区域相对应的扫描线相邻的下一条扫描线,即与第三次像素区域Sub3的存储电容的第二端电性连接扫描线G2电压将会降低,由于其与第三次像素区域Sub3的存储电容Cst3连接,则第三次像素区域Sub3的存储电容的电压也会跟着降低,使第三次像素区域Sub3的驱动电压整体降低至比第二次像素区域Sub2的驱动电压小。

[0041] 其中,在本发明的其它实施方式中,第一次像素区域Sub1的开关元件与第二次像素区域Sub2的开关元件为同一个开关元件,即第一次像素区域Sub1和第二次像素区域Sub2共用一个开关元件,这样能进一步简化设计,节省成本。在这种情况下,该开关元件的栅极电性连接像素区域对应的扫描线G1,而其源极均电性连接与像素区域相对应的数据线D;该开关元件的漏极分别连接第一次像素区域Sub1中的存储电容Cst1的第一端和第二次像素区域Sub2中的存储电容Cst2的第一端;第三次像素区域Sub3中的第三开关元件T3的栅极电性连接与像素区域相对应的扫描线G1相邻的下一条扫描线G2,其源极电性连接第二次像素区域Sub2中存储电容Cst2的第一端,而其漏极电性连接第三次像素区域Sub3中的存储电容Cst3的第一端,第一次像素区域Sub1和第二次像素区域Sub2中的第一存储电容Cst1和第二存储电容Cst2的第二端分别电性连接至公共线COM,而第三次像素区域Sub3中的第三存储电容Cst3的第二端电性连接与像素区域相对应的扫描线G1相邻的下一条扫描线G2。

[0042] 其中,第一次像素区域Sub1、第二次像素区域Sub2和第三次像素区域Sub3中的第一开关元件、第二开关元件和第三开关元件分别采用薄膜晶体管而实现。

[0043] 本发明实施方式阵列基板的具体制程为:在玻璃基板上先通过曝光显影蚀刻等步骤形成PEP((photo-etching-process,光蚀刻工艺)1层,作为扫描线电极和公共电极,然后在TFT(Thin Film Transistor,薄膜晶体管)位置形成PEP2层,接下来用金属材料形成数据线电极和TFT,在需要金属导通的位置形成导通孔,即PEP4层,最后完成像素电极即ITO(氧化铟锡)层PEP5。

[0044] 以上所述仅为本发明的实施方式,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其它相关的技术领域,均同理包括在本发明的专利保护范围内。

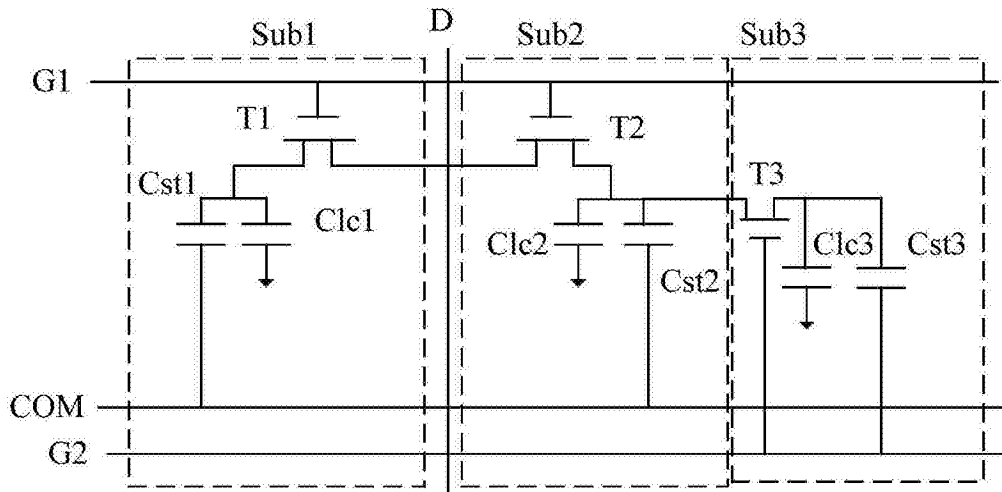


图1

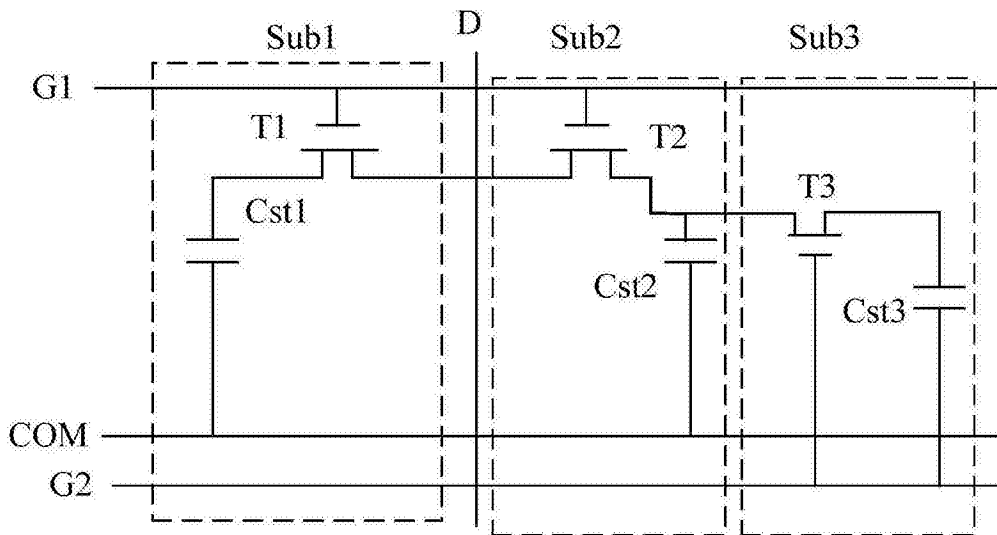


图2