

(12) 发明专利申请

(10) 申请公布号 CN 102153045 A

(43) 申请公布日 2011. 08. 17

(21) 申请号 201010117410. 6

(22) 申请日 2010. 02. 12

(71) 申请人 矽品精密工业股份有限公司

地址 中国台湾台中县

(72) 发明人 邱启新 黄致明 詹长岳 廖信一

柯俊吉

(74) 专利代理机构 北京戈程知识产权代理有限

公司 11314

代理人 程伟 王锦阳

(51) Int. Cl.

B81B 7/00(2006. 01)

B81C 3/00(2006. 01)

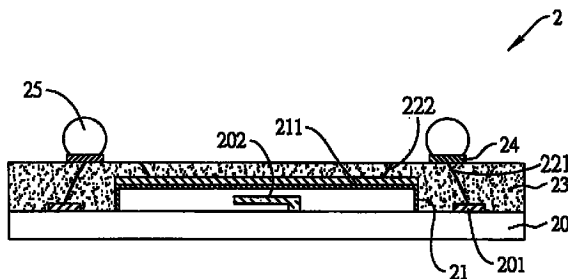
权利要求书 4 页 说明书 8 页 附图 5 页

(54) 发明名称

具微机电元件的封装结构及其制法

(57) 摘要

本发明公开了一种具微机电元件的封装结构及其制法,该具微机电元件的封装结构包括:芯片,该芯片上具有电性连接垫与微机电元件;盖体,设于该芯片上并罩住该微机电元件,且该盖体上形成有金属层;第一子焊线,电性连接该电性连接垫;第二子焊线,电性连接该金属层;封装层,设于该芯片上,且该第一子焊线与第二子焊线的顶端外露于该封装层顶面;以及金属导线,设于该封装层上并电性连接该第一子焊线。本发明的具微机电元件的封装结构改进了现有技术,而具有较小尺寸、较低成本、较多样化的凸块位置、及较佳的电磁遮蔽效果。



1. 一种具微机电元件的封装结构,其特征在于,包括:  
芯片,该芯片上具有多个电性连接垫与至少一微机电元件;  
盖体,设于该芯片上并罩住该微机电元件,且该盖体上形成有金属层;  
第一子焊线,电性连接该电性连接垫;  
第二子焊线,电性连接该金属层;  
封装层,设于该芯片上,并包覆该盖体、第一子焊线与第二子焊线,且该第一子焊线与第二子焊线的顶端外露于该封装层顶面;以及  
多条金属导线,设于该封装层上并电性连接该第一子焊线。
2. 一种具微机电元件的封装结构,其特征在于,包括:  
芯片,该芯片上具有多个电性连接垫与至少一微机电元件;  
盖体,设于该芯片上并罩住该微机电元件,且该盖体上形成有金属层;  
第一子焊线,电性连接该电性连接垫;  
第二子焊线,电性连接该金属层;  
封装层,设于该芯片上,并包覆该盖体、第一子焊线与第二子焊线,且该第一子焊线与第二子焊线的顶端外露于该封装层顶面;以及  
多条金属导线,设于该封装层上并电性连接该第二子焊线。
3. 一种具微机电元件的封装结构,其特征在于,包括:  
芯片,该芯片上具有多个电性连接垫与至少一微机电元件;  
盖体,设于该芯片上并罩住该微机电元件;  
第一子焊线,电性连接该电性连接垫;  
封装层,设于该芯片上,并包覆该盖体与第一子焊线,该封装层顶面与该盖体顶面齐平,且该第一子焊线的顶端外露于该封装层顶面;以及  
多条金属导线,设于该封装层上并电性连接该第一子焊线。
4. 一种具微机电元件的封装结构,其特征在于,包括:  
芯片,该芯片上具有多个电性连接垫与至少一微机电元件;  
盖体,设于该芯片上并罩住该微机电元件,且该盖体上形成有金属层;  
第一子焊线,电性连接该电性连接垫;  
第二子焊线,电性连接该金属层;  
封装层,设于该芯片上,并包覆该盖体、第一子焊线与第二子焊线,且该第一子焊线与第二子焊线的顶端外露于该封装层顶面;以及  
多条金属导线,各该金属导线是由第一子金属导线与第二子金属导线所组成且设于该封装层上,该第一子金属导线电性连接该第一子焊线,该第二子金属导线电性连接该第二子焊线。
5. 根据权利要求1至4中任一所述的具微机电元件的封装结构,其特征在于,该微机电元件为陀螺仪、加速度计或射频微机电元件。
6. 根据权利要求1至4中任一所述的具微机电元件的封装结构,其特征在于,还包括第一绝缘层,形成于该封装层及金属导线上且具有多个外露该金属导线的绝缘层开口。
7. 根据权利要求6所述的具微机电元件的封装结构,其特征在于,还包括凸块,形成于该绝缘层开口处以电性连接该金属导线。

8. 根据权利要求1或3所述的具微机电元件的封装结构,其特征在于,还包括第二绝缘层,形成于该封装层上且具有多个外露该第一子焊线的绝缘层开口,从而使该金属导线形成于该开口及第二绝缘层上。

9. 根据权利要求2所述的具微机电元件的封装结构,其特征在于,还包括第二绝缘层,形成于该封装层上且具有多个外露该第二子焊线的绝缘层开口,从而使该金属导线形成于该开口及第二绝缘层上。

10. 根据权利要求4所述的具微机电元件的封装结构,其特征在于,还包括第二绝缘层,形成于该封装层上且具有多个外露该第一及第二子焊线的绝缘层开口,从而使该金属导线形成于该开口及第二绝缘层上。

11. 根据权利要求7所述的具微机电元件的封装结构,其特征在于,还包括凸块下金属层,形成于该凸块与第一绝缘层之间。

12. 根据权利要求1至4中任一所述的具微机电元件的封装结构,其特征在于,该电性连接垫位于该盖体外围。

13. 根据权利要求1至3中任一所述的具微机电元件的封装结构,其特征在于,该金属导线的一端向该微机电元件方向延伸,且该封装结构还包括形成于该导线端处上的凸块。

14. 根据权利要求4所述的具微机电元件的封装结构,其特征在于,该第一子金属导线的一端向该芯片周缘方向延伸,该第二子金属导线的一端向该微机电元件方向延伸,且该封装结构还包括形成于该第一子金属导线及该第二子金属导线延伸端处上的凸块。

15. 根据权利要求3所述的具微机电元件的封装结构,其特征在于,该金属导线还延伸至该盖体上。

16. 根据权利要求1或4所述的具微机电元件的封装结构,其特征在于,该金属层是由多个接合垫构成。

17. 根据权利要求1所述的具微机电元件的封装结构,其特征在于,各该金属导线还电性连接该第二子焊线。

18. 根据权利要求1所述的具微机电元件的封装结构,其特征在于,各该金属导线电性隔离该第二子焊线。

19. 根据权利要求2所述的具微机电元件的封装结构,其特征在于,各该金属导线电性隔离该第一子焊线。

20. 根据权利要求3所述的具微机电元件的封装结构,其特征在于,该盖体上形成有金属层,且该封装层顶面与该盖体顶面的金属层齐平。

21. 一种具微机电元件的封装结构的制法,其特征在于,包括:  
准备一晶圆,该晶圆上具有多个电性连接垫与多个微机电元件;  
在该晶圆上设置多个盖体,各该盖体对应罩住各该微机电元件,其中,该盖体上形成有金属层;  
以焊线电性连接该电性连接垫与金属层;  
在该晶圆上形成封装层以包覆该盖体、焊线、电性连接垫与金属层;  
移除部分该封装层,从而使该焊线分成互不连接的第一子焊线与第二子焊线,该第一子焊线与第二子焊线的顶端均外露于该封装层顶面,该第一子焊线与第二子焊线分别电性连接该电性连接垫与金属层;

在该封装层上形成多条金属导线,从而使各该金属导线电性连接该第一子焊线;  
在该金属导线上形成凸块;以及  
进行切单制造工艺,以得到多个具微机电元件的封装件。

22. 一种具微机电元件的封装结构的制法,其特征在于,包括:

准备一晶圆,该晶圆上具有多个电性连接垫与多个微机电元件;

在该晶圆上设置多个盖体,各该盖体对应罩住各该微机电元件,其中,该盖体上形成有金属层;

以焊线电性连接该电性连接垫与金属层;

在该晶圆上形成封装层以包覆该盖体、焊线、电性连接垫与金属层;

移除部分该封装层,从而使该焊线分成互不连接的第一子焊线与第二子焊线,该第一子焊线与第二子焊线的顶端均外露于该封装层顶面,该第一子焊线与第二子焊线分别电性连接该电性连接垫与金属层;

在该封装层上形成多条金属导线,从而使各该金属导线电性连接该第二子焊线;

在该金属导线上形成凸块;以及

进行切单制造工艺,以得到多个具微机电元件的封装件。

23. 一种具微机电元件的封装结构的制法,其特征在于,包括:

准备一晶圆,该晶圆上具有多个电性连接垫与多个微机电元件;

在该晶圆上设置多个盖体,各该盖体对应罩住各该微机电元件,其中,该盖体上形成有金属层;

以焊线电性连接该电性连接垫与金属层;

在该晶圆上形成封装层以包覆该盖体、焊线、电性连接垫与金属层;

移除部分该封装层及部分该焊线,从而使该封装层顶面与该盖体顶面齐平,并使该焊线剩下电性连接该电性连接垫的第一子焊线,且该第一子焊线的顶端外露于该封装层顶面;

在该封装层上形成多条金属导线,从而使各该金属导线电性连接该第一子焊线;

在该金属导线上形成凸块;以及

进行切单制造工艺,以得到多个具微机电元件的封装件。

24. 一种具微机电元件的封装结构的制法,其特征在于,包括:

准备一晶圆,该晶圆上具有多个电性连接垫与多个微机电元件;

在该晶圆上设置多个盖体,各该盖体对应罩住各该微机电元件,其中,该盖体上形成有金属层;

以焊线电性连接该电性连接垫与金属层;

在该晶圆上形成封装层以包覆该盖体、焊线、电性连接垫与金属层;

移除部分该封装层,从而使该焊线分成互不连接的第一子焊线与第二子焊线,该第一子焊线与第二子焊线的顶端均外露于该封装层顶面,该第一子焊线与第二子焊线分别电性连接该电性连接垫与金属层;

在该封装层上形成多条金属导线,各该金属导线是由第一子金属导线与第二子金属导线所组成,该第一子金属导线与第二子金属导线分别电性连接该第一子焊线与第二子焊线;

在该金属导线上形成凸块；以及  
进行切单制造工艺，以得到多个具微机电元件的封装件。

25. 根据权利要求 21 至 24 中任一所述的具微机电元件的封装结构的制法，其特征在于，该电性连接垫位于该盖体外围。

26. 根据权利要求 21 至 24 中任一所述的具微机电元件的封装结构的制法，其特征在于，还包括在进行形成该凸块之前，于该封装层及金属导线上形成第一绝缘层，其中，该第一绝缘层具有多个外露该金属导线的绝缘层开口，且该凸块形成于该绝缘层开口处以电性连接该金属导线。

27. 根据权利要求 21 或 23 所述的具微机电元件的封装结构的制法，其特征在于，还包括在形成该金属导线之前，于该封装层上形成第二绝缘层，其中，该第二绝缘层具有多个外露该第一子焊线的绝缘层开口。

28. 根据权利要求 22 所述的具微机电元件的封装结构的制法，其特征在于，还包括在形成该金属导线之前，于该封装层上形成第二绝缘层，其中，该第二绝缘层具有多个外露该第二子焊线的绝缘层开口。

29. 根据权利要求 24 所述的具微机电元件的封装结构的制法，其特征在于，还包括在形成该金属导线之前，于该封装层上形成第二绝缘层，其中，该第二绝缘层具有多个外露该第一及第二子焊线的绝缘层开口。

30. 根据权利要求 26 所述的具微机电元件的封装结构的制法，其特征在于，还包括在形成该凸块之前，于该绝缘层开口处形成凸块下金属层。

31. 根据权利要求 21 至 23 中任一所述的具微机电元件的封装结构的制法，其特征在于，该金属导线的一端向该微机电元件方向延伸，且该凸块形成于该金属导线端处。

32. 根据权利要求 24 中任一所述的具微机电元件的封装结构的制法，其特征在于，该第一子金属导线的一端向该晶圆周缘方向延伸，该第二子金属导线的一端向该微机电元件方向延伸。

33. 根据权利要求 32 所述的具微机电元件的封装结构的制法，其特征在于，该凸块形成于该第一子金属导线向晶圆周缘方向延伸的一端的端点上及在该第二子金属导线向微机电元件方向延伸的一端的端点上。

34. 根据权利要求 21 至 24 中任一所述的具微机电元件的封装结构的制法，其特征在于，该金属层是由多个接合垫构成。

35. 根据权利要求 21 至 24 中任一所述的具微机电元件的封装结构的制法，其特征在于，该金属层是通过溅镀或蒸镀的方式来形成。

36. 根据权利要求 21 至 24 中任一所述的具微机电元件的封装结构的制法，其特征在于，该封装层是通过研磨方式来移除。

37. 根据权利要求 21 至 24 中任一所述的具微机电元件的封装结构的制法，其特征在于，该微机电元件为陀螺仪、加速度计或射频微机电元件。

38. 根据权利要求 21 所述的具微机电元件的封装结构的制法，其特征在于，各该金属导线还电性连接该第二子焊线。

39. 根据权利要求 23 所述的具微机电元件的封装结构的制法，其特征在于，还包括移除该盖体上的金属层。

## 具微机电元件的封装结构及其制法

### 技术领域

[0001] 本发明涉及一种封装结构及其制法,特别是涉及一种具微机电元件的封装结构及其制法。

### 背景技术

[0002] 微机电系统 (Micro Electro Mechanical System, MEMS) 是一种兼具电子与机械功能的微小装置,在制造上则通过各种微细加工技术来达成,可将微机电元件设置于芯片的表面上,且以保护罩或底胶进行封装保护,而得到一微机电封装结构。请参阅图 1A 至图 1E,为现有具微机电元件的封装结构的各式形态的剖视图。

[0003] 如图 1A 所示的封装结构,是揭露于第 6,809,412 号美国专利,包括基板 10;设置于其上的芯片 14,且该芯片 14 上具有微机电元件 141;电性连接该基板 10 及芯片 14 的焊线 11;以及设置于该基板 10 上的盖体 12,以封盖该芯片 14、微机电元件 141 及焊线 11。

[0004] 如图 1B 所示的封装结构,是揭露于第 6,303,986 号美国专利,包括导线架 10';具有微机电元件 141 且设于导线架 10' 上的芯片 14;设置于芯片 14 上的盖体 12,以封盖该微机电元件 141;焊线 11,电性连接该导线架 10' 与芯片 14;以及包覆导线架 10'、焊线 11、盖体 12 与芯片 14 的封装材 15。

[0005] 但是,上述现有的封装结构均具有承载件(如图 1A 的基板 10 与图 1B 的导线架 10'),导致增加整体结构的厚度,而无法满足微小化的需求。因此,遂发展出一种无承载件的封装结构,请参阅图 1C 至图 1D。

[0006] 如图 1C 所示的无承载件的封装结构,在第 7,368,808 号美国专利中,包括具有电性连接垫 140 的芯片 14;设置于该芯片 14 上的微机电元件 141 及盖体 12,以封盖该微机电元件 141,其中,该盖体 12 中具有导电通孔 120,且该导电通孔 120 两侧具有接触垫 122,内侧的接触垫 122 对应连接该电性连接垫 140,此外,外侧的接触垫 122 上则形成有焊球 16,从而该芯片 14 通过该焊球 16 连接至其他电子元件。

[0007] 如图 1D 所示的第 6,846,725 号美国专利的封装结构,包括具有电性连接垫 140 的芯片 14、微机电元件 141 及具有导电通孔 120 的盖体 12,以封盖该微机电元件 141,且该电性连接垫 140 上具有焊锡凸块 142,而该导电通孔 120 两侧具有接触垫 122,令内侧的接触垫 122 对应连接该焊锡凸块 142,使该芯片 14 通过外侧的该接触垫 122 连接至其他电子元件。

[0008] 但是,上述现有的封装结构虽无承载件而可满足微小化的需求,但在设置该盖体 12 前,需先在该盖体 12 中制作导电通孔 120,不仅钻孔的成本高,且该导电通孔 120 两侧的接触垫 122 容易发生对位不精准或结合不稳固,导致电性连接不良,进而影响该芯片 14 外接电子元件的品质。因此,遂发展出无需在盖体 12 中制作导电通孔 120 的封装结构,请参阅图 1E。

[0009] 如图 1E 所示,在第 6,828,674 号美国专利的封装结构中,包括具有电性连接垫 140 的芯片 14;设置于该芯片 14 上的微机电元件 141 及外侧具有线路层 121 的盖体 12;支撑

体 13 ;通过该支撑体 13 粘接于该芯片 14 上的盖体 12,以封盖该微机电元件 141 ;电性连接该线路层 121 的焊线 11 与电性连接垫 140 ;以及封装材 15,包覆该焊线 11、盖体 12 与芯片 14,且该封装材 15 具有开孔 150,以令部分线路层 121 外露于该开孔 150 中,最后在该外露的线路层 121 上形成焊球 16,从而供连接至其他电子装置上。

[0010] 但是,上述现有的封装结构需在盖体上以黄光制造工艺制作线路,耗费成本高。与外部元件电性连接的焊球 16 受到封装材 15 的限制,只能植设于盖体的区域内,亦容易造成焊球 16 桥接 (solder ball bridge),大幅限制封装结构的信号输入输出密度,也限制线路间的间距尽可能缩小,亦造成封装结构接置到电路板的困难,限缩应用范围。此外,供对应连接该封装结构的电路板也需要采用较高成本的细间距 (finepitch) 制造工艺来布设线路。再者,此封装结构并无法达成内部芯片结构 14' 的电磁波干扰遮蔽 (EMI shielding) 的功能。

[0011] 因此,如何避免上述现有技术中的种种问题,实已成目前急欲解决的问题。

## 发明内容

[0012] 有鉴于上述现有技术的缺陷,本发明的目的是提供减少整体封装结构厚度且不需在盖体上钻孔的具微机电组件的封装结构和制法。

[0013] 本发明的另一目的是提供一种盖体具接地功能而达到电磁波干扰遮蔽功效的具微机电组件的封装结构和制法。

[0014] 为达到上述目的,本发明提供一种具微机电元件的封装结构,包括:芯片,该芯片上具有多个电性连接垫与至少一微机电元件;盖体,设于该芯片上并罩住该微机电元件,且该盖体上形成有金属层;第一子焊线,电性连接该电性连接垫;第二子焊线,电性连接该金属层;封装层,设于该芯片上,并包覆该盖体、第一子焊线与第二子焊线,且该第一子焊线与第二子焊线的顶端外露于该封装层顶面;以及多条金属导线,设于该封装层上并电性连接该第一子焊线。

[0015] 在另一实施例中,该多条金属导线电性连接该第二子焊线。

[0016] 本发明还提供另一种具微机电元件的封装结构,包括:芯片,该芯片上具有多个电性连接垫与至少一微机电元件;盖体,设于该芯片上并罩住该微机电元件;第一子焊线,电性连接该电性连接垫;封装层,设于该芯片上,并包覆该盖体与第一子焊线,该封装层顶面与该盖体顶面齐平,且该第一子焊线的顶端外露于该封装层顶面;以及多条金属导线,设于该封装层上并电性连接该第一子焊线。

[0017] 本发明再提供一种具微机电元件的封装结构,包括:芯片,该芯片上具有多个电性连接垫与至少一微机电元件;盖体,设于该芯片上并罩住该微机电元件,且该盖体上形成有金属层;第一子焊线,电性连接该电性连接垫;第二子焊线,电性连接该金属层;封装层,设于该芯片上,并包覆该盖体、第一子焊线与第二子焊线,且该第一子焊线与第二子焊线的顶端外露于该封装层顶面;以及多条金属导线,各该金属导线是由第一子金属导线与第二子金属导线所组成且设于该封装层上,该第一子金属导线电性连接该第一子焊线,该第二子金属导线电性连接该第二子焊线。

[0018] 为得到前述的封装结构,本发明提供一种具微机电元件的封装结构的制法,包括:准备一晶圆,该晶圆上具有多个电性连接垫与多个微机电元件;在该晶圆上设置多个盖体,

各该盖体对应罩住各该微机电元件,其中,该盖体上形成有金属层;以焊线电性连接该电性连接垫与金属层;在该晶圆上形成封装层以包覆该盖体、焊线、电性连接垫与金属层;移除部分该封装层,从而使该焊线分成互不连接的第一子焊线与第二子焊线,该第一子焊线与第二子焊线的顶端均外露于该封装层顶面,该第一子焊线与第二子焊线分别电性连接该电性连接垫与金属层;在该封装层上形成多条金属导线,从而使各该金属导线电性连接该第一子焊线;在该金属导线上形成凸块;以及进行切单制造工艺,以得到多个具微机电元件的封装件。

[0019] 在另一实施例中,该多条金属导线电性连接该第二子焊线。

[0020] 本发明还提供另一种具微机电元件的封装结构的制法,包括:准备一晶圆,该晶圆上具有多个电性连接垫与多个微机电元件;在该晶圆上设置多个盖体,各该盖体对应罩住各该微机电元件,其中,该盖体上形成有金属层;以焊线电性连接该电性连接垫与金属层;在该晶圆上形成封装层以包覆该盖体、焊线、电性连接垫与金属层;移除部分该封装层及部分该焊线,从而使该封装层顶面与该盖体顶面齐平,并使该焊线剩下电性连接该电性连接垫的第一子焊线,且该第一子焊线的顶端外露于该封装层顶面;在该封装层上形成多条金属导线,从而使各该金属导线电性连接该第一子焊线;在该金属导线上形成凸块;以及进行切单制造工艺,以得到多个具微机电元件的封装件。

[0021] 本发明还提供又一种具微机电元件的封装结构的制法,包括:准备一晶圆,该晶圆上具有多个电性连接垫与多个微机电元件;在该晶圆上设置多个盖体,各该盖体对应罩住各该微机电元件,其中,该盖体上形成有金属层;以焊线电性连接该电性连接垫与金属层;在该晶圆上形成封装层以包覆该盖体、焊线、电性连接垫与金属层;移除部分该封装层,从而使该焊线分成互不连接的第一子焊线与第二子焊线,该第一子焊线与第二子焊线的顶端均外露于该封装层顶面,该第一子焊线与第二子焊线分别电性连接该电性连接垫与金属层;在该封装层上形成多条金属导线,各该金属导线是由第一子金属导线与第二子金属导线所组成,该第一子金属导线与第二子金属导线分别电性连接该第一子焊线与第二子焊线;在该金属导线上形成凸块;以及进行切单制造工艺,以得到多个具微机电元件的封装件。

[0022] 由上可知,本发明的具微机电元件的封装结构是直接在芯片上完成封装,而不需额外的承载件,因此可减少整体封装结构的厚度;再者,本发明的封装结构不需在盖体上钻孔,不仅制造工艺简单而易于实施,且因制造工艺步骤减少而降低成本;又本发明的封装结构的凸块的位置可在顶面的任意位置,而不需限制在盖体上方;另外,由于本发明是直接在晶圆上进行所有封装制造工艺,而非以现有具承载件的封装方式,故可减少不必要的晶圆预切割为单体芯片,再将芯片粘着至承载件的步骤,进而大幅缩短整体制作时间及制造成本;最后,本发明的封装结构采用将盖体通过子焊线及金属导线连接至接地端的方式,令盖体具接地功能,而达到电磁波干扰遮蔽的功效。

## 附图说明

[0023] 图 1A 至图 1E 为现有具微机电元件的封装结构的各式形态的剖视图;

[0024] 图 2A 至图 2F 为本发明的具微机电元件的封装结构及其制法的第一实施例的剖视图,其中,图 2E' 及图 2E'' 为局部放大图,是显示具有第一及第二绝缘层的方式以及金属



导线电性连接子焊线的其他实施例；

- [0025] 图 3 为本发明的具微机电元件的封装结构的第二实施例的剖视图；  
[0026] 图 4 为本发明的具微机电元件的封装结构的第三实施例的剖视图；  
[0027] 图 5 为本发明的具微机电元件的封装结构的第四实施例的剖视示意图；  
[0028] 图 6 为本发明的具微机电元件的封装结构的第五实施例的剖视图；  
[0029] 图 7 为本发明的具微机电元件的封装结构的第六实施例的剖视图。

[0030] 主要元件符号说明：

- |        |                  |               |
|--------|------------------|---------------|
| [0031] | 10 基板            | 10' 导线架       |
| [0032] | 11、22 焊线         | 111 顶端        |
| [0033] | 12、21 盖体         | 120 导电通孔      |
| [0034] | 121 线路层          | 122 接触垫       |
| [0035] | 13 支撑体           | 14、20' 芯片     |
| [0036] | 140、201 电性连接垫    | 141、202 微机电元件 |
| [0037] | 142 焊锡凸块         | 14' 芯片结构      |
| [0038] | 15 封装材           | 150 开孔        |
| [0039] | 240a 第一绝缘层       | 240b 第二绝缘层    |
| [0040] | 2401、2402 绝缘层开口  | 16 焊球         |
| [0041] | 17 被动装置          | 20 晶圆         |
| [0042] | 211 金属层          | 23 封装层        |
| [0043] | 230 封装层开口        | 221 第一子焊线     |
| [0044] | 222 第二子焊线        | 24 金属导线       |
| [0045] | 241 第一子金属导线      | 242 第二子金属导线   |
| [0046] | 25、251、252 凸块    | 26 凸块下金属层     |
| [0047] | 2、3、4、5、6、7 封装结构 |               |

### 具体实施方式

[0048] 以下通过特定的具体实施例说明本发明的实施方式，本领域技术人员可由本说明书所揭示的内容轻易地了解本发明的其他优点及功效。

#### [0049] 第一实施例

[0050] 请参阅图 2A 至图 2F，为本发明的具微机电元件的封装结构及其制法的第一实施例的剖视图。

[0051] 首先，如图 2A 所示，准备一晶圆 20，在本图中仅显示部分晶圆的剖视图，但是该晶圆 20 上具有多个电性连接垫 201 与多个微机电 (MEMS) 元件 202。

[0052] 如图 2B 所示，在该晶圆 20 上设置多个盖体 21，各该盖体 21 对应罩住各该微机电元件 202；其中，该晶圆 20 的材料可为硅，该微机电元件 202 可为陀螺仪 (gyroscope)、加速度计 (accelerometer) 或射频微机电 (RF MEMS) 元件，该盖体 21 的材料可为玻璃或硅。此外，该盖体 21 上形成有金属层 211，其形成方法包括准备一作为盖体 21 的片材，该片材可为导体或非导体，例如金属、硅、玻璃或陶瓷，接着在该盖体 21 上以例如溅镀的方式形成可供接合的金属层 211 或多个接合垫 (bonding pad)，如图 2B' 所示，其材料可为铝、铜、金、钯、

镍 / 金、镍 / 铅、钛钨 / 金、钛 / 铝、钛钨 / 铝或钛 / 铜 / 镍 / 金或其组合,并在相对于金属层的一侧形成孔穴,以供容纳微机电元件。

[0053] 如图 2C 所示,以焊线 22 电性连接该电性连接垫 201 与金属层 211,并在该晶圆 20 上形成封装层 23 以包覆该盖体 21、焊线 22、电性连接垫 201 与金属层 211;其中,该封装层 23 的材料可为介电材的胶材,例如:环氧树脂 (Epoxy)、环氧树脂成形塑料 (Epoxy Molding Compound, 简称 EMC) 或聚酰亚胺等热固性树脂或硅胶 (silicone)。

[0054] 如图 2D 所示,移除部分该封装层 23,也就是移除该封装层 23 的上层部分与其内部的焊线 22 弧顶部分,从而使该焊线 22 分成互不连接的第一子焊线 221 与第二子焊线 222,该第一子焊线 221 与第二子焊线 222 的顶端均外露于该封装层 23 顶面,由于移除部分封装层 23,是以,该第一子焊线 221 与第二子焊线 222 分别仅电性连接该电性连接垫 201 与金属层 211。另一方面,该封装层 23 可通过研磨 (grinding) 方式、激光、电浆、化学蚀刻或化学机械研磨 (CMP) 来移除。

[0055] 如图 2E 所示,在该封装层 23 上形成多条金属导线 24,从而使各该金属导线 24 电性连接该第一子焊线 221,且电性隔离于该第二子焊线 222,此外,该金属导线 24 的一端可布设为向微机电元件 202 方向延伸或可向微机电元件 202 的外围方向延伸 (未图示),其布设方式可依电性需求及布设密度限制而弹性调整,并在该金属导线 24 上形成凸块 25,例如在其金属导线端处上形成凸块 25;其中,该凸块 25 的材料为金属或合金,且具有焊接熔接特性,如锡 / 铅、锡 / 银 / 铜或金为佳。此外,可如图 2E' 所示,还包括在形成凸块 25 之前,于该封装层 23 及金属导线 24 上形成第一绝缘层 240a,其中,该第一绝缘层 240a 具有多个外露该金属导线 24 的绝缘层开口 2401,且该凸块 25 形成于该绝缘层开口 2401 处以电性连接该金属导线 24。此外,还可包括在形成该金属导线 24 之前,于该封装层 23 上形成第二绝缘层 240b,其中,该第二绝缘层 240b 具有多个外露该第一子焊线 221 的绝缘层开口 2402,且该第二绝缘层 240b 电性隔离该第二子焊线 222。该图 2E' 所示的结构,可以重布线层 (RDL) 技术完成。

[0056] 另外,在凸块 25 形成之前,亦可形成如绿漆的绝缘层 (未图示),该绝缘层具有多个外露金属导线 24 的开口,供凸块 25 电性连接金属导线 24。

[0057] 在其他实施例中,如图 2E'' 所示,该第二绝缘层 240b 具有多个外露该第二子焊线 222 的绝缘层开口 2402,且该第二绝缘层 240b 电性隔离该第一子焊线 222,而该金属导线 24 电性连接该第二子焊线 222,该封装层 23 及金属导线 24 上形成具有绝缘层开口 2401 的第一绝缘层 240a,且该凸块 25 形成于该绝缘层开口 2401 处以电性连接该金属导线 24,或者,亦可通过使该金属导线 24 的布线避开该第二子焊线 222 的顶端,以达成相同的电性隔离效果 (未图示此实施例)。

[0058] 另一方面,在形成有第一绝缘层 240a 的实施例中,还可包括在形成凸块 25 之前,于该绝缘层开口 2401 处形成凸块下金属层 26。

[0059] 如图 2F 所示,进行切单制造工艺 (singulation),从而得到多个具微机电元件 202 的封装结构 2。

[0060] 本发明还提供一种具微机电元件的封装结构 2,包括:芯片 20', 该芯片 20' 上具有多个电性连接垫 201 与至少一微机电元件 202;盖体 21,设于该芯片 20' 上并罩住该微机电元件 202,且该盖体 21 上形成有金属层 211;第一子焊线 221,电性连接该电性连接垫

201 ;第二子焊线 222,电性连接该金属层 211 ;封装层 23,设于该芯片 20' 上,并包覆该盖体 21、第一子焊线 221 与第二子焊线 222,且该第一子焊线 221 与第二子焊线 222 的顶端外露于该封装层 23 顶面 ;以及多条金属导线 24,设于该封装层 23 上并电性连接该第一子焊线 221。

[0061] 在另一实施例中,如图 2E'' 所示的制法,所得的具微机电元件的封装结构,该金属导线 24 是设于该封装层 23 上并电性连接该第二子焊线 222。在较佳实施例中,该封装结构 2 还可包括第一绝缘层 240a,形成于该封装层 23 及金属导线 24 上且具有多个外露该金属导线 24 的绝缘层开口 2401,而所形成的凸块 25 是形成于该绝缘层开口 2401 处以电性连接该金属导线 24。再者,该封装结构 2 还可包括第二绝缘层 240b,是形成于该封装层 23 上且具有多个外露该第一子焊线 221 或第二子焊线 222 的绝缘层开口 2402,从而使该金属导线 24 形成于该绝缘层开口 2402 及第二绝缘层 240b 上。

[0062] 另一方面,在形成有第一绝缘层 240a 的实施例中,还可包括凸块下金属层 26,是形成于该凸块 25 与第一绝缘层 240a 之间。

[0063] 本发明的具微机电元件的封装结构,该金属导线 24 的一端可向微机电元件 202 方向延伸,且该封装结构 2 还包括形成于该导线端处上的凸块 25。详言之,由该封装结构 2 外围向内观看,该金属导线 24 主要是自电性连接垫 201 端向微机电元件 202 方向延伸。

[0064] 在上述的具微机电元件的封装结构中,该芯片 20' 的材料可为硅,该微机电元件 202 可为陀螺仪 (gyroscope)、加速度计 (accelerometer) 或射频微机电 (RF MEMS) 元件,该盖体 21 的材料可为导体或非导体,例如金属、硅、玻璃或陶瓷,该金属层 211 的材料可为铝、铜、金、钯、镍 / 金、镍 / 铅、钛钨 / 金、钛 / 铝、钛钨 / 铝或钛 / 铜 / 镍 / 金或其组合,该封装层 23 的材料可为介电材的胶材,例如 :环氧树脂 (Epoxy)、环氧树脂成形塑料 (Epoxy Molding Compound,简称 EMC) 或聚酰亚胺等热固性树脂或硅胶 (silicone)。

[0065] 在封装结构令金属导线电性隔离该第二子焊线的实施例中,如该金属导线 24 的一端向微机电元件 202 方向延伸,甚至是延伸至该盖体上,且通过第二子焊线 222 上,可视需要地,该金属导线 24 的底部比邻该第二子焊线 222 处具有绝缘垫,如第二绝缘层 240b 的材料,以达成电性隔离于该第二子焊线 222。在金属导线电性隔离该第一子焊线的实施例中,则可令该金属导线 24 的底部比邻该第一子焊线 222 处具有绝缘垫。

[0066] 又在前述的封装结构中,该电性连接垫 201 可位于该盖体 21 外围。

[0067] 在所述的具微机电元件的封装结构中,该凸块 25 的材料为金属或合金,且具有焊接熔接特性,如锡 / 铅、锡 / 银 / 铜或金为佳。

### [0068] 第二实施例

[0069] 如图 3 所示,为本发明的具微机电元件的封装结构的第二实施例的剖视图,其与图 2F 所示的封装结构 2 相似,主要不同处在于本实施例的封装结构 3 的盖体 21 的金属层 211 是由多个接合垫构成,且各该金属导线 24 电性连接该第一子焊线 221 及第二子焊线 211。该封装结构 3 的制法大致相似于第一实施例,且第一绝缘层 240a 及第二绝缘层 240b 的形成亦如图 2E' 及图 2E'' 所示,故在此不加以赘述。

### [0070] 第三实施例

[0071] 如图 4 所示,为本发明的具微机电元件的封装结构的第三实施例的剖视图,其与图 2F 所示的封装结构 2 相似,主要不同处在于本实施例的封装结构 4 的封装层 23 顶面与该

盖体 21 顶面齐平,也就是该封装层 23 露出该金属层 211,而该第二子焊线 222 是在移除部分该封装层 23 时去除,因此,该焊线 22 剩下电性连接该电性连接垫 201 的第一子焊线 221,且该第一子焊线 221 的顶端外露于该封装层 23 顶面,该封装结构 4 的制法大致相似于第一实施例,且第一绝缘层 240a 及第二绝缘层 240b 的形成亦如图 2E' 及图 2E'' 所示,故在此不加以赘述。

#### [0072] 第四实施例

[0073] 如图 5 所示,为本发明的具微机电元件的封装结构的第四实施例的剖视图,其与图 4 所示的封装结构 2 相似,主要不同处在于本实施例的封装结构 5 的在移除部分封装层 23 时,一并移除掉金属层 211,且该金属导线 24 可延伸至该盖体 21 上。该封装结构 5 的其余制法大致相似于第三实施例,且第一绝缘层 240a 及第二绝缘层 240b 的形成亦如图 2E' 及图 2E'' 所示,故在此不加以赘述。

#### [0074] 第五实施例

[0075] 如图 6 所示,为本发明的具微机电元件的封装结构的第五实施例的剖视图,其与图 5 所示的封装结构 5 相似,主要不同处在于本实施例的封装结构 6 的金属导线 24 还延伸至该盖体 21 上,该封装结构 6 的制法大致相似于第一实施例,故在此不加以赘述。

#### [0076] 第六实施例

[0077] 如图 7 所示,为本发明的具微机电元件的封装结构的第六实施例的剖视图,其与图 2F 所示的封装结构 2 相似,主要不同处在于本实施例的封装结构 7 的金属导线 24 分成互不电性连接的第一子金属导线 241 与第二子金属导线 242。该第一子金属导线 241 电性连接该第一子焊线 221,且该第一子金属导线 241 的一端向芯片 20' 周缘方向延伸,并在其延伸端处上形成凸块 251;该第二子金属导线 242 电性连接该第二子焊线 222,且该第二子金属导线 242 的一端向微机电元件 202 方向延伸,并在其延伸端处上形成凸块 252,该封装结构 7 的制法大致相似于第一实施例,故在此不加以赘述。

[0078] 此外,该封装结构 7 也可如图 2E' 的方式,还包括形成于该封装层及金属导线上且具有多个外露该金属导线的绝缘层开口的第一绝缘层。又该封装结构 7 亦可包括第二绝缘层(未图示),形成于该封装层上且具有多个外露该第一及第二子焊线的绝缘层开口,从而使该金属导线形成于该开口及第二绝缘层上。

[0079] 在上述的封装结构 7 中,可将该第二子焊线 222、第二子金属导线 242 与凸块 252 电性接地(ground),而使其具有电磁波干扰遮蔽的功效。

[0080] 综上所述,本发明的具微机电元件的封装结构是直接在晶圆上完成封装,而不需额外的承载件,因此可减少整体封装结构的厚度,再者,本发明的封装结构不需在盖体上钻孔,不仅制造工艺简单而易于实施,且因制造工艺步骤减少而降低成本。又本发明的封装结构的凸块的位置不受限在封装层上方,而可设于盖体上方。另外,由于本发明是直接于晶圆上进行所有封装制造工艺,而非以现有具承载件的封装方式,故可减少不必要的晶圆预切割为单体芯片,再将芯片粘着至承载件的步骤,进而大幅缩短整体制作时间及制造成本;最后,本发明的封装结构采用将盖体通过子焊线及金属导线连接至接地端的方式,令盖体具接地功能,而达到电磁波干扰遮蔽的功效。

[0081] 上述实施例用以例示性说明本发明的原理及其功效,而非用于限制本发明。任何本领域技术人员均可在不违背本发明的精神及范畴下,对上述实施例进行修改。因此本发

---

明的权利保护范围,应以权利要求书的范围为依据。

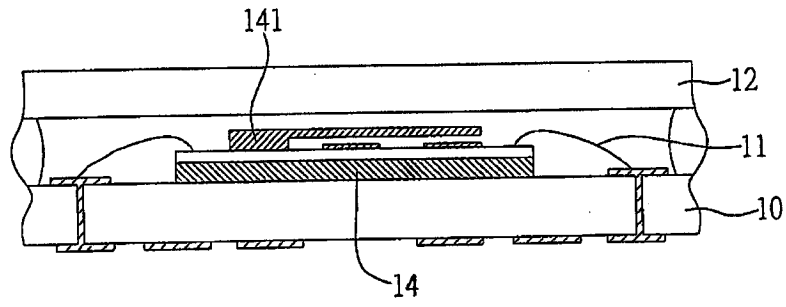


图 1A

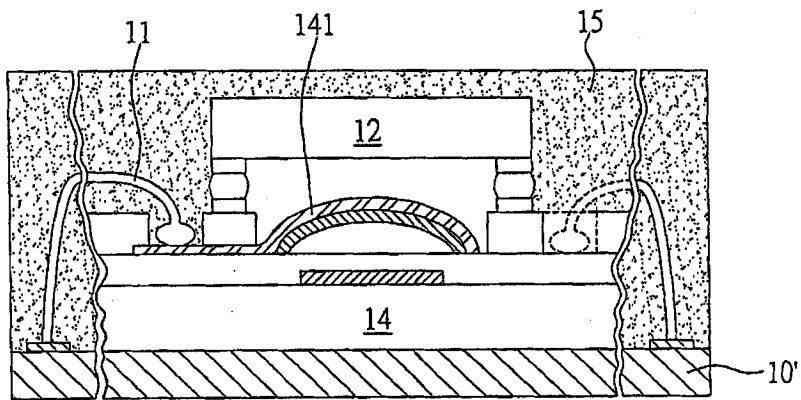


图 1B

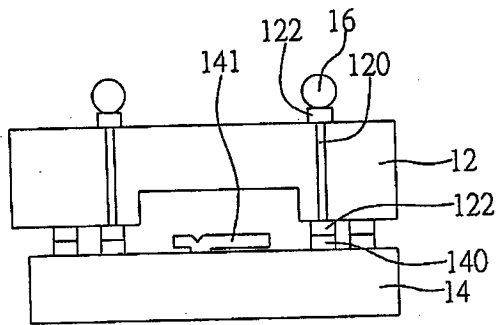


图 1C

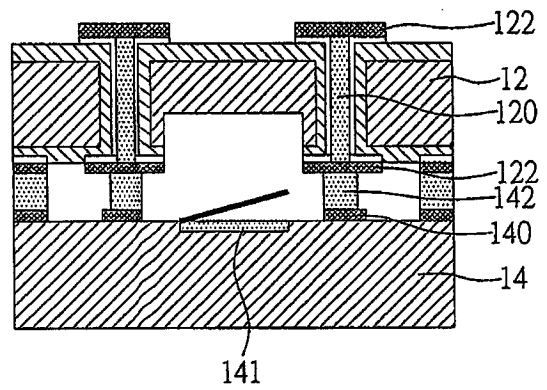


图 1D

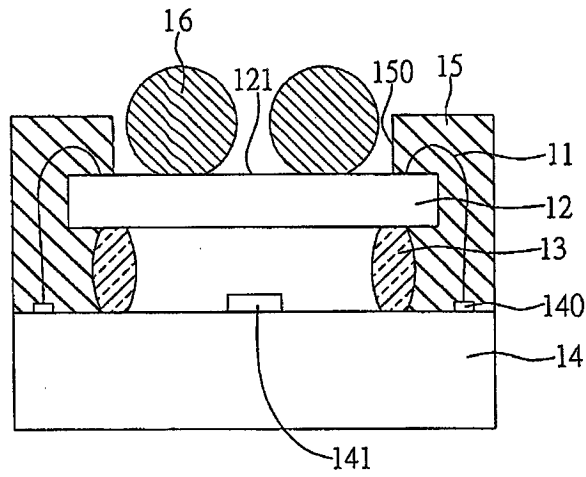


图 1E

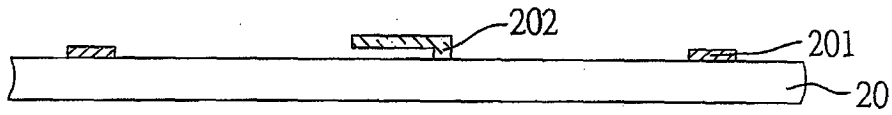


图 2A

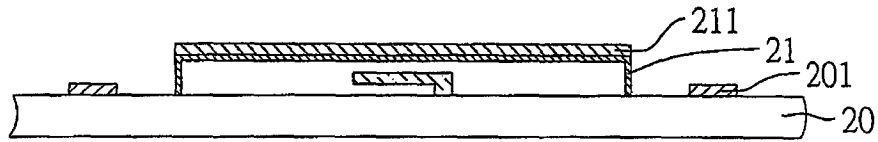


图 2B

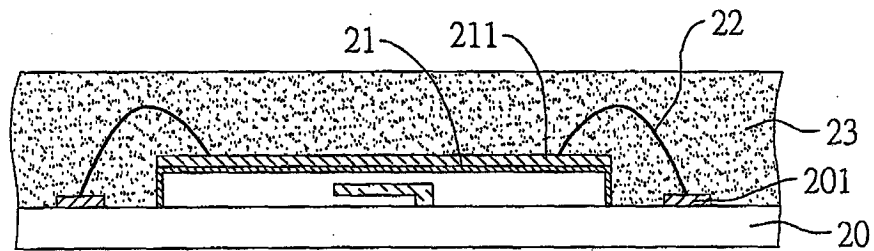


图 2C

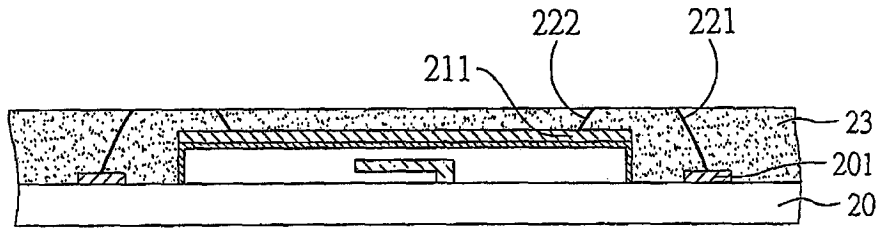


图 2D

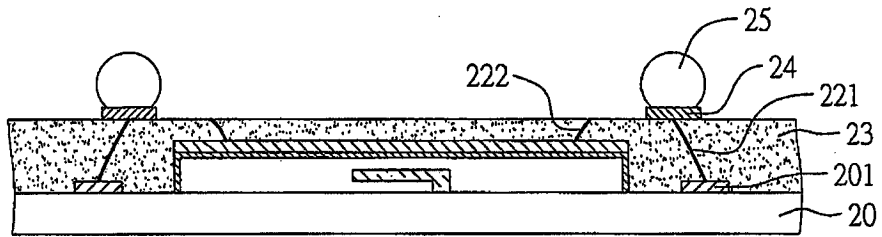


图 2E

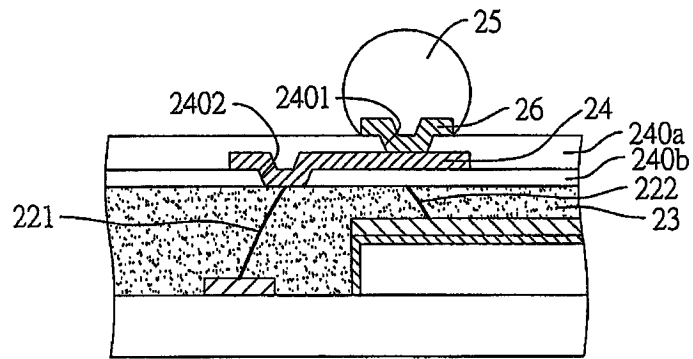


图 2E'

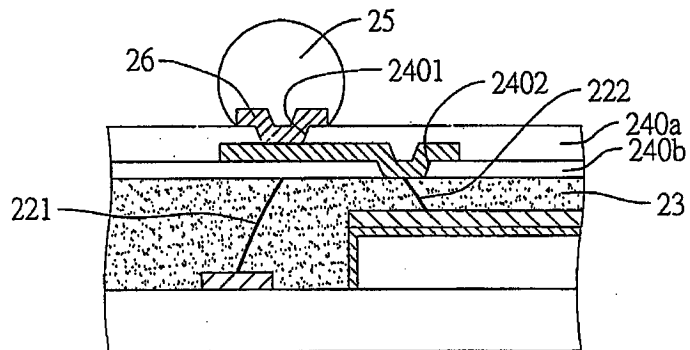


图 2E''



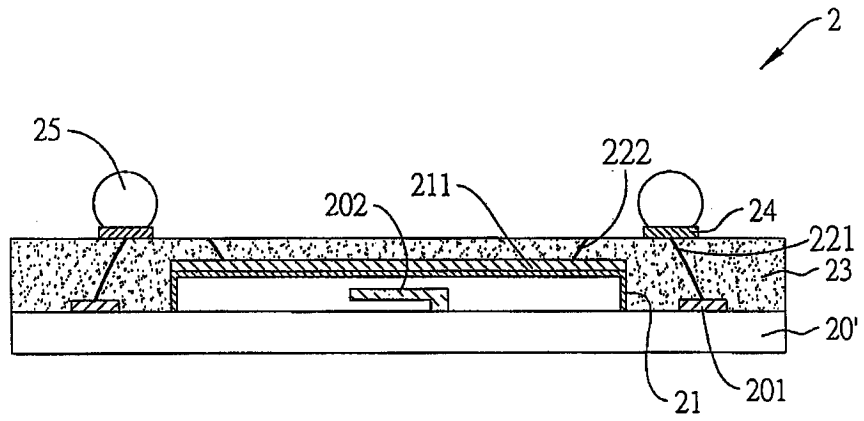


图 2F

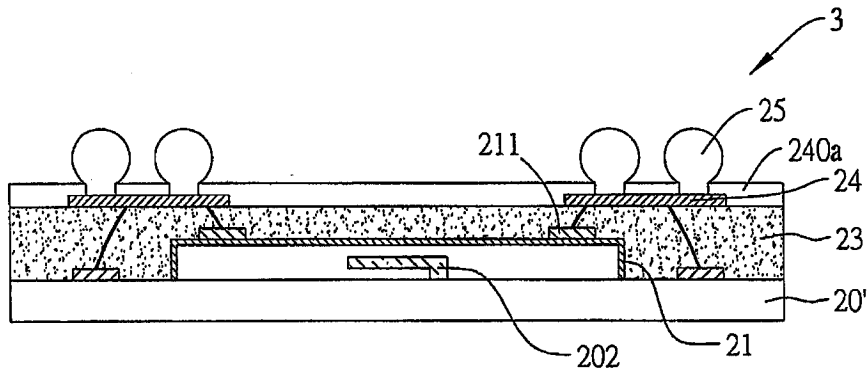


图 3

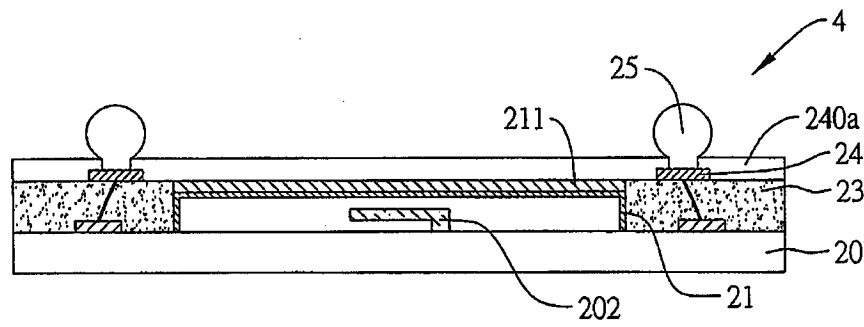


图 4

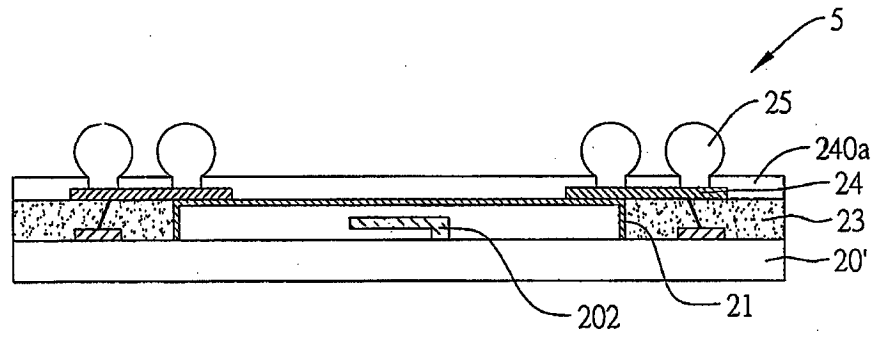


图 5

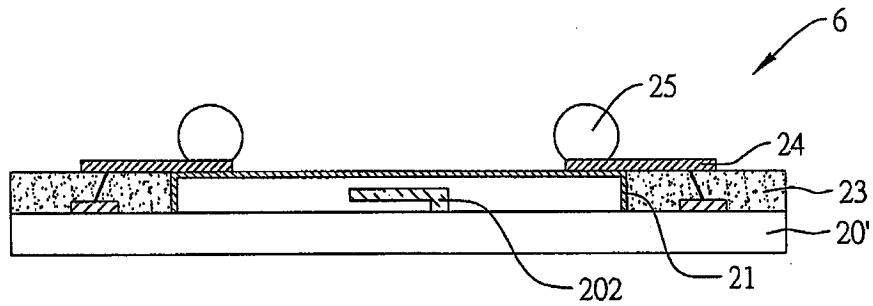


图 6

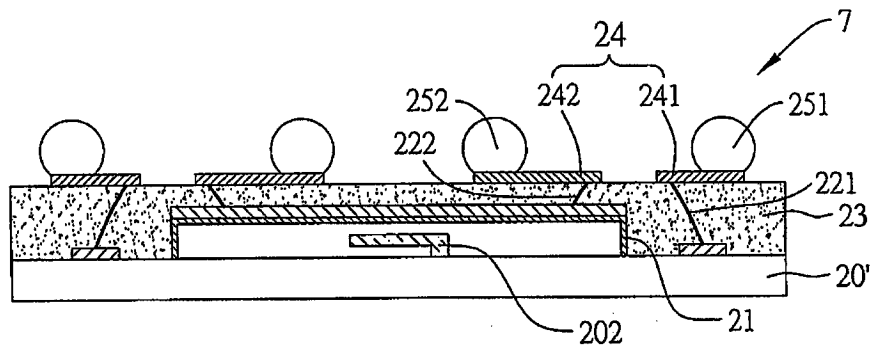


图 7