(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 12 月 27 日(27.12.2013)

WIPO | PCT

(10) 国際公開番号
WO 2013/190752 A1

(51) 国際特許分類:
H03K 17/082 (2006.01) *H02M 1/08* (2006.01)
H03K 17/567 (2006.01) *H02H 3/087* (2006.01)
H02M 1/00 (2007.01) *H02H 7/12* (2006.01)

(21) 国際出願番号: PCT/JP2013/002262

(22) 国際出願日: 2013 年 4 月 1 日(01.04.2013)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2012-140931 2012 年 6 月 22 日(22.06.2012) JP

(71) 出願人: 富士電機株式会社(**FUJI ELECTRIC CO., LTD.**) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田１番１号 Kanagawa (JP).

(72) 発明者: 皆川 啓(**MINAGAWA, Kei**); 〒2109530 神奈川県川崎市川崎区田辺新田１番１号 富士電機株式会社内 Kanagawa (JP).

(74) 代理人: 廣瀬 一, 外(**HIROSE, Hajime** et al.); 〒1056032 東京都港区虎ノ門四丁目３番１号 城山トラストタワー３２階 特許業務法人日栄国際特許事務所 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

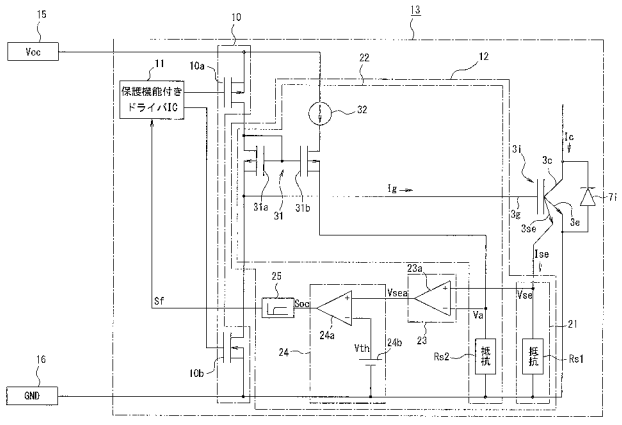
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

[続葉有]

(54) **Title**: OVERCURRENT DETECTING APPARATUS, AND INTELLIGENT POWER MODULE USING SAME

(54) 発明の名称 : 過電流検出装置及びこれを使用したインテリジェントパワーモジュール

[図2]



11 Driver IC provided with protection function
Rs1, Rs2 Resistor

(57) **Abstract**: Provided are: an overcurrent detecting apparatus capable of shortening a false detection prevention time; and an intelligent power module using the overcurrent detecting apparatus. The overcurrent detecting apparatus is provided with: a sense emitter current detecting section (21), which detects, as a sense emitter voltage, a sense emitter current outputted from a sense emitter (3se) of an IGBT (3i); and a comparing section (24), which detects an overcurrent by comparing the sense emitter voltage detected by means of the sense emitter current detecting section and a threshold voltage with each other. The overcurrent detecting apparatus is also provided with: a correction current detecting section (22), which detects, as a correction voltage, a correction current that corresponds to a current between the sense emitter and the gate of the IGBT; and a voltage correction section (23), which calculates a sense emitter correction voltage by subtracting the correction voltage from the sense emitter voltage detected by means of the sense emitter current detecting section, said correction voltage having been detected by means of the correction current detecting section, and which supplies the sense emitter correction voltage to the comparing section.

(57) 要約:

[続葉有]

WO 2013/190752 A1

(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

— 補正された請求の範囲及び説明書（条約第 19 条(1)）

誤検出防止時間を短縮することができる過電流検出装置及びこれを使用したインテリジェントパワーモジュールを提供する。ＩＧＢＴ(３ｉ)のセンスエミッタ(３ｓｅ)から出力されるセンスエミッタ電流をセンスエミッタ電圧として検出するセンスエミッタ電流検出部(２１)と、該センスエミッタ電流検出部で検出したセンスエミッタ電圧と閾値電圧とを比較して過電流を検出する比較部(２４)とを備えている。さらに、前記ＩＧＢＴのゲート及びセンスエミッタ間の電流に対応する補正用電流を補正電圧として検出する補正用電流検出部(２２)と、前記センスエミッタ電流検出部で検出したセンスエミッタ電圧から前記補正電流検出部で検出した補正用電圧を減じてセンスエミッタ補正電圧を算出し、当該センスエミッタ補正電圧を前記比較部に供給する電圧補正部(２３)とを備えている。

明　細　書

発明の名称 ：

過電流検出装置及びこれを使用したインテリジェントパワーモジュール

技術分野

[0001] 本発明は、絶縁ゲートバイポーラトランジスタ（以下、ＩＧＢＴと称す）に過電流が流れたときに、ＩＧＢＴを破壊から保護する過電流検出装置及びこれを使用したインテリジェントパワーモジュールに関する。

背景技術

[0002] 電力変換装置を構成する三相のインバータ回路は、６個のＩＧＢＴと、これらＩＧＢＴと逆並列に接続されたフリーホイールダイオード（ＦＷＤ）とが２つずつ直列に接続された直列回路が直流電源に並列に接続された構成を有し、各直列回路のＩＧＢＴ間の接続点に電動モータなどのインダクタンス負荷が接続されている。

このような電力変換装置に使用されるＩＧＢＴでは、過電流が流れたときにＩＧＢＴを破壊から保護するために過電流保護回路が設けられている。

[0003] この過電流保護回路としては、図５に示す構成が知られている。

ＩＧＢＴ１００には、コレクタ１００ｃと、エミッタ１００ｅと、センスエミッタ１００ｓｅとが設けられている。センスエミッタ１００ｓｅは、コレクタ１００ｃとエミッタ１００ｅの間を流れる電流に対して数千分の１又は数万分の１程度のセンス電流を出力する。この過電流保護回路は、センスエミッタ１００ｓｅと接地との間に電流検出用抵抗１０１を介挿し、この電流検出用抵抗１０１の高電位側のセンス電圧Ｖｓｅを過電流検出用コンパレータ１０２の非反転入力端子に入力する。

[0004] この過電流検出用コンパレータ１０２の反転入力端子には、過電流を判断する閾値電圧Ｖｔｈが入力され、この過電流検出用コンパレータ１０２からセンス電圧Ｖｓｅが閾値電圧Ｖｔｈ以上となったときにオフ状態からオン状態に反転する過電流検出信号Ｓｏｃが出力される。

この過電流検出信号Ｓｏｃは、ローパスフィルタ回路１０３に供給されて所定の時定数を持って積分されることにより、ＩＧＢＴ１００のターンオン時に生じるセンス電圧Ｖｓｅが閾値電圧Ｖｔｈを超える値となる過渡的な増加状態で過電流の誤検出を防止するようにしている。

[0005] なお、ＩＧＢＴ１００は、ゲート駆動回路１０５から供給されるゲート電流によって駆動制御される。このゲート駆動回路１０５は、制御電源１０６及びグランド１０７間に直列に接続されたＰチャネルＭＯＳＦＥＴ１０８及びＮチャネルＭＯＳＦＥＴ１０９を有し、これらＰチャネルＭＯＳＦＥＴ１０８及びＮチャネルＭＯＳＦＥＴ１０９の接続点がＩＧＢＴ１００のゲート１００ｇに接続されている。そして、ＰチャネルＭＯＳＦＥＴ１０８及びＮチャネルＭＯＳＦＥＴ１０９が保護機能付きドライバＩＣ１１０によって、一方がオン状態であるときに他方がオフ状態となるように制御される。

[0006] 上記過電流保護回路の動作を図６の信号波形図を用いて説明する。

ＩＧＢＴ駆動回路のＰチャネルＭＯＳＦＥＴ１０８がオンすると、制御電源１０６の電圧Ｖｃｃ（例えば１５Ｖ程度）と等しい制御電圧ＶｇｃｃがＩＧＢＴ１００のゲート１００ｇに印加される。

ＩＧＢＴ１００は、絶縁ゲート型の半導体デバイスであり、いわゆる電圧駆動型のデバイスであるが、ＩＧＢＴ１００のゲート１００ｇにはゲート電流Ｉｇが流れ、ゲート容量（ここではゲート・エミッタ間容量のこと）を充電する。ゲート容量が充電されると図６（ｂ）に示すようにゲート電圧Ｖｇが立ち上がる。ゲート電圧Ｖｇが立ち上がりゲート閾値電圧に達すると、図６（ａ）に示すようにコレクタ電流Ｉｃが立ち上がり、コレクタ・エミッタ間電圧Ｖｃｅは図６（ａ）に示すように立下がり始める。

[0007] また、コレクタ電流Ｉｃの数千分の１～数万分の１程度であるセンス電流Ｉｓｅが図６（ｃ）に示すように立ち上がり、センス電流Ｉｓｅが流れるセンス抵抗Ｒｓの両端の電圧、つまりセンス電圧Ｖｓｅも図６（ｄ）に示すように上昇する。ゲート電圧Ｖｇがゲート閾値電圧に達すると、コレクタ・エミッタ間電圧Ｖｃｅが低下し、ＩＧＢＴ１００のミラー容量（ゲート・コレ

クタ容量）が増大して、ゲート電圧Ｖｇはほぼ一定となる領域に移行する。

[0008] この間に、センス電流Ｉｓｅも図６（ｃ）に示すように上昇し、これに伴ってセンス電圧Ｖｓｅも図６（ｄ）に示すように上昇し、過電流と判断する過電流閾値電圧Ｖｔｈ（これは基準電圧Ｅで決まる）に達すると、過電流検出用コンパレータ１０２の出力はＨレベルの過電流検出信号Ｓｏｃを出力する。

この過電流検出信号Ｓｏｃはローパスフィルタ回路１０３に供給されるので、ローパスフィルタ回路１０３の出力は、緩やかに上昇する。このとき、ローパスフィルタ回路１０３の時定数をセンス電圧Ｖｓが過電流閾値電圧Ｖｔｈを超えてから過電流閾値電圧Ｖｔｈ以下となるまでの誤検出防止時間Ｔ１よりも大きく設定されている。

[0009] このため、センス電圧Ｖｓｅが過電流閾値電圧Ｖｔｈを超えている誤検出防止時間Ｔ１の間にローパスフィルタ回路１０３のフィルタ出力が過電流検出用コンパレータ１０２のＨレベルに達することはない。

このため、ローパスフィルタ回路１０３のフィルタ出力が保護機能付きドライバＩＣ１１０に供給されたときに、フィルタ出力が過電流検出用コンパレータ１０２のＨレベルに達することがない。したがって、保護機能付きドライバＩＣ１１０でゲート電流Ｉｇが遮断されることはない。

[0010] しかしながら、過電流検出用コンパレータ１０２から出力される過電流検出信号ＳｏｃのＨレベルが誤検出防止時間Ｔ１を超えて継続される場合には、ローパスフィルタ回路１０３のフィルタ出力がＨレベルに達する。このため、保護機能付きドライバＩＣ１１０でＩＧＢＴ１００のゲート１００ｇに対するゲート電流Ｉｇの出力が停止されて、ＩＧＢＴ１００の過電流保護機能が動作する。

[0011] また、上記図５の構成では、ローパスフィルタ回路１０３を使用してＩＧＢＴ１００のターンオン時の過電流誤検出を防止するようにした場合について説明したが、特許文献１に記載されているように構成することもできる。

すなわち、特許文献１では、ローパスフィルタ回路を省略してＩＧＢＴを

動作させる入力信号の立ち上がりのエッジを検出してタイマーを動作させるようにしている。したがって、前述した誤検出防止時間Ｔ１の間通常の基準電圧より高い基準電圧を過電流検出用コンパレータに供給して、センス電圧Ｖｓｅが過電流閾値電圧Ｖｔｈを超えている期間過電流検出用コンパレータから出力される過電流検出信号がＬレベルを維持するようにしている。

先行技術文献

特許文献

[0012] 特許文献1：特開平６－１２０７８７号公報

発明の概要

発明が解決しようとする課題

[0013] ところで、上記従来例によると、ローパスフィルタ回路を使用して過電流検出用コンパレータ１０２から出力されるＨレベルの過電流検出信号ＳｏｃのＨレベルの立ち上がりをなまらせるか、タイマーを使用して誤検出防止時間Ｔ１の間過電流検出用コンパレータに通常の基準電圧より高い基準電圧を加えるようにしている。これにより、ＩＧＢＴのターンオン時に生じるセンス電圧Ｖｓｅが過電流閾値電圧Ｖｔｈを超えている期間での誤検出を防止するようにしている。

[0014] しかしながら、上記従来例では、ローパスフィルタ回路を使用する場合には、ＩＧＢＴの誤検出防止時間Ｔ１が４～５μｓｅｃと比較的長く、この誤検出防止時間Ｔ１が経過してから過電流判断を行うことになる。このため、過電流状態となったときに、過電流状態と判断するまでの判断時間が長くなるという未解決の課題がある。しかも、誤検出防止時間Ｔ１はＩＧＢＴによって異なるので、ローパスフィルタ回路の時定数を長めに設定せざるを得ず、この点でも過電流状態と判断する判断時間が長くなるという未解決の課題がある。このため、短時間の判断を必要とする短絡電流の検出を同時に行うことはできない。

[0015] これに対して、特許文献１に記載された発明では、タイマーを使用して過

電流検出用コンパレータの基準電圧を変更する場合には、ローパスフィルタを使用しないので、時定数の設定の必要はない。しかしながら、特許文献１に記載された発明では、タイマーに誤検出防止時間Ｔ１に相当する比較的長いタイムアップ時間を設定する必要がある。この誤検出防止時間Ｔ１はＩＧＢＴによって異なるので、タイムアップ時間を長めに設定する必要があるという未解決の課題がある。さらに、特許文献１に記載された発明では、タイマー、スイッチ回路、２種類の基準電圧源等を設ける必要があり、回路構成が大型化するという未解決の課題もある。

そこで、本発明は、上記従来例の未解決の課題に着目してなされたものであり、誤検出防止時間を短縮することができる過電流検出装置及びこれを使用したインテリジェントパワーモジュールを提供することを目的としている。

課題を解決するための手段

[0016] 上記目的を達成するために、本発明の第１の態様は、絶縁ゲートバイポーラトランジスタのセンスエミッタから出力されるセンスエミッタ電流をセンスエミッタ電圧として検出するセンスエミッタ電流検出部と、該センスエミッタ電流検出部で検出したセンスエミッタ電圧と閾値電圧とを比較して過電流を検出する比較部とを備えた過電流検出装置である。そして、過電流検出装置は、前記絶縁ゲートバイポーラトランジスタのゲート及びセンスエミッタ間の電流に対応する補正用電流を補正電圧として検出する補正用電流検出部と、前記センスエミッタ電流検出部で検出したセンスエミッタ電圧から前記補正電流検出部で検出した補正用電圧を減じてセンスエミッタ補正電圧を算出し、当該センスエミッタ補正電圧を前記比較部に供給する電圧補正部とを備えている。

[0017] また、本発明に係る過電流検出装置の第２の態様は、前記センス電流検出部及び前記補正電流検出部が、電流検出用抵抗を有し、電流を電圧値として検出するように構成されている。

また、本発明に係る過電流検出装置の第３の態様は、前記補正用電流検出

部が、前記ゲートに供給する電流路に介挿したカレントミラー回路と、該カレントミラー回路の電流出力部と接地との間に介挿した前記電流検出用抵抗とで構成されている。

[0018] また、本発明に係る過電流検出装置の第４の態様は、前記補正用電流検出部が、前記絶縁ゲートバイポーラトランジスタのゲート電流を制御する第１の半導体電流制御素子と並列に配置した前記第１の半導体電流制御素子のセルサイズに比較して小さいセルサイズの第２の半導体電流制御素子と、該第２の半導体制御素子の出力側と接地との間に介挿した前記電流検出用抵抗とで構成されている。

[0019] また、本発明に係るインテリジェントパワーモジュールの第１の態様は、絶縁ゲートバイポーラトランジスタ及び当該絶縁ゲートバイポーラトランジスタと逆並列に接続されたフリーホイールダイオードと、上記第１～第４の態様の何れか１つの態様を備えた過電流検出装置と、前記絶縁ゲートバイポーラトランジスタの駆動と少なくとも前記過電流検出装置の過電流検出値に基づく前記絶縁ゲートバイポーラトランジスタの保護とを行う駆動用ＩＣとを１つのパッケージに集約している。

発明の効果

[0020] 本発明によれば、センスエミッタ電流検出部で検出したＩＧＢＴのセンスエミッタ電圧から補正電流検出部で検出したＩＧＢＴのゲート及びセンスエミッタ間の電流に対応する補正用電圧を減算して算出したセンスエミッタ補正電圧を過電流閾値電圧と比較するようにしている。このため、ＩＧＢＴのコレクタ電流に相当する正味のセンスエミッタ電圧で過電流判断を行うので、ＩＧＢＴのターンオン時の誤検出防止時間を短縮することができる。このため、過電流検出に加えて短絡電流検出にも適用することができる。

さらに、上記過電流検出装置と、ＩＧＢＴ、ＦＷＤ、ＩＧＢＴの駆動用ＩＣとを１つのパッケージに集約してインテリジェンパワートモジュールを構成するので、全体の構成を小型化することができる。

図面の簡単な説明

[0021] [図1]本発明を適用し得る電力変換装置を示す回路図である。

[図2]本発明の過電流検出装置を含むインテリジェントパワーモジュールを示す回路図である。

[図3]図２の過電流検出装置の動作の説明に供する信号波形図である。

[図4]本発明の第２の実施形態を示す図２に対応する回路図である。

[図5]従来のＩＧＢＴの過電流検出装置を示す回路図である。

[図6]図５の動作の説明に供する信号波形図である。

発明を実施するための形態

[0022] 以下、本発明の実施の形態について図面を伴って説明する。

図１は、本発明を適用し得る電力変換装置を示す回路図、図２には、本発明の第１の実施形態における過電流検出装置を含むインテリジェントパワーモジュールの回路である。

本発明を適用し得る電力変換装置は、図１に示すように、例えば直流電力を三相交流電力に変換するインバータ回路で構成されている。このインバータ回路は、主直流電源１の正極側に接続された正極側ライン２ｐと主直流電源１の負極側に接続された負極側ライン２ｎとを有する。

[0023] これら正極側ライン２ｐ及び負極側ライン２ｎ間に、絶縁ゲートバイポーラトランジスタ（以下、ＩＧＢＴと称す）３Ａ及び３Ｂを直列に接続した直列回路４と、ＩＧＢＴ３Ｃ及び３Ｄを直列に接続した直列回路５と、ＩＧＢＴ３Ｅ及び３Ｆを直列に接続した直列回路６とが並列に接続されている。各ＩＧＢＴ３Ａ～３Ｆには、フリーホイールダイオード（以下、ＦＷＤと称す）７Ａ～７Ｆが逆並列に接続されている。

そして、直列回路４のＩＧＢＴ３Ａ及び３Ｂの接続点、直列回路５のＩＧＢＴ３Ｃ及び３Ｄの接続点並びに直列回路６のＩＧＢＴ３Ｅ，３Ｆの接続点が電動モータ等のインダクタンス負荷８に接続されている。

[0024] このインバータ回路の動作を図３の信号波形図を伴って説明する。

あるタイミングでＩＧＢＴ３ＡとＩＧＢＴ３Ｄがオンして負荷９に主直流電源1から電流Ｉ１が供給されているものとする。つぎに、ＩＧＢＴ３ＡとＩ

ＧＢＴ３Ｄがオフすると負荷９に流れている電流Ｉ１はＦＷＤ７Ｂ，７Ｃを通して主直流電源１に還流電流となって流れ込む。このように、ＩＧＢＴ３Ａ～ＩＧＢＴ３Ｆが順次オン・オフすることで、負荷９に三相の電力を供給する。

[0025] ところで、ＩＧＢＴ３Ａがオンからオフへ遷移し、電流Ｉ２がＦＷＤ７Ｃを流れている状態で、ＩＧＢＴ３Ｄがオンすると、一瞬、ＦＷＤ７ＣとＩＧＢＴ３Ｄの直列回路がアーム短絡状態になる。このアーム短絡はＦＷＤ７Ｃが逆回復した時に解消されるものの、ＩＧＢＴ３Ｄがターンオンするとき、このＦＷＤ７Ｃの逆回復電流がＩＧＢＴ３Ｄのコレクタ電流に重畳して流れる。そのため、図３（ａ）に示すように、ＩＧＢＴ３Ｄのコレクタ電流Ｉｃはターンオン動作時には逆回復電流Ｉｒが重畳されるので跳ね上がり、その後定常状態に移行する。

[0026] そして、インバータ回路を構成する各ＩＧＢＴ３ｉ及びＦＷＤ７ｉ（ｉ＝Ａ～Ｆ）のそれぞれは、図２に示すように、ＩＧＢＴ駆動回路１０、保護機能付きドライバＩＣ１１、過電流検出装置１２を含んで１つのパッケージ化されてインテリジェントパワーモジュール１３として構成されている。

ここで、ＩＧＢＴ駆動回路１０は、制御電源１５及びグランド１６間に直列に接続されたＰチャネルＭＯＳＦＥＴ１０ａと、ＮチャネルＭＯＳＦＥＴ１０ｂとを有し、ＰチャネルＭＯＳＦＥＴ１０ａ及びＮチャネルＭＯＳＦＥＴ１０ｂの接続点がＩＧＢＴ３ｉのゲート３ｇに接続されている。

[0027] 保護機能付きドライバＩＣ１１は、ＩＧＢＴ駆動回路１０を構成するＰチャネルＭＯＳＦＥＴ１０ａ及びＮチャネルＭＯＳＦＥＴ１０ｂを一方がオン状態であるときに他方がオフ状態となるように制御する。この保護機能付きドライバＩＣ１１は、ＩＧＢＴ３ｉをターンオンさせる場合には、ＰチャネルＭＯＳＦＥＴ１０ａをオン状態とし、ＮチャネルＭＯＳＦＥＴ１０ｂをオフ状態とする。これにより、制御電源１５からゲート電流ＩｇをＩＧＢＴ３ｉのゲート３ｇに供給してゲート容量（ここではゲート・エミッタ間容量を表す）を充電する。逆に、ＩＧＢＴ３ｉをターンオフさせる場合には、Ｐチ

ャネルＭＯＳＶＥＴ１０ａをオフ状態とし、ＮチャネルＭＯＳＦＥＴ１０ｂをオン状態としてＩＧＢＴ３ｉのゲート３ｇをグランド１６に接続してゲート容量を放電する。

[0028] 過電流検出装置１２は、センスエミッタ電流検出部２１と、補正用電流検出部２２と、電圧補正部２３、比較部２４と、ローパスフィルタ回路２５とを備えている。

センスエミッタ電流検出部２１は、ＩＧＢＴ３ｉに形成されたコレクタ３ｃを流れるコレクタ電流Ｉｃの数千分１～数万分の１程度のセンスエミッタ電流Ｉｓｅを出力するセンスエミッタ３ｓｅとグランドとの間に接続された電流検出用抵抗Ｒｓ１で構成されている。そして、電流検出用抵抗Ｒｓ１の高電位側からセンスエミッタ電流Ｉｓｅが電圧に変換されたセンスエミッタ電圧Ｖｓｅが出力される。

[0029] 補正用電流検出部２２は、ＩＧＢＴ駆動回路１０のＰチャネルＭＯＳＦＥＴ１０ａのドレイン側に入力部が接続されたカレントミラー回路３１と、このカレントミラー回路３１の出力部とグランド１６との間に接続された電流検出用抵抗Ｒｓ２とを少なくとも有する。

カレントミラー回路３１は、ＩＧＢＴ駆動回路１０のＰチャネルＭＯＳＦＥＴ１０ａのドレインとＩＧＢＴ３ｉのゲート３ｇとの間に接続されたＰチャネルＭＯＳＦＥＴ３１ａと、このＰチャネルＭＯＳＦＥＴ３１ａのゲートにゲートが接続されたＰチャネルＭＯＳＦＥＴ３１ｂとで構成されている。

[0030] そして、ＰチャネルＭＯＳＦＥＴ３１ａ及び３１ｂのゲート間の接続点がＰチャネルＭＯＳＦＥＴ３１ａ及びＰチャネルＭＯＳＦＥＴ１０ａのドレイン間の接続点に接続されている。また、ＰチャネルＭＯＳＦＥＴ３１ｂのドレインが定電流回路３２を介して制御電源１５に接続され、ソースが電流検出用抵抗Ｒｓ２の高電位側に接続されている。

[0031] ここで、カレントミラー回路３１のカレントミラー比は、ＩＧＢＴ３ｉのセンスエミッタ３ｓｅから出力されるセンスエミッタ電流Ｉｓｅに重畳されているゲート電流成分に対応する電流値となる補正用ゲート電流Ｉｇａが得

られるように設定されている。そして、カレントミラー回路３１のＰチャネルＭＯＳＦＥＴ３１ｂのソースから出力されるセンスエミッタ電流Ｉｓｅに含まれるゲート電流分に相当する補正用ゲート電流Ｉｇａが電流検出用抵抗Ｒｓ２に供給される。

したがって、電流検出用抵抗Ｒｓ２の高電位側から補正用ゲート電流Ｉｇａが電圧に変換された補正用電圧Ｖａが出力される。

[0032] 電圧補正部２３は、差動増幅を行うオペアンプ２３ａで構成されている。このオペアンプ２３ａの非反転入力端子にはセンスエミッタ電流検出部２１の電流検出用抵抗Ｒｓ１の高電位側から得られるセンスエミッタ電圧Ｖｓｅが印加され、反転入力端子には補正用電流検出部２２の電流検出用抵抗Ｒｓ２の高電位側から得られる補正用電圧Ｖａが印加されている。したがって、オペアンプ２３ａからセンスエミッタ電圧Ｖｓｅから補正用電圧Ｖａを減算したセンスエミッタ補正電圧Ｖｓｅａが出力される。

[0033] 比較部２４は、過電流検出用コンパレータ２４ａで構成されている。この過電流検出用コンパレータ２４ａの非反転入力端子には上述した電圧補正部２３から出力されるセンスエミッタ補正電圧Ｖｓｅａが印加され、反転入力端子には過電流閾値電圧Ｖｔｈを出力する基準電源２４ｂが接続されている。過電流検出用コンパレータ２４ａからセンスエミッタ補正電圧Ｖｓｅａが過電流閾値電圧Ｖｔｈ以上となったときにＬレベルからＨレベルに反転する過電流検出信号Ｓｏｃが出力される。

[0034] そして、比較部２４から出力される過電流検出信号Ｓｏｃがローパスフィルタ回路２５に供給されて、このローパスフィルタ回路２５でローパスフィルタ処理されたフィルタ出力Ｓｆが保護機能付きドライバＩＣ１１に供給される。

この保護機能付きドライバＩＣ１１では、ローパスフィルタ回路２５から入力されるフィルタ出力Ｓｆを基準電圧Ｖｒｅｆと比較し、Ｓｆ＞Ｖｒｅｆであるときに過電流状態である判断してＩＧＢＴ駆動回路１０のＰチャネルＭＯＳＦＥＴ１０ａのゲートに対するゲート信号をオフ状態とし、Ｎチャネ

ルＭＯＳＦＥＴ１０ｂのゲートに対するゲート信号をオン状態としてＩＧＢＴ３ｉの駆動を停止する。

[0035] 次に、上記第１の実施形態の動作を図３の信号波形図を伴って説明する。

ＩＧＢＴ駆動回路１０のＰチャネルＭＯＳＦＥＴ１０ａがオンすると、制御電源１５の電圧Ｖｃｃ（例えば１５Ｖ程度）と等しい制御電圧ＶｇｃｃがＩＧＢＴ３ｉのゲート３ｇに印加される。

ＩＧＢＴ３ｉのゲート３ｇにはゲート電流Ｉｇが流れ、ゲート容量（ここではゲート・エミッタ間容量を表す）を充電する。ゲート容量が充電されると図３（ｂ）に示すようにゲート電圧Ｖｇが立ち上がる。このとき、カレントミラー回路３１のＰチャネルＭＯＳＦＥＴ３１ｂからゲート電流Ｉｇに比例し、センスエミッタ電流Ｉｓｅに対応する補正用ゲート電流Ｉｇａが図３（ｃ）に示すように出力開始される。

[0036] そして、ゲート電圧Ｖｇが立ち上がりゲート閾値電圧Ｖｇｔｈに達すると、図３（ａ）に示すようにコレクタ電流Ｉｃが立ち上がり、コレクタ・エミッタ間電圧Ｖｃｅは図３（ａ）に示すように立下がり始める。

また、コレクタ電流Ｉｃの数千分の１～数万分の１程度であるセンスエミッタ電流Ｉｓｅが図３（ｃ）に示すように立ち上がり、センスエミッタ電流Ｉｓｅが流れる電流検出用抵抗Ｒｓ１の両端の電圧、つまりセンスエミッタ電圧Ｖｓｅも図３（ｄ）に示すように上昇する。このとき、センスエミッタ電流Ｉｓｅには、図３（ｄ）に示すように、本来のコレクタ電流Ｉｃの数千分の１～数万分の１程度のコレクタ電流成分に、ゲート容量が充電されるまでの間に流れるゲート電流Ｉｇに比例するゲート電流成分が重畳されている。

[0037] その後、ゲート電圧Ｖｇがゲート閾値電圧Ｖｇｔｈに達すると、コレクタ・エミッタ間電圧Ｖｃｅが低下し、ＩＧＢＴ１００のミラー容量（ゲート・コレクタ容量）が増大して、ゲート電圧Ｖｇはほぼ一定となる領域に移行する。

この間に、センスエミッタ電流Ｉｓｅも図３（ｄ）に示すように上昇し、

これに伴ってセンスエミッタ電圧Ｖｓｅも図３（ｆ）で点線図示のように上昇する。

[0038] また、補正用ゲート電流Ｉｇａは、図３（ｃ）に示すように上昇し、ゲート電圧Ｖｇがゲート閾値電圧Ｖｇｔｈに達すると緩やかに減少をはじめる。

したがって、センスエミッタ電流Ｉｓｅから補正用ゲート電流Ｉｇａを減算した補正センスエミッタ電流Ｉｓｅａは、図３（ｅ）に示すようになり、センスエミッタ電流Ｉｓｅに比較して振幅が抑制される。

[0039] 本実施形態では、センスエミッタ電流検出部２１で、センスエミッタ電流Ｉｓｅをセンスエミッタ電圧Ｖｓｅとして検出し、このセンスエミッタ電圧Ｖｓｅを電圧補正部２３のオペアンプ２３ａの非反転入力端子に印加する。一方、補正用電流検出部２２で、補正用ゲート電流Ｉｇａを補正用ゲート電圧Ｖｇａとして検出し、この補正用ゲート電圧Ｖｇａを電圧補正部２３のオペアンプ２３ａの反転入力端子に印加する。

[0040] したがって、オペアンプ２３ａでは、センスエミッタ電圧Ｖｓｅから補正用ゲート電圧Ｖｇａを減算してセンスエミッタ補正電圧Ｖｓｅａを出力する。このセンスエミッタ補正電圧Ｖｓｅａは、図３（ｆ）で実線図示のように、センスエミッタ電圧Ｖｓｅから補正用ゲート電圧Ｖｇａを除くことにより、ゲート電流成分を除去してコレクト電流成分のみによる振幅が抑制された電圧となる。

[0041] このセンスエミッタ補正電圧Ｖｓｅａは、図３（ｆ）で点線図示の前述した従来例におけるセンスエミッタ電圧Ｖｓｅ′に対して振幅が大幅に小さくなるため、ＩＧＢＴ３ｉのターンオン時に過電流閾値電圧Ｖｔｈを超える誤検出防止時間Ｔ２が１μｓｅｃ程度と短くなり、従来例における誤検出防止時間Ｔ１の４分の１～５分の１に短縮することができる。

[0042] したがって、過電流検出用コンパレータ２４ａの出力側に接続されるローパスフィルタ回路２５の時定数を前述した従来例のローパスフィルタ回路１０３の時定数に比較して４分の１～５分の１に短くすることができる。

このため、ＩＧＢＴ３ｉのターンオン時を過電流時の誤検出を防止しなが

ら、ターンオン時を除く通常スイッチング状態で、過電流状態を判断する場合に、誤検出防止時間Ｔ２及び実際に過電流状態を検出する際に必要とする検出時間Ｔｄを含めた判断時間を十分に短くすることができ、精度の高い過電流検出が可能となる。しかも、前述した特許文献１に記載されているタイマーを必要としないので、過電流検出装置１２の構成を小型化することができる。

[0043] このように本実施形態によると、過電流判断時間を短縮することができるので、ＩＧＢＴに短絡電流が流れた場合にも、短絡電流を即座に検出することができ、別途短絡電流検出用回路を設けることなく、短絡検出が可能となり、ＩＧＢＴ保護回路の回路構成を簡素化することができるとともに、小型化することができる。

しかも、補正用電流検出部２２としてＩＧＢＴ３ｉのゲート電流Ｉｇを検出するカレントミラー回路３１を適用することにより、カレントミラー比を調整することができる。したがって、ＩＧＢＴ３ｉのセンスエミッタ３ｓｅから出力されるセンスエミッタ電流に対応する補正用ゲート電流Ｉｇａを正確に検出することができる。

[0044] さらに、センスエミッタ電流検出部２１及び補正用電流検出部２２で電流検出用抵抗Ｒｓ１及びＲｓ２を使用して電流を電圧値として検出している。このため、各電流検出用抵抗Ｒｓ１及びＲｓ２の抵抗値の少なくとも一方を調整することにより、センスエミッタ電圧Ｖｓｅと補正用ゲート電圧Ｖｇａの電圧値とを適正値に調整することができる。このため、より正確な過電流検出を行うことができる。

また、上述したＩＧＢＴ３ｉと、ＦＷＤ７ｉと、ＩＧＢＴ駆動回路１０、保護機能付きドライバＩＣ１１及び過電流検出装置１２を１つのパッケージに集約してインテリジェントパワーモジュール１３を構成することにより、インテリジェントパワーモジュール１３をより小型化することができる。

[0045] 次に、本発明の第２の実施形態を図４の回路図を伴って説明する。

この第２の実施形態では、補正用電流検出部２２の構成を変更したもので

ある。

すなわち、第２の実施形態では、図４に示すように、補正用電流検出部２２において、カレントミラー回路３１及び定電流回路３２が省略され、これらに代えて保護機能付きドライバＩＣのゲート制御信号によって駆動されるＰチャネルＭＯＳＦＥＴ３３が設けられている。このＰチャネルＭＯＳＦＥＴ３３は、ドレインが制御電源１５に接続され、ソースが電流検出用抵抗Ｒｓ２の高電位側に接続されている。

[0046] ここで、ＰチャネルＭＯＳＦＥＴ３３は、ＩＧＢＴ駆動回路１０のＰチャネルＭＯＳＦＥＴ１０ａのセルサイズに比較して小さいセルサイズに設定されている。この場合のＰチャネルＭＯＳＦＥＴ１０ａ及び３３のセルサイズ比は、前述したカレントミラー回路３１のカレントミラー比と等しくなるように設定され、ＰチャネルＭＯＳＦＥＴ３３から出力される補正用ゲート電流ＩｇがＩＧＢＴ３ｉのセンスエミッタ３ｓｅから出力されるセンスエミッタ電流Ｉｓｅに対応する値となるように設定されている。

[0047] この第２の実施形態でも、ＰチャネルＭＯＳＦＥＴ３３から前述したカレントミラー回路３１のＰチャネルＭＯＳＦＥＴ３１ｂと同様の補正用ゲート電流Ｉｇａが出力され、この補正用ゲート電流Ｉｇａが電流検出用抵抗Ｒｓ２に供給されるので、この電流検出用抵抗Ｒｓ２の高電位側から補正用ゲート電流Ｉｇａに対応する補正用ゲート電圧Ｖｇａが得られる。

[0048] したがって、前述した第１の実施形態と同様に電圧補正部３３で、センスエミッタ電圧Ｖｓｅから補正用ゲート電圧Ｖｇａを減算して補正センスエミッタ電圧Ｖｓｅａが算出され、これが比較部３４に出力されることになり、前述した第１の実施形態と同様の作用効果を得ることができる。

しかも、第２の実施形態では、ＩＧＢＴ駆動回路１０のＰチャネルＭＯＳＦＥＴ１０ａとはサイズ比の異なるＰチャネルＭＯＳＦＥＴ３３と電流検出用抵抗Ｒｓ２とを設けるだけで補正用電流検出部２２を構成することができ、補正用電流検出部２２の構成を小型化することができる。

[0049] なお、上記実施形態においては、過電流検出用の比較部２４の出力側にロ

ーパスフィルタ回路２５を設ける場合について説明したが、これに限定されるものではなく、電圧補正部２３の出力側にローパスフィルタ回路２５を設けて、このローパスフィルタ回路２５のフィルタ出力を過電流検出用コンパレータ２４ａに供給するようにしてもよい。

産業上の利用可能性

[0050] 本発明によれば、ＩＧＢＴのセンスエミッタ電流に対応するセンスエミッタ電圧からＩＧＢＴのゲート及びセンスエミッタ間の電流に対応する補正用電圧を減算して補正センスエミッタ電圧を算出するようにしている。このため、ＩＧＢＴのターンオン動作時における過電流の誤検出防止時間を短縮することができる過電流検出装置及びこれを使用したインテリジェントパワーモジュールを提供することができる。

符号の説明

[0051] １…主直流電源

３Ａ～３Ｆ…ＩＧＢＴ

３ｉ…ＩＧＢＴ

３ｃ…コレクタ

３ｅ…エミッタ

３ｇ…ゲート

３ｓｅ…センスエミッタ

４～６…直列回路

７Ａ～７Ｆ…ＦＷＤ

９…負荷

１０…ＩＧＢＴ駆動回路

１０ａ，１０ｂ…ＰチャネルＭＯＳＦＥＴ

１１…保護機能付きドライバＩＣ

１２…過電流検出装置

１３…インテリジェントパワーモジュール

２１…センスエミッタ電流検出部

Ｒｓ１…電流検出用抵抗

２２…補正用電流検出部

２３…電圧補正部

２３ａ…オペアンプ

２４…比較部

２４ａ…過電流検出用コンパレータ

２５…ローパスフィルタ回路

３１…カレントミラー回路

３１ａ，３１ｂ…ＰチャネルＭＯＳＦＥＴ

３２…定電流回路

Ｒｓ２…電流検出用抵抗

３３…ＰチャネルＭＯＳＦＥＴ

請求の範囲

[請求項1] 絶縁ゲートバイポーラトランジスタのセンスエミッタから出力されるセンスエミッタ電流をセンスエミッタ電圧として検出するセンスエミッタ電流検出部と、該センスエミッタ電流検出部で検出したセンスエミッタ電圧と閾値電圧とを比較して過電流を検出する比較部とを備えた過電流検出装置であって、

前記絶縁ゲートバイポーラトランジスタのゲート及びセンスエミッタ間の電流に対応する補正用電流を補正電圧として検出する補正用電流検出部と、

前記センスエミッタ電流検出部で検出したセンスエミッタ電圧から前記補正電流検出部で検出した補正用電圧を減じてセンスエミッタ補正電圧を算出し、当該センスエミッタ補正電圧を前記比較部に供給する電圧補正部と

を備えていることを特徴とする過電流検出装置。

[請求項2] 前記センス電流検出部及び前記補正電流検出部は、電流検出用抵抗を有し、電流を電圧値として検出するように構成されていることを特徴とする請求項１に記載の過電流検出装置。

[請求項3] 前記補正用電流検出部は、前記ゲートに供給する電流路に介挿したカレントミラー回路と、該カレントミラー回路の電流出力部と接地との間に介挿した前記電流検出用抵抗とで構成されていることを特徴とする請求項２に記載の過電流検出装置。

[請求項4] 前記補正用電流検出部は、前記絶縁ゲートバイポーラトランジスタのゲート電流を制御する第１の半導体電流制御素子と並列に配置した前記第１の半導体電流制御素子のセルサイズに比較して小さいセルサイズの第２の半導体電流制御素子と、該第２の半導体制御素子の出力側と接地との間に介挿した前記電流検出用抵抗とで構成されていることを特徴とする請求項２に記載の過電流検出装置。

[請求項5] 絶縁ゲートバイポーラトランジスタ及び当該絶縁ゲートバイポーラ

トランジスタと逆並列に接続されたフリーホイールダイオードと、前記請求項１乃至４の何れか１項に記載の過電流検出装置と、前記絶縁ゲートバイポーラトランジスタの駆動と少なくとも前記過電流検出装置の過電流検出値に基づく前記絶縁ゲートバイポーラトランジスタの保護とを行う駆動用ＩＣとを１つのパッケージに集約したこと特徴とするインテリジェントパワーモジュール。

補正された請求の範囲
[2013年10月22日(22.10.2013)国際事務局受理]

[請求項 1](補正後) 絶縁ゲートバイポーラトランジスタのセンスエミッタから出力されるセンスエミッタ電流をセンスエミッタ電圧として検出するセンスエミッタ電流検出部と、該センスエミッタ電流検出部で検出したセンスエミッタ電圧と閾値電圧とを比較して過電流を検出する比較部とを備えた過電流検出装置であって、

前記絶縁ゲートバイポーラトランジスタのゲート及びセンスエミッタ間の電流に対応する補正用電流を補正電圧として検出する補正用電流検出部と、

前記センスエミッタ電流検出部で検出したセンスエミッタ電圧から前記補正用電流検出部で検出した補正用電圧を減じてセンスエミッタ補正電圧を算出し、当該センスエミッタ補正電圧を前記比較部に供給する電圧補正部と

を備えていることを特徴とする過電流検出装置。

[請求項 2](補正後) 前記センスエミッタ電流検出部及び前記補正用電流検出部は、電流検出用抵抗を有し、電流を電圧値として検出するように構成されていることを特徴とする請求項１に記載の過電流検出装置。

[請求項 3] 前記補正用電流検出部は、前記ゲートに供給する電流路に介挿したカレントミラー回路と、該カレントミラー回路の電流出力部と接地との間に介挿した前記電流検出用抵抗とで構成されていることを特徴とする請求項２に記載の過電流検出装置。

[請求項 4] 前記補正用電流検出部は、前記絶縁ゲートバイポーラトランジスタのゲート電流を制御する第１の半導体電流制御素子と並列に配置した前記第１の半導体電流制御素子のセルサイズに比較して小さいセルサイズの第２の半導体電流制御素子と、該第２の半導体制御素子の出力側と接地との間に介挿した前記電流検出用抵抗とで構成されていることを特徴とする請求項２に記載の過電流検出装置。

[請求項 5] 絶縁ゲートバイポーラトランジスタ及び当該絶縁ゲートバイポーラ

トランジスタと逆並列に接続されたフリーホイールダイオードと、前記請求項１乃至４の何れか１項に記載の過電流検出装置と、前記絶縁ゲートバイポーラトランジスタの駆動と少なくとも前記過電流検出装置の過電流検出値に基づく前記絶縁ゲートバイポーラトランジスタの保護とを行う駆動用ＩＣとを１つのパッケージに集約したこと特徴とするインテリジェントパワーモジュール。

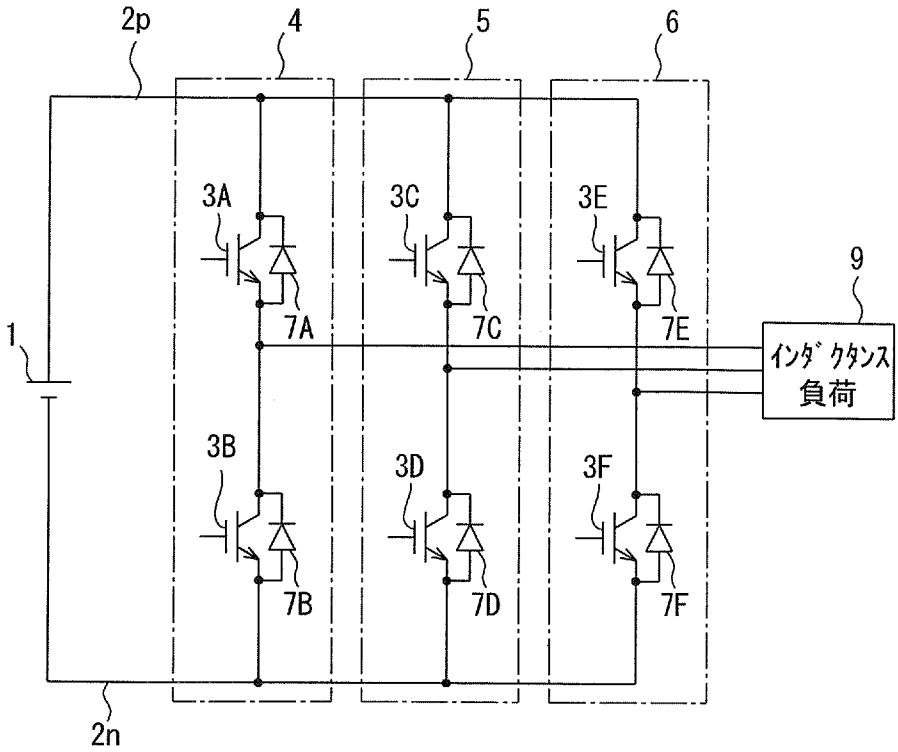
条約第１９条（１）に基づく説明書

請求の範囲第１項は、誤記の訂正を目的として、第７行目の「前記補正電流検出」を「前記補正用電流検出」と補正した。

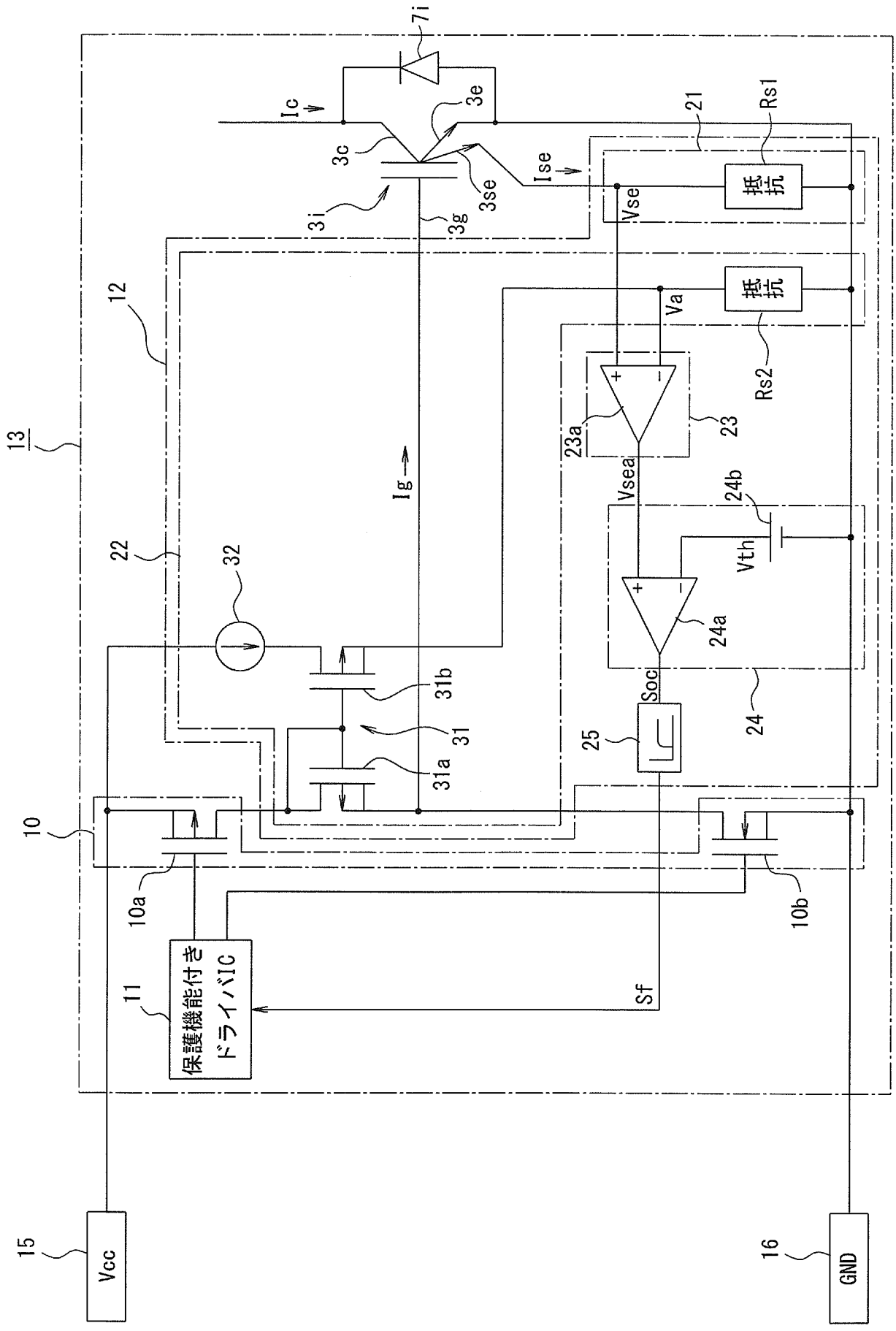
請求の範囲第２項は、誤記の訂正を目的として、第１行目の「前記センス電流検出部」を「前記センスエミッタ電流検出部」と補正し、且つ「前記補正電流検出部」を「前記補正用電流検出部」と補正した。

以上

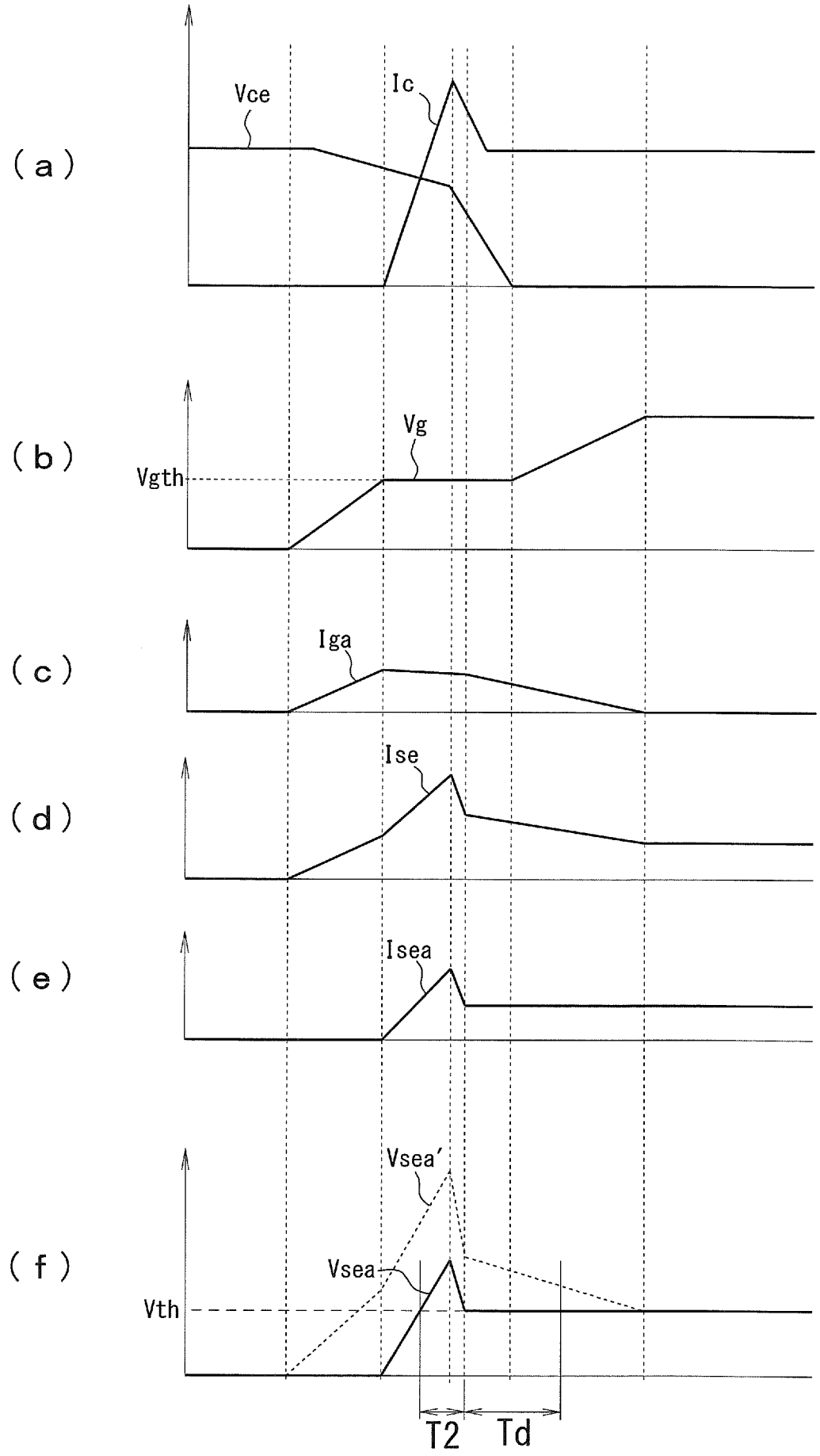
[図1]



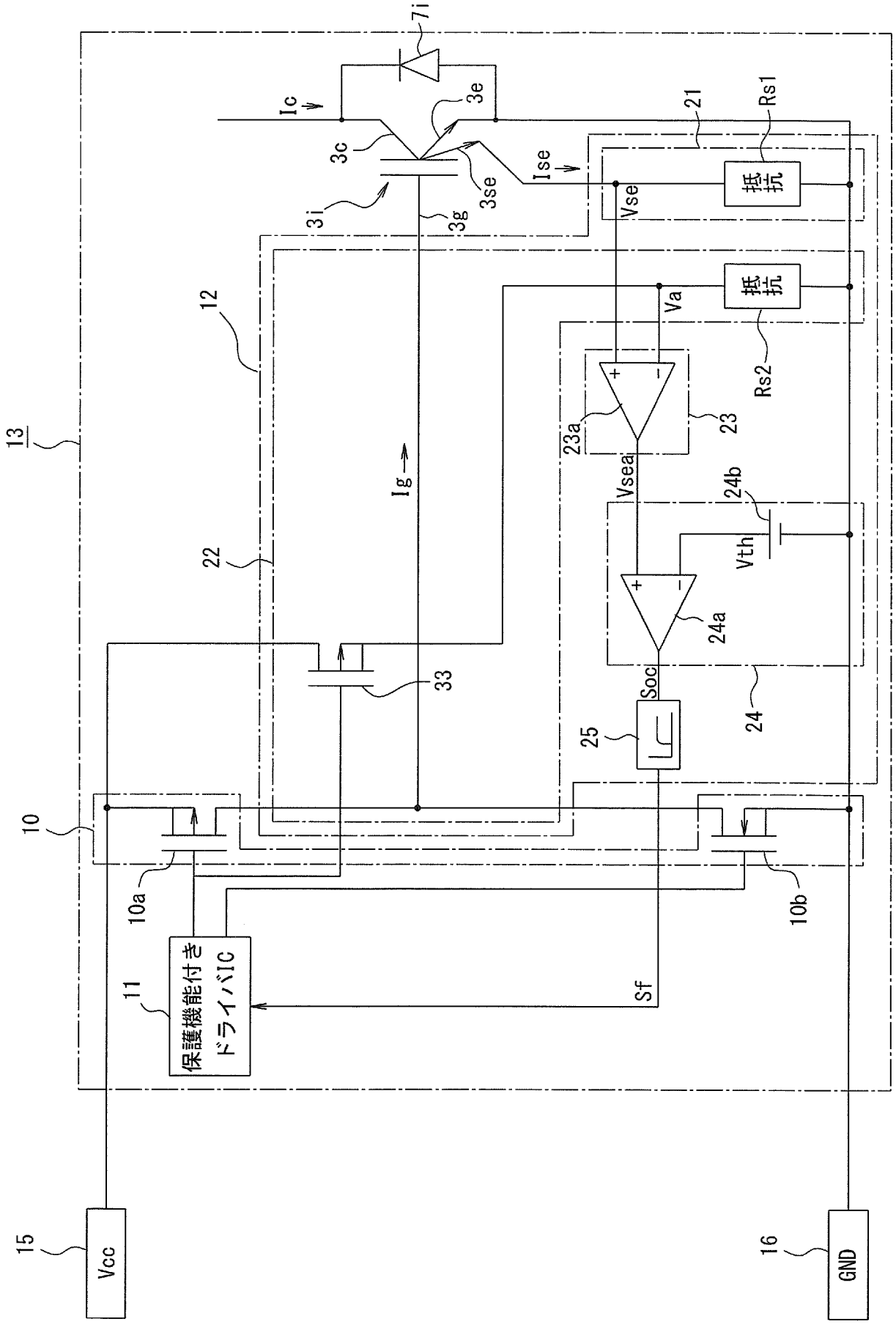
[図2]


7i
Ic
3e
3c
3se
Ise
3i
3g
21
Rs1
抵抗
Vse
12
Va
抵抗
Rs2
13
23a
23
Ig
Vsea
24b
22
32
Vth
24a
31b
31
31a
Soc
24
25
10
10a
10b
11
保護機能付き
ドライバIC
Sf
15
Vcc
16
GND

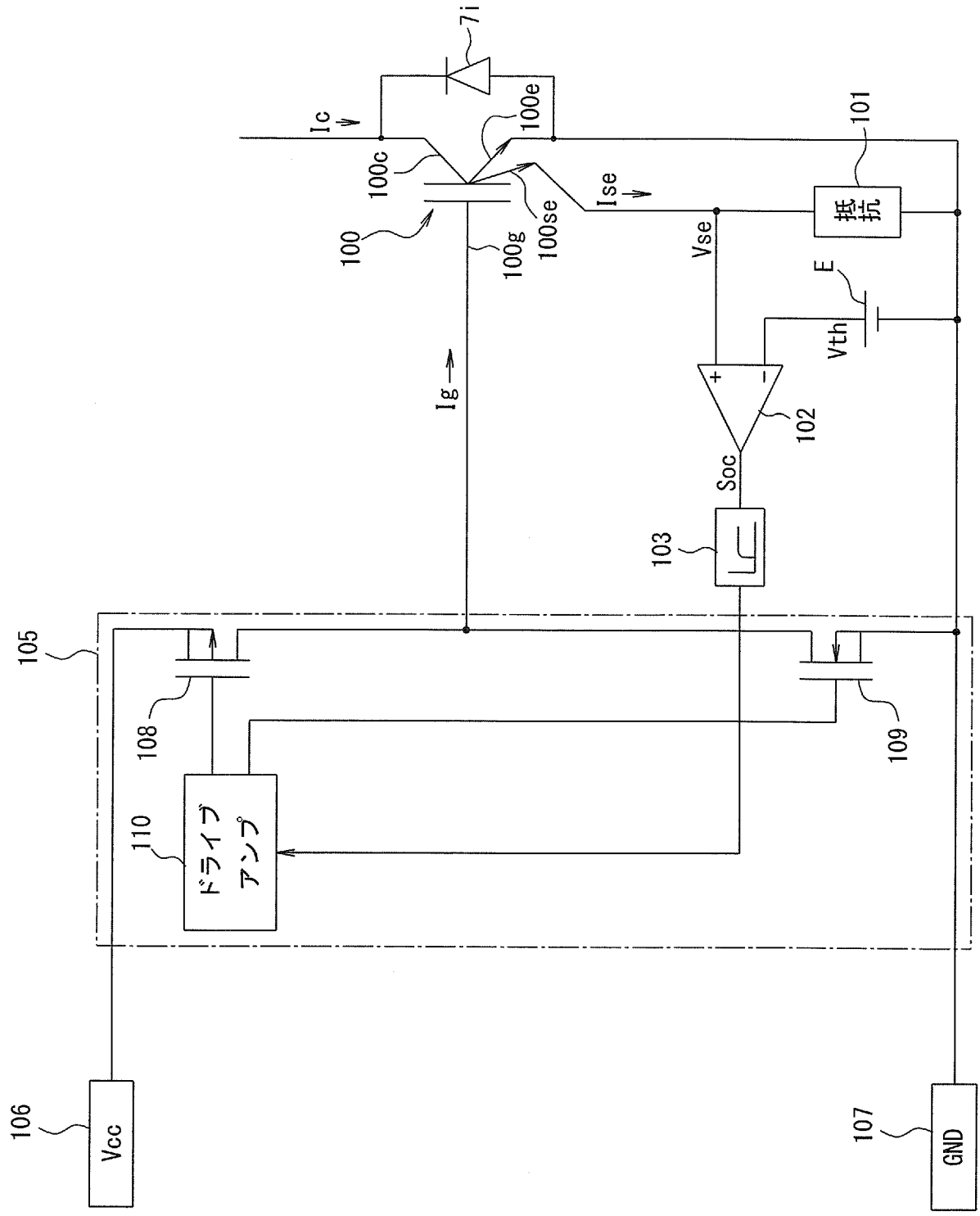
[図3]



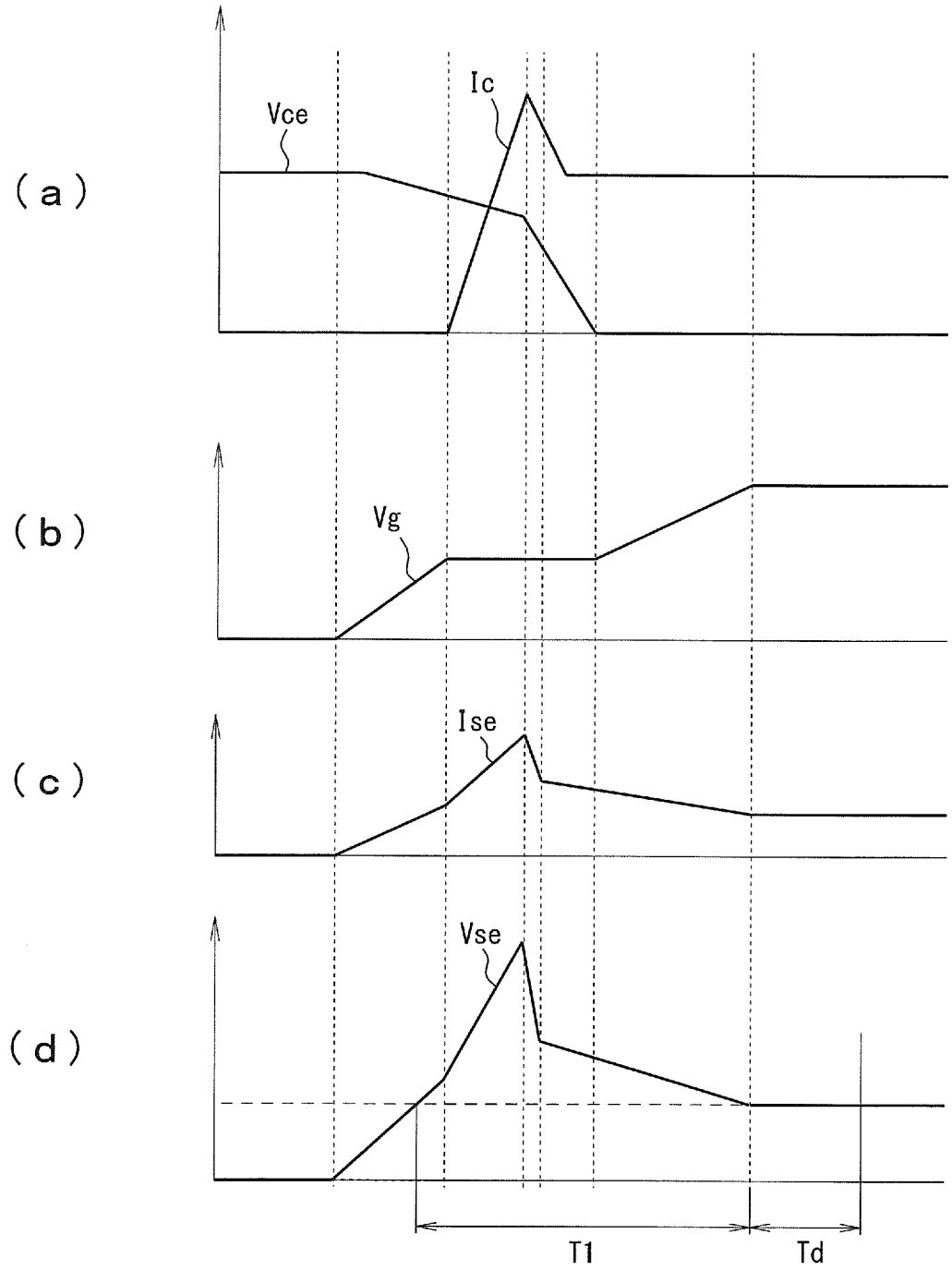
[図4]


7i
Ic
3e
3c
3i
3g
3se
Ise
21
Rs1
抵抗
Vse
12
Va
抵抗
Rs2
13
23a
23
Ig
Vsea
24b
22
Vth
24a
33
Soc
24
25
10
10a
10b
保護機能付き
ドライバIC
11
Sf
15
Vcc
16
GND

[図5]


7i
Ic
100e
101
100c
Ise
抵抗
100
100g
100se
Vse
E
Vth
Ig
+
-
102
Soc
103
105
108
109
110
ドライブアンプ
106
Vcc
107
GND

[図6]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/002262

A. CLASSIFICATION OF SUBJECT MATTER
H03K17/082(2006.01)i, *H03K17/567*(2006.01)i, *H02M1/00*(2007.01)i, *H02M1/08*(2006.01)i, *H02H3/087*(2006.01)i, *H02H7/12*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H03K17/00-17/695, H02M1/00-11/00, H02H3/08-3/10, 7/10-7/127

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-51456 A (Denso Corp.), 15 February 2002 (15.02.2002), abstract; drawings & JP 2001-345688 A & US 2001/0026429 A1	1-5
A	JP 2004-312924 A (Mitsubishi Electric Corp.), 04 November 2004 (04.11.2004), abstract; drawings & US 2004/0201935 A1 & DE 10359225 A1	1-5
A	WO 01/63765 A1 (Mitsubishi Electric Corp.), 30 August 2001 (30.08.2001), abstract; drawings & EP 1191692 A1 & CN 1348626 A	1-5

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
19 June, 2013 (19.06.13)	02 July, 2013 (02.07.13)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/002262

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 8-316808 A (Fuji Electric Co., Ltd.), 29 November 1996 (29.11.1996), abstract; drawings & US 5710508 A & EP 0743751 A2 & DE 69610457 T2	1-5
A	JP 6-120787 A (Mitsubishi Electric Corp.), 28 April 1994 (28.04.1994), abstract; drawings & US 5375029 A & DE 4334386 A1	1-5

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１３／００２２６２

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H03K17/082(2006.01)i, H03K17/567(2006.01)i, H02M1/00(2007.01)i, H02M1/08(2006.01)i, H02H3/087(2006.01)i, H02H7/12(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H03K 17/00-17/695, H02M 1/00-11/00, H02H 3/08-3/10, 7/10-7/127

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報　１９２２－１９９６年
日本国公開実用新案公報　１９７１－２０１３年
日本国実用新案登録公報　１９９６－２０１３年
日本国登録実用新案公報　１９９４－２０１３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2002-51456 A (株式会社デンソー) 2002.02.15, 要約, 図面 & JP 2001-345688 A & US 2001/0026429 A1	1-5
A	JP 2004-312924 A (三菱電機株式会社) 2004.11.04, 要約, 図面 & US 2004/0201935 A1 & DE 10359225 A1	1-5
A	WO 01/63765 A1 (三菱電機株式会社) 2001.08.30, 要約, 図面 & EP 1191692 A1 & CN 1348626 A	1-5

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日
１９．０６．２０１３

国際調査報告の発送日
０２．０７．２０１３

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　３Ｖ　３１１６
永田　和彦
電話番号　０３－３５８１－１１０１　内線　３３５８

C（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 8-316808 A（富士電機株式会社）1996.11.29，要約，図面 & US 5710508 A & EP 0743751 A2 & DE 69610457 T2	1-5
A	JP 6-120787 A（三菱電機株式会社）1994.04.28，要約，図面 & US 5375029 A & DE 4334386 A1	1-5