



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0129983
(43) 공개일자 2017년11월28일

(51) 국제특허분류(Int. Cl.)
H01L 27/15 (2006.01) H01L 25/075 (2006.01)
H01L 33/40 (2010.01) H01L 33/48 (2010.01)
H01L 33/50 (2010.01) H01L 33/52 (2010.01)
H05B 33/12 (2006.01) H05B 33/22 (2006.01)

(52) CPC특허분류
H01L 27/156 (2013.01)
H01L 25/0753 (2013.01)

(21) 출원번호 10-2016-0059941
(22) 출원일자 2016년05월17일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)

(72) 발명자
김용일
서울특별시 서초구 신반포로 45 56동 204호 (반포동, 주공아파트)

임완태
경기도 수원시 영통구 태장로 45 203동 902호 (매포동, 매포마을현대2차아이파크아파트)
(뒷면에 계속)

(74) 대리인
특허법인씨엔에스

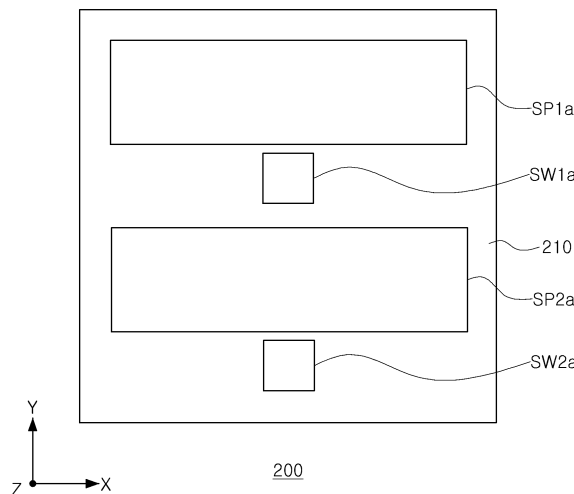
전체 청구항 수 : 총 22 항

(54) 발명의 명칭 발광소자 패키지, 이를 이용한 디스플레이 장치 및 그 제조방법

(57) 요약

본 발명의 일 실시예는, 각각 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 갖는 복수의 반도체 발광부를 포함하며, 제1 면 및 상기 제1 면과 반대에 위치하는 제2 면을 갖는 셀 어레이; 상기 셀 어레이의 제1 면 상에, 상기 복수의 반도체 발광부에 각각 대응되도록 배치되며, 상기 복수의 반도체 발광부로부터 방출되는 광과 다른 파장의 광을 제공하도록 구성된 복수의 파장변환부; 상기 복수의 파장변환부가 서로 분리되도록 상기 복수의 파장변환부 사이에 배치된 격벽 구조; 및 상기 격벽 구조 내에 상기 복수의 파장변환부와 이격되도록 배치되며, 상기 복수의 반도체 발광부가 선택적으로 구동 가능하도록 상기 복수의 반도체 발광부에 전기적으로 연결된 복수의 스위칭부;를 포함하는 발광소자 패키지를 제공한다.

대표도 - 도8



(52) CPC특허분류

H01L 33/40 (2013.01)
H01L 33/48 (2013.01)
H01L 33/504 (2013.01)
H01L 33/505 (2013.01)
H01L 33/52 (2013.01)
H05B 33/12 (2013.01)
H05B 33/22 (2013.01)
H01L 2924/12041 (2013.01)

(72) 발명자

최영진

서울특별시 강남구 압구정로 113 (압구정동, 미성
아파트) 29동 1205호

심성현

경기도 의왕시 원골로 13 101동 402호 (오전동, 국
화아파트)

명세서

청구범위

청구항 1

각각 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 갖는 복수의 반도체 발광부를 포함하며, 제1 면 및 상기 제1 면과 반대에 위치하는 제2 면을 갖는 셀 어레이;

상기 셀 어레이의 제1 면 상에, 상기 복수의 반도체 발광부에 각각 대응되도록 배치되며, 상기 복수의 반도체 발광부로부터 방출되는 광과 다른 파장의 광을 제공하도록 구성된 복수의 파장변환부;

상기 복수의 파장변환부가 서로 분리되도록 상기 복수의 파장변환부 사이에 배치된 격벽 구조; 및

상기 격벽 구조 내에 상기 복수의 파장변환부와 이격되도록 배치되며, 상기 복수의 반도체 발광부가 선택적으로 구동 가능하도록 상기 복수의 반도체 발광부에 전기적으로 연결된 복수의 스위칭부;를 포함하는 발광소자 패키지.

청구항 2

제1항에 있어서,

상기 복수의 스위칭부는 각각 FET로 이루어지며,

상기 FET는,

상기 격벽 구조의 일 영역을 도핑하여 형성되며, 서로 이격된 소스 영역 및 드레인 영역;

상기 소스 영역 및 상기 드레인 영역에 각각 전기적으로 연결된 소스 전극 및 드레인 전극;

상기 소스 영역 및 상기 드레인 영역 상에 배치된 게이트 절연층; 및

상기 게이트 절연층 상에 배치된 게이트 전극;을 포함하는 것을 특징으로 하는 발광소자 패키지.

청구항 3

제2항에 있어서,

상기 FET는 N채널 MOSFET인 것을 특징으로 하는 발광소자 패키지.

청구항 4

제2항에 있어서,

각각의 상기 복수의 반도체 발광부는 제1 및 제2 도전형 반도체층에 각각 접속된 제1 및 제2 전극을 더 포함하며,

각각의 상기 제2 전극은 상기 복수의 스위칭부의 각각의 상기 소스 전극에 연장되어 접속된 것을 특징으로 하는 발광소자 패키지.

청구항 5

제2항에 있어서,

각각의 상기 복수의 반도체 발광부는 상기 제1 및 제2 도전형 반도체층에 각각 접속된 제1 및 제2 전극을 더 포

함하며, 각각의 상기 제2 전극은 상기 복수의 스위칭부의 각각의 상기 드레인 전극에 연장되어 접속된 것을 특징으로 하는 발광소자 패키지.

청구항 6

제2항에 있어서,

상기 제2 전극과 상기 소스 전극과 서로 다른 조성의 물질로 이루어진 것을 특징으로 하는 발광소자 패키지.

청구항 7

제1항에 있어서

상기 복수의 스위칭부는 상기 셀 어레이의 상기 제1 면에 노출된 영역을 갖는 것을 특징으로 하는 발광소자 패키지.

청구항 8

제1항에 있어서,

상기 복수의 반도체 발광부는 상기 제1 면에 대하여 나란하게 배치되며,

상기 복수의 스위칭부는 각각 상기 복수의 반도체 발광부와 나란히 배치된 것을 특징으로 하는 발광소자 패키지.

청구항 9

제2항에 있어서,

상기 셀 어레이는 상기 복수의 반도체 발광부를 덮는 몰딩부를 더 포함하는 것을 특징으로 하는 발광소자 패키지.

청구항 10

제9항에 있어서,

상기 몰딩부와 상기 복수의 반도체 발광부 사이에 배치된 절연층을 더 포함하는 것을 특징으로 하는 발광소자 패키지.

청구항 11

제9항에 있어서,

상기 절연층은 상기 게이트 절연층과 동일한 조성의 물질로 이루어진 것을 특징으로 하는 발광소자 패키지.

청구항 12

제1항에 있어서,

상기 격벽 구조는 Si를 포함하는 성장용 기판인 것을 특징으로 하는 발광소자 패키지.

청구항 13

제1항에 있어서,
 상기 복수의 반도체 발광부의 활성층은 자외선 광을 방출하며,
 상기 복수의 파장변환부는 각각 자외선 광을 적색, 녹색 및 청색의 광 중 하나로 변환하는 발광소자 패키지.

청구항 14

제1항에 있어서,
 상기 복수의 반도체 발광부의 활성층은 백색 광을 방출하며,
 상기 복수의 파장변환부는 각각 백색 광을 적색, 녹색 및 청색의 광 중 하나로 변환하는 발광소자 패키지.

청구항 15

제1항에 있어서,
 상기 복수의 반도체 발광부의 활성층은 청색 광을 방출하며,
 상기 복수의 파장변환부는 각각 청색 광을 적색 및 녹색의 광 중 하나로 변환하는 발광소자 패키지.

청구항 16

제1 면 및 상기 제1 면과 반대에 위치하는 제2 면을 갖는 성장용 기판;
 상기 성장용 기판의 상기 제1 면 상에 서로 이격하여 배치되며, 각각 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 갖는 복수의 반도체 발광부;
 상기 성장용 기판의 상기 복수의 반도체 발광부와 접하는 영역에 각각 이격하여 배치되며, 상기 복수의 반도체 발광부로부터 방출되는 광과다른 파장의 광을 제공하도록 구성된 복수의 파장변환부; 및
 상기 성장용 기판의 상기 제1 면에 상기 복수의 반도체 발광부와 이격되어 배치되며 상기 복수의 반도체 발광부가 선택적으로 구동 가능하도록 상기 복수의 반도체 발광부에 각각 전기적으로 연결된 복수의 스위칭부;를 포함하는 발광소자 패키지.

청구항 17

제16항에 있어서,
 상기 복수의 파장변환부는 상기 성장용 기판의 상기 제1 면과 상기 제2 면을 연결하는 관통홀의 내부에 충전된 것을 특징으로 하는 발광소자 패키지.

청구항 18

제16항에 있어서,
 상기 복수의 스위칭부는 각각 FET로 이루어지며,
 상기 FET는,
 상기 성장용 기판의 일 영역을 도핑하여 형성되며 서로 이격된 소스 영역 및 드레인 영역;
 상기 소스 영역 및 상기 드레인 영역에 각각 전기적으로 연결된 소스 전극 및 드레인 전극;

상기 소스 영역 및 상기 드레인 영역 상에 배치된 게이트 절연층; 및
 상기 게이트 절연층 상에 배치된 게이트 전극;을 포함하고,
 각각의 상기 복수의 반도체 발광부는 상기 제1 및 제2 도전형 반도체층에 각각 접속된 제1 및 제2 전극을 더 포함하는 것을 특징으로 하는 발광소자 패키지.

청구항 19

제18항에 있어서,
 상기 복수의 반도체 발광부 및 상기 복수의 스위칭부를 덮는 몰딩부를 더 포함하며,
 상기 몰딩부는 상기 드레인 전극, 상기 게이트 전극 및 상기 제1 전극과 접속된 제1 내지 제3 관통전극이 두께 방향으로 배치된 것 것을 특징으로 하는 발광소자 패키지.

청구항 20

제18항에 있어서,
 상기 게이트 절연층은 상기 성장용 기판의 표면에 배치된 것을 특징으로 하는 발광소자 패키지.

청구항 21

회로 기판과 상기 회로 기판 상에 행과 열을 이루어 배치된 복수의 발광소자 패키지를 갖는 디스플레이 패널;
 상기 디스플레이 패널을 구동하기 위한 패널 구동부; 및
 상기 패널 구동부를 제어하기 위한 제어부를 포함하고,
 상기 발광소자 패키지는,
 각각 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 갖는 복수의 반도체 발광부를 포함하며, 제1 면 및 상기 제1 면과 반대에 위치하는 제2 면을 갖는 셀 어레이;
 상기 셀 어레이의 제1 면 상에, 상기 복수의 반도체 발광부에 각각 대응되도록 배치되며, 상기 복수의 반도체 발광부로부터 방출되는 광과 다른 파장의 광을 제공하도록 구성된 복수의 파장변환부;
 상기 복수의 파장변환부가 서로 분리되도록 상기 복수의 파장변환부 사이에 배치된 격벽 구조;
 상기 격벽 구조 내에 상기 복수의 파장변환부와 각각 이격되도록 배치되며, 상기 복수의 반도체 발광부가 선택적으로 구동 가능하도록 상기 복수의 반도체 발광부에 각각 전기적으로 연결된 복수의 스위칭부;를 포함하는 디스플레이 장치.

청구항 22

성장용 기판 상에 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 적층하고, 상기 성장용 기판이 노출되도록 식각하여 서로 이격된 복수의 LED칩을 마련하는 단계;
 상기 복수의 LED칩 및 상기 성장용 기판의 노출된 영역을 덮도록 절연층을 형성하는 단계;
 상기 성장용 기판의 노출된 영역 중 소정 영역에 불순물을 도핑하여 소스 영역과 드레인 영역을 포함하는 복수의 스위칭 소자를 형성하는 단계;
 상기 성장용 기판의 중 상기 복수의 LED 칩과 접한 영역 중 일 영역을 식각하여 상기 복수의 LED칩이 각각 노출되는 복수의 관통홀을 형성하는 단계; 및
 상기 복수의 관통홀에 파장변환물질을 충전하여 복수의 파장변환부를 형성하는 단계;를 포함하는 발광소자 패키

지 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 발광소자 패키지, 이를 이용한 디스플레이 장치 및 그 제조방법 에 관한 것이다.

배경 기술

[0002] 반도체 발광다이오드(LED)는 조명 장치용 광원뿐만 아니라, 다양한 전자 제품의 광원으로 사용되고 있다. 특히, TV, 휴대폰, PC, 노트북 PC, PDA 등과 같은 각종 디스플레이 장치들을 위한 광원으로 널리 사용되고 있다.

[0003] 종래의 디스플레이 장치는 주로 액정 디스플레이(LCD)로 구성된 디스플레이 패널과 백라이트로 구성되었으나, 최근에는 LED 소자를 그대로 하나의 픽셀로서 사용하여 백라이트가 별도로 요구되지 않는 형태로도 개발되고 있다. 이러한 디스플레이 장치는 콤팩트화할 수 있을 뿐만 아니라, 기존 LCD에 비해 광효율도 우수한 고휘도 디스플레이를 구현될 수 있다. 또한, 디스플레이 화면의 중횡비를 자유롭게 바꾸고 대면적으로 구현할 수 있으므로 다양한 형태의 대형 디스플레이로 제공할 수 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 해결하고자 하는 과제 중 하나는, 별도의 TFT 기판이 필요 없는 발광소자 패키지 및 그 제조방법과 이러한 발광소자 패키지를 이용한 디스플레이 장치를 제공하는데 있다.

과제의 해결 수단

[0005] 본 발명의 일 실시예는, 각각 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 갖는 복수의 반도체 발광부를 포함하며, 제1 면 및 상기 제1 면과 반대에 위치하는 제2 면을 갖는 셀 어레이; 상기 셀 어레이의 제1 면 상에, 상기 복수의 반도체 발광부에 각각 대응되도록 배치되며, 상기 복수의 반도체 발광부로부터 방출되는 광과 다른 파장의 광을 제공하도록 구성된 복수의 파장변환부; 상기 복수의 파장변환부가 서로 분리되도록 상기 복수의 파장변환부 사이에 배치된 격벽 구조; 및 상기 격벽 구조 내에 상기 복수의 파장변환부와 이격되도록 배치되며, 상기 복수의 반도체 발광부가 선택적으로 구동 가능하도록 상기 복수의 반도체 발광부에 전기적으로 연결된 복수의 스위칭부;를 포함하는 발광소자 패키지를 제공한다.

[0006] 본 발명의 일 실시예는, 제1 면 및 상기 제1 면과 반대에 위치하는 제2 면을 갖는 성장용 기판; 상기 성장용 기판의 상기 제1 면 상에 서로 이격하여 배치되며, 각각 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 갖는 복수의 반도체 발광부; 상기 성장용 기판의 상기 복수의 반도체 발광부와 접하는 영역에 각각 이격하여 배치되며, 상기 복수의 반도체 발광부로부터 방출되는 광과다른 파장의 광을 제공하도록 구성된 복수의 파장변환부; 및 상기 성장용 기판의 상기 제1 면에 상기 복수의 반도체 발광부와 이격되어 배치되며 상기 복수의 반도체 발광부가 선택적으로 구동 가능하도록 상기 복수의 반도체 발광부에 각각 전기적으로 연결된 복수의 스위칭부;를 포함하는 발광소자 패키지를 제공한다.

[0007] 본 발명의 일 실시예는, 회로 기판과 상기 회로 기판 상에 행과 열을 이루어 배치된 복수의 발광소자 패키지를 갖는 디스플레이 패널; 상기 디스플레이 패널을 구동하기 위한 패널 구동부; 및 상기 패널 구동부를 제어하기 위한 제어부를 포함하고, 상기 발광소자 패키지는, 각각 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 갖는 복수의 반도체 발광부를 포함하며, 제1 면 및 상기 제1 면과 반대에 위치하는 제2 면을 갖는 셀

어레이; 상기 셀 어레이의 제1 면 상에, 상기 복수의 반도체 발광부에 각각 대응되도록 배치되며, 상기 복수의 반도체 발광부로부터 방출되는 광과 다른 파장의 광을 제공하도록 구성된 복수의 파장변환부; 상기 복수의 파장변환부가 서로 분리되도록 상기 복수의 파장변환부 사이에 배치된 격벽 구조; 상기 격벽 구조 내에 상기 복수의 파장변환부와 각각 이격되도록 배치되며, 상기 복수의 반도체 발광부가 선택적으로 구동 가능하도록 상기 복수의 반도체 발광부에 각각 전기적으로 연결된 복수의 스위칭부;를 포함하는 디스플레이 장치를 제공한다.

[0008] 본 발명의 일 실시예는, 성장용 기판 상에 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 적층하고, 상기 성장용 기판이 노출되도록 식각하여 서로 이격된 복수의 LED칩을 마련하는 단계; 상기 복수의 LED칩 및 상기 성장용 기판의 노출된 영역을 덮도록 절연층을 형성하는 단계; 상기 성장용 기판의 노출된 영역 중 소정 영역에 불순물을 도핑하여 소스 영역과 드레인 영역을 포함하는 복수의 스위칭 소자를 형성하는 단계; 상기 성장용 기판의 중 상기 복수의 LED 칩과 접한 영역 중 일 영역을 식각하여 상기 복수의 LED칩이 각각 노출되는 복수의 관통홀을 형성하는 단계; 및 상기 복수의 관통홀에 파장변환물질을 충전하여 복수의 파장변환부를 형성하는 단계;를 포함하는 발광소자 패키지 제조방법을 제공한다.

발명의 효과

[0009] 파장변환부의 격벽 구조 내에 반도체 발광소자를 제어하기 위한 스위칭부를 배치함으로써, 별도의 TFT 기판이 필요 없는 발광소자 패키지 및 그 제조방법과 이러한 발광소자 패키지를 이용한 디스플레이 장치를 제공할 수 있다.

도면의 간단한 설명

[0010] 도 1은 본 발명의 일 실시예에 따른 발광소자 패키지를 갖는 디스플레이 패널의 개략 사시도이다.
 도 2는 도 1의 A부분을 확대하여 나타낸 평면도이다.
 도 3 및 도 4는 도 2의 일부를 확대하여 나타낸 평면도 및 배면도이다.
 도 5는 도 3의 I-I'선을 따라 절개하여 본 측 단면도이다.
 도 6은 도 3의 II-II'선을 따라 절개하여 본 측 단면도이다.
 도 7은 도 6의 B부분을 확대하여 나타낸 측 단면도이다.
 도 8 내지 도 10은 본 발명의 일 실시예에 채용가능한 다양한 구조의 발광소자 패키지를 나타낸 평면도이다.
 도 11은 발광소자 패키지의 회로도이다.
 도 12는 본 발명의 일 실시예에서 채용가능한 다른 구조의 발광소자 패키지의 회로도이다.
 도 13a 내지 도 25b는 발광소자 패키지의 주요 제조공정을 개략적으로 나타낸 측 단면도이다.
 도 26은 본 발명의 일 실시예에 따른 광원 모듈에 채용 가능한 파장 변환 물질을 설명하기 위한 CIE 1931 좌표계이다.
 도 27은 본 발명의 일 실시예에 따른 디스플레이 패널을 채용할 수 있는 실내용 네트워크 시스템이다.

발명을 실시하기 위한 구체적인 내용

[0011] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예를 상세히 설명한다.

[0012] 본 실시예들은 다른 형태로 변형되거나 여러 실시예가 서로 조합될 수 있으며, 본 발명의 범위가 이하 설명하는 실시예로 한정되는 것은 아니다. 또한, 본 실시예들은 당해 기술분야에서 평균적인 지식을 가진 자에게 본 발명을 더욱 완전하게 설명하기 위해서 제공되는 것이다. 예를 들어, 도면에서의 요소들의 형상 및 크기 등은 보다 명확한 설명을 위해 과장될 수 있으며, 도면 상의 동일한 부호로 표시되는 요소는 동일한 요소이다. 또한, 본 명세서에서, '상부', '상면', '하부', '하면', '측면' 등의 용어는 도면을 기준으로 한 것이며, 실제로는 소자

가 배치되는 방향에 따라 달라질 수 있을 것이다.

- [0013] 한편, 본 명세서에서 사용되는 "일 실시예(one example)"라는 표현은 서로 동일한 실시예를 의미하지 않으며, 각각 서로 다른 고유한 특징을 강조하여 설명하기 위해서 제공되는 것이다. 그러나, 아래 설명에서 제시된 실시예들은 다른 실시예의 특징과 결합되어 구현되는 것을 배제하지 않는다. 예를 들어, 특정한 실시예에서 설명된 사항이 다른 실시예에서 설명되어 있지 않더라도, 다른 실시예에서 그 사항과 반대되거나 모순되는 설명이 없는 한, 다른 실시예에 관련된 설명으로 이해될 수 있다.
- [0014] 도 1은 본 발명의 일 실시예에 따른 발광소자 패키지를 갖는 디스플레이 패널의 개략 사시도이다.
- [0015] 도 1을 참조하면, 디스플레이 패널(1)은 회로 기판(20)과 상기 회로 기판(20) 상에 배열된 발광소자 모듈(10)을 포함할 수 있다.
- [0016] 본 실시예에 따른 발광소자 모듈(10)은 적색(Red, R), 녹색(Green, G), 청색(Blue, B)의 광을 선택적으로 발광할 수 있는 복수의 발광소자 패키지(100)를 포함한다. 복수의 발광소자 패키지(100)는 각각 디스플레이 패널의 하나의 픽셀(pixel)을 구성할 수 있으며, 회로 기판(20) 상에 행과 열을 이루어 배열될 수 있다. 본 실시예에서는, 15×15 발광소자 패키지(100)들로 배열된 형태를 예시하였으나, 이는 설명의 편의를 위한 것이며 실제로는 필요한 해상도에 따른 더 많은 수의 발광소자 패키지들(예, 1,024×768)이 배열될 수 있다.
- [0017] 상기 발광소자 패키지(100)는 RGB의 광원에 해당하는 서브 픽셀을 포함할 수 있으며, 서브 픽셀들은 서로 이격되어 배치된 구조로 제공될 수 있다. 이에 대해서는, 도 3 내지 도 6을 참조하여 상세히 설명하기로 한다. 다만, 상기 서브 픽셀의 색은 RGB로 한정되는 것은 아니며, CYMK(Cyan, Yellow, Magenta, Black)의 광원이 사용될 수도 있다.
- [0018] 상기 회로 기판(20)은 발광소자 모듈(10)의 각각의 발광소자 패키지(100)에 전원을 공급하도록 구성된 회로와, 구동하도록 구성된 회로를 포함할 수 있다(도 11 참조). 예를 들어, 상기 회로 기판(20)은 전원공급회로(CCS) 및 구동회로(DC)가 포함될 수 있다.
- [0019] 필요에 따라, 상기 디스플레이 패널(1)은 상기 회로 기판(20) 상에 배치된 블랙 매트릭스(black matrix)를 더 포함할 수 있다. 예를 들어, 블랙 매트릭스는 상기 회로 기판의 둘레에 배치되어 LED 광원모듈(50)의 탑재영역을 정의하는 가이드 라인으로서 역할을 할 수 있다. 상기 블랙 매트릭스는 블랙(black) 색상에 한정되는 것은 아니며 제품의 용도 및 사용처 등에 따라 백색(white) 매트릭스 또는 녹색(green) 등 다른 색깔로도 사용할 수 있으며 필요에 따라서는 투명 재질의 매트릭스를 사용할 수도 있다. 상기 백색 매트릭스는 반사 물질 또는 산란 물질을 더 포함할 수 있다. 상기 블랙 매트릭스는 수지를 포함하는 폴리머, 세라믹, 반도체 또는 금속과 같은 재료 중 적어도 하나를 포함할 수 있다.
- [0020] 도 2는 도 1에 도시된 디스플레이 패널, 특히 발광소자 모듈(10)의 A 부분을 확대하여 나타낸 평면도이고, 도 3 및 도 4는 도 2의 일부를 확대하여 나타낸 평면도 및 배면도이다.
- [0021] 도 2를 참조하면, 복수의 발광소자 패키지(100)는 각각 몰딩부(51)에 둘러싸이도록 배치될 수 있다. 상기 몰딩부(51)는 블랙 매트릭스(black matrix)로 이루어질 수 있으며, 상기 몰딩부(51)에 의해 둘러싸인 영역은 각각 발광소자 패키지(100)가 배치된 발광 영역으로 제공되는 반면에, 몰딩부(51)의 외부 영역(52)은 비발광 영역일 수 있다. 상기 몰딩부(51)는 각 발광소자 패키지(100)를 전기적으로 분리시켜, 각 발광소자 패키지(100)가 하나의 픽셀로서 서로 독립적으로 구동될 수 있도록 할 수 있다.
- [0022] 도 3을 참조하면, 하나의 픽셀을 이루는 발광소자 패키지(100) 각각은 제1 내지 제3 서브 픽셀(SP1~SP3)을 포함할 수 있으며, 상기 제1 내지 제3 서브 픽셀(SP1~SP3)은 격벽 구조(110)에 둘러싸이도록 배치될 수 있다. 상기 격벽 구조(110)에는 각각의 서브 픽셀(SP1~SP3)을 제어하기 위한 3개의 스위칭부(SW1~SW3)가 배치될 수 있다. 본 실시예에서는, 하나의 발광소자 패키지(100)에 각각 3개의 서브 픽셀과 3개의 스위칭부가 배치된 형태를 예시하였으나, 이는 설명의 편의를 위한 것이며, 각각 2개의 서브 픽셀과 2개의 스위칭부가 배치될 수 있다. 또한, 각각의 스위칭부는 서로 이격되어 배치된 형태를 예시하였으나, 복수의 스위칭부가 서로 접하여 배치되어 외견 상 하나의 스위칭부가 배치된 것으로 보이도록 배치될 수도 있다.

- [0023] 도 4를 참조하면, 상기 각 발광소자 패키지(100)의 하면에는 2개의 공통 전극패드(CP1, CP2)와 3개의 개별 전극패드(AP1, AP2, AP3)가 제공될 수 있다. 본 실시예에서, 전극패드(CP1, CP2, AP1~AP3)가 일 방향으로 나란하게 배열된 것으로 예시하고 있으나, 이에 한정되는 것은 아니다.
- [0024] 도 5는 도 3의 I-I'선을 따라 절개하여 본 측 단면도이고, 도 6은 도 3의 II-II'선을 따라 절개하여 본 측 단면도이며, 도 7은 도 6의 B부분을 확대하여 나타낸 측 단면도이다.
- [0025] 도 5 내지 도 7을 참조하면, 본 실시예에 따른 발광소자 패키지(100)는 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)를 포함하는 셀 어레이(CA), 셀 어레이(CA) 상에 배치된 제1 내지 제3 파장변환부(171, 172, 173), 제1 내지 제3 파장변환부(171, 172, 173)가 서로 분리되도록 배치된 격벽 구조(110) 및 격벽 구조(110) 내에 배치된 제1 내지 제3 스위칭부(SW1~SW3)를 포함한다.
- [0026] 상기 셀 어레이(CA)는 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)를 포함하며, 서로 대향하는 제1 면(PL1) 및 제2 면(PL2)을 가질 수 있다. 상기 제1 면(PL1)에는 상기 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)가 접하도록 배치되어, 상기 제1 내지 제3 파장변환부(171, 172, 173)가 각각 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)와 직접 접하도록 구성될 수 있다.
- [0027] 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)는 동일한 광 또는 서로 다른 광을 방출할 수 있다. 예를 들어, 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)는 동일한 청색 광(예, 440nm~460nm) 또는 자외선 광(예, 380nm~440nm)을 방출할 수 있으며, 각각 적색 광, 녹색 광 및 청색 광을 방출할 수도 있다. 본 실시예는 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)가 청색 광을 방출하는 경우를 예를 들어 설명한다.
- [0028] 상기 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)는 각각 제1 도전형 반도체층(121a) 및 제2 도전형 반도체층(121c)과 그 사이에 위치한 활성층(121b)을 포함하는 발광구조물(121)을 갖는다.
- [0029] 상기 제1 도전형 반도체층(121a) 및 제2 도전형 반도체층(121c)은 각각 p형 반도체층 및 n형 반도체층일 수 있다. 예를 들어, $Al_xIn_yGa_{(1-x-y)}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 질화물 반도체일 수 있으나, 이에 한정되지 않으며 GaAs계 반도체나 GaP계 반도체도 사용될 수 있다. 상기 활성층(121b)은 양자우물층과 양자장벽층이 서로 교대로 적층된 다중 양자우물(MQW) 구조를 포함할 수 있다. 예를 들어, 상기 활성층(121b)은 InGaN/GaN, GaN/AlGaN와 같은 질화물계 MQW일 수 있으나, 이에 한정되지 않으며 GaAs/AlGaAs 또는 InGaP/GaP, GaP/AlGaP와 같은 다른 반도체일 수 있다.
- [0030] 상기 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)의 활성층(121b)은, 서로 다른 파장의 광을 방출하도록 구성될 수 있다. 이러한 방출광 조건은 다양한 방식으로 구현될 수 있다. 본 실시예에서는, 상기 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)의 활성층(121b)이 서로 다른 색의 광을 방출하도록 구성될 수 있으며, 동일한 광을 방출하도록 구성될 수도 있다. 예를 들어, 활성층(121b)은 각각 적색, 녹색, 청색의 광을 방출할 수 있으며, 동일한 청색 광 또는 자외선 광을 방출할 수 있다.
- [0031] 상기 제1 및 제2 도전형 반도체층(121a, 121c)에는 각각 제1 및 제2 전극(128, 129)이 전기적으로 접속될 수 있다. 제1 및 제2 전극(128, 129)은 각각 제1 도전형 반도체층(121a)의 메사 에칭된 영역(122)과 제2 도전형 반도체층(121c)에 배치될 수 있다. 예를 들어, 제1 전극(128)은 Al, Au, Cr, Ni, Ti, Sn 중 적어도 하나를 포함할 수 있으며, 제2 전극(129)은 반사성 금속으로 형성될 수 있다. 예를 들어, 제2 전극(129)은 Ag, Ni, Al, Cr, Rh, Pd, Ir, Ru, Mg, Zn, Pt, Au 등의 물질을 포함할 수 있으며, 단일층 또는 2층 이상의 구조로 채용될 수 있다.
- [0032] 상기 제1 내지 제3 반도체 발광부(LED1, LED2, LED3) 표면과 상기 셀 어레이(CA)의 제1 면(PL1)에는 절연층(124)이 배치되어 1 내지 제3 반도체 발광부(LED1, LED2, LED3)의 제1 및 제2 전극(128, 129)이 배치되는 영역을 정의할 수 있다. 또한, 상기 셀 어레이(CA)의 제1 면(PL1)에 배치된 절연층(124) 중 일 영역은 제1 내지 제3

스위칭부(SW1~SW3)의 소스 전극(136)과 드레인 전극(135)이 배치되는 영역을 정의할 수 있다. 도 7에 도시된 바와 같이, 소스 전극(136)과 드레인 전극(135)의 사이에 배치된 절연층(124a)은 제1 내지 제3 스위칭부(SW1~SW3)의 게이트 절연층으로 사용될 수 있다.

- [0033] 도 6에 도시된 바와 같이, 상기 셀 어레이(CA)는 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)를 포함하면서 상기 셀 어레이(CA)의 제2 면(PL2)을 이루는 몰딩부(140)를 포함할 수 있다. 상기 몰딩부(140)는 제1 내지 제3 반도체 발광부(LED1, LED2, LED3) 및 제1 내지 제3 스위칭부(SW1~SW3)와 접촉되는 제1 내지 제3 도전성 비아(141, 142, 143)를 제2 면(PL2)에 노출시키도록 구성될 수 있다. 몰딩부(140)는 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)를 견고하게 지지하기 위해서 높은 영률(Young's Modulus)을 가질 수 있다. 또한, 몰딩부(140)는 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)에서 발생한 열을 효과적으로 방출하기 위하여 높은 열전도도를 갖는 물질을 포함할 수 있다. 예를 들어, 몰딩부(140)는 에폭시 수지 또는 실리콘(silicone) 수지를 포함하는 물질로 이루어질 수 있다. 또한, 몰딩부(140)는 빛을 반사시키기 위한 광반사성 입자를 포함할 수 있다. 상기 광반사성 입자로는 이산화 티타늄(TiO₂) 또는 산화 알루미늄(Al₂O₃)이 사용될 수 있으나, 이에 한정되는 것은 아니다.
- [0034] 셀 어레이(CA)의 제2 면(PL2) 상에는, 제1 내지 제3 도전성 비아(141, 142, 143)를 공통 전극패드(CP1, CP2)와 개별 전극패드(AP1, AP2, AP3)과 접속하기 위한 다층 회로기판(151)이 배치될 수 있다. 다층 회로기판(151)은 복수의 적층된 인쇄회로기판(151a, 151b)을 포함할 수 있으며, 복수의 인쇄회로기판(151a, 151b)은 관통전극(154) 및 배선(156)을 포함할 수 있다. 상기 다층 회로기판(151)의 일면에는 공통 전극패드(CP1, CP2)와 개별 전극패드(AP1, AP2, AP3)가 배치될 수 있다.
- [0035] 상기 셀 어레이(CA)의 제1 면(PL1) 상에는 제1 내지 제3 과장변환부(171, 172, 173)가 서로 분리되도록 배치된 격벽 구조(110)가 배치되며, 격벽 구조(110) 내에는 제1 내지 제3 스위칭부(SW1~SW3)가 배치된다.
- [0036] 격벽 구조(110)는, 셀 어레이(CA)의 제1 면(PL1)과 접하여 배치되며, 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)에 대응되는 위치에 제1 내지 제3 광방출창(111, 112, 113)을 갖는다. 제1 내지 제3 광방출창(111, 112, 113)은 각각 제1 내지 제3 과장변환부(171, 172, 173)를 형성하기 위한 공간으로 제공될 수 있다. 격벽 구조(110)는 제1 내지 제3 과장변환부(171, 172, 173)를 투과하는 광이 서로 간섭하지 않도록 광차단 물질을 포함할 수 있다. 또한, 상기 격벽 구조(110)는 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)를 성장시키기 위한 성장용 기판으로 이루어질 수 있다. 상기 격벽 구조(110)는 불순물을 주입하여 제1 내지 제3 스위칭부(SW1~SW3)를 형성할 수 있는 반도체 기판이 사용될 수 있다. 예를 들어, 격벽 구조(110)는 IV족 반도체 기판 또는 III-IV족 화합물 반도체 기판이 사용될 수 있으며, 예를 들어, Si 기판, SiC 기판 또는 SiGe 기판 등이 사용될 수 있다.
- [0037] 격벽 구조(110)는 제1 내지 제3 과장변환부(171, 172, 173)를 분리하도록, 제1 내지 제3 과장변환부(171, 172, 173)의 측면을 둘러싸도록 배치된다. 격벽 구조(110)는 몰딩부(140)와 서로 접하여 배치될 수 있다. 이와 같이, 격벽 구조(110)와 몰딩부(140)는 제1 내지 제3 과장변환부(171, 172, 173)의 사이에서부터 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)사이까지 연장된 구조로 제공함으로써 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)에서 방출된 광간의 간섭을 효과적으로 차단할 수 있다.
- [0038] 제1 내지 제3 과장변환부(171, 172, 173)는 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)로부터 방출되는 광을 조정하여 각각 서로 다른 색의 광으로 변환시킬 수 있다. 본 실시예에서, 제1 내지 제3 과장변환부(171, 172, 173)는 각각 청색 광, 녹색 광 및 적색 광을 제공하도록 구성될 수 있다.
- [0039] 본 실시예와 같이, 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)가 청색 광을 방출하는 경우에, 제2 및 제3 과장변환부(171, 172)는 각각 녹색 및 적색 형광체(P2, P3)를 포함할 수 있다. 제2 및 제3 과장변환부(171, 172)는 녹색 또는 적색 형광체(P2, P3)와 같은 과장변환물질이 혼합된 광투과성 액상 수지를 제2 및 제3 광방출창(112, 113)에 디스펜싱함으로써 형성될 수 있으나, 다른 다양한 공정으로 형성될 수 있다. 예를 들어, 과장변

환 필름으로 제공될 수 있다.

- [0040] 필요에 따라, 상기 제2 및 제3 과장변환부(171, 172)는 청색 광을 선택적으로 차단하는 광 필터층(180)을 더 포함할 수 있다. 광 필터층(180)을 이용함으로써 제2 및 제3 광방출창(112, 113)에서는 원하는 녹색 광 및 적색 광만을 제공할 수 있다.
- [0041] 본 실시예와 같이, 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)가 청색 광을 방출하는 경우에, 상기 제1 과장변환부(171)는 형광체가 포함되지 않을 수 있다. 따라서, 제1 과장변환부(171)는 제1 반도체 발광부(LED1)에서 방출된 청색 광과 동일한 청색 광을 제공할 수 있다.
- [0042] 제1 과장변환부(171)는 형광체가 혼합되지 않은 광투과성 액상 수지를 디스펜싱함으로써 형성될 수 있으나, 실시예에 따라서는, 제1 과장변환부(171)에 청색 광의 색좌표를 조절하기 위한 청색 또는 청록색(예, 480nm~520nm) 형광체를 포함할 수 있다. 이러한 형광체는 제1 과장변환부(171)에 의해 제공될 청색 광의 색좌표를 조절하는 목적으로 채용되므로, 다른 색으로 변환하기 위한 제2 및 제3 과장변환부(171, 172)에 혼합된 형광체의 양보다 적은 양의 형광체가 혼합될 수 있다.
- [0043] 도 26는 본 발명의 일 실시예에 따른 제1 및 제2 과장변환부(171, 172)에 채용 가능한 과장변환물질을 설명하기 위한 CIE 1931 좌표계이다.
- [0044] 도 26에 도시된 CIE 1931 좌표계를 참조하면, 청색 발광소자에 황색, 녹색 및 적색 형광체를 조합하거나 청색 발광소자에 녹색 발광소자 및 적색 발광소자의 조합으로 만들어지는 백색 광은 2개 이상의 피크 과장을 가지며, CIE 1931 좌표계의 (x, y) 좌표가 (0.4476, 0.4074), (0.3484, 0.3516), (0.3101, 0.3162), (0.3128, 0.3292), (0.3333, 0.3333)을 잇는 선분 상에 위치할 수 있다. 또는, 상기 선분과 흑체 복사 스펙트럼으로 둘러싸인 영역에 위치할 수 있다. 상기 백색 광의 색 온도는 2,000 K ~ 20,000 K 사이에 해당한다. 도 26에서 상기 흑체 복사 스펙트럼 하부에 있는 점E(0.3333, 0.3333) 부근의 백색광은 상대적으로 황색계열 성분의 광이 약해진 상태로 사람이 육안으로 느끼기에는 보다 선명한 느낌 또는 신선한 느낌을 가질 수 있는 영역의 조명 광원으로 사용될 수 있다. 따라서 상기 흑체 복사 스펙트럼 하부에 있는 E(0.3333, 0.3333) 부근의 백색광을 이용한 조명 제품은 식료품, 의류 등을 판매하는 상가용 조명으로 효과가 좋다.
- [0045] 본 실시예에 채용된 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)로부터 방출되는 광의 과장을 변환하기 위한 물질로서, 형광체 및/또는 양자점과 같은 다양한 물질이 사용될 수 있다
- [0046] 형광체로는 다음과 같은 조성식 및 컬러(color)를 가질 수 있다.
- [0047] 산화물계: 황색 및 녹색 $Y_3Al_5O_{12}:Ce$, $Tb_3Al_5O_{12}:Ce$, $Lu_3Al_5O_{12}:Ce$
- [0048] 실리케이트계: 황색 및 녹색 $(Ba,Sr)_2SiO_4:Eu$, 황색 및 등색 $(Ba,Sr)_3SiO_5:Ce$
- [0049] 질화물계: 녹색 $\beta-SiAlON:Eu$, 황색 $La_3Si_6N_{11}:Ce$, 등색 $\alpha-SiAlON:Eu$, 적색 $CaAlSiN_3:Eu$, $Sr_2Si_5N_8:Eu$, $SrSiAl_4N_7:Eu$, $SrLiAl_3N_4:Eu$, $Ln_{4-x}(Eu_zM_{1-z})_xSi_{12-y}Al_yO_{3+x+y}N_{18-x-y}$ ($0.5 \leq x \leq 3$, $0 < z < 0.3$, $0 < y \leq 4$)(여기에서, Ln은 IIIa 족 원소 및 희토류 원소로 이루어지는 군에서 선택되는 적어도 한 종의 원소이고, M은 Ca, Ba, Sr 및 Mg로 이루어지는 군에서 선택되는 적어도 한 종의 원소일 수 있다.)
- [0050] 플루오라이드(fluoride)계: KSF계 적색 $K_2SiF_6:Mn^{4+}$, $K_2TiF_6:Mn^{4+}$, $NaYF_4:Mn^{4+}$, $NaGdF_4:Mn^{4+}$, $K_3SiF_7:Mn^{4+}$
- [0051] 형광체 조성은 기본적으로 화학양론(stoichiometry)에 부합하여야 하며, 각 원소들은 주기율표상 각 족들 내 다른 원소로 치환이 가능하다. 예를 들어 Sr은 알칼리토류(II)족의 Ba, Ca, Mg 등으로, Y는 란타넘계의 Tb, Lu, Sc, Gd 등으로 치환이 가능하다. 또한, 활성제인 Eu 등은 원하는 에너지 준위에 따라 Ce, Tb, Pr, Er, Yb 등으로 치환이 가능하며, 활성제 단독 또는 특성 변형을 위해 부활성제 등이 추가로 적용될 수 있다.
- [0052] 특히, 불화물계 적색 형광체는 고온/고습에서의 신뢰성 향상을 위하여 각각 Mn을 함유하지 않는 불화물로 코팅되거나 형광체 표면 또는 Mn을 함유하지 않는 불화물 코팅 표면에 유기물 코팅을 더 포함할 수 있다. 상기와 같

은 불화물계 적색 형광체의 경우, 기타 형광체와 달리 40 nm 이하의 협반치폭(narrow FWHM)을 구현할 수 있기 때문에, UHD TV와 같은 고해상도 TV에 활용될 수 있다.

[0053] 아래 표 1은 청색 LED(440nm~460nm) 또는 UV LED(380nm~440nm)을 위한 응용분야별 형광체 종류이다.

표 1

용도	형광체
LED TV BLU	β -SiAlON:Eu ²⁺ , (Ca, Sr)AlSiN ₃ :Eu ²⁺ , La ₃ Si ₆ N ₁₁ :Ce ³⁺ , K ₂ SiF ₆ :Mn ⁴⁺ , SrLiAl ₃ N ₄ :Eu, Ln _{4-x} (Eu _z M _{1-z}) _x Si _{12-y} Al _y O _{3+x+y} N _{18-x-y} (0.5 ≤ x ≤ 3, 0 < z < 0.3, 0 < y ≤ 4), K ₂ TiF ₆ :Mn ⁴⁺ , NaYF ₄ :Mn ⁴⁺ , NaGdF ₄ :Mn ⁴⁺ , K ₃ SiF ₇ :Mn ⁴⁺
조명	Lu ₃ Al ₅ O ₁₂ :Ce ³⁺ , Ca-α-SiAlON:Eu ²⁺ , La ₃ Si ₆ N ₁₁ :Ce ³⁺ , (Ca, Sr)AlSiN ₃ :Eu ²⁺ , Y ₃ Al ₅ O ₁₂ :Ce ³⁺ , K ₂ SiF ₆ :Mn ⁴⁺ , SrLiAl ₃ N ₄ :Eu, Ln _{4-x} (Eu _z M _{1-z}) _x Si _{12-y} Al _y O _{3+x+y} N _{18-x-y} (0.5 ≤ x ≤ 3, 0 < z < 0.3, 0 < y ≤ 4), K ₂ TiF ₆ :Mn ⁴⁺ , NaYF ₄ :Mn ⁴⁺ , NaGdF ₄ :Mn ⁴⁺ , K ₃ SiF ₇ :Mn ⁴⁺
Side View (Mobile, Note PC)	Lu ₃ Al ₅ O ₁₂ :Ce ³⁺ , Ca-α-SiAlON:Eu ²⁺ , La ₃ Si ₆ N ₁₁ :Ce ³⁺ , (Ca, Sr)AlSiN ₃ :Eu ²⁺ , Y ₃ Al ₅ O ₁₂ :Ce ³⁺ , (Sr, Ba, Ca, Mg) ₂ SiO ₄ :Eu ²⁺ , K ₂ SiF ₆ :Mn ⁴⁺ , SrLiAl ₃ N ₄ :Eu, Ln _{4-x} (Eu _z M _{1-z}) _x Si _{12-y} Al _y O _{3+x+y} N _{18-x-y} (0.5 ≤ x ≤ 3, 0 < z < 0.3, 0 < y ≤ 4), K ₂ TiF ₆ :Mn ⁴⁺ , NaYF ₄ :Mn ⁴⁺ , NaGdF ₄ :Mn ⁴⁺ , K ₃ SiF ₇ :Mn ⁴⁺
전장 (Head Lamp, etc.)	Lu ₃ Al ₅ O ₁₂ :Ce ³⁺ , Ca-α-SiAlON:Eu ²⁺ , La ₃ Si ₆ N ₁₁ :Ce ³⁺ , (Ca, Sr)AlSiN ₃ :Eu ²⁺ , Y ₃ Al ₅ O ₁₂ :Ce ³⁺ , K ₂ SiF ₆ :Mn ⁴⁺ , SrLiAl ₃ N ₄ :Eu, Ln _{4-x} (Eu _z M _{1-z}) _x Si _{12-y} Al _y O _{3+x+y} N _{18-x-y} (0.5 ≤ x ≤ 3, 0 < z < 0.3, 0 < y ≤ 4), K ₂ TiF ₆ :Mn ⁴⁺ , NaYF ₄ :Mn ⁴⁺ , NaGdF ₄ :Mn ⁴⁺ , K ₃ SiF ₇ :Mn ⁴⁺

[0055] 또한, 파장 변환부는 형광체를 대체하거나 형광체와 혼합하여 양자점(Quantum Dot, QD)과 같은 파장변환물질들이 사용될 수 있다.

[0056] 도 5 및 도 6에 도시된 바와 같이, 상기 제1 내지 제3 파장변환부(171, 172, 173)의 표면에는 형광체의 열화를 방지하기 위한 봉지부(190)가 배치될 수 있다.

[0057] 상기 격벽 구조(110)에는 상기 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)가 선택적으로 구동 하도록 제어할 수 있는 제1 내지 제3 스위칭부(SW1~SW3)가 배치된다.

[0058] 도 3 및 도 6을 참조하면, 제1 내지 제3 스위칭부(SW1~SW3)는 상기 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)와 인접한 영역에 각각 배치될 수 있다. 상기 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)는 상기 제1면(PL1)에 대하여 나란하게 배치되며, 상기 제1 내지 제3 스위칭부(SW1~SW3)는 각각 상기 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)와 나란히 배치될 수 있다. 도 3에는 제1 내지 제3 스위칭부(SW1~SW3)가 발광소자 패키지(100)의 일 방향을 따라 배치된 것으로 도시되어 있으나, 이에 한정하는 것은 아니며, 격벽 구조(110) 내의 소정의 위치에 다양하게 배치될 수 있다.

[0059] 도 8 내지 도 10은 본 발명의 일 실시예에 채용가능한 다양한 구조의 발광소자 패키지를 나타낸 평면도로서, 앞서 설명한 일 실시예의 제1 내지 제3 스위칭부의 위치를 변형한 실시예이다.

- [0060] 도 8의 발광소자 패키지(200)는 도 3의 발광소자 패키지(100)와 비교할 때, 격벽 구조(210)에 서브 픽셀과 스위칭부가 각각 2개 배치된 차이점이 있다. 다른 구성은 도 3에서 설명한 구성과 동일하다. 이와 같이 배치할 경우, 제1 및 제2 서브 픽셀(SP1a~SP3a)의 크기를 더 크게 배치할 수 있는 장점이 있다.
- [0061] 도 9의 발광소자 패키지(300)는 도 3의 실시예와 비교할 때, 제1 및 제3 스위칭부(SW1b~SW3b)가 도 3의 제1 내지 제3 스위칭부(SW1~SW3)에 비해, 격벽 구조(310)의 일 영역(ER)이 제1 내지 제3 서브 픽셀(SP1b~SP3b)의 내부로 돌출된 차이점이 있다. 다른 구성은 도 3에서 설명한 구성과 동일하다. 이와 같이 배치할 경우, 제1 내지 제3 서브 픽셀(SP1b~SP3b) 사이의 두께를 더욱 얇게 할 수 있으므로, 제1 내지 제3 서브 픽셀(SP1b~SP3b)의 크기를 더 크게 배치할 수 있는 장점이 있다.
- [0062] 도 10의 발광소자 패키지(400)는 도 3의 실시예와 비교할 때, 서브 픽셀과 스위칭부가 각각 4개 배치되고, 스위칭부(SW1c~SW4c)가 격벽 구조(410)의 중앙 영역(CR)에 배치되고, 서브 픽셀(SP1c~SP4c)은 중앙 영역(CR)의 주변에 배치된 차이점이 있다. 다른 구성은 도 3에서 설명한 구성과 동일하다. 이와 같이, 서브 픽셀의 개수를 증가시킬 경우, 적색광, 녹색광 및 청색광 이외의 광(예를 들어, 백색광)을 방출하기 위한 서브 픽셀을 배치하여 방출되는 광의 대역을 증가시킬 수 있는 장점이 있다.
- [0063] 상기 제1 내지 제3 스위칭부(SW1~SW3)는 상기 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)와 각각 전기적으로 접속되어, 상기 제1 내지 제3 반도체 발광부(LED1, LED2, LED3)를 제어할 수 있다. 상기 제1 내지 제3 스위칭부(SW1~SW3)는 각각 스위칭 소자일 수 있으며, 예를 들어, 전계효과 트랜지스터(Metal Oxide Silicon Field Effect transistor, MOSFET)일 수 있다. 본 실시예의 경우, N채널 MOSFET일 수 있다.
- [0064] 상기 제1 내지 제3 스위칭부(SW1~SW3)는 동일한 구조를 가질 수 있다. 반복되는 설명을 방지하기 위해, 도 6 및 도 7을 참조하여, 제1 스위칭부(SW3)에 대해서만 설명하나, 제1 및 제2 스위칭부(SW1, SW2)도 동일한 구조를 가질 수 있다.
- [0065] 제3 스위칭부(SW3)는 n형의 불순물을 주입하여 형성한 n웰의 내부에 P형 불순물을 주입하여 형성한 p웰 영역(131)이 배치되며, p웰 영역(131)의 소정 영역에는 n형 불순물을 주입하여 형성된 소스 영역(133b) 및 드레인 영역(133a)이 배치된다. 제3 스위칭부(SW3)에 전원을 인가하면 n형 채널이 형성되는 드레인 영역(133a)과 소스 영역(133b)의 사이에는 게이트 절연층(124a)이 배치된다. 상기 소스 영역(133b)과 드레인 영역(133a)에는 각각 소스 전극(136)과 드레인 전극(135)이 접속되며, 게이트 절연층(124a) 상에는 게이트 전극(135)이 배치될 수 있다. 상기 제3 스위칭부(SW3)는 인접한 과장변환부와 접하지 않도록 이격되어 배치되며, 격벽 구조(110)보다 작은 크기로 배치될 수 있다.
- [0066] 소스 전극(136)과 제3 반도체 발광부(LED3)의 제2 전극(129)의 사이에는 연결전극(137)이 배치되어 제3 스위칭부(SW3)와 제3 반도체 발광부(LED3)를 전기적으로 접속시킬 수 있다.
- [0067] 도 11을 참조하여, 제1 내지 제3 스위칭부(SW1~SW3)와 제1 내지 제3 반도체 발광부(LED1~LED3)의 회로 구성에 대해 설명한다. 도 11은 발광소자 패키지의 회로도이다. 제1 내지 제3 스위칭부(SW1~SW3)의 드레인 전극은 공통 전극패드(CP2)에 접속되어 전원공급회로(CCS)로부터 전원을 공급받으며, 소스 전극은 제1 및 제3 스위칭부(SW1~SW3)에 접속된다. 또한, 게이트 전극은 개별 전극패드(AP1, AP2, AP3)와 각각 접속되도록 구성된다. 따라서, 개별 전극패드(AP1, AP2, AP3)에 접속된 구동회로(DC)의 제어신호에 의해 제1 및 제3 스위칭부(SW1~SW3)의 게이트 전극이 온/오프될 수 있으며, 이에 의해, 제1 내지 제3 반도체 발광부(LED1~LED3)에 인가되는 전원이 제어될 수 있다.
- [0068] 도 12는 본 발명의 일 실시예에서 채용가능한 다른 구조의 발광소자 패키지(400)의 회로도로서, 앞서 설명한 회로 구성과 비교할 때, 제1 내지 제3 반도체 발광부(LED1~LED3)가 제1 및 제3 스위칭부(SW1~SW3)의 드레인 전극에 각각 접속된 차이점이 있다.
- [0069] 이와 같은 구성의 발광소자 패키지(100)는 과장변환부의 격벽 구조 내에 반도체 발광부를 제어하는 스위칭부를

형성하여, 별도의 TFT 기판이 필요 없이도 영상신호를 출력하기 위한 반도체 발광부의 온/오프를 제어할 수 있다. 따라서, 별도의 TFT 기판이 필요한 경우에 비해 제조비용이 감소되며, 두께가 더욱 얇은 초박형의 디스플레이 패널을 구성할 수 있다.

[0070] 본 발명의 일 실시예는, 회로 기판과 상기 회로 기판 상에 행과 열을 이루어 배치된 복수의 발광소자 패키지를 갖는 디스플레이 패널과, 상기 디스플레이 패널을 구동하기 위한 패널 구동부와, 상기 패널 구동부를 제어하기 위한 제어부를 포함하고, 상기 발광소자 패키지는, 각각 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 갖는 제1 내지 제3 반도체 발광부를 포함하며, 제1 면 및 상기 제1 면과 반대에 위치하는 제2 면을 갖는 셀 어레이와, 상기 셀 어레이의 제1 면 상에, 상기 제1 내지 제3 반도체 발광부에 각각 대응되도록 배치되며, 상기 제1 내지 제3 반도체 발광부로부터 방출되는 광을 조정하여 각각 적색 광, 녹색 광 및 청색 광을 제공하도록 구성된 제1 내지 제3 파장변환부와, 상기 제1 내지 제3 파장변환부가 서로 분리되도록 상기 제1 내지 제3 파장변환부 사이에 배치된 격벽 구조와, 상기 격벽 구조 내에 상기 제1 내지 제3 파장변환부와 각각 이격되도록 배치되며, 상기 제1 내지 제3 반도체 발광부가 선택적으로 구동 가능하도록 상기 제1 내지 제3 반도체 발광부에 각각 전기적으로 연결된 제1 내지 제3 스위칭부를 포함하는 디스플레이 장치를 제공한다.

[0071] 다음으로, 본 발명의 일 실시예에 의한 발광소자 패키지의 제조방법에 대해 설명한다.

[0072] 도 13a 내지 도 25b는 발광소자 패키지의 주요 제조공정을 개략적으로 나타낸 측 단면도이다. 구체적으로 상기 발광소자 패키지의 제조방법은 웨이퍼 레벨 칩스케일 패키지의 제조방법에 대한 것이다. 이하, 주요 공정 도면에서는 보다 용이한 이해를 위해서 일부 발광소자 패키지의 단면을 확대하여 도시한다.

[0073] 도 13a 및 도 13b를 참조하면, 상기 발광소자 패키지의 제조방법은, 성장용 기판(110a) 상에 제1 도전형 반도체층(121a), 활성층(121b) 및 제2 도전형 반도체층(121c)을 포함하는 발광구조물(121)을 형성하는 단계로 시작될 수 있다.

[0074] 상기 성장용 기판(110a)은 필요에 따라 절연성, 도전성 또는 반도체 기판이 사용될 수 있다. 상기 성장용 기판(110a)은 일 면에 발광구조물(121)을 형성할 수 있으며, 일 영역에 불순물을 도핑하여 전계효과 트랜지스터(Metal Oxide Silicon Field Effect transistor, MOSFET)를 형성할 수 있는 반도체 기판이 사용될 수 있다. 예를 들어, 상기 성장용 기판(110a)은 IV족 반도체 기판 또는 III-IV족 화합물 반도체 기판이 사용될 수 있으며, 예를 들어, Si 기판, SiC 기판 또는 SiGe 기판 등이 사용될 수 있다. 상기 발광구조물(121)은 복수의 발광 영역들을 구성하기 위해 상기 성장용 기판(110a) 상에 형성된 III족 질화물계 반도체층의 에피택셜층일 수 있다. 제1 도전형 반도체층(121a)은 n형 $In_xAl_yGa_{1-x-y}N$ ($0 \leq x < 1$, $0 \leq y < 1$, $0 \leq x+y < 1$)을 만족하는 질화물 반도체일 수 있으며, n형 불순물은 Si, Ge, Se, Te 등일 수 있다. 활성층(121b)은 양자우물층과 양자장벽층이 서로 교대로 적층된 다중 양자우물(MQW) 구조일 수 있다. 예를 들어, 상기 양자우물층과 양자장벽층은 서로 다른 조성을 가지는 $In_xAl_yGa_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)일 수 있다. 특정 예에서, 상기 양자우물층은 $In_xGa_{1-x}N$ ($0 < x \leq 1$)이며, 상기 양자장벽층은 GaN 또는 AlGaN일 수 있다. 제2 도전형 반도체층(121c)은 p형 $In_xAl_yGa_{1-x-y}N$ ($0 \leq x < 1$, $0 \leq y < 1$, $0 \leq x+y < 1$)을 만족하는 질화물 반도체층일 수 있으며, p형 불순물은 Mg, Zn, Be 등일 수 있다.

[0075] 이어, 제1 도전형 반도체층(121a)의 일부 영역이 노출되도록 에칭하여 상기 발광구조물(121)에 mesa 에칭된 영역(122)을 형성할 수 있다.

[0076] 본 에칭공정은 상기 제2 도전형 반도체층(121c)과 상기 활성층(121b)의 일부 영역을 제거하는 과정으로서 수행될 수 있다. 상기 mesa 에칭된 영역(122)에 의해 노출된 제1 도전형 반도체층(121a)의 영역은 전극을 형성할 수 있다.

[0077] 도 14a 및 도 14b에 도시된 바와 같이, 상기 발광구조물(121)을 복수의 발광 영역들로 분리하기 위한 아이솔레이션 공정이 수행될 수 있다.

[0078] 도 14a를 참조하면, 분리 영역(123a)은 성장용 기판(110a)의 표면이 노출되도록 상기 발광구조물(121)을 관통하도록 형성될 수 있다. 이러한 공정을 통하여 상기 발광구조물(121)은 복수의 발광 영역들로 분리되어 성장용 기

판(110a)에 의해 지지되게 된다.

- [0079] 도 14b를 참조하면, 분리 영역(123a)은 세 개의 발광 영역마다 형성될 수 있다. 세 개의 발광 영역 사이는 서브 분리 영역(123b)이 형성될 수 있다. 이러한 아이솔레이션 공정은 블레이드를 이용하여 분리 영역(123a)을 형성하는 공정으로 이루어질 수 있으나, 이에 한정되는 것은 아니다. 상기 서브 분리 영역(123b)은 분리 영역(123a)을 형성하는 공정과 다른 별도의 공정에 의해 형성될 수 있으나, 분리 영역(123a)과 동일한 공정에 의해 형성될 수 있다. 상기 서브 분리 영역(123b)은 분리 영역(123a)보다 폭이 더 좁게 형성될 수 있다.
- [0080] 다음으로, 도 15a 및 도 15b를 참조하면, 상기 발광구조물(121) 및 상기 성장용 기판(110a)의 표면을 덮도록 절연층(124)이 증착될 수 있다.
- [0081] 다음으로, 도 16a 및 도 16b를 참조하면, 상기 절연층(124)을 덮도록 제1 포토레지스트층(PR1)을 도포하고, 분리 영역(123a) 및 서브 분리 영역(123b)의 일 영역이 노출되도록 개구(h1)를 형성한 후, 상기 분리 영역(123a) 및 상기 서브 분리 영역(123b)에 p형 불순물을 주입하여 p웰 영역(131)을 형성할 수 있다. 상기 p웰 영역(131)을 형성하기 전에 n형 불순물을 주입하여 p웰 영역(131)이 형성될 영역의 둘레에 n형 포켓(132)을 형성할 수도 있다. p웰 영역(131)을 형성한 후에는 제1 포토레지스트층(PR1)이 제거될 수 있다.
- [0082] 다음으로, 도 17a 및 도 17b를 참조하면, 상기 절연층(124)을 덮도록 제2 포토레지스트층(PR2)을 도포하고, p웰 영역(131) 내에 n웰 영역(133a, 133b)을 형성하기 위한 개구(h2, h3)를 형성할 수 있다. n웰 영역(133a, 133b)을 형성한 후에는 제2 포토레지스트층(PR2)이 제거될 수 있다. 실시예에 따라서는, 절연층(124)을 제거한 후 재증착할 수도 있다.
- [0083] 다음으로, 도 18a 및 도 18b를 참조하면, 절연층(124)의 일 영역을 제거하여 개구(125, 126, 127a, 127b)를 형성할 수 있다. 또한, 이러한 개구(125, 126, 127a, 127b)에, 도 19a 및 도 19b와 같이, 도전성 물질을 증착하여 제1 전극(128), 제2 전극(128), 드레인 전극(134) 및 소스 전극(136)을 형성할 수 있다. 상기 제1 및 제2 전극(128, 129)은 Ag, Al, Ni, Cr, Cu, Au, Pd, Pt, Sn, W, Rh, Ir, Ru, Mg, Zn 및 이들을 포함하는 합금 물질 중 적어도 하나를 포함하는 반사성 전극일 수 있다. 소스 전극(136)과 제2 전극(129)을 전기적으로 연결하는 연결전극(137)을 형성할 수 있다. 소스 전극(136) 및 제2 전극(129)을 형성한 후, 연결전극(137)을 형성하여 접속시킬 수 있으나, 이에 한정하는 것은 아니며, 소스 전극(136), 제2 전극(129) 및 연결전극(137)을 일체로 형성할 수도 있다. 게이트 절연층(124a) 상에는 게이트 전극(135)을 형성할 수 있다. 게이트 전극(135)은 도프드 실리콘(doped Si), W, TiN 및 이들을 포함하는 합금 물질 중 적어도 하나를 포함할 수 있다.
- [0084] 다음으로, 도 20a 및 도 20b에 도시된 바와 같이, 제1 전극(128), 드레인 전극(134) 및 게이트 전극(135)에 각각 제1 내지 제3 도전성 비아(141, 142, 143)를 형성하고, 제1 내지 제3 반도체 발광부(LED1~LED3)를 덮도록 몰딩부(140)를 형성할 수 있다.
- [0085] 다음으로, 도 21a 및 도 21b에 도시된 바와 같이, 제1 내지 제3 도전성 비아(141, 142, 143)를 공통 전극패드(CP1, CP2)와 개별 전극패드(AP1, AP2, AP3)와 접속하기 위한 다층 회로기판(151)이 배치할 수 있다. 다층 회로기판(151)은 복수의 인쇄회로기판(151a, 151b)이 적층되도록 구성될 수 있으며, 복수의 인쇄회로기판(151a, 151b)에는 관통전극(154) 및 배선(156)을 포함할 수 있다. 상기 다층 회로기판(151)의 일면에는 공통 전극패드(CP1, CP2)와 개별 전극패드(AP1, AP2, AP3)가 배치될 수 있다.
- [0086] 다음으로, 도 22a 및 도 22b에 도시된 바와 같이, 제1 내지 제3 반도체 발광부(LED1~LED3)에 대응되는 성장용 기판의 일 영역을 식각하여 제1 내지 제3 광방출창(111, 112, 113)을 형성한다.
- [0087] 다음으로, 도 23a 및 도 23b에 도시된 바와 같이, 제2 및 제3 광방출창(112, 113)에 녹색 또는 적색 형광체(P2,

P3)와 같은 파장변환물질이 혼합된 광투과성 액상 수지를 디스펜싱하여 제2 및 제3 파장변환부(172, 173)를 형성하고, 제1 광 방출창(111)에 형광체가 혼합되지 않은 광투과성 액상 수지를 디스펜싱함으로써 제1 파장변환부(171)를 형성할 수 있다. 실시예에 따라서는, 제1 파장변환부(171)에 청색 광의 색좌표를 조절하기 위한 청색 또는 청록색(예, 480nm~520nm) 형광체(P1)를 포함할 수 있다.

[0088] 다음으로, 도 24a 및 도 24b를 참조하면, 상기 제2 및 제3 파장변환부(171, 172)에 광 필터층(180)을 배치하고, 상기 제1 내지 제3 파장변환부(171, 172, 173) 상에는 형광체의 열화를 방지하기 위한 봉지부(190)를 형성할 수 있다.

[0089] 다음으로, 도 25a 및 도 25b에 도시된 바와 같이, 블레이드(D)를 이용하여 개별 반도체 발광소자 단위로 절단하면, 도 5 및 도 6에 도시된 발광소자 패키지(100)를 제조할 수 있다.

[0090] 도 27은 본 발명의 일 실시예들에 따른 디스플레이 패널을 채용할 수 있는 실내용 스마트 네트워크 시스템이다.

[0091] 본 실시예에 따른 네트워크 시스템(1000)은 LED 등의 반도체 발광소자를 이용하는 조명 기술과 사물인터넷(IoT) 기술, 무선 통신 기술 등이 융합된 복합적인 스마트 네트워크 시스템일 수 있다. 네트워크 시스템(1000)은, 앞서 설명한 일 실시예의 디스플레이 패널, 조명 장치 및 유무선 통신 장치를 이용하여 구현될 수 있으며, 센서, 컨트롤러, 통신수단, 네트워크 제어 및 유지 관리 등을 위한 소프트웨어 등에 의해 구현될 수 있다.

[0092] 네트워크 시스템(1000)은 가정이나 사무실 같이 건물 내에 정의되는 폐쇄적인 공간은 물론, 공원, 거리 등과 같이 개방된 공간 등에도 적용될 수 있다. 네트워크 시스템(1000)은, 다양한 정보를 수집/가공하여 사용자에게 제공할 수 있도록, 사물인터넷 환경에 기초하여 구현될 수 있다. LED 램프(1200)는 주변 환경에 대한 정보를 게이트웨이(1100)로부터 수신하여 LED 램프(1200) 자체의 조명을 제어하는 것은 물론, LED 램프(1200)의 가시광 통신 등의 기능에 기초하여 사물인터넷 환경에 포함되는 다른 장치들(1300~1800)의 동작 상태 확인 및 제어 등과 같은 역할을 수행할 수도 있다.

[0093] 도 27을 참조하면, 네트워크 시스템(1000)은, 서로 다른 통신 프로토콜에 따라 송수신되는 데이터를 처리하기 위한 게이트웨이(1100), 게이트웨이(1100)와 통신 가능하도록 연결되며 LED를 광원으로 포함하는 LED 램프(1200), 및 다양한 무선 통신 방식에 따라 게이트웨이(1100)와 통신 가능하도록 연결되는 복수의 장치(1300~1800)를 포함할 수 있다. 사물인터넷 환경에 기초하여 네트워크 시스템(1000)을 구현하기 위해, LED 램프(1200)를 비롯한 각 장치(1300~1800)들은 적어도 하나의 통신 모듈을 포함할 수 있다. 일 실시예로, LED 램프(1200)는 WiFi, 지그비(Zigbee), LiFi 등의 무선 통신 프로토콜에 의해 게이트웨이(1100)와 통신 가능하도록 연결될 수 있으며, 이를 위해 적어도 하나의 램프용 통신 모듈(1210)을 가질 수 있다.

[0094] 앞서 설명한 바와 같이, 네트워크 시스템(1000)은 가정이나 사무실 같이 폐쇄적인 공간은 물론 거리나 공원 같은 개방적인 공간에도 적용될 수 있다. 네트워크 시스템(1000)이 가정에 적용되는 경우, 네트워크 시스템(1000)에 포함되며 사물인터넷 기술에 기초하여 게이트웨이(1100)와 통신 가능하도록 연결되는 복수의 장치(1300~1800)는 가전 제품(1300), 디지털 도어록(1400), 차고 도어록(1500), 벽 등에 설치되는 조명용 스위치(1600), 무선 통신망 중계를 위한 라우터(1700) 및 스마트 폰, 태블릿, 랩톱 컴퓨터 등의 모바일 기기(1800) 등을 포함할 수 있다.

[0095] 네트워크 시스템(1000)에서, LED 램프(1200)는 가정 내에 설치된 무선 통신 네트워크(Zigbee, WiFi, LiFi 등)를 이용하여 다양한 장치(1300~1800)의 동작 상태를 확인하거나, 주위 환경/상황에 따라 LED 램프(1200) 자체의 조도를 자동으로 조절할 수 있다. 또한 LED 램프(1200)는 LED 램프(1200)에서 방출되는 가시광선을 이용한 LiFi(LED WiFi) 통신을 이용하여 네트워크 시스템(1000)에 포함되는 장치들(1300~1800)을 컨트롤할 수도 있다.

[0096] 우선, LED 램프(1200)는 램프용 통신 모듈(1210)을 통해 게이트웨이(1100)로부터 전달되는 주변 환경, 또는 LED 램프(1200)에 장착된 센서로부터 수집되는 주변 환경 정보에 기초하여 LED 램프(1200)의 조도를 자동으로 조절할 수 있다. 예를 들면, 도 1의 디스플레이 패널을 채용한 텔레비전(1310)에서 방송되고 있는 프로그램의 종류

또는 화면의 밝기에 따라 LED 램프(1200)의 조명 밝기는 자동으로 조절될 수 있다. 이를 위해, LED 램프(1200)는 게이트웨이(1100)와 연결된 램프용 통신 모듈(1210)로부터 텔레비전(1310)의 동작 정보를 수신할 수 있다. 램프용 통신 모듈(1210)은 LED 램프(1200)에 포함되는 센서 및/또는 컨트롤러와 일체형으로 모듈화될 수 있다.

[0097] 예를 들어, TV 프로그램에서 방영되는 프로그램 값이 휴먼드라마일 경우, 미리 설정된 설정 값에 따라 조명도 거기에 맞게 12,000 K 이하의 색 온도로(예를 들면 6,000 K로) 낮아지고 색감이 조절되어 아늑한 분위기를 연출할 수 있다. 반대로 프로그램 값이 개그 프로그램인 경우, 조명도 설정값에 따라 색 온도가 6,000 K 이상으로 높아지고 푸른색 계열의 백색조명으로 조절되도록 네트워크 시스템(1000)이 구성될 수 있다.

[0098] 또한, 가정 내에 사람이 없는 상태에서 디지털 도어록(1400)이 잠긴 후 일정 시간이 경과하면, 턴-온된 LED 램프(1200)를 모두 턴-오프시켜 전력 낭비를 방지할 수 있다. 또는, 모바일 기기(1800) 등을 통해 보안 모드가 설정된 경우, 가정 내에 사람이 없는 상태에서 디지털 도어록(1400)이 잠기면, LED 램프(1200)를 턴-온 상태로 유지시킬 수도 있다.

[0099] LED 램프(1200)의 동작은, 네트워크 시스템(1000)과 연결되는 다양한 센서를 통해 수집되는 주변 환경에 따라서 제어될 수도 있다. 예를 들어 네트워크 시스템(1000)이 건물 내에 구현되는 경우, 빌딩 내에서 조명과 위치센서와 통신모듈을 결합하고, 건물 내 사람들의 위치정보를 수집하여 조명을 턴-온 또는 턴-오프하거나 수집한 정보를 실시간으로 제공하여 시설관리나 유희공간의 효율적 활용을 가능케 할 수 있다. 일반적으로 LED 램프(1200)와 같은 조명 장치는, 건물 내 각 층의 거의 모든 공간에 배치되므로, LED 램프(1200)와 일체로 제공되는 센서를 통해 건물 내의 각종 정보를 수집하고 이를 시설관리, 유희공간의 활용 등에 이용할 수 있다.

[0100] 한편, LED 램프(1200)는 이미지센서, 저장장치, 램프용 통신 모듈(1210) 등과 결합하여, 건물 보안을 유지하거나 긴급상황을 감지하고 대응할 수 있는 장치로 활용할 수 있다. 예를 들어 LED 램프(1200)에 연기 또는 온도 감지 센서 등이 부착된 경우, 화재 발생 여부 등을 신속하게 감지함으로써 피해를 최소화할 수 있다. 또한 외부의 날씨나 일조량 등을 고려하여 조명의 밝기를 조절, 에너지를 절약하고 쾌적한 조명환경을 제공할 수도 있다.

[0101] 본 발명은 상술한 실시형태 및 첨부된 도면에 의해 한정되는 것이 아니며, 첨부된 청구범위에 의해 한정하고자 한다. 따라서, 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 당 기술분야의 통상의 지식을 가진 자에 의해 다양한 형태의 치환, 변형 및 변경이 가능할 것이며, 이 또한 본 발명의 범위에 속한다고 할 것이다.

부호의 설명

- [0102] 1: 디스플레이 패널
 10: 발광소자 모듈
 20: 회로 기판
 50: LED 광원모듈
 51: 몰딩부
 100: 발광소자 패키지
 110: 격벽 구조
 134: 드레인 전극
 135: 게이트 전극
 136: 소스 전극
 137: 연결전극
 171~173: 제1 내지 제3 파장변환부
 CA: 셀 어레이

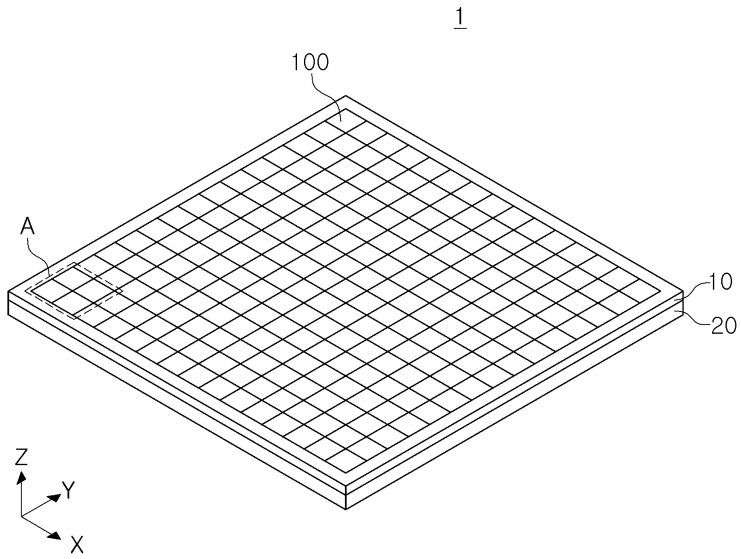
SP1~SP3: 제1 내지 제3 서브 픽셀

SW1~SW3: 제1 내지 제3 스위칭부

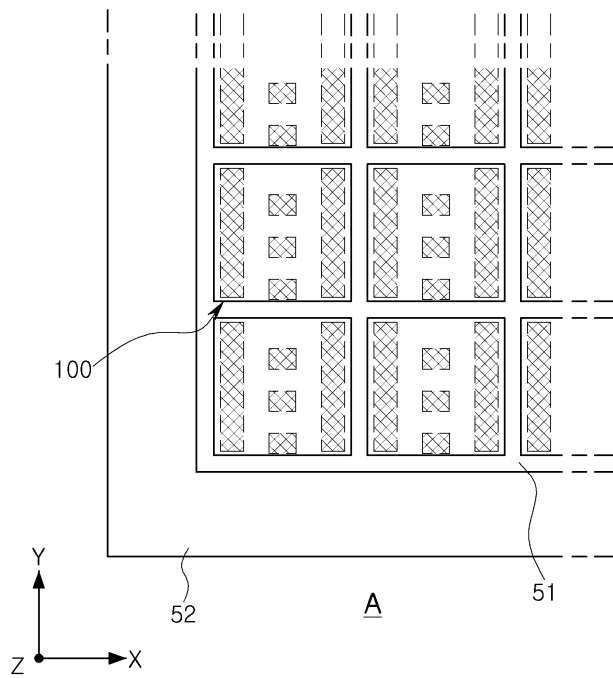
LED1~LED3: 제1 내지 제3 반도체 발광부

도면

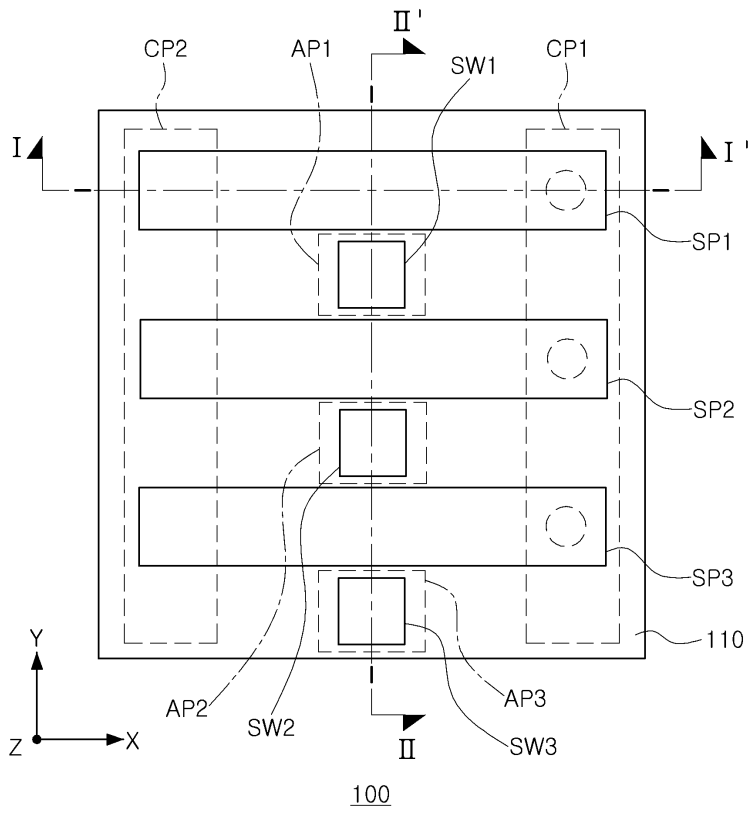
도면1



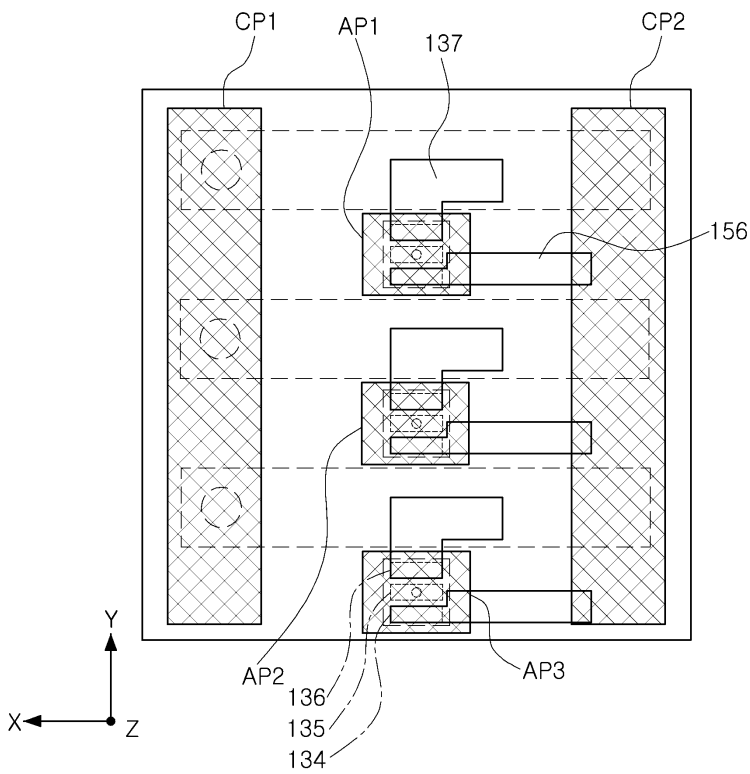
도면2



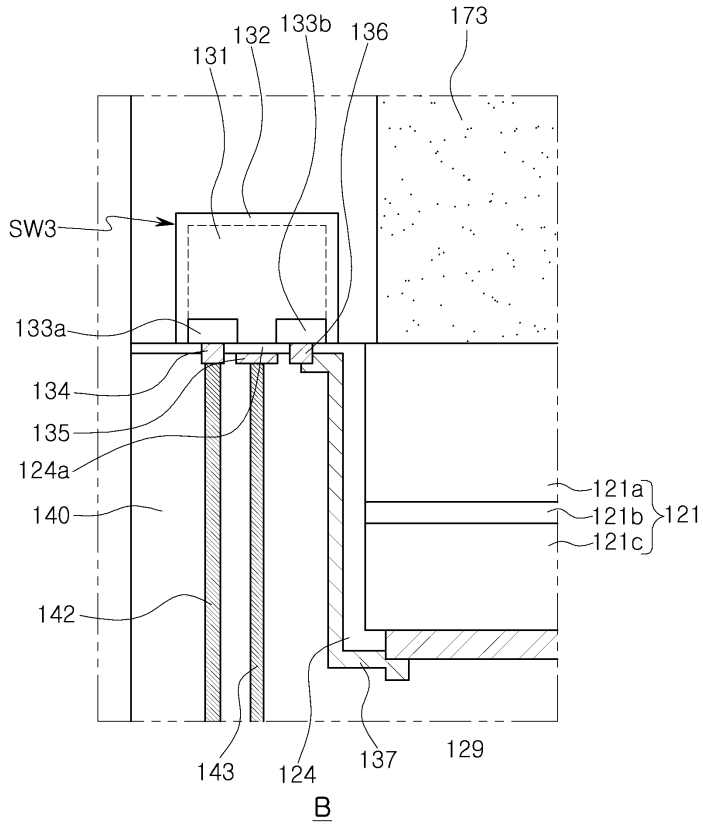
도면3



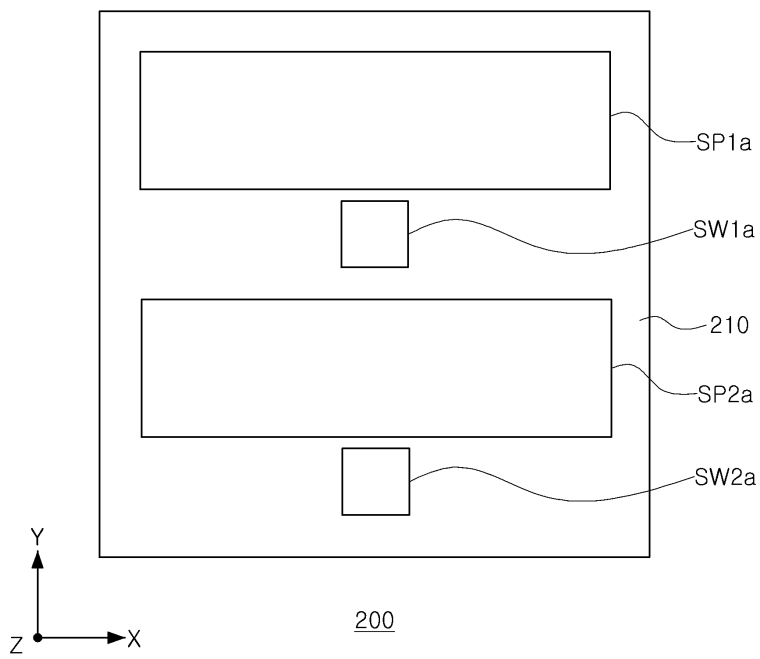
도면4



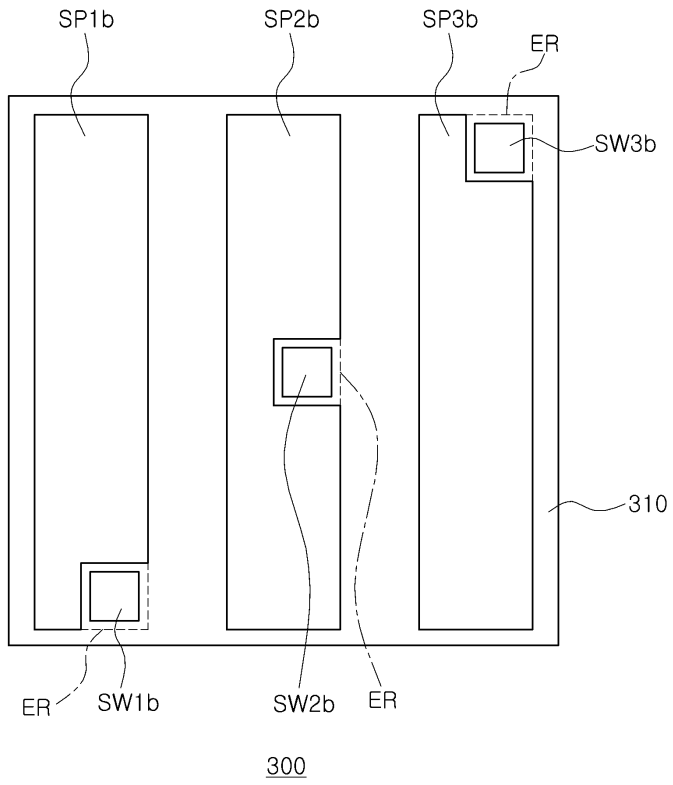
도면7



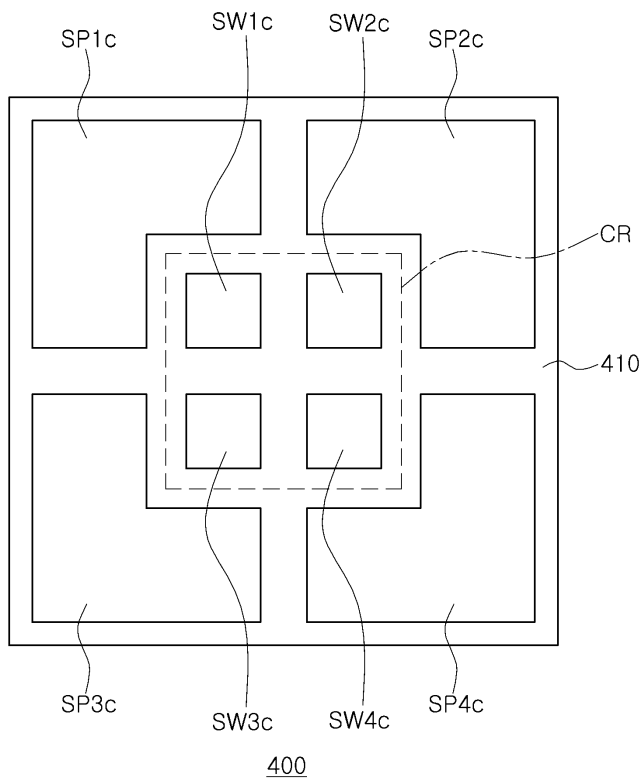
도면8



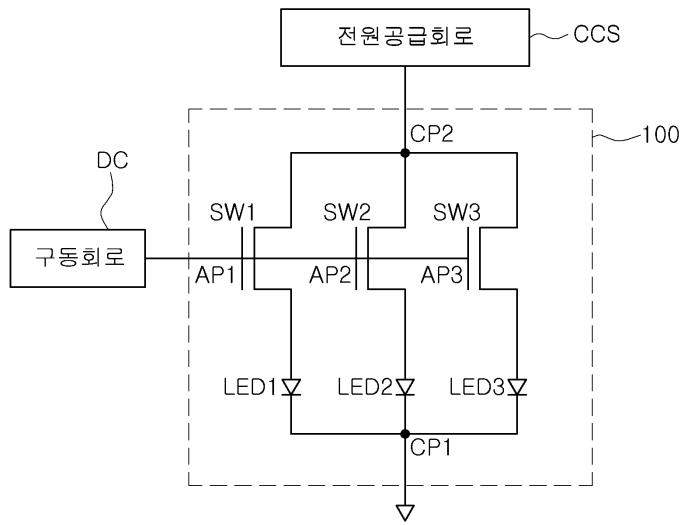
도면9



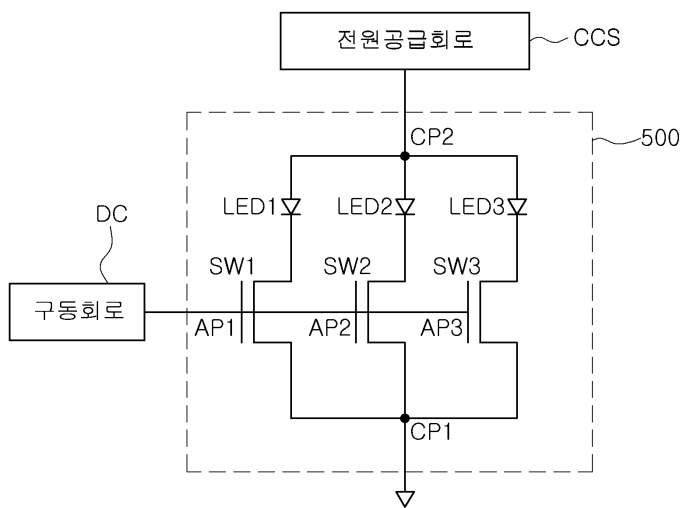
도면10



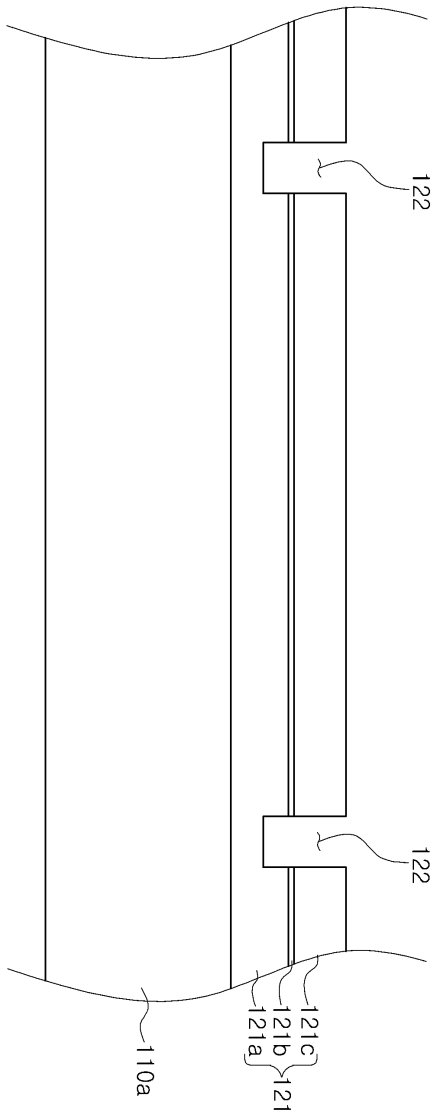
도면11



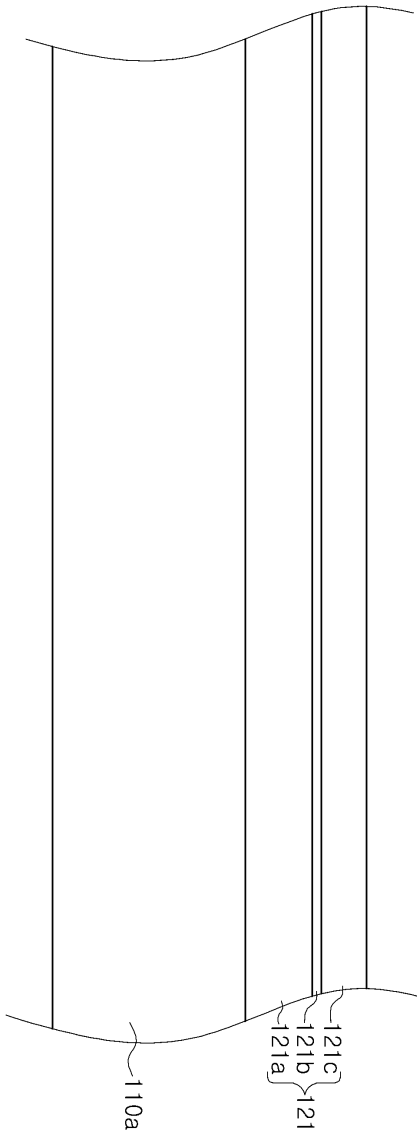
도면12



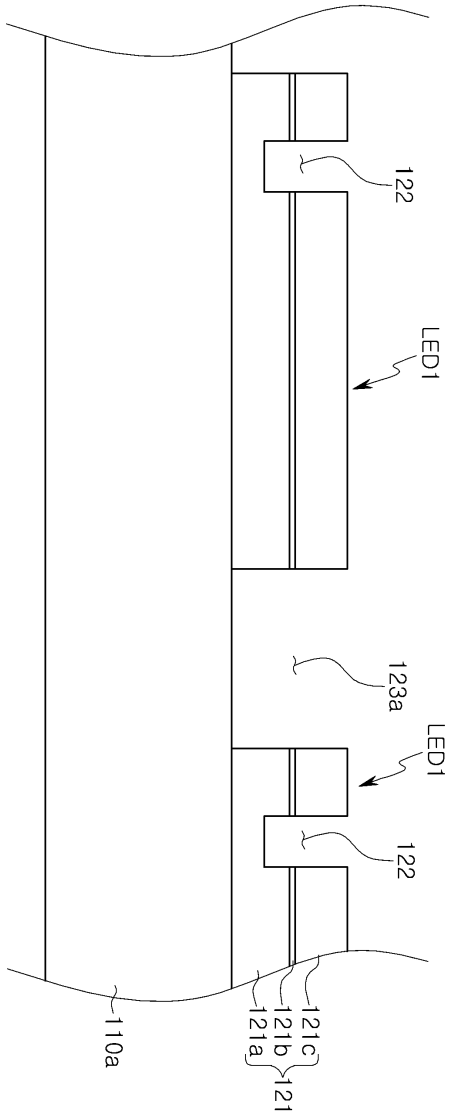
도면13a



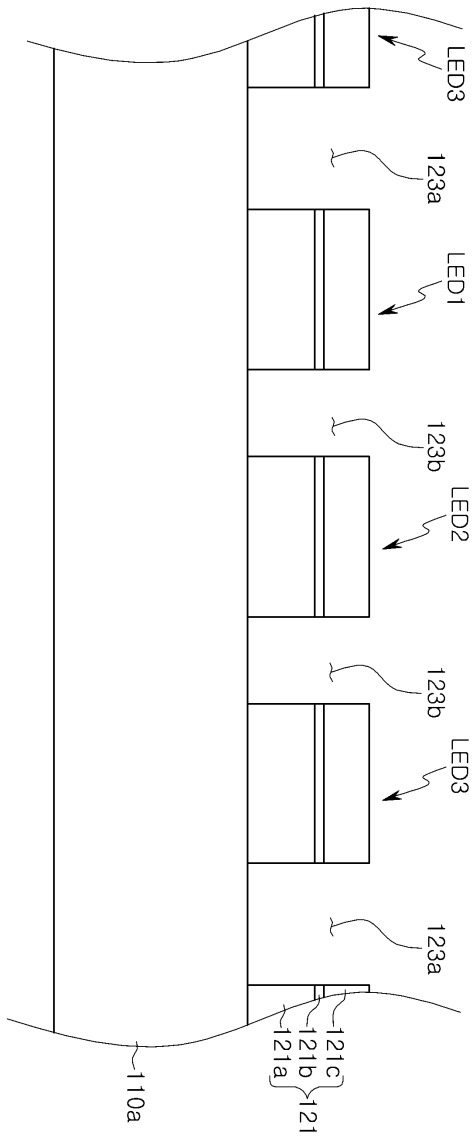
도면13b



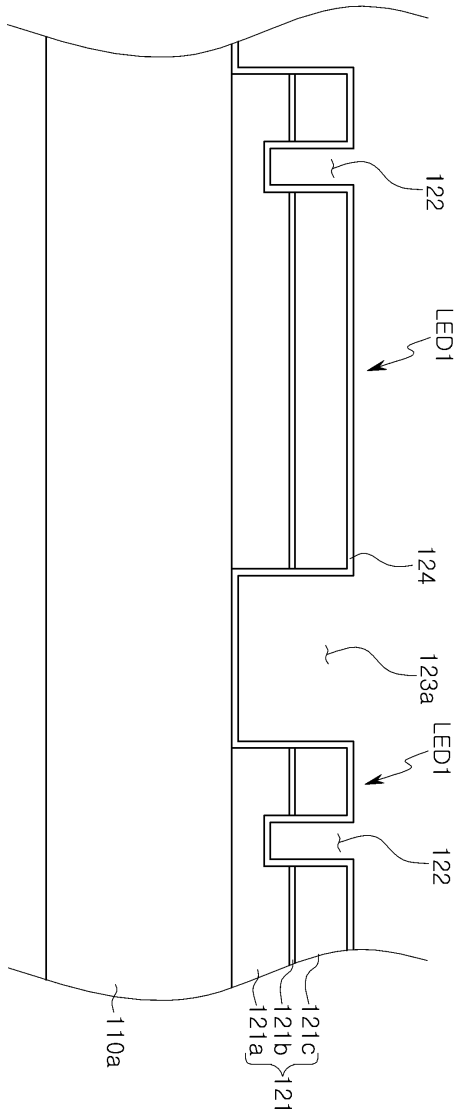
도면14a



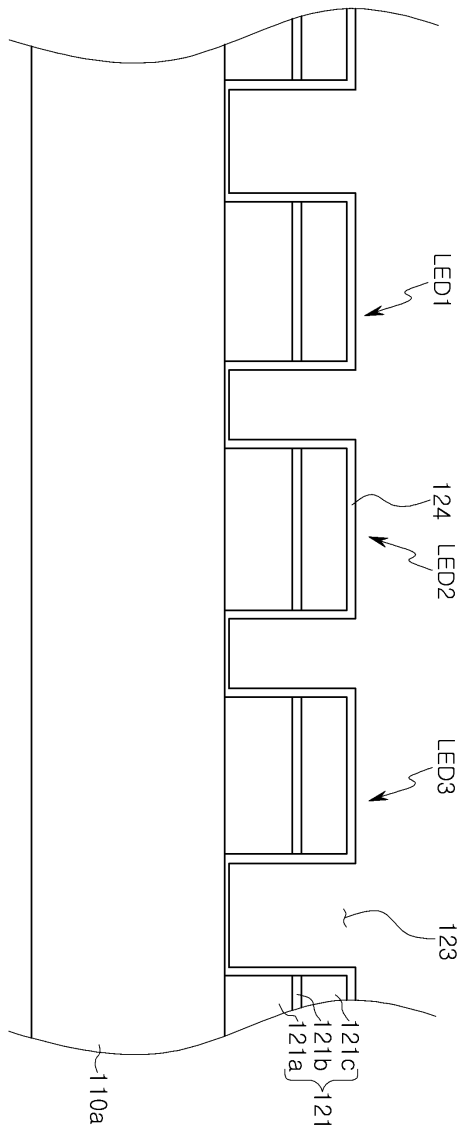
도면14b



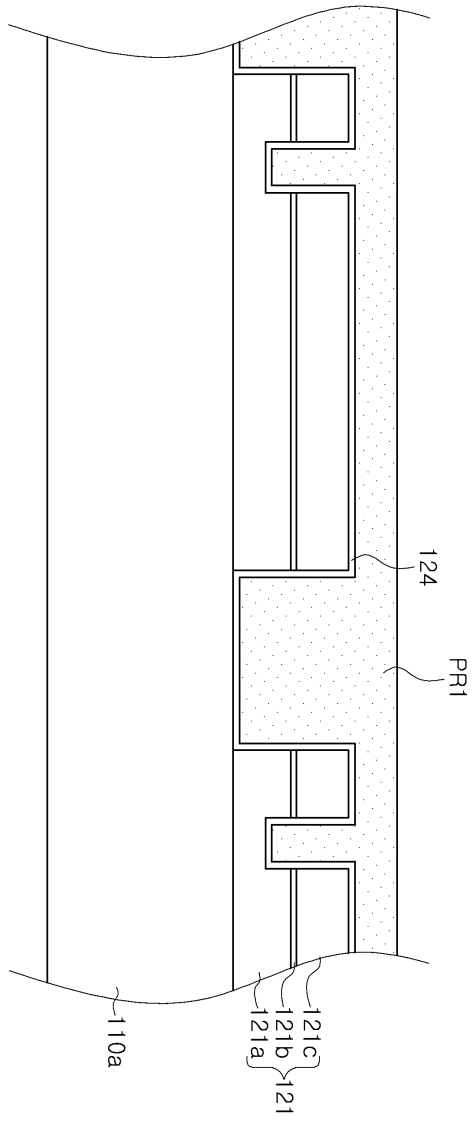
도면15a



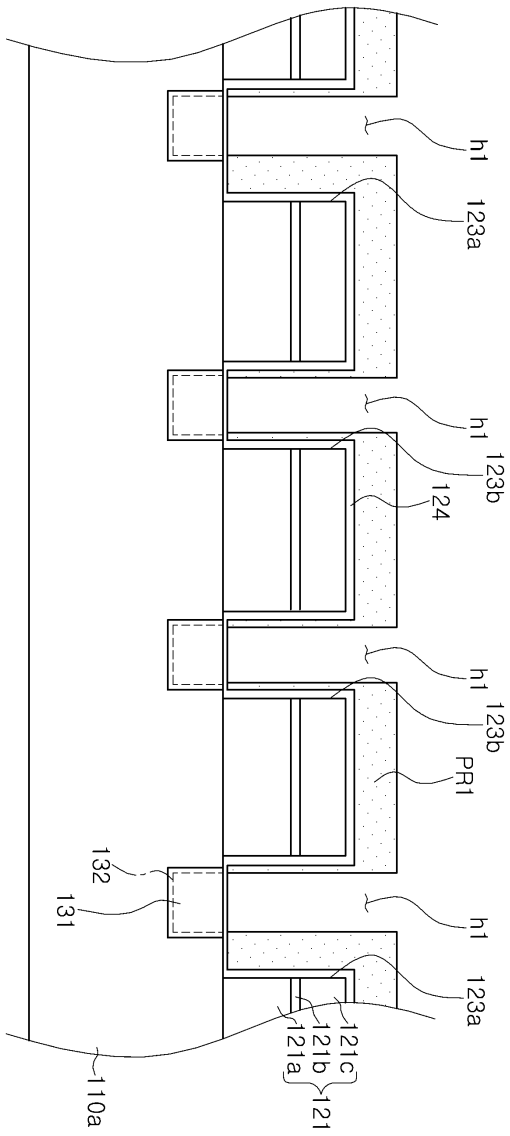
도면15b



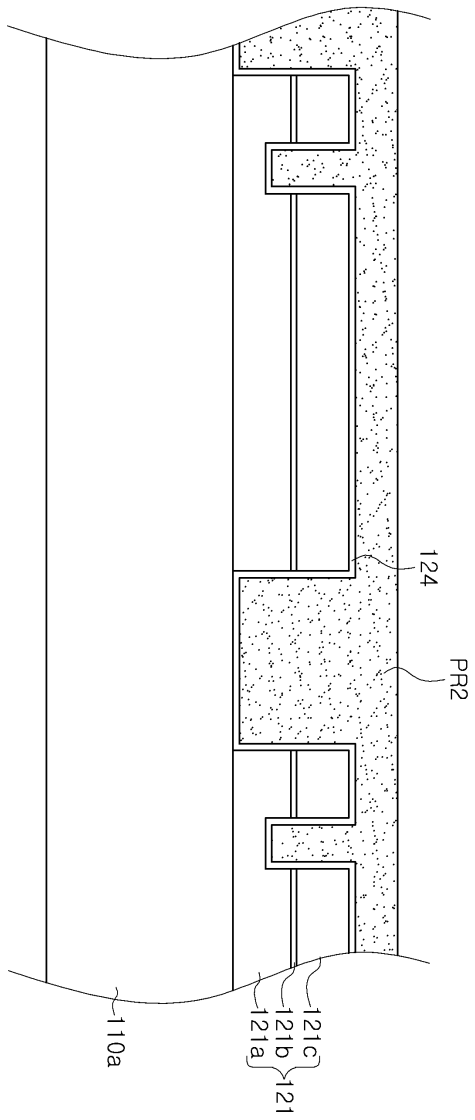
도면16a



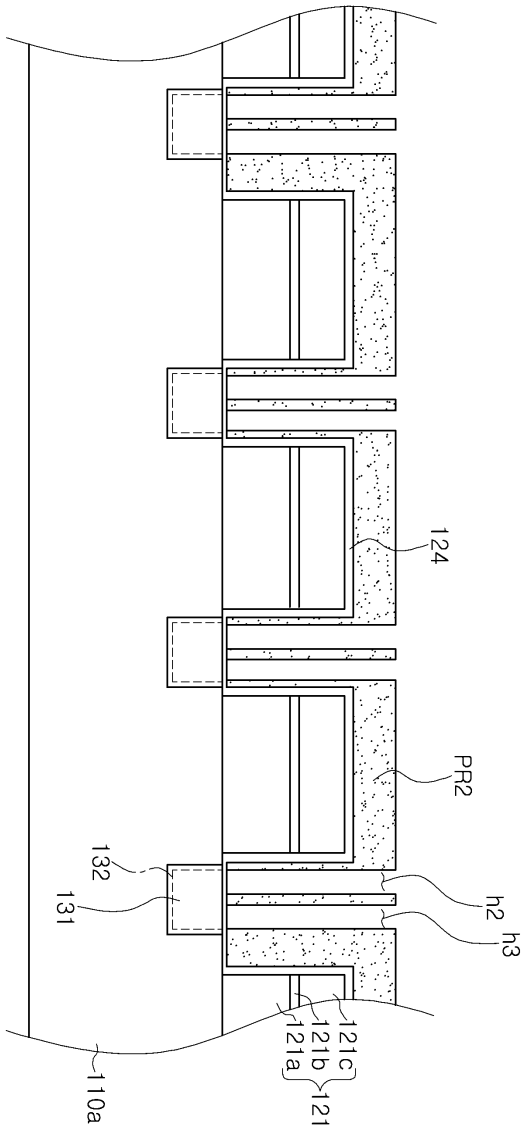
도면16b



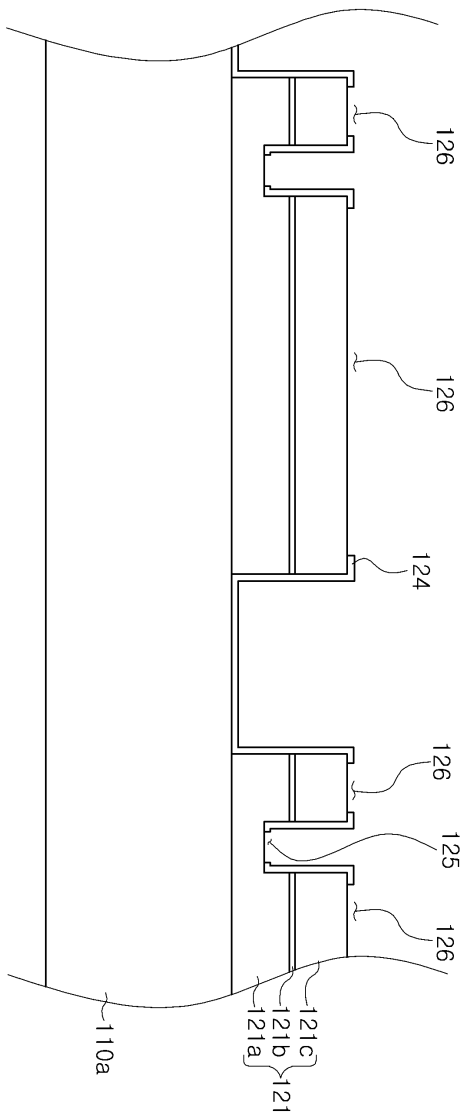
도면17a



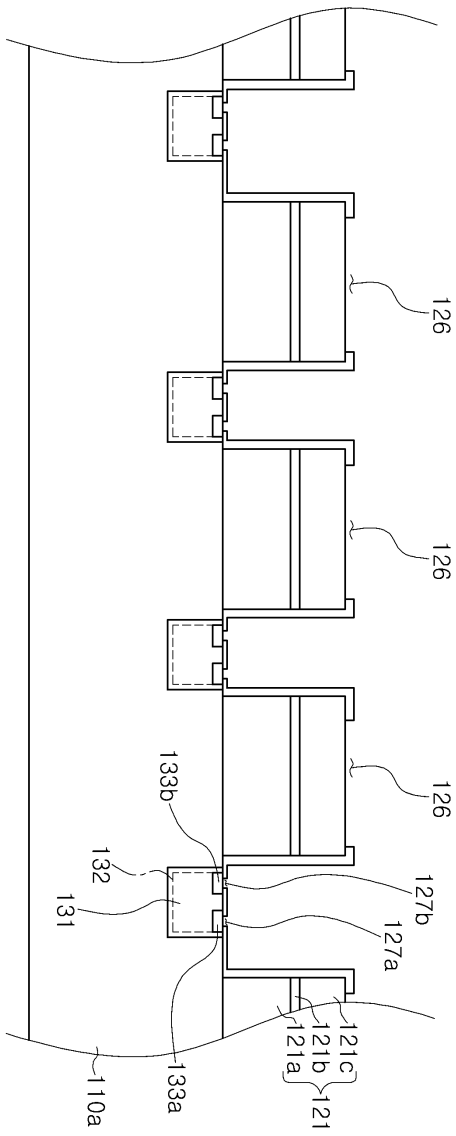
도면17b



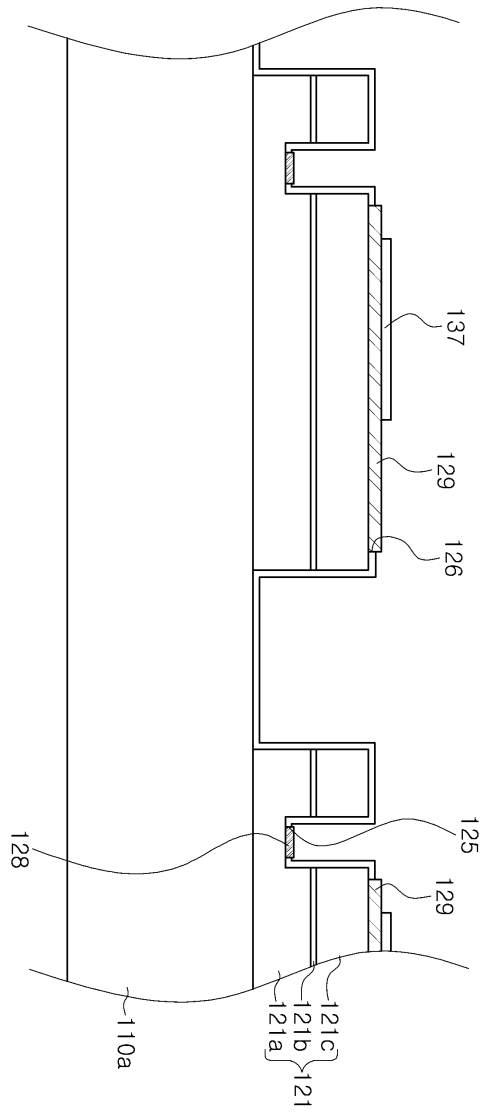
도면18a



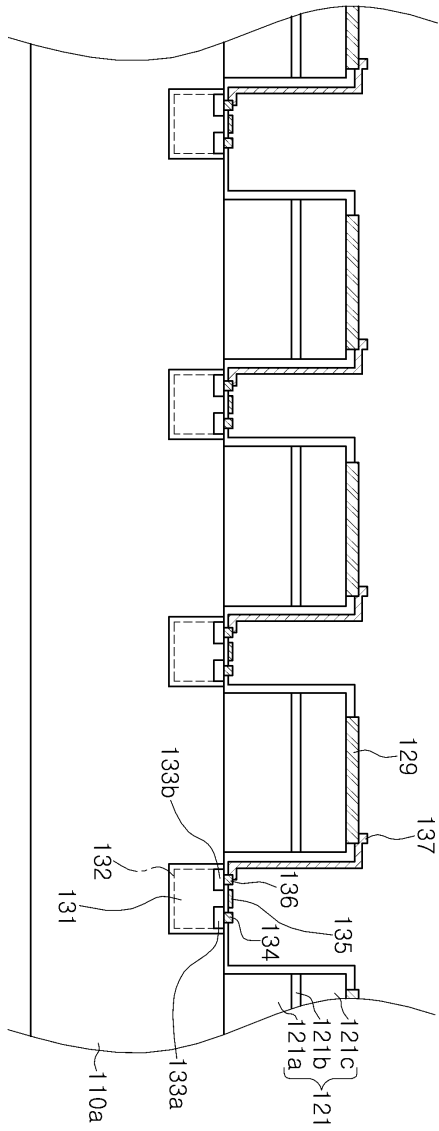
도면18b



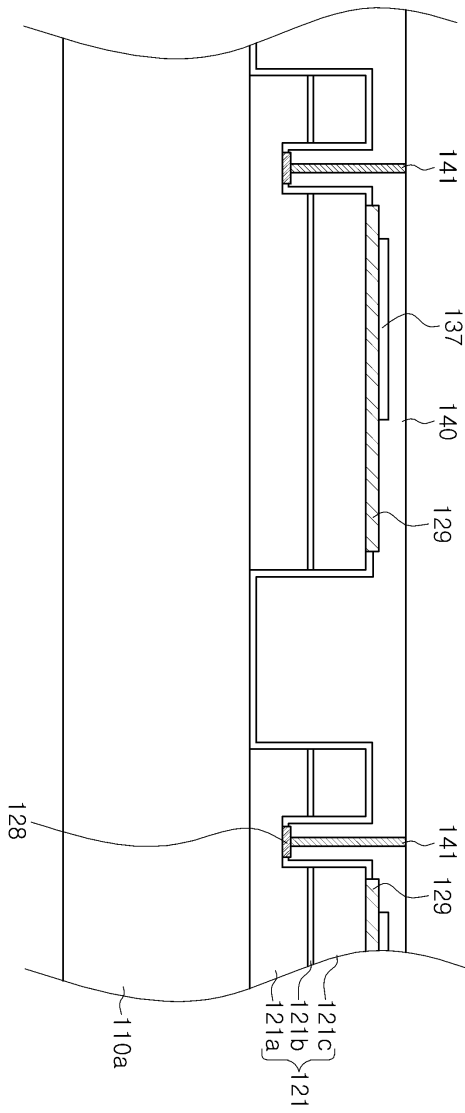
도면19a



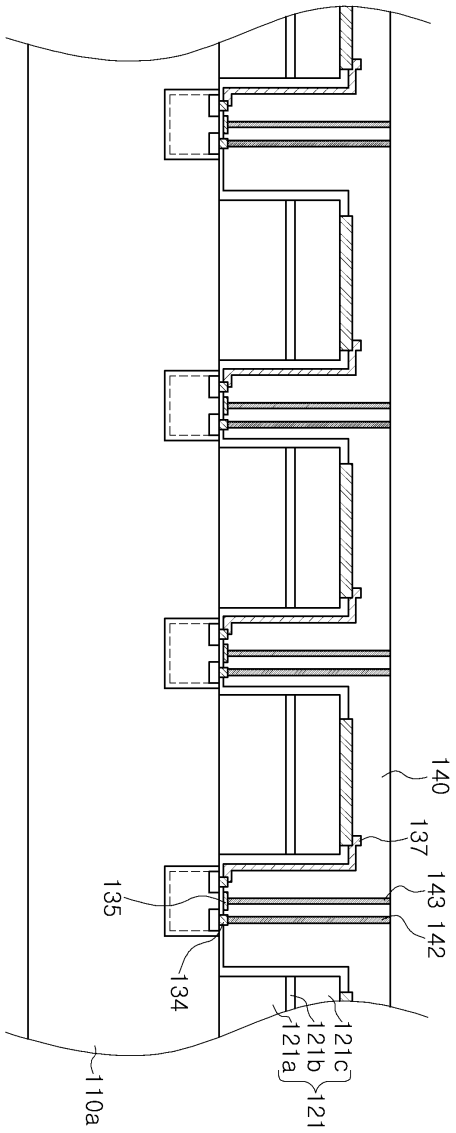
도면19b



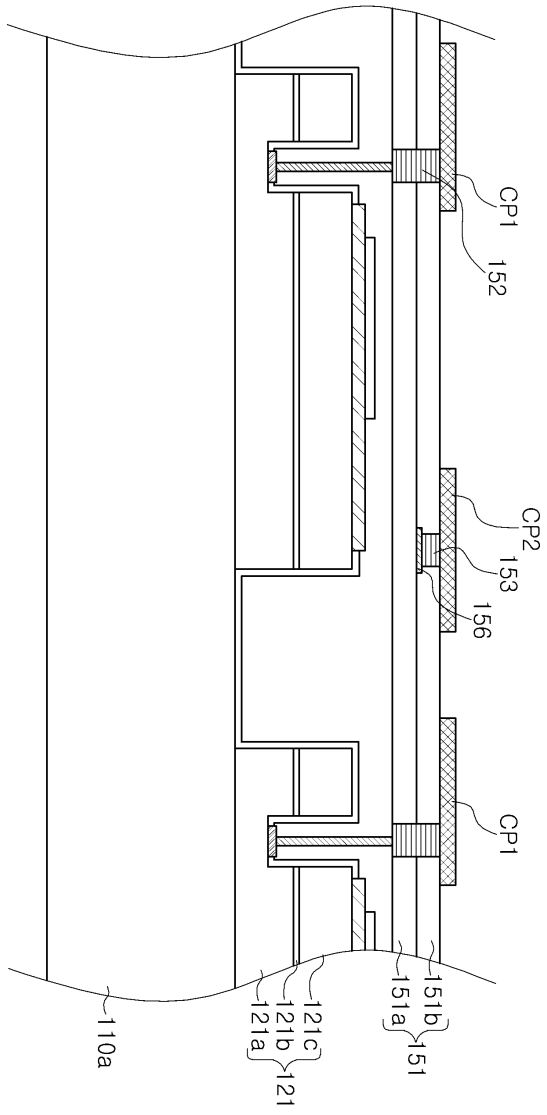
도면20a



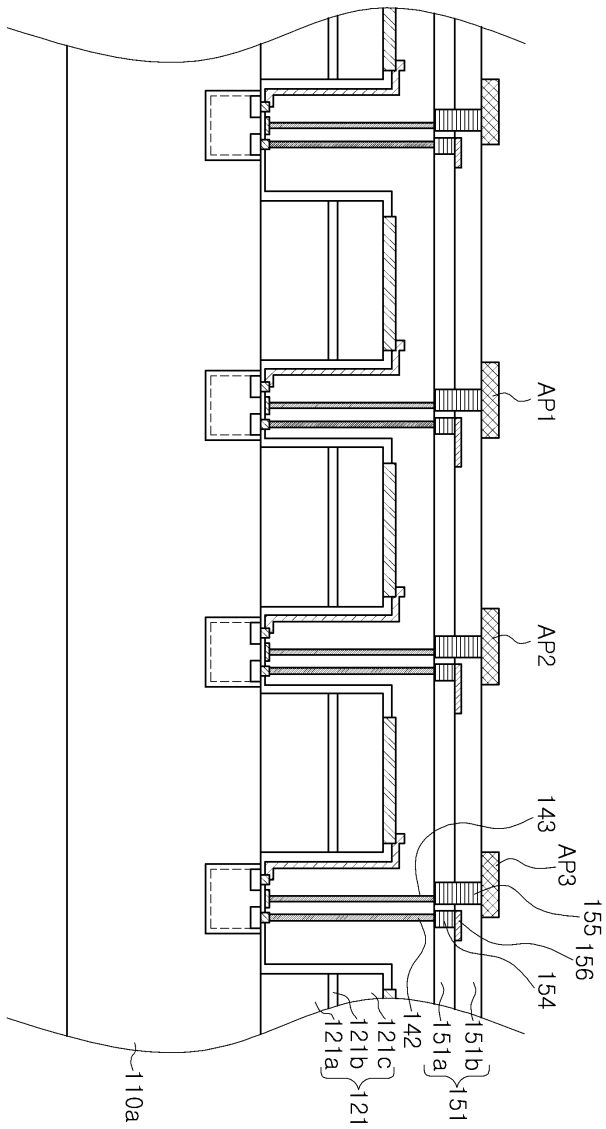
도면20b



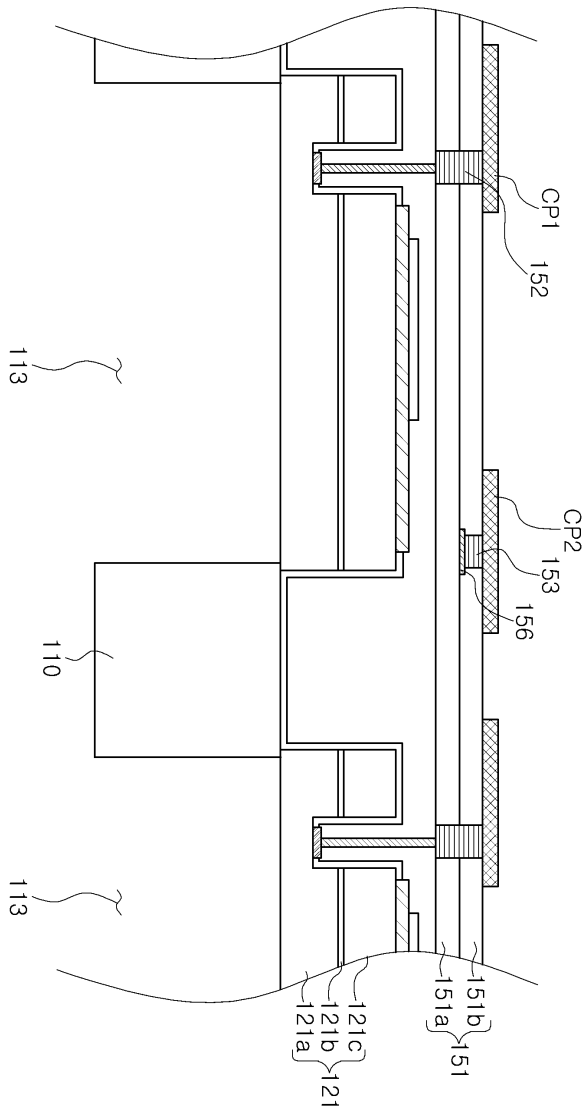
도면21a



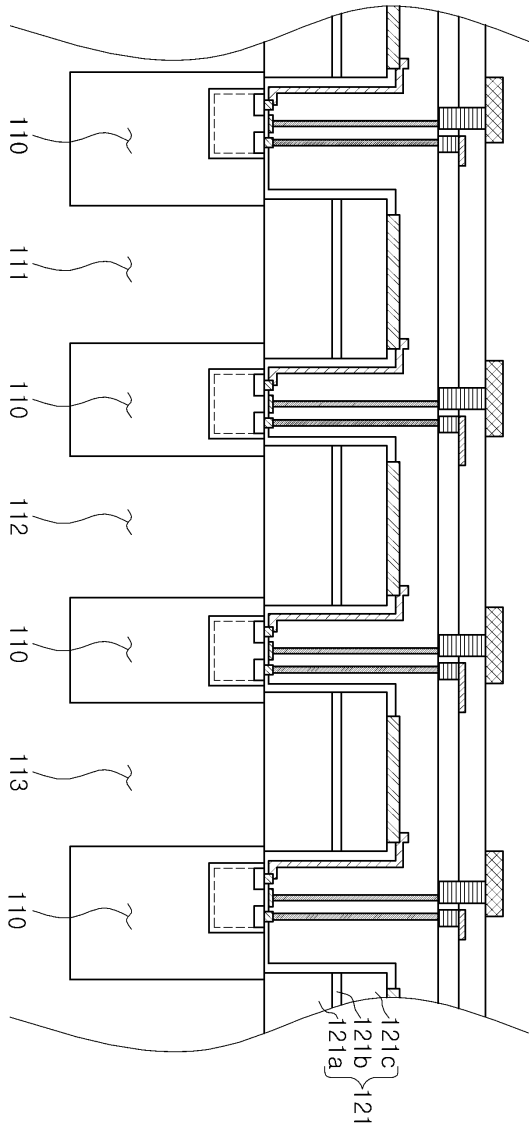
도면21b



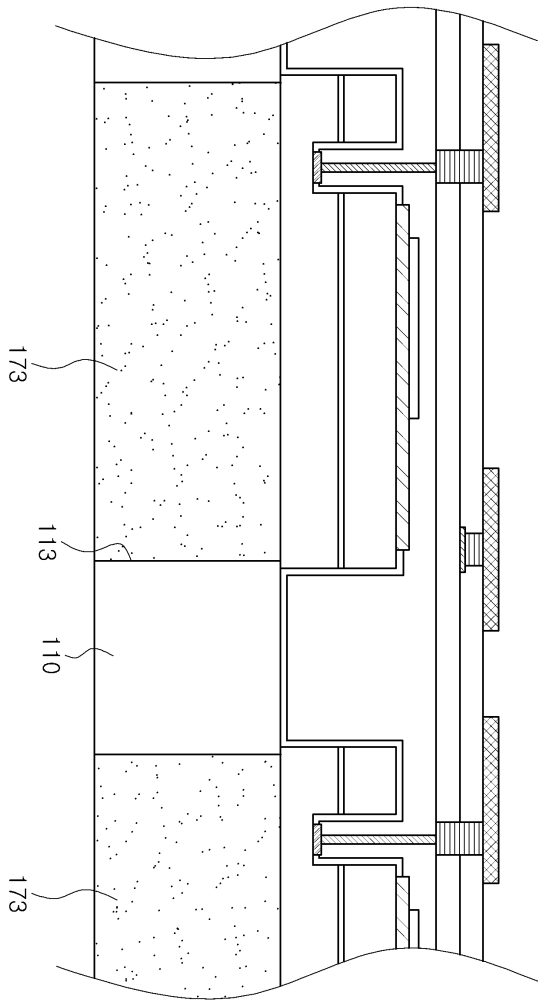
도면22a



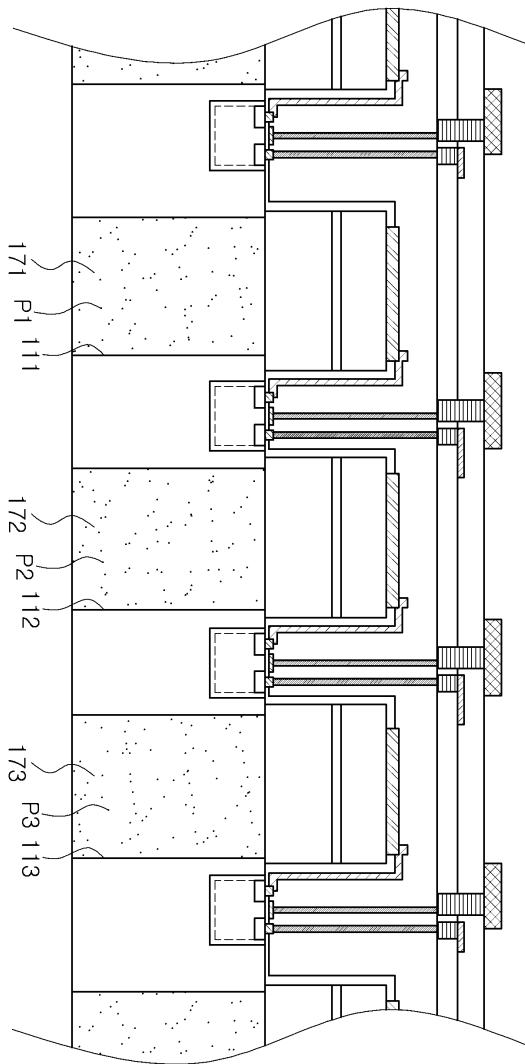
도면22b



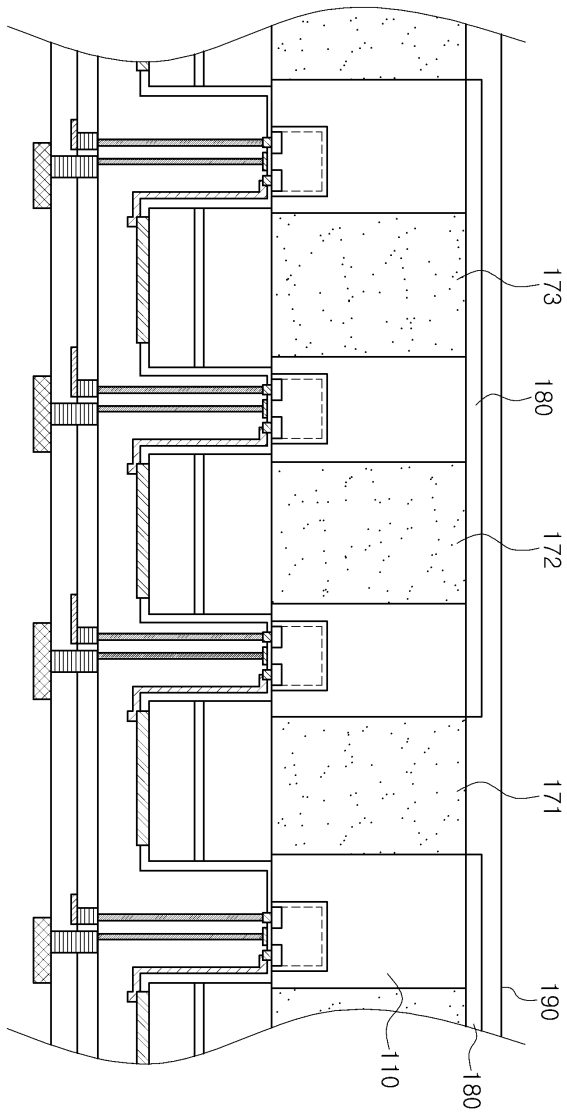
도면23a



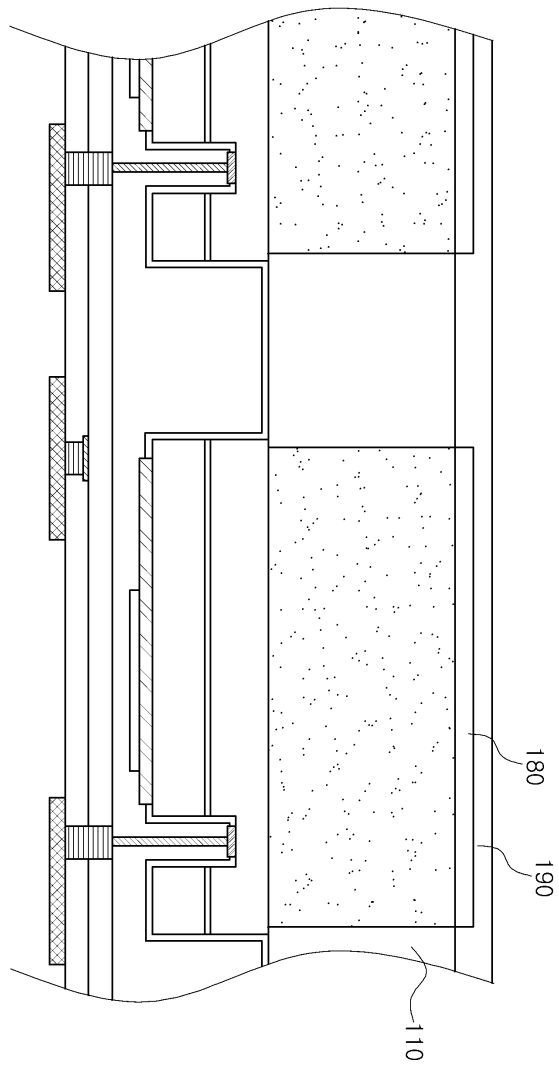
도면23b



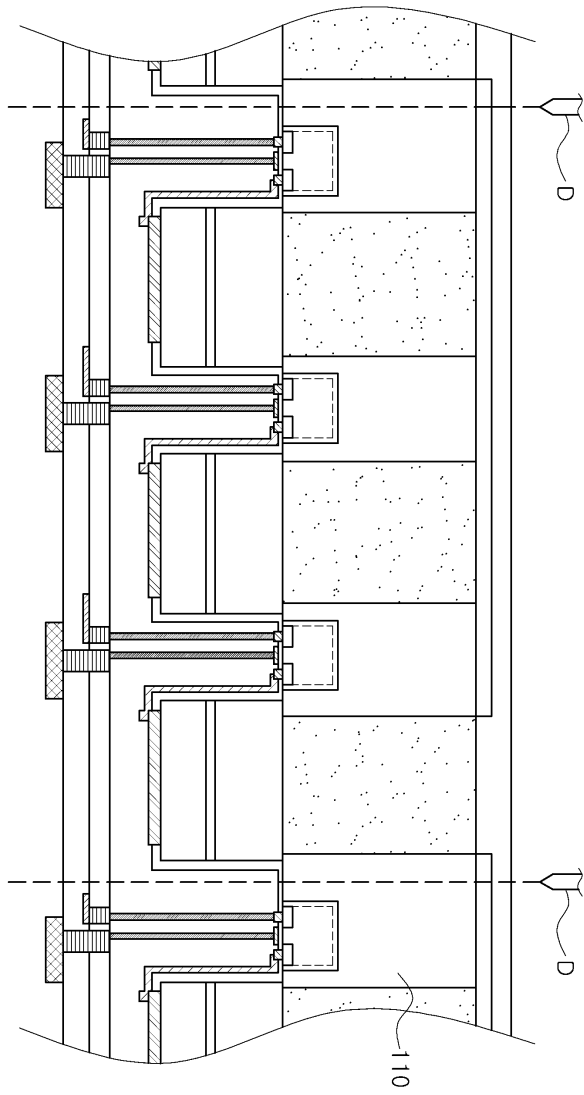
도면24a



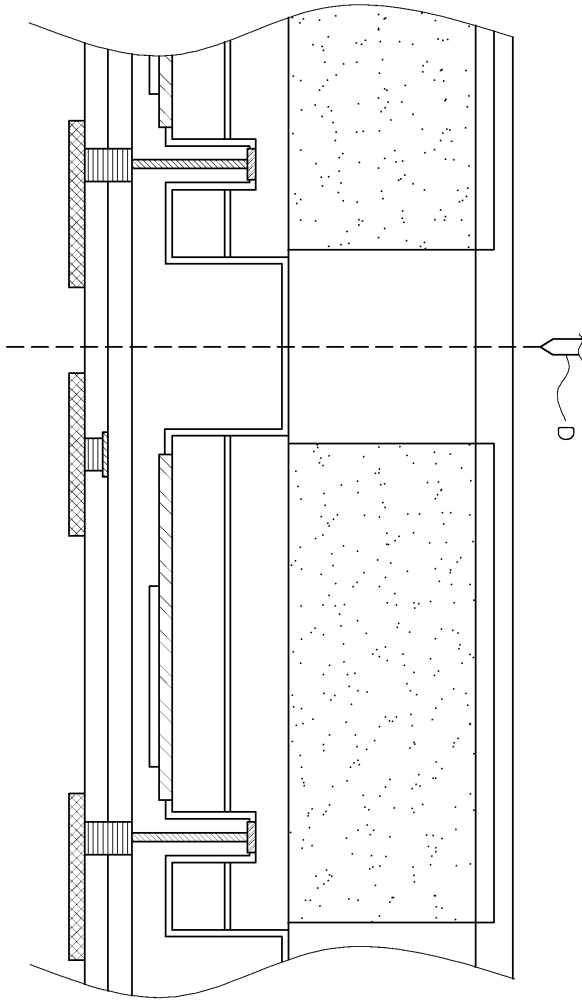
도면24b



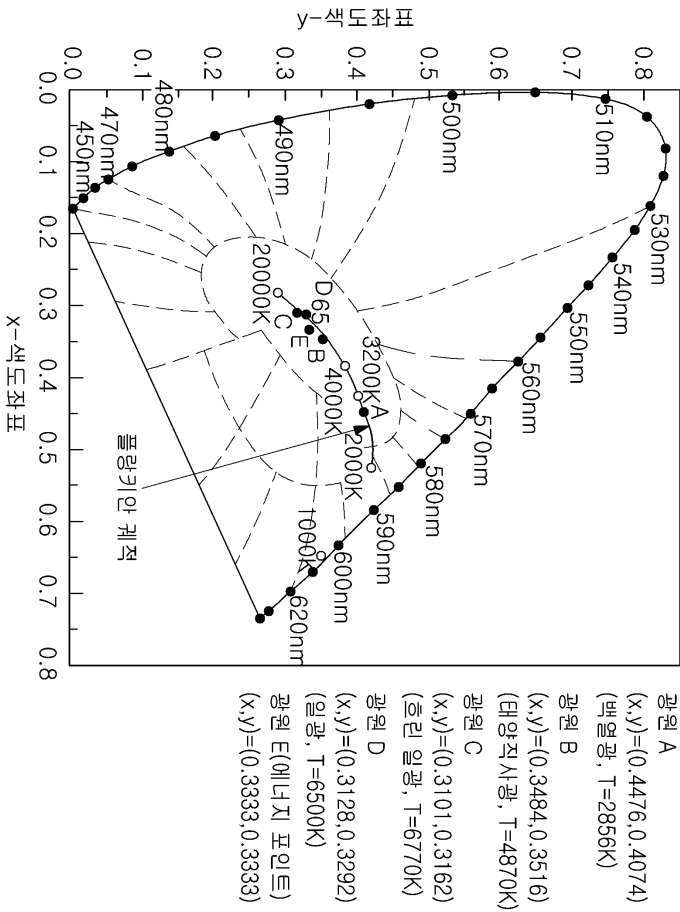
도면25a



도면25b



도면26



도면27

