

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2017-517191

(P2017-517191A)

(43) 公表日 平成29年6月22日 (2017. 6. 22)

(51) Int. Cl.	F I	テーマコード (参考)
HO 4 L 27/26 (2006. 01)	HO 4 L 27/26 3 1 0	5 J 0 6 5
HO 4 L 1/00 (2006. 01)	HO 4 L 27/26 4 1 0	5 K 0 1 4
HO 3 M 13/27 (2006. 01)	HO 4 L 1/00 F	
	HO 3 M 13/27	

審査請求 有 予備審査請求 未請求 (全 95 頁)

(21) 出願番号 特願2016-563777 (P2016-563777)
 (86) (22) 出願日 平成27年4月1日 (2015. 4. 1)
 (85) 翻訳文提出日 平成28年11月7日 (2016. 11. 7)
 (86) 国際出願番号 PCT/KR2015/003246
 (87) 国際公開番号 W02015/163597
 (87) 国際公開日 平成27年10月29日 (2015. 10. 29)
 (31) 優先権主張番号 61/982, 302
 (32) 優先日 平成26年4月21日 (2014. 4. 21)
 (33) 優先権主張国 米国 (US)

(71) 出願人 502032105
 エルジー エレクトロニクス インコーポ
 レイティド
 大韓民国ソウル、ヨンドンポーク、ヨイ
 ーデロ、1 2 8
 (74) 代理人 100109841
 弁理士 堅田 健史
 (74) 代理人 230112025
 弁護士 小林 英了
 (74) 代理人 230117802
 弁護士 大野 浩之
 (74) 代理人 100131451
 弁理士 津田 理
 (74) 代理人 100167933
 弁理士 松野 知紘

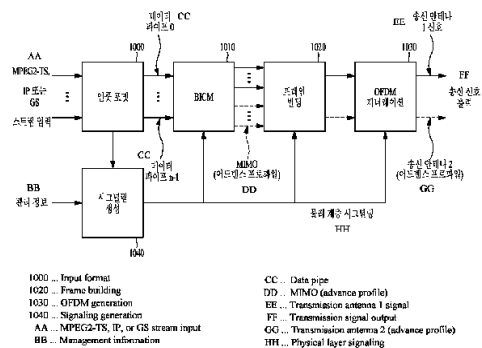
最終頁に続く

(54) 【発明の名称】 放送信号送信装置、放送信号受信装置、放送信号送信方法及び放送信号受信方法

(57) 【要約】

【課題】

【解決手段】本発明は放送信号を伝送する方法を提案する。本発明による放送信号を伝送する方法は、エンコーダがPLP (Physical Layer Pipe) データをエンコードする段階；タイムインターリーバが前記エンコードされたPLPデータをタイムインターリーブする段階；フレーマーが前記タイムインターリーブされたPLPデータを少なくとも一つのシグナルフレームにフレームマッピングする段階；周波数インターリーバが前記少なくとも一つのシグナルフレームのデータを周波数インターリーブする段階；及びウェーブフォームモジュールが前記少なくとも一つのシグナルフレームの周波数インターリーブされたデータをウェーブフォーム変調し、前記変調されたデータを含む放送信号を伝送する段階、を含み、前記周波数インターリーブはインターリーブモードに従って遂行され、前記インターリーブモードはFFT (Fast Fourier Transform) サイズによって決定される、放送信号伝送方法。



【特許請求の範囲】

【請求項 1】

放送信号を伝送する方法であって、

エンコーダーが P L P (P h y s i c a l L a y e r P i p e) データをエンコードする段階；

タイムインターリーパーが前記エンコードされた P L P データをタイムインターリーブする段階；

フレーマーが前記タイムインターリーブされた P L P データを少なくとも一つのシグナルフレームにフレームマッピングする段階；

周波数インターリーパーが前記少なくとも一つのシグナルフレームのデータを周波数インターリーブする段階；及び

ウェーブフォームモジュールが前記少なくとも一つのシグナルフレームの周波数インターリーブされたデータをウェーブフォーム変調し、前記変調されたデータを含む放送信号を伝送する段階；を含んでなるものであり、

前記周波数インターリーブは、インターリーブモードに従って遂行され、

前記インターリーブモードは、FFT (F a s t F o u r i e r T r a n s f o r m) サイズによって決定される、放送信号伝送方法。

【請求項 2】

前記 FFT サイズが 3 2 K の場合、前記周波数インターリーブは前記少なくとも一つのシグナルフレームの奇数番目シンボルと偶数番目シンボルに対して違って行われることを特徴とする、請求項 1 に記載の放送信号伝送方法。

【請求項 3】

放送信号を受信する方法であって、

ウェーブフォームモジュールが少なくとも一つのシグナルフレームを含む放送信号を受信し、前記少なくとも一つのシグナルフレーム内のデータを復調する段階；

周波数デインターリーパーが前記少なくとも一つのシグナルフレームの復調されたデータを周波数デインターリーブする段階；

フレームパーサーが P L P (P h y s i c a l L a y e r P i p e) データをデマッピングして、前記周波数デインターリーブされたデータをフレームパーシングする段階；

タイムデインターリーパーが前記 P L P データをタイムデインターリーブする段階；及び

デコーダーが前記タイムデインターリーブされた P L P データをデコードする段階；を含んでなるものであり、

前記周波数デインターリーブは、デインターリーブモードに従って遂行され、

前記デインターリーブモードは、FFT (F a s t F o u r i e r T r a n s f o r m) サイズによって決定される、放送信号受信方法。

【請求項 4】

前記 FFT サイズが 3 2 K の場合、前記周波数デインターリーブは前記少なくとも一つのシグナルフレームの奇数番目シンボルと偶数番目シンボルに対して違って行われることを特徴とする、請求項 3 に記載の放送信号受信方法。

【請求項 5】

P L P (P h y s i c a l L a y e r P i p e) データをエンコードするエンコーダー；

前記エンコードされた P L P データをタイムインターリーブするタイムインターリーパー；

前記タイムインターリーブされた P L P データを少なくとも一つのシグナルフレームにフレームマッピングするフレーマー；

前記少なくとも一つのシグナルフレーム内のデータを周波数インターリーブする周波数インターリーパー；及び

10

20

30

40

50

前記少なくとも一つのシグナルフレーム内の周波数インターリーブされたデータをウェーブフォーム変調し、前記変調されたデータを含む放送信号を伝送するウェーブフォームモジュール；を備えてなるものであり、

前記周波数インターリーパーは、インターリーピングモードに従って周波数インターリーピングを遂行し、

前記インターリーピングモードは、FFT (Fast Fourier Transform) サイズによって決定される、放送信号伝送装置。

【請求項 6】

前記 FFT サイズが 32 K の場合、前記周波数インターリーパーは前記少なくとも一つのシグナルフレームの奇数番目シンボルと偶数番目シンボルに対して違って周波数インターリーピングを行うことを特徴とする、請求項 5 に記載の放送信号伝送装置。

10

【請求項 7】

少なくとも一つのシグナルフレームを含む放送信号を受信し、前記少なくとも一つのシグナルフレーム内のデータを復調するウェーブフォームモジュール；

前記少なくとも一つのシグナルフレームの復調されたデータを周波数デインターリーブする周波数デインターリーパー；

PLP (Physical Layer Pipe) データをデマッピングして前記周波数デインターリーブされたデータをフレームパーシングするフレームパーサー；

前記 PLP データをタイムデインターリーブするタイムデインターリーパー；及び

前記タイムデインターリーブされた PLP データをデコードするデコーダー；を備えてなるものであり、

20

前記周波数デインターリーパーは、デインターリーピングモードに従って周波数デインターリーピングを遂行し、

前記デインターリーピングモードは、FFT (Fast Fourier Transform) サイズによって決定される、放送信号受信装置。

【請求項 8】

前記 FFT サイズが 32 K の場合、前記周波数デインターリーパーは前記少なくとも一つのシグナルフレームの奇数番目シンボルと偶数番目シンボルに対して違って周波数デインターリーピングを行うことを特徴とする、請求項 7 に記載の放送信号受信装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、放送信号送信装置、放送信号受信装置、放送信号を送受信する方法に関する。

【背景技術】

【0002】

アナログ放送信号の送信が終了すると共に、デジタル放送信号を送受信する多様な技術が開発されている。デジタル放送信号は、アナログ放送信号より多量のビデオ/オーディオデータを含むことができ、ビデオ/オーディオデータに加えて、多様なタイプの追加データをさらに含むことができる。

40

【発明の概要】

【発明が解決しようとする課題】

【0003】

すなわち、デジタル放送システムは、高画質 (HD; high definition) 映像、マルチチャネルオーディオ及び多様な追加サービスを提供することができる。しかし、デジタル放送のためには、多量のデータを送信するためのデータ送信効率、送受信ネットワークのロバスト性 (robustness) 及びモバイル受信装備を考慮したネットワーク柔軟性が改善される必要がある。

【課題を解決するための手段】

50

【 0 0 0 4 】

目的及び他の利点を達成するために、本発明の目的によって、ここに含まれて概略的に記載されたように、放送信号送信方法は、エンコーダーが P L P (P h y s i c a l L a y e r P i p e) データをエンコードする段階；タイムインターリーバーが前記エンコードされた P L P データをタイムインターリーブする段階；フレーマーが前記タイムインターリーブされた P L P データを少なくとも一つのシグナルフレームにフレームマッピングする段階；周波数インターリーバーが前記少なくとも一つのシグナルフレームのデータを周波数インターリーブする段階；及びウェーブフォームモジュールが前記少なくとも一つのシグナルフレームの周波数インターリーブされたデータをウェーブフォーム変調し、前記変調されたデータを含む放送信号を伝送する段階、を含み、前記周波数インターリービングはインターリービングモードに従って遂行され、前記インターリービングモードは F F T (F a s t F o u r i e r T r a n s f o r m) サイズによって決定される、放送信号伝送方法であってもよい。

10

【 0 0 0 5 】

好ましくは、F F T サイズが 3 2 K の場合、前記周波数インターリービングは前記少なくとも一つのシグナルフレームの奇数番目シンボルと偶数番目シンボルに対して違って行われることができる。

【 0 0 0 6 】

他の態様において、本発明は放送信号受信方法を提案する。この放送信号受信方法は、ウェーブフォームモジュールが少なくとも一つのシグナルフレームを含む放送信号を受信し、前記少なくとも一つのシグナルフレーム内のデータを復調する段階；周波数デインターリーバーが前記少なくとも一つのシグナルフレームの復調されたデータを周波数デインターリーブする段階；フレームパーサーが P L P (P h y s i c a l L a y e r P i p e) データをデマッピングして、前記周波数デインターリーブされたデータをフレームパーシングする段階；タイムデインターリーバーが前記 P L P データをタイムデインターリーブする段階；及びデコーダーが前記タイムデインターリーブされた P L P データをデコードする段階、を含み、前記周波数デインターリービングはデインターリービングモードに従って遂行され、前記デインターリービングモードは F F T (F a s t F o u r i e r T r a n s f o r m) サイズによって決定される、放送信号受信方法であってもよい。

20

30

【 0 0 0 7 】

好ましくは、F F T サイズが 3 2 K の場合、前記周波数デインターリービングは前記少なくとも一つのシグナルフレームの奇数番目シンボルと偶数番目シンボルに対して違って行われることができる。

【 0 0 0 8 】

さらに他の態様において、本発明は放送信号送信装置を提案する。この放送信号送信装置は、P L P (P h y s i c a l L a y e r P i p e) データをエンコードするエンコーダー；前記エンコードされた P L P データをタイムインターリーブするタイムインターリーバー；前記タイムインターリーブされた P L P データを少なくとも一つのシグナルフレームにフレームマッピングするフレーマー；前記少なくとも一つのシグナルフレーム内のデータを周波数インターリーブする周波数インターリーバー；及び前記少なくとも一つのシグナルフレーム内の周波数インターリーブされたデータをウェーブフォーム変調し、前記変調されたデータを含む放送信号を伝送するウェーブフォームモジュール、を含み、前記周波数インターリーバーはインターリービングモードに従って周波数インターリービングを遂行し、前記インターリービングモードは F F T (F a s t F o u r i e r T r a n s f o r m) サイズによって決定される、放送信号伝送装置であってもよい。

40

【 0 0 0 9 】

好ましくは、F F T サイズが 3 2 K の場合、前記周波数インターリーバーは前記少なくとも一つのシグナルフレームの奇数番目シンボルと偶数番目シンボルに対して違って周波数インターリービングを行うことができる。

50

【0010】

さらに他の態様において、本発明は放送信号受信装置を提案する。この放送信号受信装置は、少なくとも一つのシグナルフレームを含む放送信号を受信し、前記少なくとも一つのシグナルフレーム内のデータを復調するウェーブフォームモジュール；前記少なくとも一つのシグナルフレームの復調されたデータを周波数デインターリーブする周波数デインターリーバー；PLP (Physical Layer Pipe) データをデマッピングして前記周波数デインターリーブされたデータをフレームパーシングするフレームパーサー；前記PLPデータをタイムデインターリーブするタイムデインターリーバー；及び前記タイムデインターリーブされたPLPデータをデコードするデコーダー、を含み、前記周波数デインターリーバーはデインターリーブモードに従って周波数デインターリーブを遂行し、前記デインターリーブモードはFFT (Fast Fourier Transform) サイズによって決定される、放送信号受信装置であってもよい。

10

【0011】

好ましくは、FFTサイズが32Kの場合、前記周波数デインターリーバーは前記少なくとも一つのシグナルフレームの奇数番目シンボルと偶数番目シンボルに対して違って周波数デインターリーブを行うことができる。

【発明の効果】

【0012】

本発明は、サービス特性によってデータを処理して各サービス又はサービスコンポーネントに対するQoS (Quality of Service) を制御することによって多様な放送サービスを提供することができる。

20

本発明は、同じRF信号帯域幅を通じて多様な放送サービスを送信することによって、送信柔軟性を達成することができる。

本発明は、MIMO (Multiple-Input Multiple-Output) システムを用いてデータ伝送効率及び放送信号の送受信堅固性 (Robustness) を向上させることができる。

本発明によると、モバイル受信装置で又は室内環境でも、誤りなしでデジタル放送信号を受信可能な放送信号送信及び受信方法、及びその装置を提供することができる。

【図面の簡単な説明】

【0013】

30

本発明の更なる理解のために含まれ、本出願に含まれてその一部を構成する添付図面は本発明の原理を説明する詳細な説明とともに本発明の実施例を示す。

【図1】本発明の実施例によって未来の放送サービスのための放送信号を送信する装置の構造を示す図である。

【図2】本発明の一実施例に係る入力フォーマッティングブロックを示す図である。

【図3】本発明の他の実施例に係る入力フォーマッティングブロックを示す図である。

【図4】本発明の他の実施例に係る入力フォーマッティングブロックを示す図である。

【図5】本発明の実施例に係るBICMブロックを示す図である。

【図6】本発明の他の実施例に係るBICMブロックを示す図である。

【図7】本発明の一実施例に係るフレームビルディングブロックを示す図である。

40

【図8】本発明の実施例に係るOFDM生成ブロックを示す図である。

【図9】本発明の実施例によって未来の放送サービスのための放送信号を受信する装置の構造を示す図である。

【図10】本発明の実施例に係るフレーム構造を示す図である。

【図11】本発明の実施例に係るフレームのシグナリング層構造を示す図である。

【図12】本発明の実施例に係るプリアンプルシグナリングデータを示す図である。

【図13】本発明の実施例に係るPLS1データを示す図である。

【図14】本発明の実施例に係るPLS2データを示す図である。

【図15】本発明の他の実施例に係るPLS2データを示す図である。

【図16】本発明の実施例に係るフレームの論理構造を示す図である。

50

- 【図 17】本発明の実施例に係る P L S マッピングを示す図である。
- 【図 18】本発明の実施例に係る E A C マッピングを示す図である。
- 【図 19】本発明の実施例に係る F I C マッピングを示す図である。
- 【図 20】本発明の実施例に係る D P のタイプを示す図である。
- 【図 21】本発明の実施例に係る D P マッピングを示す図である。
- 【図 22】本発明の実施例に係る F E C 構造を示す図である。
- 【図 23】本発明の実施例に係るビットインターリーブングを示す図である。
- 【図 24】本発明の実施例に係るセル ワードデマルチプレキシングを示す図である。
- 【図 25】本発明の実施例に係る時間インターリーブングを示す図である。
- 【図 26】本発明の実施例に係るツイスト行 - 列ブロックインターリーバの基本動作を示す図である。 10
- 【図 27】本発明の実施例に係るツイスト行 - 列ブロックインターリーバの動作を示す図である。
- 【図 28】本発明の実施例に係るツイスト行 - 列ブロックインターリーバの対角方向読み取りパターンを示す図である。
- 【図 29】本発明の実施例に係るそれぞれのインターリーブングアレイからインターリーブされた X F E C B L O C K を示す図である。
- 【図 30】本発明の実施例に係る周波数インターリーバ 7 0 2 0 の動作を示す図である。
- 【図 31】本発明の実施例に係る M U X 及び D E M U X 方法に対する基本スイッチモデルを示す図である。 20
- 【図 32】本発明の実施例に係るメモリバンクの動作を示す図である。
- 【図 33】本発明の実施例に係る周波数デインターリーブング手続を示す図である。
- 【図 34】本発明の実施例に係る単一信号フレームに適用される周波数インターリーブングの概念を示す図である。
- 【図 35】本発明の実施例に係る単一信号フレームに適用される周波数インターリーブングの論理的動作メカニズムを示す図である。
- 【図 36】本発明の実施例に係る単一信号フレームに適用される周波数インターリーブングの論理的動作メカニズムの数式を示す図である。
- 【図 37】入力される連続的 O F D M シンボルに対する単一メモリデインターリーブングを示す図である。 30
- 【図 38】本発明の実施例に係るインターリーブングプロセスを示す図である。
- 【図 39】本発明の実施例に係るインターリーブされた O F D M シンボルペアの数式を示す図である。
- 【図 40】本発明の実施例に係るメイン P R B S 生成器の動作を示す数式を示す図である。
- 【図 41】本発明の実施例に係るサブ P R B S 生成器の動作を示す数式を示す図である。
- 【図 42】本発明の実施例に係るインターリーブングアドレス及びサイクリックシフティング値を計算する動作を示す数式を示す図である。
- 【図 43】本発明の実施例に係る周波数インターリーブングと関連する各パラメータを示すテーブルである。 40
- 【図 44】本発明の実施例に係る 8 K F F T モードに対するインターリーブングアドレス生成器を示す数式を示す図である。
- 【図 45】本発明の実施例に係る 1 6 K F F T モードに対するインターリーブングアドレス生成器を示す数式を示す図である。
- 【図 46】本発明の実施例に係る 3 2 K F F T モードに対するインターリーブングアドレス生成器を示す数式を示す図である。
- 【図 47】本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーブングのためのシグナリングを示す図である。
- 【図 48】本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモ 50

リデインターリーピングのためのシグナリングにおいて、FSSのためのFISキームを示す図である。

【図49】本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングにおいて、FESのためのリセットモードの動作を示す図である。

【図50】本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングにおいて、周波数インターリーパーの入力と出力を数式で表示した図である。

【図51】本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングにおいて、FISキーム#1及びFISキーム#2による周波数インターリーピングの論理的動作メカニズムの数式を示す。

【図52】本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングにおいて、シンボルの個数が偶数の場合の実施例を示す図である。

【図53】本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングにおいて、シンボルの個数が偶数の場合の実施例を示す図である。

【図54】本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングにおいて、シンボルの個数が奇数の場合の実施例を示す図である。

【図55】本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングにおいて、シンボルの個数が奇数の場合の実施例を示す図である。

【図56】本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングにおいて、周波数デインターリーパーの動作を示す図である。

【図57】本発明の一実施例による放送信号を伝送する方法を示す図である。

【図58】本発明の一実施例による放送信号を伝送する装置を示す図である。

【発明を実施するための形態】

【0014】

本発明の好適な実施例について具体的に説明し、その例は添付図面に示す。添付の図面を参照する以下の詳細な説明は本発明の実施例によって具現可能な実施例のみを示すよりは本発明の好適な実施例を説明するためのものである。次の詳細な説明は、本発明の完璧な理解を提供するために細部事項を含む。しかし、本発明が、このような細部事項なしでも実行可能であることは当業者にとって明らかである。

【0015】

本発明で使用されるほとんどの用語は、本技術で広く使用されるものから選択されたが、一部の用語は、出願人によって任意に選択されたものであって、その意味は、必要に応じて次の説明で詳細に説明する。よって、本発明は、単純な名前又は意味よりは、用語の意図された意味に基づいて理解しなければならない。

【0016】

本発明は、未来の放送サービスのための放送信号を送受信する装置及び方法を提供する。本発明の実施例に係る未来の放送サービスは、地上波放送サービス、モバイル放送サービス、UHD TVサービスなどを含む。本発明は、一実施例により、非-MIMO (multiple input multiple output) 又はMIMOを通じて未来の放送サービスのための放送信号を処理することができる。本発明の実施例に係る非-MIMO方式は、MISO (multiple input single output) 方式、SISO (single input single output) 方式などを含むことができる。

【0017】

MISO又はMIMOは、説明の便宜上、以下で2個のアンテナを使用するが、本発明は、2個以上のアンテナを用いるシステムに適用することができる。本発明は、特定の使用ケースのために要求される性能を獲得しながら、受信機の複雑度を最小化するのにそれぞれ最適化された3個の物理層(PL)プロファイル(ベース、ハンドヘルド及びアドバンスドプロファイル)を定義することができる。物理層(PHY)プロファイルは、該当受信機が具現しなければならない全ての構成のサブセットである。

【0018】

3個のPHYプロファイルは、機能ブロックのほとんどを共有するが、特定のブロック及び/又はパラメータにおいて少し異なる。追加のPHYプロファイルを未来に定義することができる。また、システム進化のために、未来のプロファイルは、FEF(future extension frame)を通じて単一RFチャネル内の既存のプロファイルとマルチプレクスされ得る。以下では、それぞれのPHYプロファイルの細部事項について説明する。

10

【0019】

1. ベースプロファイル

ベースプロファイルは、通常、ルーフトップ(roof-top)アンテナに接続する固定受信装置に対する主要な使用ケースを示す。また、ベースプロファイルは、いずれかの場所に搬送可能であるが、比較的停止した受信カテゴリーに属するポータブル装置を含む。ベースプロファイルの使用は、任意の改善された具現例によってハンドヘルド装置又は車両装置に拡張可能であるが、これら使用ケースは、ベースプロファイル受信機の動作に対しては期待されない。

20

【0020】

受信のターゲットSNR範囲は約10dB~20dBであって、これは、既存の放送システム(例えば、ATSC A/53)の15dB SNR受信能力を含む。受信機の複雑度及び消費電力は、ハンドヘルドプロファイルを使用するバッテリー動作ハンドヘルド装置の場合のように重要ではない。以下では、ベースプロファイルに対する重要なシステムパラメータを表1に列挙する。

【0021】

【表1】

〔表1〕

LDPCコードワード長さ	16K、64Kビット
星状(constellation)サイズ	4-10 bpcu (チャネル用途別ビット)
時間デインターリービングメモリサイズ	$\leq 2^{19}$ データセル
パイロットパターン	固定受信のためのパイロットパターン
FFTサイズ	16K、32Kポイント

30

【0022】

2. ハンドヘルドプロファイル

ハンドヘルドプロファイルは、バッテリー電力で動作するハンドヘルド及び車両装置に使用されるように設計された。装置は、歩行者又は車両速度で移動することができる。受信機の複雑度のみならず、消費電力はハンドヘルドプロファイルの装置の具現において非常に重要である。ハンドヘルドプロファイルのターゲットSNR範囲は約0dB~10dBであるが、より深い室内受信を対象にすると、0dB未満に到達するように構成することができる。

40

【0023】

低いSNR能力に加えて、受信機の移動度によって誘発されたドップラー効果に対する弾力性は、ハンドヘルドプロファイルの最も重要な性能属性である。以下では、ハンドヘルドプロファイルに対する重要なパラメータを表2に列挙する。

【0024】

50

【表 2】

〔表 2〕

LDPCコードワード長さ	16Kビット
星状 (constellation) サイズ	2-8 bpcu
時間デインターリービングメモリサイズ	$\leq 2^{18}$ データセル
パイロットパターン	モバイル及び室内受信のためのパイロットパターン
FFTサイズ	8K、16Kポイント

10

【0025】

3. アドバンスドプロファイル

アドバンスドプロファイルは、より多くの具現複雑度を犠牲し、最も高いチャネル容量を提供する。このプロファイルは、MIMO送信及び受信の利用を要求し、UHD TVサービスは、このプロファイルが特別に設計されたターゲット使用ケースである。また、増加した容量は、与えられた帯域幅内で増加した数のサービス、例えば、SDTV又はHDTVサービスを許容するように使用することができる。

【0026】

アドバンスドプロファイルのターゲットSNR範囲は、約20dB~30dBである。MIMO送信は、初期に既存の楕円偏波 (elliptically-polarized) 送信装置を利用できるが、未来にフル電力交差偏波送信 (full-power cross-polarized transmission) に拡張される。以下では、アドバンスドプロファイルに対する重要なシステムパラメータを表3に列挙する。

20

【0027】

【表 3】

〔表 3〕

LDPCコードワード長さ	16K、64Kビット
星状 (constellation) サイズ	8-12 bpcu
時間デインターリービングメモリサイズ	$\leq 2^{19}$ データセル
パイロットパターン	固定受信のためのパイロットパターン
FFTサイズ	16K、32Kポイント

30

【0028】

この場合、ベースプロファイルは、地上波放送サービス及びモバイル放送サービスの全てのためのプロファイルとして使用することができる。すなわち、ベースプロファイルは、モバイルプロファイルを含むプロファイルの概念を定義するのに使用することができる。また、アドバンスドプロファイルは、MIMOを有するベースプロファイルのためのアドバンスドプロファイル、及びMIMOを有するハンドヘルドプロファイルのためのアドバンスドプロファイルに分離することができる。また、3個のプロファイルは、設計者の意図によって変更可能である。

40

【0029】

次の用語及び定義を本発明に適用することができる。次の用語及び定義は、設計によって変更可能である。

補助ストリーム：未だに定義されていない変調及びコーディングのデータを伝達するセルのシーケンスであって、未来拡張のために、又は、ブロードキャスト又はネットワークオペレータによる要求通りに使用することができる。

ベースデータパイプ：サービスシグナリングデータを伝達するデータパイプ

ベースバンドフレーム (又はBBFRAME)：一つのFECエンコーディングプロセス (BCH及びLDPCエンコーディング) への入力を形成するKbchビットのセット

セル：OFDM送信の一つのキャリアによって伝達される変調値

50

コーディングブロック：PLS 1データのLDPCエンコーディングブロック及びPLS 2データのLDPCエンコーディングブロックのうち一つ

データパイプ：サービスデータ又は関連メタデータを伝達する物理層内の論理チャンネルであって、一つ又は多数のサービス又はサービスコンポーネントを伝達することができる。

データパイプ単位：フレーム内のDPにデータセルを割り当てる基本単位

データシンボル：プリアンブルシンボルでないフレーム内のOFDMシンボル（フレームシグナリングシンボル及びフレームエッジシンボルはデータシンボルに含まれる。）

DP_ID：この8ビットフィールドは、SYSTEM_IDによって識別されたシステム内のDPを固有に識別する。

ダミーセル：PLSシグナリング、DP又は補助ストリームに使用されない残りの容量を充填するのに使用される擬似ランダム値を伝達するセル

FAS (emergency alert channel、非常警報チャンネル)：EAS情報データを伝達するフレームの一部

フレーム：プリアンブルから開始し、フレームエッジシンボルで終了する物理層時間スロット

フレーム反復単位 (frame repetition unit)：スーパーフレーム内で8回繰り返される同一又は相異なる物理層プロファイルに属するフレームの集合

FIC (fast information channel、高速情報チャンネル)：サービスと対応ベースDPとの間のマッピング情報を伝達するフレーム内の論理チャンネル

FECBLOCK：DPデータのLDPCエンコーディングビットのセット

FFTサイズ：特定のモードに使用される公称FFTサイズであって、基本期間 (elementary period) Tの周期で表現されるアクティブシンボル期間Tsと同一である。

フレームシグナリングシンボル：FFTサイズ、保護区間 (guard interval) 及び分散型パイロットパターンの所定の組み合わせでフレームの開始時に使用されるより高いパイロット密度を有するOFDMシンボルであって、PLSデータの一部を伝達する。

フレームエッジシンボル：FFTサイズ、保護区間 (guard interval) 及び分散型パイロットパターンの所定の組み合わせでフレームの終了時に使用されるより高いパイロット密度を有するOFDMシンボル

フレームグループ：スーパーフレーム内の同一のPHYプロファイルタイプを有する全てのフレームのセット

未来拡張フレーム：未来拡張のために使用可能なスーパーフレーム内の物理層時間スロットであって、プリアンブルから開始する。

フューチャーキャスト (futurecast) UTBシステム：入力の一つ以上のMP EG2-TS又はIP又は一般ストリームであって、出力がRF信号である提案された物理層放送システム

入力ストリーム：システムによってエンドユーザに伝達されるサービスのアンサンブルのためのデータのストリーム

正常データシンボル：フレームシグナリングシンボル及びフレームエッジシンボルを除いたデータシンボル

PHYプロファイル：該当受信機が具現しなければならない全ての構成のサブセット

PLS：PLS 1及びPLS 2で構成された物理層シグナリングデータ

PLS 1：固定サイズ、コーディング及び変調を有するFSSシンボルで伝達されるPLSデータの第1セットであって、PLS 2をデコードするのに必要なパラメータのみならず、システムに関する基本情報を伝達する。

注 (note)：フレームグループのデュレーションのために、PLS 1データは一定に維持される。

PLS 2：FSSシンボルで送信されるPLSデータの第2セットであって、システム

10

20

30

40

50

及びDPに対するより細部的なPLSデータを伝達する。

PLS 2 動的データ：フレーム別に動的に変化可能なPLS 2 データ

PLS 2 静的データ：フレームグループのデュレーションの間に静的に維持されるPLS 2 データ

プリアンブルシグナリングデータ：プリアンブルシンボルによって伝達され、システムの基本モードを識別するのに使用されるシグナリングデータ

プリアンブルシンボル：基本PLSデータを伝達し、フレームの初期に位置する固定長さパイロットシンボル

注：プリアンブルシンボルは、主に高速初期帯域スキャンのために使用され、システム信号、そのタイミング、周波数オフセット及びFFTサイズを検出する。

未来の使用のために予約：現在の文書では定義されないが、未来に定義可能である。

スーパーフレーム：8個のフレーム反復単位のセット

時間インターリーブングブロック(TIブロック)：タイムインターリーバメモリの一つの用途に対応する時間インターリーブングが行われるセルのセット

TIグループ：特定のDPのための動的容量割当てが行われる単位であって、整数、すなわち、動的に変わる数のXFECBLOCKで構成される。

注：TIグループは、一つのフレームに直接マップされるか、多数のフレームにマップされ得る。これは、一つ以上のTIブロックを含むことができる。

タイプ1 DP：全てのDPがTDM方式でマップされるフレームのDP

タイプ2 DP：全てのDPがFDM方式でマップされるフレームのDP

XFECBLOCK：一つのLDPC FECBLOCKの全てのビットを伝達するN_{cells}セルのセット

【0030】

図1は、本発明の実施例によって未来の放送サービスのための放送信号を送信する装置の構造を示す図である。

本発明の実施例によって未来の放送サービスのための放送信号を送信する装置は、入力フォーマットブロック1000、BICM(bit interleaved coding & modulation)ブロック1010、フレーム構造ブロック1020、OFDM(orthogonal frequency division multiplexing)生成ブロック1030、及びシグナリング生成ブロック1040を含むことができる。以下では、放送信号を送信する装置の各モジュールの動作を説明する。

【0031】

IPストリーム/パケット及びMPEG2-TSはメイン入力フォーマットで、他のストリームタイプは一般ストリームとして処理される。これらデータ入力に加えて、管理情報が入力され、各入力ストリームに対する該当帯域幅のスケジューリング及び割り当てを制御する。一つ又は多数のTSストリーム、IPストリーム及び/又は一般ストリームの入力が同時に許容される。

【0032】

入力フォーマットブロック1000は、各入力ストリームを一つ又は多数のデータパイプにデマルチプレクスし、独立コーディング及び変調がデータパイプに適用される。データパイプ(DP)は、ロバスト性制御のための基本単位であって、QoSに影響を与える。一つ又は多数のサービス又はサービスコンポーネントは単一のDPによって伝達され得る。入力フォーマットブロック1000の動作の細部事項については後で説明する。

【0033】

データパイプは、サービスデータ又は関連メタデータを伝達する物理層内の論理チャネルであって、一つ又は多数のサービス又はサービスコンポーネントを伝達することができる。

また、データパイプ単位は、フレーム内のDPにデータセルを割り当てる基本ユニット

10

20

30

40

50

である。

【0034】

B I C Mブロック1010において、パリティデータが誤り訂正のために追加され、エンコードされたビットストリームは複素数値の星状シンボルにマップされる。シンボルは、該当DPに使用される特定のインターリーブング深さを横切ってインターリーブされる。アドバンスドプロファイルに対して、M I M OエンコーディングがB I C Mブロック1010で行われ、追加のデータ経路はM I M O送信のための出力で追加される。B I C Mブロック1010の細部事項については後で説明する。

【0035】

フレームビルディングブロック1020は、入力DPのデータセルをフレーム内のOFDMシンボルにマップすることができる。マップした後、周波数インターリーブングは、周波数領域多様性に使用され、特に、周波数選択フェーディングチャネルを防止する。フレームビルディングブロック1020の動作の細部事項については後で説明する。

【0036】

各フレームの初期にプリアンプルを挿入した後、OFDM生成ブロック1030は、保護区間として循環前置(cyclic prefix)を有する従来のOFDM変調を適用することができる。アンテナ空間ダイバーシティのために、分散型M I S O方式が送信機に適用される。また、P A P R (peak-to-average power reduction)方式が時間領域で行われる。柔軟なネットワーク計画のために、この提案は、多様なFFTサイズ、保護区間長さ及び該当パイロットパターンのセットを提供する。OFDM生成ブロック1030の動作に対する詳細な内容は後で説明する。

【0037】

シグナリング生成ブロック1040は、各機能ブロックの動作に使用される物理層シグナリング情報を生成することができる。また、このシグナリング情報は、関心のあるサービスが受信側で適切に回復されるように送信される。シグナリング生成ブロック1040の動作の細部事項については後で説明する。

【0038】

図2、図3及び図4は、本発明の実施例に係る入力フォーマッティングブロック1000を示す。以下では、各図面に対して説明する。

【0039】

図2は、本発明の一実施例に係る入力フォーマッティングブロックを示す図である。図2は、入力信号が単一入力ストリームであるときの入力フォーマッティングブロックを示す。

図2に示した入力フォーマッティングブロックは、図1を参照して説明した入力フォーマッティングブロック1000の実施例に該当する。

【0040】

物理層への入力は、一つ又は多数のデータストリームで構成することができる。各データストリームは一つのDPによって伝達される。モード適応モジュールは、入力されるデータストリームをベースバンドフレーム(BBF)のデータフィールドにスライスする。システムは、3つのタイプの入力データストリーム、すなわち、M P E G 2 - T S、インターネットプロトコル(IP)及びG S (generic stream)をサポートする。M P E G 2 - T Sは、固定長さ(188バイト)パケットで特性化され、第1バイトはシンク(sync)バイト(0x47)である。IPストリームは、IPパケットヘッダ内でシグナルされる可変長さIPデータグラムパケットで構成される。システムは、IPストリームのためのIPv4及びIPv6をサポートする。GSは、カプセル化パケットヘッダ内でシグナルされる可変長さパケット又は固定長さパケットで構成することができる。

【0041】

(a)は、信号DPのためのモード適応ブロック2000及びストリーム適応ブロック2010を示し、(b)は、PLS信号を生成して処理するPLS生成ブロック2020

10

20

30

40

50

及び PLS スクランプラ 2030 を示す。以下では、各ブロックの動作を説明する。

【0042】

入力ストリームスプリッタは、入力 TS、IP、GS ストリームを多数のサービス又はサービスコンポーネント（オーディオ、ビデオなど）ストリームに分離する。モード適応モジュール 2010 は、CRC エンコーダ、BB（baseband）フレームスライサ及び BB フレームヘッダ挿入ブロックで構成される。

【0043】

CRC エンコーダは、ユーザパケット（UP）レベル、すなわち、CRC - 8、CRC - 16 及び CRC - 32 で誤り訂正のための 3 つのタイプの CRC エンコーディングを提供する。計算された CRC バイトは UP の後に添付される。CRC - 8 は TS ストリームに使用され、CRC - 32 は IP ストリームに使用される。GS ストリームが CRC エンコーディングを提供しない場合、提案された CRC エンコーディングが適用されなければならない。

10

【0044】

BB フレームスライサは、入力を内部論理ビットフォーマットにマップする。最初に受信されたビットは MBS であると定義される。BB フレームスライサは、利用可能なデータフィールド容量と同一の多数の入力ビットを割り当てる。BBF ペイロードと同一の多数の入力ビットを割り当てるために、UP パケットストリームは BBF のデータフィールドに合わせてスライスされる。

【0045】

BB フレームヘッダ挿入ブロックは、2 バイトの固定長さ BBF ヘッダを BB フレームの前に挿入することができる。BBF ヘッダは、STUFFI（1 ビット）、SYNCD（13 ビット）及び RFU（2 ビット）で構成される。固定 2 バイト BBF ヘッダに加えて、BBF は、2 バイト BBF ヘッダの端に拡張フィールド（1 バイト又は 3 バイト）を有することができる。

20

【0046】

ストリーム適応ブロック 2010 は、スタッフィング（stuffing）挿入ブロック及び BB スクランプラで構成される。スタッフィング挿入ブロックは、スタッフィングフィールドを BB フレームのペイロードに挿入することができる。ストリーム適応への入力データが BB フレームを充填するのに十分である場合、STUFFI は「0」に設定され、BBF はスタッフィングフィールドを有さない。そうでない場合、STUFFI が「1」に設定され、スタッフィングフィールドが BBF ヘッダの直後に挿入される。スタッフィングフィールドは、2 バイトのスタッフィングフィールドヘッダ及び可変サイズのスタッフィングデータを含む。

30

【0047】

BB スクランプラは、エネルギー分散（energy dispersal）のために完全な BBF をスクランブルする。スクランプリングシーケンスは BBF と同時に発生する。スクランプリングシーケンスは、フィードバックされたシフトレジスタによって生成される。

【0048】

PLS 生成ブロック 2020 は、物理層シグナリング（PLS）データを生成することができる。PLS は、受信機に物理層 DP にアクセスする手段を提供する。PLS データは、PLS 1 データ及び PLS 2 データで構成される。

40

【0049】

PLS 1 データは、固定サイズ、コーディング及び変調を有するフレーム内の FSS シンボルで伝達される PLS データの第 1 セットであって、PLS 2 データをデコードするのに必要なパラメータのみならず、システムに関する基本情報を伝達する。PLS 1 データは、PLS 2 データの受信及びデコーディングを可能にするのに要求されるパラメータを含む基本送信パラメータを提供する。また、PLS 1 データは、フレームグループのデューレーションの間に一定に維持される。

50

【0050】

PLS2データは、FSSシンボルで送信されるPLSデータの第2セットであって、システム及びDPに対するより詳細なPLSデータを伝達する。PLS2は、受信機に十分なデータを提供し、所望のDPをデコードするパラメータを含む。また、PLS2シグナリングは、2つのタイプのパラメータ、すなわち、PLS2静的データ(PLS2-STATAデータ)及びPLS2動的データ(PLS2-DYNデータ)で構成される。PLS2静的データは、フレームグループのデュレーションの間に静的に残っているPLS2データであり、PLS2動的データは、フレーム別に動的に変わり得るPLS2データである。

PLSデータの細部事項については後で説明する。

10

PLSスクランブラ2030は、エネルギー分散のために生成されたPLSデータをスクランブルすることができる。

上述したブロックは、省略したり、類似又は同一の機能を有するブロックに取り替えることができる。

【0051】

図3は、本発明の他の実施例に係る入力フォーマッティングブロックを示す図である。

図3に示した入力フォーマッティングブロックは、図1を参照して説明した入力フォーマッティングブロック1000の実施例に該当する。

図3は、入力信号が多数の入力ストリームに対応するときの入力フォーマッティングブロックのモード適応ブロックを示す。

20

多数の入力ストリームを処理する入力フォーマッティングブロックのモード適応ブロックは、独立的に多数の入力ストリームを処理することができる。

【0052】

図3を参照すると、多数の入力ストリームをそれぞれ処理するモード適応ブロックは、入力ストリームスプリッタ3000、入力ストリーム同期化器3010、補償遅延ブロック3020、ヌル(null)パケット削除ブロック3030、ヘッド圧縮ブロック3040、CRCエンコーダ3050、BBフレームスライサ3060及びBBヘッダ挿入ブロック3070を含むことができる。以下では、モード適応ブロックの各ブロックを説明する。

【0053】

30

CRCエンコーダ3050、BBフレームスライサ3060及びBBヘッダ挿入ブロック3070の動作は、図2を参照して説明したCRCエンコーダ、BBフレームスライサ及びBBヘッダ挿入ブロックに対応するので、それに対する説明は省略する。

【0054】

入力ストリームスプリッタ3000は、入力TS、IPGSストリームを多数のサービス又はサービスコンポーネント(オーディオ、ビデオなど)ストリームに分離することができる。

【0055】

入力ストリーム同期化器3010はISSYと称することができる。ISSYは、任意の入力データフォーマットに対する一定のエンド-ツー-エンド送信遅延及びCBR(constant bit rate)を保証する適切な手段を提供することができる。ISSYは、常にTSを伝達する多数のDPの場合に使用され、選択的に、GSストリームを伝達するDPに使用される。

40

【0056】

補償遅延ブロック3020は、ISSY情報の挿入後に分離されたTSパケットストリームを遅延させ、受信機内の追加のメモリを要求せずにTSパケット再結合メカニズムを許容することができる。

【0057】

ヌルパケット削除ブロック3030は、TS入力ストリームケースにのみ使用される。任意のTS入力ストリーム又は分離されたTSストリームは、CBRTSストリームに

50

VBR (variable bit-rate) サービスを収容するために存在する多数のヌルパケットを有することができる。この場合、不要な送信オーバーヘッドを避けるために、ヌルパケットが識別され、送信されない。受信機において、除去されたヌルパケットは、送信時に挿入された DNP (deleted null-packet) カウンタを参照し、本来にあった正確な場所に再挿入され、一定のビットレートを保証し、タイムスタンプ (PCR) アップデートに対する必要性を避けることができる。

【0058】

ヘッド圧縮ブロック3040は、パケットヘッダ圧縮を提供し、TS又はIP入力ストリームに対する送信効率を増加させることができる。受信機がヘッダの所定部分に対する先験的情報 (a priori information) を有し得るので、この既知の情報

10

【0059】

送信ストリームに対して、受信機は、シンク-バイト構成 (0x47) 及びパケット長さ (188バイト) に関する先験的情報を有する。入力TSストリームが一つのPIDを有するコンテンツを伝達すると、すなわち、一つのサービスコンポーネント (ビデオ、オーディオなど) 又はサービスサブコンポーネント (SVCベース層、SVCインヘンズメント層、MVCベースビュー又はMVC従属ビュー) に対してのみ、TSパケットヘッダ圧縮を (選択的に) 送信ストリームに適用することができる。入力ストリームがIPストリームであると、IPパケットヘッダ圧縮が選択的に使用される。上述したブロックは、省略したり、類似又は同一の機能を有するブロックに取り替えることができる。

20

【0060】

図4は、本発明の他の実施例に係る入力フォーマッティングブロックを示す図である。

図4に示した入力フォーマッティングブロックは、図1を参照して説明した入力フォーマッティングブロック1000の実施例に該当する。

図4は、入力信号が多数の入力ストリームに対応するときの入力フォーマッティングモジュールのストリーム適応ブロックを示す。

【0061】

図4を参照すると、多数の入力ストリームをそれぞれ処理するモード適応ブロックは、スケジューラ4000、1フレーム遅延ブロック4010、スタッフィング挿入ブロック4020、帯域内 (in-band) シグナリング4030、BBフレームスクランブラ4040、PLS生成ブロック4050及びPLSスクランブラ4060を含むことができる。以下では、ストリーム適応ブロックのそれぞれのブロックを説明する。

30

【0062】

スタッフィング挿入ブロック4020、BBフレームスクランブラ4040、PLS生成ブロック4050及びPLSスクランブラ4060の動作は、図2を参照して説明したスタッフィング挿入ブロック、BBスクランブラ、PLS生成ブロック及びPLSスクランブラに対応するので、それに対する説明は省略する。

【0063】

スケジューラ4000は、それぞれのDPのFECBLOCKの量から全体のフレームにわたった全体のセル割り当てを決定することができる。PLS、EAC及びFICに対する割り当てを含めて、スケジューラはPLS2-DYNデータの値を生成し、これは、フレームのFSS内の帯域内シグナリング又はPLSセルとして送信される。FECBLOCK、EAC及びFICの細部事項については後で説明する。

40

【0064】

1フレーム遅延ブロック4010は、入力データを1送信フレームだけ遅延させ、次のフレームに関するスケジューリング情報を、DPに挿入される帯域内シグナリング情報に対する現在のフレームを通じて送信させることができる。

帯域内シグナリング4030は、PLS2データの遅延されていない部分をフレームのDPに挿入することができる。

上述したブロックは、省略したり、類似又は同一の機能を有するブロックに取り替える

50

ことができる。

【0065】

図5は、本発明の実施例に係るB I C Mブロックを示す図である。

図5に示したB I C Mブロックは、図1を参照して説明したB I C Mブロック1010の実施例に該当する。

【0066】

上述したように、本発明の実施例によって未来の放送サービスのための放送信号を送信する装置は、地上波放送サービス、モバイル放送サービス、U H D T Vサービスなどを提供することができる。

【0067】

Q o Sは、本発明の実施例によって未来の放送サービスのための放送信号を送信する装置によって提供されるサービスの特性に依存するので、各サービスに対応するデータは、異なる方式を通じて処理される必要がある。よって、本発明の実施例に係るB I C Mブロックは、S I S O、M I S O及びM I M O方式をデータ経路にそれぞれ対応するデータパイプに独立的に適用することによって、それに入力されたD Pを独立的に処理することができる。結果的に、本発明の実施例によって未来の放送サービスのための放送信号を送信する装置は、それぞれのD Pを通じて送信されるそれぞれのサービス又はサービスコンポーネントに対するQ o Sを制御することができる。

【0068】

(a)は、ベースプロファイル及びハンドヘルドプロファイルによって共有されたB I C Mブロックを示し、(b)は、アドバンスドプロファイルのB I C Mブロックを示す。

【0069】

ベースプロファイル及びハンドヘルドプロファイルによって共有されたB I C Mブロック及びアドバンスドプロファイルによって共有されたB I C Mブロックは、各D Pを処理する複数の処理ブロックを含むことができる。

【0070】

以下では、ベースプロファイル及びハンドヘルドプロファイルのためのB I C Mブロック、及びアドバンスドプロファイルのためのB I C Mブロックのそれぞれの処理ブロックを説明する。

【0071】

ベースプロファイル及びハンドヘルドプロファイルのためのB I C Mブロックの処理ブロック5000は、データF E Cエンコーダ5010、ビットインターリーバ5020、星状マップ5030、S S D (s i g n a l s p a c e d i v e r s i t y)エンコーディングブロック5040及びタイムインターリーバ5050を含むことができる。

【0072】

データF E Cエンコーダ5010は、入力B B Fに対してF E Cエンコーディングを行い、アウターコーディング(B C H)及びインナーコーディング(L D P C)を用いてF E C B L O C K手順を生成することができる。アウターコーディング(B C H)は選択的なコーディング方法である。データF E Cエンコーダ5010の動作の細部事項については後で説明する。

【0073】

ビットインターリーバ5020は、データF E C Tエンコーダ5010の出力をインターリーブし、効率的に具現可能な構造を提供しながらL D P Cコード及び変調方式の組み合わせで最適化された性能を達成することができる。ビットインターリーバ5020の動作の細部事項については後で説明する。

【0074】

星状マップ5030は、Q P S K、Q A M - 1 6、不均一Q A M (N U Q - 6 4、N U Q - 2 5 6、N U Q - 1 0 2 4)又は不均一星状(N U C - 1 6、N U C - 6 4、N U C - 2 5 6、N U C - 1 0 2 4)を用いてベース及びハンドヘルドプロファイル内のビット

10

20

30

40

50

インターリーバ-5020からの各セルワード及びアドバンスドプロファイル内のセルワードデマルチプレクサ5010-1からのセルワードを変調し、電力正規化星状ポイント e_1 を提供することができる。この星状マッピングはDPに対してのみ適用される。QAM-16及びNUQが方形(square shaped)であるが、NUCは任意の形状を有する。それぞれの星状が90度の任意の倍数で回転すると、回転した星状は正確に本来の星状と重畳する。この「回転-感覚(rotation-sense)対称特性は、実数成分及び虚数成分の平均電力及び容量を互いに同一にする。NUQ及びNUCは、各コードレートに対して特別に定義され、使用される特定の 하나가PLS2データで提出されたパラメータ(DP_MOD)によってシグナルされる。

【0075】

SSDエンコーディングブロック5040は、2(2D)、3(3D)及び4(4D)次元でセルをプリコードし、異なるフェーディング条件下で受信ロバスト性を増加させることができる。

【0076】

タイムインターリーバ-5050はDPレベルで動作し得る。時間インターリーピング(TI)のパラメータは、各DPに対して異なる形に設定することができる。タイムインターリーバ-5050の動作の細部事項については後で説明する。

【0077】

アドバンスドプロファイルのためのBICMブロックの処理ブロック5000-1は、データFECエンコーダ、ビットインターリーバ、星状マップ及びタイムインターリーバを含むことができる。

【0078】

しかし、処理ブロック5000-1は処理ブロック5000と区別され、セルワードデマルチプレクサ5010-1及びMIMOエンコーディングブロック5020-1をさらに含む。

【0079】

また、処理ブロック5000-1のデータFECエンコーダ、ビットインターリーバ、星状マップ及びタイムインターリーバの動作は、上述したデータFECエンコーダ5010、ビットインターリーバ-5020、星状マップ5030及びタイムインターリーバ-5050に対応するので、それに対する説明は省略する。

【0080】

セルワードデマルチプレクサ5010-1は、アドバンスドプロファイルのDPに使用され、単一セルワードストリームをMIMO処理のためのデュアルセルワードストリームに分離する。セルワードデマルチプレクサ5010-1の動作の細部事項については後で説明する。

【0081】

MIMOエンコーディングブロック5020-1は、MIMOエンコーディング方式を用いてセルワードデマルチプレクサ5010-1の出力を処理することができる。MIMOエンコーディング方式は、放送信号の送信のために最適化された。MIMO技術は、容量を増加させる優れた方式であるが、チャネル特性に依存する。特に、ブロードキャストリングに対して、異なる信号伝播特性によって誘発された2個のアンテナ間の受信された信号電力の差又はチャネルの強いLOS成分は、MIMOから容量利得を得ることを困難にし得る。提案されたMIMOエンコーディング方式は、MIMO出力信号のうち一つの回転基盤プリコーディング及び位相ランダム化を用いてこの問題を克服する。

【0082】

MIMOエンコーディングは、送信機及び受信機で少なくとも2個のアンテナを必要とする2x2 MIMOシステムを目的とすることができる。この提案において、2個のMIMOエンコーディングモード、すなわち、FR-SM(full-rate spatial multiplexing)及びFRFD-SM(full-rate full-diversity spatial multiplexing)が定義される。

10

20

30

40

50

FR-SMエンコーディングは、受信機側で比較的小さい複雑度の増加と共に容量の増加を提供するが、FRFD-SMエンコーディングは、受信機側で大きい複雑度の増加と共に、容量の増加及び追加の多様性利得を提供する。提案されたMIMOエンコーディング方式は、アンテナ極性構成に対する制限を有さない。

【0083】

MIMO処理は、アドバンスドプロファイルフレームのために要求することができ、これは、アドバンスドプロファイルフレーム内の全てのDPがMIMOエンコードによって処理されることを意味する。MIMO処理はDPレベルで適用することができる。星状マップ出力 (constellation mapper output) (NUQ) のペア ($e_{1,i}$ 及び $e_{2,i}$) は、MIMOエンコードの入力に供給することができる。MIMOエンコード出力のペア ($g_{1,i}$ 及び $g_{2,i}$) は、それぞれのTXアンテナのOFDMシンボル (l) 及び同一のキャリア (k) によって送信され得る。

上述したブロックは、省略したり、類似又は同一の機能を有するブロックに取り替えることができる。

【0084】

図6は、本発明の他の実施例に係るBICMブロックを示す図である。

図6に示したBICMブロックは、図1を参照して説明したBICMブロック1010の実施例に該当する。

図6は、物理層シグナリング (PLS)、非常境界チャンネル (EAC) 及び高速情報チャンネル (FIC) の保護のためのBICMブロックを示す。EACは、EAS情報を伝達するフレームの一部であって、FICは、サービスと該当ベースDPとの間のマッピング情報を伝達するフレーム内の論理チャンネルである。EAC及びFICの細部事項については後で説明する。

図6を参照すると、PLS、EAC及びFICの保護のためのBICMブロックは、PLS FECエンコード6000、ビットインターリーバ6010、星状マップ6020及びタイムインターリーバ6030を含むことができる。

【0085】

また、PLS FECエンコード6000は、スクランブラ、BCHエンコーディング/ゼロ挿入ブロック、LDPCエンコーディングブロック及びLDPCパリティバンクチャリングブロックを含むことができる。以下では、BICMブロックの各ブロックを説明する。

PLS FECエンコード6000は、スクランブルされたPLS 1/2データ、EAC及びFICセクションをエンコードすることができる。

【0086】

スクランブラは、BCHエンコーディング及び短縮及びバンクチャされたLDPCエンコーディング前にPLS 1データ及びPLS 2データをスクランブルすることができる。

【0087】

BCHエンコーディング/ゼロ挿入ブロックは、PLS保護のために短縮されたBCHコードを用いてスクランブルされたPLS 1/2データに対してアウターエンコーディングを行い、BCHエンコーディング後にゼロビットを挿入することができる。PLS 1データに対してのみ、LDPCエンコーディング前にゼロ挿入の出力ビットがパーミュート (permute) され得る。

【0088】

LDPCエンコーディングブロックは、LDPCコードを用いてBCHエンコーディング/ゼロ挿入ブロックの出力をエンコードすることができる。完全なエンコーディングブロック (C_{ldpc}) を生成するために、パリティビット (P_{ldpc}) がそれぞれのゼロ挿入PLS情報ブロック (I_{ldpc}) から組織的にエンコードされ、その後添付される。

【0089】

10

20

30

40

【数 1】

$$C_{ldpc} = [I_{ldpc} \ P_{ldpc}] = [i_0, i_1, \dots, i_{K_{ldpc}-1}, p_0, p_1, \dots, p_{N_{ldpc}-K_{ldpc}-1}]$$

【0090】

PLS1及びPLS2に対するLDPCコードパラメータは、次の表4の通りである。

【0091】

【表 4】

[表 4]

シグナリング タイプ	K_{sig}	K_{bch}	N_{bch_parity}	K_{ldpc} (= N_{bch})	N_{ldpc}	N_{ldpc_parity}	コード レート	Q_{ldpc}
PLS1	342	1020	60	1080	4320	3240	1/4	36
PLS2	<1021							
	>1020	2100		2160	7200	5040	3/10	56

10

【0092】

LDPCパリティバンクチャリングブロックは、PLS1データ及びPLS2データに対してバンクチャリングを行うことができる。

20

【0093】

PLS1データ保護に短縮が適用されると、任意のLDPCパリティビットは、LDPCエンコーディング後にバンクチャされる。また、PLS2データの保護のために、PLS2のLDPCパリティビットはLDPCエンコーディング後にバンクチャされる。これらバンクチャされたビットは送信されない。

ビットインターリーパー6010は、それぞれ短縮及びバンクチャされたPLS1データ及びPLS2データをインターリーブする。

星状マップ6020は、ビットインターリーブされたPLS1データ及びPLS2データを星状にマップすることができる。

タイムインターリーパー6030は、マップされたPLS1データ及びPLS2データをインターリーブすることができる。

30

上述したブロックは、省略したり、類似又は同一の機能を有するブロックに取り替えることができる。

【0094】

図7は、本発明の一実施例に係るフレームビルディングブロックを示す図である。

図7に示したフレームビルディングブロックは、図1を参照して説明したフレームビルディングブロック1020の実施例に該当する。

図7を参照すると、フレームビルディングブロックは、遅延補償ブロック7000、セルマップ7010及び周波数インターリーパー7020を含むことができる。以下では、フレームビルディングブロックのそれぞれのブロックを説明する。

40

【0095】

遅延補償ブロック7000は、データパイプと対応PLSデータとの間のタイミングを調節し、送信端で時間が共に合わせられるように保証することができる。PLSデータは、入力フォーマッティングブロック及びBICMブロックによって誘発されたデータパイプの遅延を処理することによって、データパイプと同一の量だけ遅延される。BICMブロックの遅延は、主にタイムインターリーパー5050による。帯域内シグナリングデータは、次のTIGループの情報を伝達し、シグナルされるDPより一つのフレームだけ速く伝達される。よって、遅延補償ブロックは、帯域内シグナリングデータを遅延させる。

【0096】

セルマップ7010は、PLS、EAC、FIC、DP、補助ストリーム及びダミーセ

50

ルをフレーム内のOFDMシンボルのアクティブキャリアにマップすることができる。セルマップ7010の基本機能は、もしあれば、DP、PLSセル及びEAC/FICセルのそれぞれに対してTIによって生成されたデータセルをフレーム内のOFDMシンボルのそれぞれに対応するアクティブOFDMセルのアレイにマップすることである。サービスシグナリングデータ(PSI(program specific information)/SI))は、データパイプによって個別的に集めて送信することができる。セルマップは、スケジューラによって生成された動的情報及びフレーム構造の構成によって動作する。フレームの細部事項については後で説明する。

【0097】

周波数インターリーパー7020は、セルマップ7010から受信されたデータセルをランダムにインターリーブし、周波数多様性を提供することができる。また、周波数インターリーパー7020は、異なるインターリーブングシード(interleaving-seed)順序を用いて2個の順次的なOFDMシンボルで構成されるOFDMシンボルペアに対して動作し、単一フレーム内の最大のインターリーブング利得を得ることができる。周波数インターリーパー7020の動作の細部事項については後で説明する。

上述したブロックは、省略したり、類似又は同一の機能を有するブロックに取り替えることができる。

【0098】

図8は、本発明の実施例に係るOFDM生成ブロックを示す図である。

図8に示したOFDM生成ブロックは、図1を参照して説明したOFDM生成ブロック1030の実施例に該当する。

OFDM生成ブロックは、フレームビルディングブロックによって生成されたセルによってOFDMキャリアを変調し、パイロットを挿入し、送信される時間領域信号を生成する。また、このブロックは、保護区間を順次挿入し、PAPR(peak-to-average power ratio)減少処理を適用して最終RF信号を生成する。

【0099】

図8を参照すると、フレームビルディングブロックは、パイロット及び予約トーン挿入ブロック8000、2D-eSFNエンコーディングブロック8010、IFFT(inverse fast Fourier transform)ブロック8020、PAPR減少ブロック8030、保護区間挿入ブロック8040、プリアンブル挿入ブロック8050、他のシステム挿入ブロック8060及びDACブロック8070を含むことができる。以下では、フレームビルディングブロックのそれぞれのブロックを説明する。

パイロット及び予約トーン挿入ブロック8000は、パイロット及び予約トーンを挿入することができる。

【0100】

OFDMシンボル内の多様なセルは、パイロットとして知られた基準情報で変調され、パイロットは、受信機で先験的に知られた送信値を有する。パイロットセルの情報は、分散されたパイロット、反復パイロット(continual pilot)、エッジパイロット、FSS(frame signaling symbol)パイロット及びFES(frame edge symbol)パイロットで構成される。それぞれのパイロットは、パイロットタイプ及びパイロットパターンによって特定のブースティング電力レベルで送信される。パイロット情報の値は、任意の与えられたシンボル上のそれぞれの送信されたキャリアに対して一連の値である基準シーケンスから導出される。パイロットは、フレーム同期化、周波数同期化、時間同期化、チャンネル推定及び送信モード識別に使用することができる。また、位相雑音をフォローする(following)のに使用することができる。

【0101】

基準シーケンスから取得された基準情報は、フレームのプリアンブル、FSS及びFESを除いた全てのシンボルで分散されたパイロットセルで送信される。反復パイロットは、フレームの全てのシンボルに挿入される。反復パイロットの数と位置は、FFTサイズ

10

20

30

40

50

及び分散されたパイロットパターンに依存する。エッジキャリアは、プリアンブルシンボルを除いた全てのシンボル内のエッジパイロットである。これらは、スペクトルのエッジまで周波数補間を許容するために挿入される。F S SパイロットはF S Sに挿入され、F E SパイロットはF E Sに挿入される。これらは、フレームのエッジまで時間補間を許容するために挿入される。

【0102】

本発明の実施例に係るシステムは、S F Nネットワークをサポートし、分散型M I S O方式は、選択的に非常にロバストな送信モードをサポートするのに使用される。2 D - e S F Nは、多数のT Xアンテナを用いる分散型M I S O方式であって、それぞれのT XアンテナはS F Nネットワーク内の異なる送信側に配置される。

10

【0103】

2 D - e S F Nエンコーディングブロック8010は、S F N構成で時間及び周波数多様性を生成するために2 D - e S F N処理を行い、多数の送信機から送信された信号の位相を歪曲することができる。そのため、長い時間の間の低いフラットフェーディング又は深いフェーディングによるバーストエラーを緩和することができる。

【0104】

I F F Tブロック8020は、O F D M変調方式を用いて2 D - e S F Nエンコーディングブロック8010からの出力を変調することができる。パイロットとして（又は予約トーンとして）指定されていないデータシンボル内の任意のセルは、周波数インターリーバからのデータセルのうち一つを伝達する。セルはO F D Mキャリアにマップされる。P A P R減少ブロック8030は、時間領域内の多様なP A P R減少アルゴリズムを用いて入力信号に対するP A P R減少を行うことができる。

20

【0105】

保護区間挿入ブロック8040は保護区間を挿入することができ、プリアンブル挿入ブロック8050は信号の前にプリアンブルを挿入することができる。プリアンブルの構造の細部事項については後で説明する。他のシステム挿入ブロック8060は、時間領域で複数の放送送受信システムの信号をマルチプレクスし、放送サービスを提供する2個以上の異なる放送送信/受信システムのデータが同一のR F信号帯域幅で同時に送信され得る。この場合、2個以上の異なる放送送受信システムは、異なる放送サービスを提供するシステムを称する。異なる放送サービスは、地上波放送サービス、モバイル放送サービスなどを称する。それぞれの放送サービスと関連するデータは、異なるフレームを通じて送信され得る。

30

【0106】

D A Cブロック8070は、入力デジタル信号をアナログ信号に変換し、アナログ信号を出力することができる。D A Cブロック8070から出力された信号は、物理層プロファイルによって多数の出力アンテナを介して送信され得る。本発明の実施例に係るT Xアンテナは、垂直又は水平極性（*p o l a r i t y*）を有することができる。

上述したブロックは、省略したり、類似又は同一の機能を有するブロックに取り替えることができる。

【0107】

図9は、本発明の実施例によって未来の放送サービスのための放送信号を受信する装置の構造を示す図である。

40

【0108】

本発明の実施例によって未来の放送サービスのための放送信号を受信する装置は、図1を参照して説明した未来の放送サービスのために放送信号を送信する装置に対応し得る。

【0109】

本発明の実施例によって未来の放送サービスのための放送信号を受信する装置は、同期化及び復調モジュール9000、フレームパーシングモジュール9010、デマッピング及びデコーディングモジュール9020、出力プロセッサ9030及びシグナリングデコーディングモジュール9040を含むことができる。以下では、放送信号を受信する装置

50

の各モジュールの動作を説明する。

【0110】

同期化及び復調モジュール9000は、m個のR×アンテナを介して入力信号を受信し、放送信号を受信する装置に対応するシステムに対して信号検出及び同期化を行い、放送信号を送信する装置によって行われる手続の逆の手続に対応する復調を行うことができる。

【0111】

フレームパーシングモジュール9100は、入力信号フレームをパースし、ユーザによって選択されたサービスが送信されるデータを抽出することができる。放送信号を送信する装置がインターリーピングを行うと、フレームパーシングモジュール9100は、インターリーピングの逆の手続に対応するデインターリーピングを行うことができる。この場合、抽出される必要がある信号及びデータの位置は、シグナリングデコーディングモジュール9400から出力されたデータをデコードし、放送信号を送信する装置によって生成されたシグナリング情報を回復することによって得ることができる。

【0112】

デマッピング及びデコーディングモジュール9200は、入力信号をビット領域データに変換した後、必要に応じてデインターリーピングを行うことができる。デマッピング及びデコーディングモジュール9200は、送信効率のために適用されたマッピングに対してデマッピングを行い、デコーディングを通じて送信チャネルに対して生成された誤りを訂正することができる。この場合、デマッピング及びデコーディングモジュール9200は、シグナリングデコーディングモジュール9400から出力されたデータをデコードすることによって、デマッピング及びデコーディングに必要な送信パラメータを得ることができる。

【0113】

出力プロセッサ9300は、放送信号を送信し、送信効率を改善する装置によって適用される多様な圧縮/信号処理手続の逆の手続を行うことができる。この場合、出力プロセッサ9300は、シグナリングデコーディングモジュール9400から出力されたデータから必要な制御情報を得ることができる。出力プロセッサ8300の出力は、放送信号を送信する装置に入力される信号に対応し、MPEG-TS、IPストリーム(v4又はv6)及び一般ストリームであり得る。

【0114】

シグナリングデコーディングモジュール9400は、同期化及び復調モジュール9000によって復調された信号からPLS情報を得ることができる。上述したように、フレームパーシングモジュール9100、デマッピング及びデコーディングモジュール9200及び出力プロセッサ9300は、シグナリングデコーディングモジュール9400から出力されたデータを用いてその機能を実行することができる。

【0115】

図10は、本発明の実施例に係るフレーム構造を示す図である。

図10は、スーパーフレーム内のフレームタイプ及びFRUの例示的な構成を示す。(a)は、本発明の実施例に係るスーパーフレームを示し、(b)は、本発明の実施例に係るFRU(frame repetition unit)を示し、(c)は、FRU内の可変PHYプロファイルのフレームを示し、(d)はフレームの構造を示す。

【0116】

スーパーフレームは8個のFRUで構成することができる。FRUは、フレームのTDMのための基本マルチプレキシング単位であって、スーパーフレーム内で8回繰り返される。

【0117】

FRU内の各フレームは、PHYプロファイル(ベース、ハンドヘルド、アドバンスド)及びFETのうち一つに属する。FRU内のフレームの最大許容数は4であり、与えられたPHYプロファイルは、FRU(例えば、ベース、ハンドヘルド、アドバンスド)で

10

20

30

40

50

0 倍から 4 倍までの任意の回数だけ表れ得る。PHY プロファイルの定義は、必要であれば、プリアンブル内の PHY__PROFILE の予約値を用いて拡張することができる。

【0118】

FET 部分は、含まれるならば、FRU の端に挿入される。FET が FRU に含まれると、スーパーフレームで FET の最小数は 8 である。FET 部分が互いに隣接することは推薦されない。

【0119】

また、一つのフレームは、多数の OFDM シンボル及びプリアンブルに分離される。(d) に示したように、フレームは、プリアンブル、一つ以上のフレームシグナリングシンボル(FSS)、正常データシンボル及びフレームエッジシンボル(FES)を含む。

【0120】

プリアンブルは、高速フューチャキャスト UTB システム信号の検出が可能であり、信号の効率的な送受信のための基本送信パラメータのセットを提供する特殊シンボルである。プリアンブルの細部説明については後で説明する。

【0121】

FSS の主要目的は PLS データを伝達することにある。高速同期化及びチャネル推定、及び PLS データの高速デコーディングのために、FSS は、正常データシンボルより密集したパイロットパターンを有する。FES は、正確に FSS と同一のパイロットを有し、これは、FES の直前のシンボルに対して外挿せず、FES 内の周波数専用補間及び時間補間を可能にする。

【0122】

図 11 は、本発明の実施例に係るフレームのシグナリング層構造を示す図である。

図 11 は、3 個の主要部分、すなわち、プリアンブルシグナリングデータ 11000、PLS1 データ 11010 及び PLS2 データ 11020 に分離されたシグナリング層構造を示す。全てのフレームでプリアンブルシンボルによって伝達されるプリアンブルの目的は、そのフレームの送信タイプ及び基本送信パラメータを指示することにある。PLS1 は、受信機が PLS2 データにアクセスし、PLS2 データをデコードするようにし、これは、関心のある DP にアクセスするパラメータを含む。PLS2 は、全てのフレームで伝達され、2 個の主要部分、すなわち、PLS2 - STAT データ及び PLS2 - DYN データに分離される。PLS2 データの静的及び動的部分には、必要であればパディングが後に来る。

【0123】

図 12 は、本発明の実施例に係るプリアンブルシグナリングデータを示す図である。

プリアンブルシグナリングデータは、フレーム構造内で受信機が PLS データにアクセスし、DP をトレースさせるのに必要な情報の 21 ビットを伝達する。プリアンブルシグナリングの細部事項は次の通りである。

【0124】

PHY__PROFILE: この 3 ビットフィールドは、現在のフレームの PHY プロファイルタイプを示す。異なる PHY プロファイルタイプのマッピングは、以下の表 5 に与えられる。

【0125】

【表 5】

〔表 5〕

値	PHY プロファイル
000	ベースプロファイル
001	ハンドヘルドプロファイル
010	アドバンスドプロファイル
011-110	予約
111	FET

10

20

30

40

50

【 0 1 2 6 】

FFT_SIZE : この2ビットフィールドは、以下の表6に記載したように、フレームグループ内の現在のフレームのFFTサイズを示す。

【 0 1 2 7 】

【表6】

〔表6〕

値	FFTサイズ
00	8K FFT
01	16K FFT
10	32K FFT
11	予約

10

【 0 1 2 8 】

GI_FRACTION : この3ビットフィールドは、以下の表7に記載したように、現在のスーパーフレーム内の保護区間分数 (fraction) 値を示す。

【 0 1 2 9 】

【表7】

〔表7〕

値	GI_FRACTION
000	1/5
001	1/10
010	1/20
011	1/40
100	1/80
101	1/160
110-111	予約

20

【 0 1 3 0 】

EAC_FLAG : この1ビットフィールドは、EACが現在のフレームに提供されるか否かを示す。このフィールドが「1」に設定されると、EAS (emergency alert service) が現在のフレームで提供される。このフィールドが「0」に設定されると、EASが現在のフレームで伝達されない。このフィールドは、スーパーフレーム内で動的にスイッチされ得る。

30

【 0 1 3 1 】

PILOT_MODE : この1ビットフィールドは、プロファイルモードが現在のフレームグループ内の現在のフレームに対してモバイルモードであるのか、それとも固定モードであるのかを指示する。このフィールドが「0」に設定されると、モバイルパイロットモードが使用される。フィールドが「1」に設定されると、固定パイロットモードが使用される。

【 0 1 3 2 】

PAPR_FLAG : この1ビットフィールドは、PAPR減少が現在のフレームグループ内の現在のフレームで使用されるか否かを指示する。このフィールドが「1」に設定されると、PAPR減少にトーン予約 (tone reservation) が使用される。このフィールドが「0」に設定されると、PAPR減少が使用されない。

40

【 0 1 3 3 】

FRU_CONFIGURE : この3ビットフィールドは、現在のスーパーフレーム内に存在するFRU (frame repetition unit) のPHYプロファイルタイプ構成を示す。現在のスーパーフレームで伝達される全てのプロファイルタイプは、現在のスーパーフレーム内の全てのフレーム内のこのフィールドで識別される。3ビットフィールドは、以下の表8に示したように、各プロファイルに対する異なる定義を有す

50

る。

【0134】

【表8】

〔表8〕

	現在のPHY_ PROFILE =「000」 (ベース)	現在のPHY_ PROFILE =「001」 (ハンドヘルド)	現在のPHY_ PROFILE =「010」 (アドバンスド)	現在のPHY_ PROFILE =「111」 (FET)
FRU_CON FIGURE= 000	ベースプロファイルのみが存在	ハンドヘルドプロファイルのみが存在	アドバンスドプロファイルのみが存在	FETのみが存在
FRU_CON FIGURE= 1XX	ハンドヘルドプロファイルが存在	ベースプロファイルが存在	ベースプロファイルが存在	ベースプロファイルが存在
FRU_CON FIGURE= X1X	アドバンスドプロファイルが存在	アドバンスドプロファイルが存在	ハンドヘルドプロファイルが存在	ハンドヘルドプロファイルが存在
FRU_CON FIGURE= XX1	FETが存在	FETが存在	FETが存在	アドバンスドプロファイルが存在

10

20

【0135】

RESERVED: この7ビットフィールドが未来の使用のために予約される。

【0136】

図13は、本発明の実施例に係るPLS1データを示す図である。

PLS1データは、PLS2の受信及びデコーディングを可能にするのに必要なパラメータを含む基本送信パラメータを提供する。上述したように、PLS1データは、一つのフレームグループの全体のデュレーションの間に変更されない。PLS1データのシグナリングフィールドの詳細な定義は次の通りである。

30

【0137】

PREAMBLE_DATA: この20ビットフィールドは、EAC_FLAGを除いたプリアンブルシグナリングデータの写本である。

NUM_FRAME_FRU: この2ビットフィールドは、FRU当たりのフレームの数を示す。

PAYLOAD_TYPE: この3ビットフィールドは、フレームグループで伝達されるペイロードデータのフォーマットを指示する。PAYLOAD_TYPEは、表9に示したようにシグナルされる。

【0138】

【表9】

〔表9〕

値	ペイロードタイプ
1XX	TSストリームが送信される。
X1X	IPストリームが送信される。
XX1	GSストリームが送信される。

40

【0139】

NUM_FSS: この2ビットフィールドは、現在のフレーム内のFSSシンボルの数を示す。

【0140】

50

SYSTEM_VERSION: この8ビットフィールドは、送信された信号フォーマットのバージョンを示す。SYSTEM_VERSIONは、2個の4ビットフィールド、すなわち、メジャーバージョン及びマイナーバージョンに分離される。

【0141】

メジャーバージョン: SYSTEM_VERSIONフィールドのMSB4ビットは、メジャーバージョン情報を示す。メジャーバージョンフィールドの変化は、非-下位-互換(non-backward-compatible)変化を示す。デフォルト値は「0000」である。この標準に記載したバージョンにおいて、値は「0000」に設定される。

【0142】

マイナーバージョン: SYSTEM_VERSIONのLSB4ビットは、マイナーバージョン情報を示す。マイナーバージョンフィールドの変化は下位互換性である。

【0143】

CELL_ID: これは、ATSCネットワークで地理的なセルを固有に識別する16ビットフィールドである。ATSCセルカバレッジ領域は、フューチャーキャストUTBシステムに使用される周波数の数に依存し、一つ以上の周波数で構成することができる。CELL_IDの値が知られていないか、特定されていない場合、このフィールドは「0」に設定される。

NETWORK_ID: これは、現在のATSCネットワークを固有に識別する16ビットフィールドである。

【0144】

SYSTEM_ID: この16ビットフィールドは、ATSCネットワーク内のフューチャーキャストUTBシステムを固有に識別する。フューチャーキャストUTBシステムは、入力が一つ以上の入力ストリーム(TS、IP、GS)であって、出力がRF信号である地上波放送システムである。フューチャーキャストUTBシステムは、もしあれば、一つ以上のPHYプロファイル及びFETを伝達する。同一のフューチャーキャストUTBシステムは、異なる入力ストリームを伝達することができ、異なる地理的領域で異なるRF周波数を使用してローカルサービス挿入を許容する。フレーム構造及びスケジューリングは、一つの場所で制御され、フューチャーキャストUTBシステム内で全ての送信に対して同一である。一つ以上のフューチャーキャストUTBシステムは、全て同一の物理層構造及び構成を有することを意味する同一のSYSTEM_IDを有することができる。

【0145】

次のループは、各フレームタイプのFRU構成及び長さを指示するのに使用されるFRU_PHY_PROFILE、FRU_FRAME_LENGTH、FRU_GI_FRACTION及びRESERVEDで構成される。ループサイズは固定され、4個のPHYプロファイル(FETを含む)がFRU内でシグナルされる。NUM_FRAME_FRUが4より小さいと、使用されないフィールドはゼロで充填される。

【0146】

FRU_PHY_PROFILE: この3ビットフィールドは、関連したFRUの(i+1)番目(iは、ループインデックスである)フレームのPHYプロファイルタイプを示す。このフィールドは、表8に示したように、同一のシグナリングフォーマットを使用する。

【0147】

FRU_FRAME_LENGTH: この2ビットフィールドは、関連したFRUの(i+1)番目のフレームの長さを示す。FRU_GI_FRACTIONと共にFRU_FRAME_LENGTHを用いて、フレームデュレーションの正確な値を得ることができる。

【0148】

FRU_GI_FRACTION: この3ビットフィールドは、関連したFRUの(i

10

20

30

40

50

+ 1) 番目のフレームの保護区間分数値を示す。FRU_GI_FRACTIONは、表7によってシグナルされる。

RESERVED: この4ビットフィールドが未来の使用のために予約される。

次のフィールドは、PLS2データをデコードするパラメータを提供する。

PLS2_FEC_TYPE: この2ビットフィールドは、PLS2保護によって使用されるFECタイプを示す。FECタイプは、表10によってシグナルされる。LDPCコードの細部事項については後で説明する。

【0149】

【表10】

〔表10〕

コンテンツ	PLS2 FECタイプ
00	4K-1/4及び7K-3/10 LDPCコード
01-11	予約

10

【0150】

PLS2_MOD: この3ビットフィールドは、PLS2によって使用される変調タイプを示す。変調タイプは、表11によってシグナルされる。

【0151】

【表11】

〔表11〕

値	PLS2_MODE
000	BPSK
001	QPSK
010	QAM-16
011	NUQ-64
100-111	予約

20

【0152】

PLS2_SIZE_CELL: この15ビットフィールドは、現在のフレームグループで伝達されるPLS2に対するフルコーディングブロック(full coded blocks)の集合(collection)のサイズ(QAMセルの数として特定される)(C_{total-partial-block})を示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

30

【0153】

PLS2_STAT_SIZE_BIT: この14ビットフィールドは、現在のフレームグループに対するPLS2-STATのビットサイズを示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

【0154】

PLS2_DYN_SIZE_BIT: この14ビットフィールドは、現在のフレームグループに対するPLS2-DYNのビットサイズを示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

40

【0155】

PLS2_REP_FLAG: この1ビットフラグは、現在のフレームグループでPLS2反復モードが使用されるか否かを示す。このフィールドが値「1」に設定されると、PLS2反復モードが活性化される。このフィールドが値「0」に設定されると、PLS2反復モードが非活性化される。

【0156】

PLS2_REP_SIZE_CELL: この15ビットフィールドは、PLS2反復が使用されるとき、現在のフレームグループの全てのフレームで伝達されるPLS2に対

50

する部分コーディングブロック (partial coded blocks) の集合 (collection) のサイズ (QAMセルの数として特定される) ($C_{total_partial_block}$) を示す。反復が使用されない場合、このフィールドの値は0と同一である。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

【0157】

PLS2_NEXT_FEC_TYPE: この2ビットフィールドは、次のフレームグループの全てのフレームで伝達されるPLS2に使用されるFECタイプを示す。FECタイプは、表10によってシグナルされる。

【0158】

PLS2_NEXT_MOD: この3ビットフィールドは、次のフレームグループの全てのフレームで伝達されるPLS2に使用される変調タイプを示す。変調タイプは、表11によってシグナルされる。

【0159】

PLS2_NEXT_REP_FLAG: この1ビットフィールドは、次のフレームグループでPLS2反復モードが使用されるか否かを示す。このフィールドが値「1」に設定されると、PLS2反復モードが活性化される。このフィールドが値「0」に設定されると、PLS2反復モードが非活性化される。

【0160】

PLS2_NEXT_REP_SIZE_CELL: この15ビットフィールドは、PLS2反復が使用される時、次のフレームグループの全てのフレームで伝達されるPLS2に対するフルコーディングブロック (full coded blocks) の集合 (collection) のサイズ (QAMセルの数として特定される) ($C_{total_partial_block}$) を示す。次のフレームグループで反復が使用されない場合、このフィールドの値は0と同一である。この値は、現在のフレームグループで一定である。

【0161】

PLS2_NEXT_REP_STAT_SIZE_BIT: この14ビットフィールドは、次のフレームグループに対するPLS2-STATのビットサイズを示す。この値は、現在のフレームグループで一定である。

【0162】

PLS2_NEXT_REP_DYN_SIZE_BIT: この14ビットフィールドは、次のフレームグループに対するPLS2-DYNのビットサイズを示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

【0163】

PLS2_AP_MODE: この2ビットフィールドは、現在のフレームグループ内のPLS2に追加のパリティが提供されるか否かを示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。下記の表12は、このフィールドの値を示す。このフィールドが「00」に設定されると、現在のフレームでPLS2に対して追加のパリティが使用されない。

【0164】

【表12】

[表12]

値	PLS2-APモード
00	APは提供されない。
01	AP1モード
10-11	予約

【0165】

PLS2_AP_SIZE_CELL: この15ビットフィールドは、PLS2の追加のパリティビットのサイズ (QAMセルの数として特定される) を示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

10

20

30

40

50

【 0 1 6 6 】

PLS2_NEXT_AP_MODE : この2ビットフィールドは、次のフレームグループでPLS2に追加のパリティが提供されるか否かを示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。表12は、このフィールドの値を定義する。

【 0 1 6 7 】

PLS2_NEXT_AP_SIZE_CELL : この15ビットフィールドは、次のフレームグループの全てのフレームでのPLS2の追加のパリティビットのサイズ(QAMセルの数として特定される)を示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

【 0 1 6 8 】

RESERVED : この32ビットフィールドが未来の使用のために予約される。
CRC_32 : 全体のPLS1シグナリングに適用される32ビットエラー検出コード

【 0 1 6 9 】

図14は、本発明の実施例に係るPLS2データを示す図である。

図14は、PLS2データのPLS2-STATデータを示す。PLS2-STATデータは、フレームグループ内で同一であるが、PLS2-DYNデータは現在のフレームに特定された情報を提供する。

【 0 1 7 0 】

PLS2-STATデータのフィールドの細部事項は次の通りである。

FIC_FLAG : この1ビットフィールドは、FICが現在のフレームグループに使用されるか否かを示す。このフィールドが「1」に設定されると、FICが現在のフレームで提供される。このフィールドが「0」に設定されると、FICが現在のフレームで伝達されない。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

【 0 1 7 1 】

AUX_FLAG : この1ビットフィールドは、現在のフレームグループで補助ストリームが使用されるか否かを示す。このフィールドが「1」に設定されると、補助ストリームが現在のフレームで提供される。このフィールドが「0」に設定されると、補助ストリームが現在のフレームで伝達されない。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

【 0 1 7 2 】

NUM_DP : この6ビットフィールドは、現在のフレームで伝達されるDPの数を示す。このフィールドの値は、1~64の範囲内にあり、DPの数はNUM_DP + 1である。

DP_ID : この6ビットフィールドは、PHYプロファイル内でDPを固有に識別する。

DP_TYPE : この3ビットフィールドはDPのタイプを示す。これは、以下の表13によってシグナルされる。

【 0 1 7 3 】

【表13】

〔表13〕

値	DPタイプ
000	DPタイプ1
001	DPタイプ2
010-111	予約

【 0 1 7 4 】

DP_GROUP_ID : この8ビットフィールドは、現在のDPが関連したDPグループを識別する。これは、受信機が特定のサービスと関連したサービスコンポーネントの

10

20

30

40

50

DPにアクセスするのに使用することができ、これらDPは同一のDP_GROUP_IDを有する。

【0175】

BASE_DP_ID：この6ビットフィールドは、管理層で使用されるサービスシグナリングデータ(PSI/SI)を伝達するDPを示す。BASE_DP_IDで指示されたDPは、サービスシグナリングデータのみを伝達する専用DP又はサービスデータと共にサービスシグナリングデータを伝達する正常DPであり得る。

【0176】

DP_FEC_TYPE：この2ビットフィールドは、関連したDPによって使用されるFECタイプを示す。FECタイプは、以下の表14によってシグナルされる。

【0177】

【表14】

〔表14〕

値	FEC_TYPE
00	16K LDPC
01	64K LDPC
10-11	予約

【0178】

DP_COD：この4ビットフィールドは、関連したDPによって使用されるコードレートを示す。コードレートは、以下の表15によってシグナルされる。

【0179】

【表15】

〔表15〕

値	コードレート
0000	5/15
0001	6/15
0010	7/15
0011	8/15
0100	9/15
0101	10/15
0110	11/15
0111	12/15
1000	13/15
1001-1111	予約

【0180】

DP_MOD：この4ビットフィールドは、関連したDPによって使用される変調を示す。変調は、以下の表16によってシグナルされる。

【0181】

10

20

30

40

【表 16】

〔表 16〕

値	変調
0000	QPSK
0001	QAM-16
0010	NUQ-64
0011	NUQ-256
0100	NUQ-1024
0101	NUC-16
0110	NUC-64
0111	NUC-256
1000	NUC-1024
1001-1111	予約

10

【0182】

DP_SSD_FLAG: この1ビットフィールドは、SSDモードが関連したDPで使用されるか否かを示す。このフィールドが値「1」に設定されると、SSDが使用される。このフィールドが値「0」に設定されると、SSDが使用されない。

【0183】

PHY_PROFILEがアドバンスドプロファイルを示す「010」と同一である場合のみに次のフィールドが表示される。

20

【0184】

DP_MIMO: この3ビットフィールドは、関連したDPにいずれのタイプのMIMOエンコーディングプロセスが適用されるのかを示す。MIMOエンコーディングプロセスのタイプは、表17によってシグナルされる。

【0185】

【表 17】

〔表 17〕

値	MIMOエンコーディング
000	FR-SM
001	FRFD-SM
010-111	予約

30

【0186】

DP_TI_TYPE: この1ビットフィールドは、時間インターリーピングのタイプを示す。「0」の値は、一つのTIグループが一つのフレームに対応し、一つ以上のTIブロックを含むことを示す。「1」の値は、一つのTIグループが1より多いフレームで伝達され、一つのTIブロックのみを含むことを示す。

【0187】

DP_TI_LENGTH: 2ビットフィールドの使用（許容される値が1、2、4、8のみである）は、次のようにDP_TI_TYPEフィールド内に設定された値によって決定される。

40

【0188】

DP_TI_LENGTHが値「1」に設定されると、このフィールドは、PI、すなわち、各TIグループがマップされるフレームの数を示し、TIグループ当たり到一个のTIブロックがある ($N_{TI} = 1$)。2ビットフィールドを有する許容された P_1 値は、以下の表18で定義される。

【0189】

DP_TI_TYPEが「0」に設定されると、このフィールドは、TIグループ当たりのTIブロックの数 (N_{TI}) を示し、フレーム当たり到一个のTIグループがある (

50

$P_1 = 1$)。2ビットフィールドを有する許容された P_1 値は、以下の表 18 で定義される。

【0190】

【表18】

〔表18〕

2ビットフィールド	P_1	N_{TI}
00	1	1
01	2	2
10	4	3
11	8	4

10

【0191】

$DP_FRAME_INTERVAL$: この2ビットフィールドは、関連した DP に対するフレームグループ内のフレーム区間 (I_{JUMP}) を示し、許容される値は 1、2、4、8 である (対応する 2 ビットフィールドは、それぞれ「00」、「01」、「10」、「11」である)。フレームグループの全てのフレームで表れない DP に対して、このフィールドの値は連続的なフレーム間の間隔と同一である。例えば、DP がフレーム 1、5、9、13 などと表れると、このフィールドは「4」に設定される。全てのフレームで表れる DP に対して、このフィールドは「1」に設定される。

【0192】

DP_TI_BYPASS : この1ビットフィールドは、タイムインターリーバー 5050 の利用可能性を決定する。DP に対して時間インターリーピングが使用されない場合、これは「1」に設定される。時間インターリーピングが使用される場合、これは「0」に設定される。

20

【0193】

$DP_FIRST_FRAME_IDX$: この5ビットフィールドは、現在 DP が発生するスーパーフレームの第1フレームのインデックスを示す。 $DP_FIRST_FRAME_IDX$ の値は 0 ~ 31 の範囲内にある。

【0194】

$DP_NUM_BLOCK_MAX$: この10ビットフィールドは、この DP に対する DP_NUM_BLOCKS の最大値を示す。このフィールドの値は、 DP_NUM_BLOCKS と同一の範囲を有する。

30

【0195】

$DP_PAYLOAD_TYPE$: この2ビットフィールドは、与えられた DP によって伝達されるペイロードデータのタイプを示す。 $DP_PAYLOAD_TYPE$ は、以下の表 19 によってシグナルされる。

【0196】

【表19】

〔表19〕

値	ペイロードタイプ
00	TS
01	IP
10	GS
11	予約

40

【0197】

DP_INBAND_MODE : この2ビットフィールドは、現在の DP が帯域内シグナリング情報を伝達するか否かを示す。帯域内シグナリングタイプは、以下の表 20 によってシグナルされる。

【0198】

50

【表 2 0】

〔表 2 0〕

値	帯域内モード
0 0	帯域内シグナリングが伝達されない。
0 1	INBAND-PLSのみが伝達される。
1 0	INBAND-ISSYのみが伝達される。
1 1	INBAND-PLS及びINBAND-ISSYが伝達される。

【0 1 9 9】

10

DP__PROTOCOL__TYPE: この2ビットフィールドは、与えられたDPによって伝達されるペイロードのプロトコルタイプを示す。入力ペイロードタイプが選択されると、以下の表 2 1 によってシグナルされる。

【0 2 0 0】

【表 2 1】

〔表 2 1〕

値	DP__PAYLOAD__TYPEがTSである場合	DP__PAYLOAD__TYPEがIPである場合	DP__PAYLOAD__TYPEがGSである場合
0 0	MPEG2-TS	IP v 4	(注)
0 1	予約	IP v 6	予約
1 0	予約	予約	予約
1 1	予約	予約	予約

20

【0 2 0 1】

DP__CRC__MODE: この2ビットフィールドは、入力フォーマットブロックでCRCエンコーディングが使用されるか否かを示す。CRCモードは、以下の表 2 2 によってシグナルされる。

【0 2 0 2】

【表 2 2】

〔表 2 2〕

値	CRCモード
0 0	使用されない
0 1	CRC-8
1 0	CRC-16
1 1	CRC-32

30

【0 2 0 3】

DNP__MODE: この2ビットフィールドは、DP__PAYLOAD__TYPEがTS(「0 0」)に設定されるとき、関連したDPによって使用されるヌル-パケット削除モードを示す。DNP__MODEは、以下の表 2 3 によってシグナルされる。DP__PAYLOAD__TYPEがTS(「0 0」)でない場合、DNP__MODEは値「0 0」に設定される。

40

【0 2 0 4】

【表 2 3】

〔表 2 3〕

値	ヌルーパケット削除モード
0 0	使用されない
0 1	DNP-NORMAL
1 0	DNP-OFFSET
1 1	予約

【0 2 0 5】

ISSY_MODE: この2ビットフィールドは、DP_PAYLOAD_TYPEがTS(「00」)に設定されるとき、関連したDPによって使用されるISSYモードを示す。ISSY_MODEは、以下の表24によってシグナルされる。DP_PAYLOAD_TYPEがTS(「00」)でない場合、ISSY_MODEは値「00」に設定される。

10

【0 2 0 6】

【表 2 4】

〔表 2 4〕

値	ISSYモード
0 0	使用されない
0 1	ISSY-UP
1 0	ISSY-BBF
1 1	予約

20

【0 2 0 7】

HC_MODE_TS: この2ビットフィールドは、DP_PAYLOAD_TYPEがTS(「00」)に設定されるとき、関連したDPによって使用されるTSヘッダ圧縮モードを示す。

HC_MODE_TSは、以下の表25によってシグナルされる。

【0 2 0 8】

【表 2 5】

〔表 2 5〕

値	ヘッダ圧縮モード
0 0	HC_MODE_TS 1
0 1	HC_MODE_TS 2
1 0	HC_MODE_TS 3
1 1	HC_MODE_TS 4

30

【0 2 0 9】

HC_MODE_IP: この2ビットフィールドは、DP_PAYLOAD_TYPEがIP(「01」)に設定されるとき、IPヘッダ圧縮モードを示す。HC_MODE_IPは、以下の表26によってシグナルされる。

40

【0 2 1 0】

【表 2 6】

〔表 2 6〕

値	ヘッダ圧縮モード
0 0	圧縮しない
0 1	HC_MODE_IP 1
1 0-1 1	予約

【0 2 1 1】

50

P I D : この 13 ビットフィールドは、D P _ P A Y L O A D _ T Y P E が T S (「 0 0 」) に設定され、H C _ M O D E _ T S が 「 0 1 」 又は 「 1 0 」 に設定されるときに T S ヘッダ圧縮のための P I D 番号を示す。

R E S E R V E D : この 8 ビットフィールドは、未来の使用のために予約される。

F I C _ F L A G が 「 1 」 と同一である場合のみに次のフィールドが表示される。

F I C _ V E R S I O N : この 8 ビットフィールドは、F I C のバージョン番号を示す。

F I C _ L E N G T H _ B Y T E : この 13 ビットフィールドは、F I C のバイト長を示す。

R E S E R V E D : この 8 ビットフィールドは、未来の使用のために予約される。

A U X _ F L A G が 「 1 」 と同一である場合のみに次のフィールドが表示される。

N U M _ A U X : この 4 ビットフィールドは、補助ストリームの数を示す。ゼロは、補助ストリームが使用されないことを意味する。

A U X _ C O N F I G _ R F U : この 8 ビットフィールドは、未来の使用のために予約される。

A U X _ S T R E A M _ T Y P E : この 4 ビットフィールドは、現在の補助ストリームのタイプを示すための未来の使用のために予約される。

U X _ P R I V A T E _ C O N F I G : この 28 ビットフィールドは、補助ストリームをシグナルするための未来の使用のために予約される。

【 0 2 1 2 】

図 15 は、本発明の他の実施例に係る P L S 2 データを示す図である。

図 15 は、P L S 2 データの P L S 2 - D Y N データを示す。P L S 2 - D Y N データの値は、一つのフレームグループのデュレーションの間に变化可能であり、フィールドのサイズは一定に維持される。

P L S 2 - D Y N データのフィールドの細部事項は次の通りである。

【 0 2 1 3 】

F R A M E _ I N D E X : この 5 ビットフィールドは、スーパーフレーム内の現在のフレームのフレームインデックスを示す。スーパーフレームの第 1 フレームのインデックスは 「 0 」 に設定される。

【 0 2 1 4 】

P L S _ C H A N G E _ C O U N T E R : この 4 ビットフィールドは、構成が変更される前のスーパーフレームの数を示す。構成において、変更された後のスーパーフレームは、このフィールド内でシグナルされる値によって指示される。このフィールドが値 「 0 0 0 0 」 に設定されると、スケジュールされた変化が予想されないことを意味し、値 「 1 」 は、次のスーパーフレームで変化があることを意味する。

【 0 2 1 5 】

F I C _ C H A N G E _ C O U N T E R : この 4 ビットフィールドは、構成 (すなわち、F I C の内容) が変更される前のスーパーフレームの数を示す。構成において、変更された後のスーパーフレームは、このフィールド内でシグナルされる値によって指示される。このフィールドが値 「 0 0 0 0 」 に設定されると、スケジュールされた変化が予想されないことを意味し、値 「 0 0 0 1 」 は、次のスーパーフレームで変化があることを意味する。

R E S E R V E D : この 16 ビットフィールドは、未来の使用のために予約される。

N U M _ D P を通じてループで次のフィールドが表示され、これは、現在のフレームで伝達される D P と関連したパラメータを示す。

D P _ I D : この 6 ビットフィールドは、P H Y プロファイル内の D P を固有に指示する。

【 0 2 1 6 】

D P _ S T A R T : この 15 ビット (又は 13 ビット) フィールドは、D P U アドレスング方式を用いて第 1 D P の開始位置を示す。D P _ S T A R T フィールドは、以下の

表 27 に示したように、PHY プロファイル及び FFT サイズによって異なる長さを有する。

【 0 2 1 7 】

【 表 2 7 】

〔 表 2 7 〕

PHY プロファイル	DP_START フィールドサイズ	
	64K	16K
ベース	13ビット	15ビット
ハンドヘルド	—	13ビット
アドバンスド	13ビット	15ビット

10

【 0 2 1 8 】

DP_NUM_BLOCK : この 10 ビットフィールドは、現在の DP に対する現在の TI グループ内の FEC ブロックの数を示す。DP_NUM_BLOCK の値は 0 ~ 1023 の範囲内にある。

RESERVED : この 8 ビットフィールドは、未来の使用のために予約される。次のフィールドは、EAC と関連した FIC パラメータを示す。

EAC_FLAG : この 1 ビットフィールドは、現在のフレーム内の EAC の存在を示す。このビットは、プリアンプル内の EAC_FLAG と同一の値である。

EAS_WAKE_UP_VERSION_NUM : この 8 ビットフィールドは、ウェイクアップ指示のバージョン番号を示す。

20

【 0 2 1 9 】

EAC_FLAG フィールドが「1」と同一である場合、次の 12 ビットは、EAC_LENGTH_BYTE フィールドに対して割り当てられる。EAC_FLAG フィールドが「0」と同一である場合、次の 12 ビットは、EAC_COUNTER に割り当てられる。

EAC_LENGTH_BYTE : この 12 ビットフィールドは、EAC のバイト長さを示す。

EAC_COUNTER : この 12 ビットフィールドは、EAC が到達するフレームの前のフレームの数を示す。

30

AUX_FLAG フィールドが「1」と同一である場合にのみ次のフィールドが表れる。

AUX_PRIVATE_DYN : この 48 ビットフィールドは、補助ストリームをシグナルするための未来使用のために予約される。このフィールドの意味は、構成可能な PLS2 - STAT 内の AUX_STREAM_TYPE の値に依存する。

CRC_32 : 全体の PLS2 に適用される 32 ビットエラー検出コード。

【 0 2 2 0 】

図 16 は、本発明の実施例に係るフレームの論理構造を示す図である。

上述したように、PLS、EAC、FIC、DP、補助ストリーム及びダミーセルは、フレーム内の OFDM シンボルのアクティブキャリアにマップされる。PLS1 及び PLS2 は、まず、一つ以上の FSS にマップされる。その後、もしあれば、EAC セルが PLS フィールドの直後にマップされ、その後、もしあれば、FIC セルがマップされる。もしあれば、DP は、PLS 又は EAC、FIC の後にマップされる。まず、タイプ 1 DP が後に来た後、タイプ 2 DP が後に来る。DP のタイプの細部事項については後で説明する。任意の場合、DP は、EAS のための任意の特殊データ又はサービスシグナリングデータを伝達することができる。もしあれば、補助ストリーム又は各ストリームが DP の後に来た後、ダミーセルが後に来る。これら全てを上述した順序、すなわち、PLS、EAC、FIC、DP、補助ストリーム及びダミーデータセルの順にマップすることは、フレーム内のセル容量を正確に充填する。

40

【 0 2 2 1 】

50

図17は、本発明の実施例に係るPLSマッピングを示す図である。

PLSセルは、FSSのアクティブキャリアにマップされる。PLSによって占有されたセルの数に依存して、一つ以上のシンボルがFSSとして指定され、FSSの数(NFSS)は、PLS1内のNUM_FSSによってシグナルされる。FSSは、PLSセルを伝達する特殊シンボルである。ロバスト性及びレイテンシ(latency)はPLSの重要な問題であるので、FSSは、FSS内の周波数専用補間及び高速同期化を許容するより高い密度のパイロットを有する。

【0222】

PLSセルは、図17の例に示したように、トップ-ダウン(top-down)方式でNFSS個のFSSのアクティブキャリアにマップされる。PLS1セルは、セルインデックスの増加順に第1FSSの第1セルから先にマップされる。PLS2セルは、PLS1の最後のセルの直後にマップされ、第1FSSの最後のセルインデックスまでマッピングが下向きに継続される。要求されるPLSセルの総数が一つのFSSのアクティブキャリアの数を超えると、マッピングは、次のFSSに進行し、第1FSSと正確に同一の方式で継続される。

10

【0223】

PLSマッピングの完了後、DPが次に伝達される。EAC、FIC又はEAC及びFICが現在のフレームに存在すると、これらはPLSと「正常」DPとの間に配置される。

【0224】

図18は、本発明の実施例に係るEACマッピングを示す図である。

EACは、EASメッセージを伝達する専用チャネルであって、EASに対するDPにリンクされる。EASサポートは提供されるが、EAC自体は、全てのフレームに存在することもあり、全てのフレームに存在しないこともある。もしあれば、EACはPLS2セルの直後にマップされる。EACは、PLSセル以外に、FIC、DP、補助ストリーム及びダミーセルのうちいずれかの後に来ない。EACセルをマップする順序はPLSと正確に同一である。

20

【0225】

EACセルは、図18に示したように、セルインデックスの増加順にPLS2の次のセルからマップされる。EASメッセージサイズによって、EACセルは、図18に示したようにいくつかのシンボルを占有する。

30

【0226】

EACセルは、PLS2の最後のセルの直後にマップされ、マッピングは、最後のFSSの最後のセルインデックスまで下向きに継続される。要求されるEACの総数が最後のFSSの残りのアクティブキャリアの数を超えると、マッピングは次のシンボルに進行し、FSSと正確に同一の方式で継続される。この場合のマッピングのための次のシンボルは正常データシンボルであって、これは、FSSより多くのアクティブキャリアを有する。

【0227】

EACマッピングの完了後、もし存在すれば、FICが次に伝達される。(PLS2フィールドでシグナルされることによって)FICが送信されないと、DPはEACの最後のセルの直後にマップされる。

40

【0228】

図19は、本発明の実施例に係るFICマッピングを示す図である。

(a)は、EACがないFICの例示的なマッピングを示し、(b)は、EACがあるFICの例示的なマッピングを示す。

【0229】

FICは、高速サービス獲得及びチャネルスキミングを可能にする層間(cross-layer)情報に対する専用チャネルである。この情報は、主に各ブロードキャストのDPとサービスとの間の情報を結合するチャネルを含む。高速スキャンのために、受信

50

機は、F I Cをデコードし、ブロードキャストI D、サービスの数及びB A S E _ D P _ I Dなどの情報を得ることができる。高速サービスの獲得のために、F I Cに加えて、ベースD PがB A S E _ D P _ I Dを用いてデコードされ得る。伝達される内容以外に、ベースD Pは、正常D Pと正確に同一の方式でエンコードされ、フレームにマップされる。そのため、ベースD Pに対して追加の説明が要求されない。F I Cデータが生成されて管理層で消費される。F I Cデータの内容は、管理層の説明書に記載した通りである。

【0230】

F I Cデータは選択的であり、F I Cの使用は、P L S 2の静的部分内のF I C _ F L A Gパラメータによってシグナルされる。F I Cが使用されると、F I C _ F L A Gが「1」に設定され、F I CのためのシグナリングフィールドはP L S 2の静的部分に定義される。このフィールドでは、F I C _ V E R S I O N及びF I C _ L E N G T H _ B Y T Eがシグナルされる。F I Cは、P L S 2と同一の変調、コーディング及び時間インターレービングパラメータを用いる。F I Cは、P L S 2 _ M O D E及びP L S 2 _ F E Cなどの同一のシグナリングパラメータを共有する。もしあれば、F I Cデータは、P L S 2又は、もしあれば、E A Cの直後にマップされる。F I Cは、任意の正常D P、補助ストリーム又はダミーセルの後にマップされない。F I Cセルをマップする方法はE A Cと正確に同一であり、これはP L Sと同一である。

10

【0231】

P L Sの後にE A Cがない場合、F I Cセルは、(a)の例に示したように、セルインデックスの増加順にP L S 2の次のセルからマップされる。F I Cデータサイズによって、F I Cセルは、(b)に示したように、いくつかのシンボルにわたってマップされ得る。

20

【0232】

F I Cセルは、P L S 2の最後のセルの直後にマップされ、マッピングは、最後のF S Sの最後のセルインデックスまで下向きに継続される。要求されるF I Cセルの総数が最後のF S Sの残りのアクティブキャリアの数を超えると、マッピングは次のシンボルに進行し、F S Sと正確に同一の方式で継続される。この場合のマッピングのための次のシンボルは、F S Sより多くのアクティブキャリアを有する正常データシンボルである。

【0233】

E A Sメッセージが現在のフレームで送信されると、E A CはF I Cに先行し、F I Cセルは、(b)に示したように、セルインデックスの増加順にE A Cの次のセルからマップされる。

30

F I Cマッピングの完了後、一つ以上のD Pがマップされ、その後、もしあれば、補助ストリーム及びダミーセルがマップされる。

【0234】

図20は、本発明の実施例に係るD Pのタイプを示す図である。

図20の(a)はタイプ1 D Pを示し、(b)はタイプ2 D Pを示す。

【0235】

先行チャネル、すなわち、P L S、E A C及びF I Cがマップされた後、D Pのセルがマップされる。D Pは、マッピング方法によって2個のタイプのうち一つに分類される。

40

タイプ1 D P : D Pは、T D Mによってマップされる。

タイプ2 D P : D Pは、F D Mによってマップされる。

【0236】

D Pのタイプは、P L S 2の静的部分でD P _ T Y P Eフィールドによって指示される。図20は、タイプ1 D P及びタイプ2 D Pのマッピング順序を示す。タイプ1 D Pは、まず、セルインデックスの増加順にマップされ、最後のセルインデックスに到達した後、シンボルインデックスが1ずつ増加する。次のシンボル内で、D Pは、p = 0からセルインデックスの増加順に継続してマップされる。一つのフレームで共にマップされた多数のD Pで、タイプ1 D Pのそれぞれは、D PのT D Mマルチプレキシングと類似する形に時間でグループ化される。

50

【0237】

タイプ2 DPは、まず、シンボルインデックスの増加順にマップされ、フレームの最後のOFDMシンボルに到達した後、セルインデックスは1ずつ増加し、シンボルインデックスは第1利用可能なシンボルに後退し、そのシンボルインデックスから増加する。一つのフレームで多数のDPを共にマップした後、タイプ2 DPのそれぞれは、DPのOFDMマルチプレキシングと類似する形に周波数でグループ化される。

【0238】

一つの制限が必要であれば、すなわち、タイプ1 DPが常にタイプ2 DPに先行すると、タイプ1 DP及びタイプ2 DPはフレーム内で共存し得る。タイプ1及びタイプ2 DPを伝達するOFDMセルの総数は、DPの送信のために利用可能なOFDMセルの総数を越えることができない。

10

【0239】

【数2】

$$D_{DP1} + D_{DP2} \leq D_{DP}$$

【0240】

ここで、DDP1は、タイプ1 DPによって占有されるOFDMセルの数であり、DDP2は、タイプ2 DPによって占有されるOFDMセルの数である。PLS、EAC、FICは、いずれもタイプ1 DPと同一の方式でマップされるので、これらは全て「タイプ1のマッピング規則」に従う。そのため、タイプ1のマッピングは、常にタイプ2のマッピングより先行する。

20

【0241】

図21は、本発明の実施例に係るDPマッピングを示す図である。

(a)は、タイプ1 DPをマップするためのOFDMセルのアドレッシングを示し、(b)は、タイプ2 DPをマップするためのOFDMセルのアドレッシングを示す。

【0242】

タイプ1 DP(0, DDP1 - 1)をマップするためのOFDMセルのアドレッシングは、タイプ1 DPのアクティブデータセルのために定義される。アドレッシング方式は、タイプ1 DPのそれぞれに対するTIからのセルがアクティブデータセルに割り当てられる順序を定義する。また、これは、PLS2の動的部分内のDPの位置をシグナルするのに使用される。

30

【0243】

EAC及びFICなしで、アドレス0は、最後のFSS内のPLSを伝達する最後のセルの直後のセルを称する。EACが送信され、FICがその該当フレームでない場合、アドレス0は、EACを伝達する最後のセルの直後のセルを称する。FICが該当フレームで送信されると、アドレス0は、FICを伝達する最後のセルの直後のセルを称する。タイプ1 DPに対するアドレス0は、(a)に示したように、2個の異なるケースを考慮して算出することができる。(a)に示した例において、PLS、EAC及びFICは全て送信されると仮定する。EAC及びFICのうち一つ又は二つとも省略される場合への拡張は容易である。(a)の左側に示したように、FICまでの全てのセルをマップした後、FSS内に残りのセルが残っている。

40

【0244】

タイプ2 DP(0, ..., DDP2 - 1)をマップするOFDMセルのアドレッシングは、タイプ2 DPのアクティブデータセルのために定義される。アドレッシング方式は、タイプ2 DPのそれぞれに対するTIからのセルがアクティブデータセルに割り当てられる順序を定義する。また、これは、PLS2の動的部分内のDPの位置をシグナルするのに使用される。

【0245】

(b)に示したように、3個の少し異なるケースが可能である。(b)の左側上に示し

50

た第1ケースでは、最後のFSS内のセルはタイプ2 DPマッピングに用いられる。中間に示した第2ケースでは、FICが正常シンボルのセルを占めるが、そのシンボル上のFICセルの数は C_{FSS} より小さい。(b)の右側に示した第3ケースは、そのシンボル上にマップされたFICセルの数が C_{FSS} を超えることを除いては第2ケースと同一である。

【0246】

PLS、EAC及びFICは、タイプ1 DPと同一の「タイプ1のマッピング規則」に従うので、タイプ1 DPがタイプ2 DPに先行する場合への拡張は簡単である。データパイプ単位(DPU)は、データセルをフレーム内のDPに割り当てる基本単位である。

10

【0247】

DPUは、フレーム内にDPを位置させるシグナリング単位として定義される。セルマップ7010は、DPのそれぞれに対するTIによって生成されたセルをマップすることができる。タイムインターリーブ5050は、一連のTIブロックを出力し、それぞれのTIブロックは、セルのセットで構成される可変数(variable number)のXFECBLOCKを含む。XFECBLOCK内のセルの数(N_{cells})は、FECBLOCKサイズ(N_{ldpc})及び星状シンボル当たりの送信ビット数に依存する。DPUは、与えられたPHYプロファイルでサポートされるXFECBLOCK内のセルの数(N_{cells})の全ての可能な値の最も大きい共通除数(divisor)として定義される。セル内のDPUの長さは L_{DPU} として定義される。各PHYプロファイルがFECBLOCKサイズ及び星状シンボル当たりに異なる数の異なる組み合わせをサポートするので、 L_{DPU} はPHYプロファイルに基づいて定義される。

20

【0248】

図22は、本発明の実施例に係るFEC構造を示す図である。

図22は、ビットインターリーブ前の本発明の実施例に係るFEC構造を示す。上述したように、データFECエンコーダは、入力BBFに対してFECエンコーディングを行い、アウターコーディング(BCH)及びインナーコーディング(LDPC)を用いてFECBLOCK手続を生成することができる。図示したFEC構造はFECBLOCKに対応する。また、FECBLOCK及びFEC構造は、LDPCコードワードの長さに対応する同一の値を有する。

30

【0249】

図22に示したように、BCHエンコーディングはそれぞれのBBF(K_{bch} ビット)に適用され、LDPCエンコーディングはBCHエンコーディングBBF(K_{ldpc} ビット = N_{bch} ビット)に適用される。

N_{ldpc} の値は、64800ビット(長いFECBLOCK)又は16200ビット(短いFECBLOCK)である。

以下の表28及び表29は、それぞれ長いFECBLOCK及び短いFECBLOCKに対するFECエンコーディングパラメータを示す。

【0250】

【表 28】

〔表 28〕

L D P C レー ト	N_{ldpc}	K_{ldpc}	K_{bch}	BCH誤り訂 正能力	$N_{bch}-K_{bch}$
5/15	64800	21600	21408	12	192
6/15		25920	25728		
7/15		30240	30048		
8/15		34560	34368		
9/15		38880	38688		
10/15		43200	43008		
11/15		47520	47328		
12/15		51840	51648		
13/15		56160	55968		

10

【0251】

【表 29】

〔表 29〕

L D P C レー ト	N_{ldpc}	K_{ldpc}	K_{bch}	BCH誤り訂 正能力	$N_{bch}-K_{bch}$
5/15	16200	5400	5232	12	168
6/15		6480	6312		
7/15		7560	7392		
8/15		8640	8472		
9/15		9720	9552		
10/15		10800	10632		
11/15		11880	11712		
12/15		12960	12792		
13/15		14040	13872		

20

30

【0252】

BCHエンコーディング及びLDPCエンコーディングの動作の細部事項は次の通りである。

12誤り訂正BCHコードは、BBFの OUTER-エンコーディングに使用される。短い FECBLOCK 及び長い FECBLOCK に対する BCH 生成器多項式は、全ての多項式を共に乗じることによって得られる。

【0253】

LDPCコードは、OUTER-BCHエンコーディングの出力をエンコードするのに使用される。完成した B_{ldpc} (FECBLOCK) を生成するために、 P_{ldpc} (パリティビット) は各 I_{ldpc} (BCHエンコーディングBBF) から体系的にエンコードされ、 I_{ldpc} に添付される。完成した B_{ldpc} (FECBLOCK) は次の数式として表現される。

40

【0254】

【数 3】

$$B_{ldpc} = [I_{ldpc} \ P_{ldpc}] = [i_0, i_1, \dots, i_{K_{ldpc}-1}, p_0, p_1, \dots, p_{N_{ldpc}-K_{ldpc}-1}]$$

【0255】

長い FECBLOCK 及び短い FECBLOCK に対するパラメータは、それぞれ前記表 28 及び表 29 に与えられる。

【0256】

50

長いFECBLOCKに対する $N_{ldpc} - K_{ldpc}$ を算出する細部手続は次の通りである。

1) パリティビット初期化

【数4】

$$p_0 = p_1 = p_2 = \dots = p_{N_{ldpc}-K_{ldpc}-1} = 0$$

【0257】

2) パリティチェックマトリックスのアドレスの第1行に特定されたパリティビットアドレスで第1情報ビット(i_0)を累算する。パリティチェックマトリックスのアドレスの細部事項については後で説明する。例えば、レート13/15に対して、以下の数式である。

【0258】

【数5】

$$p_{983} = p_{983} \oplus i_0 \quad p_{2815} = p_{2815} \oplus i_0$$

$$p_{4837} = p_{4837} \oplus i_0 \quad p_{4989} = p_{4989} \oplus i_0$$

$$p_{6138} = p_{6138} \oplus i_0 \quad p_{6458} = p_{6458} \oplus i_0$$

$$p_{6921} = p_{6921} \oplus i_0 \quad p_{6974} = p_{6974} \oplus i_0$$

$$p_{7572} = p_{7572} \oplus i_0 \quad p_{8260} = p_{8260} \oplus i_0$$

$$p_{8496} = p_{8496} \oplus i_0$$

3) 次の359個の情報ビット(i_s) ($s = 1, 2, \dots, 359$)が次の数式を用いてパリティビットで累算される。

【0259】

【数6】

$$\{x + (s \bmod 360) \times Q_{ldpc}\} \bmod (N_{ldpc} - K_{ldpc})$$

【0260】

ここで、 x は、第1ビット(i_0)に対応するパリティビット累算器のアドレスを示し、 Q_{ldpc} は、パリティチェックマトリックスのアドレスで特定されたコードレート従属定数である。継続して、例えば、レート13/15に対して $Q_{ldpc} = 24$ であって、よって、情報ビット(i_1)に対して次の動作が行われる。

【0261】

10

20

30

40

【数 7】

$$p_{1007} = p_{1007} \oplus i_1 \quad p_{2839} = p_{2839} \oplus i_1$$

$$p_{4861} = p_{4861} \oplus i_1 \quad p_{5013} = p_{5013} \oplus i_1$$

$$p_{6162} = p_{6162} \oplus i_1 \quad p_{6482} = p_{6482} \oplus i_1$$

10

$$p_{6945} = p_{6945} \oplus i_1 \quad p_{6998} = p_{6998} \oplus i_1$$

$$p_{7596} = p_{7596} \oplus i_1 \quad p_{8284} = p_{8284} \oplus i_1$$

$$p_{8520} = p_{8520} \oplus i_1$$

20

【0 2 6 2】

4) 3 6 1 番目の情報ビット (i_{360}) に対して、パリティビット累算器のアドレスは、パリティチェックマトリックスのアドレスの第 2 行に与えられる。類似する方式で、次の 3 5 8 個の情報ビット (i_s) ($s = 3 6 1, 3 6 2, \dots, 7 1 9$) に対するパリティビット累算器のアドレスは数式 6 を用いて得られ、ここで、 x は、情報ビット (i_{360}) に対応するパリティビット累算器のアドレス、パリティチェックマトリックスのアドレスの第 2 行内のエントリーを示す。

【0 2 6 3】

5) 類似する方式で、3 6 0 個の新たな情報ビットの全てのグループに対して、パリティチェックマトリックスのアドレスからの新たな行がパリティビット累算器のアドレスを探するのに使用される。

30

情報ビットが全部消尽した後、最終パリティが次のように得られる。

【0 2 6 4】

6) $i = 1$ から開始する次の動作を順次行う。

【数 8】

$$p_i = p_i \oplus p_{i-1}, \quad i = 1, 2, \dots, N_{ldpc} - K_{ldpc} - 1$$

【0 2 6 5】

ここで、 p_i ($i = 0, 1, \dots, N_{ldpc} - K_{ldpc} - 1$) の最終内容は、パリティビット (p_i) と同一である。

40

【0 2 6 6】

【表 3 0】

〔表 3 0〕

コードレート	Q_{ldpc}
5/15	120
6/15	108
7/15	96
8/15	84
9/15	72
10/15	60
11/15	48
12/15	36
13/15	24

10

【0267】

短いFECBLOCKに対するこのLDPCエンコーディング手続は、表30及び表31に取り替え、長いFECBLOCKに対するパリティチェックマトリックスのアドレスを短いFECBLOCKに対するパリティチェックマトリックスのアドレスに取り替えることを除いては、長いFECBLOCKに対するLDPCエンコーディング手続に従う。

20

【0268】

【表 3 1】

〔表 3 1〕

コードレート	Q_{ldpc}
5/15	30
6/15	27
7/15	24
8/15	21
9/15	18
10/15	15
11/15	12
12/15	9
13/15	6

30

【0269】

図23は、本発明の実施例に係るビットインターリーブングを示す図である。

LDPCエンコーダの出力はビットインターリーブされ、これは、パリティインターリーブング、その後のQCB(quasi-cyclic block)インターリーブング及び内部グループインターリーブングで構成される。

40

(a)は、QCBインターリーブングを示し、(b)は、内部グループインターリーブングを示す。

【0270】

FECBLOCKはパリティインターリーブされ得る。パリティインターリーブングの出力において、LDPCコードワードは、長いFECBLOCK内の180個の隣接したQCブロック及び短いFECBLOCK内の180個の隣接したQCブロックで構成される。長い又は短いFECBLOCK内のそれぞれのQCブロックは360ビットで構成される。パリティインターリーブされたLDPCコードワードは、QCBインターリーブングによってインターリーブされる。QCBインターリーブングの単位はQCブロックである。パリティインターリーブングの出力におけるQCブロックは、図23に示したように

50

、QCBインターリーピングによってパーミュートされ、ここで、FECBLOCK長さによって $N_{cells} = 6480 / \eta_{mod}$ 又は $16200 / \eta_{mod}$ である。QCBインターリーピングパターンは、変調タイプ及びLDPCコードレートの各組み合わせに固有である。

【0271】

QCBインターリーピング後、内部グループインターリーピングは、以下の表32に定義された変調タイプ及び順序(η_{mod})に従って行われる。また、一つの内部グループに対するQCブロックの数(N_{QCB_IG})が定義される。

【0272】

【表32】

〔表32〕

変調タイプ	η_{mod}	N_{QCB_IG}
QAM-16	4	2
NUC-16	4	4
NUQ-64	6	3
NUC-64	6	6
NUQ-256	8	4
NUC-256	8	8
NUQ-1024	10	5
NUC-1024	10	10

10

20

【0273】

内部グループインターリーピングプロセスは、QCBインターリーピング出力の N_{QCB_IG} 個のQCブロックで行われる。内部グループインターリーピングは、360個の列と N_{QCB_IG} 個の行を用いて内部グループのビットを記入及び判読するプロセスを有する。記入動作において、QCBインターリーピング出力からのビットが行方向に記入される。判読動作は列方向に行われ、各行からm個のビットを判読し、ここで、mは、NUCに対して1と同一であり、NCQに対して2と同一である。

【0274】

図24は、本発明の実施例に係るセル-ワードデマルチプレキシングを示す図である。(a)は、8及び12 bpcu MIMOに対するセル-ワードデマルチプレキシングを示し、(b)は、10 bpcu MIMOに対するセル-ワードデマルチプレキシングを示す。

30

【0275】

(a)に示したように、ビットインターリーピング出力の各セルワード($C_{0,1}, C_{1,1}, \dots, C_{n_{mod}-1,1}$)は、($d_{1,0,m}, d_{1,1,m}, \dots, d_{1,n_{mod}-1,m}$)及び($d_{2,0,m}, d_{2,1,m}, \dots, d_{2,n_{mod}-1,m}$)にデマルチプレクスされ、これは、一つのXFECBLOCKに対するセル-ワードデマルチプレキシングプロセスを示す。

【0276】

MIMOエンコーディングのための異なるタイプのNUQを用いた10 bpcu MIMOケースに対して、NUQ-1024に対するビットインターリーパーが再使用される。(b)に示したように、ビットインターリーパー出力の各セルワード($c_{0,1}, c_{1,1}, \dots, c_{9,1}$)は、($d_{0,1,m}, c_{1,1,m}, \dots, d_{1,3,m}$)及び($d_{2,0,m}, d_{2,1,m}, \dots, d_{2,5,m}$)にデマルチプレクスされる。

40

【0277】

図25は、本発明の実施例に係る時間インターリーピングを示す図である。(a)~(c)は、TIモードの例を示す。タイムインターリーパーはDPレベルで動作する。時間インターリーピング(TI)のパラメータは、各DPに対して異なる形に設定することができる。

PLS2-STATAデータの一部で表れる次のパラメータはTIを構成する。

【0278】

50

DP__TI__TYPE (許容値: 0 又は 1): TIモードを示す。; 「0」は、TIグループ当たり多数のTIブロック (1 より多いTIブロック) を有するモードを示す。この場合、一つのTIグループは一つのフレームに直接マップされる (インターフレームインターリーピングではない)。「1」は、TIグループ当たり一つだけのTIブロックを有するモードを示す。この場合、TIブロックは、1 より多いフレームに拡散され得る (インターフレームインターリーピング)。

【0279】

DP__TI__LENGTH: DI__TI__TYPE = 「0」である場合、このパラメータは、TIグループ当たりのTIブロックの数 (N_{TI}) である。DP__TI__TYPE = 「1」に対して、このパラメータは、一つのTIグループから拡散されたフレームの数 (P_1) である。

10

DP__NUM__BLOCK__MAX (許容値: 0 ~ 1023): TIグループ当たりのXFECBLOCKの最大数を示す。

【0280】

DP__FRAME__INTERVAL (許容値: 1、2、4、8): 与えられたPHYプロファイルの同一のDPを伝達する2個の連続的なフレーム間のフレームの数 (I_{JUMP}) を示す。

【0281】

DP__TI__BYPASS (許容値: 0 又は 1): 時間インターリーピングがDPに使用されない場合、このパラメータは「1」に設定される。時間インターリーピングが使用される場合、「0」に設定される。

20

【0282】

さらに、PLS2-DYNデータからのパラメータ (DP__NUM__BLOCK) は、DPの一つのTIグループによって伝達されたXFECBLOCKの数を示すのに使用される。

【0283】

時間インターリーピングがDPに使用されない場合、次のTIグループ、時間インターリーピング動作及びTIモードは考慮されない。しかし、スケジューラからの動的構成情報に対する補償ブロックは依然として必要である。各DPにおいて、SSD/MIMOエンコーディングから受信されたXFECBLOCKはTIグループにグループ化される。すなわち、それぞれのTIグループは、整数のXFECBLOCKのセットであり、動的に可変する数のXFECBLOCKを含む。インデックスのTIグループ内のXFECBLOCKの数 (n) は $N_{xBLOCK_Group}(n)$ で表示され、PLS2-DYNデータのDP__NUM__BLOCKとしてシグナルされる。 $N_{xBLOCK_Group}(n)$ は、0の最小値から最も大きい値が1023である最大値 ($N_{xBLOCK_Group_MAX}$) (DP__NUM__BLOCK__MAXに対応) まで変わり得る。

30

【0284】

各TIグループは、一つのフレームに直接マップされたり、 P_1 フレームにわたって拡散される。また、それぞれのTIグループは、1 より多いTIブロック (N_{TI}) に分離され、それぞれのTIブロックは、タイムインターリーブメモリの一つの用途に対応する。TIグループ内のTIブロックは、少し異なる数のXFECBLOCKを含むことができる。TIグループが多数のTIブロックに分離されると、一つのフレームのみに直接マップされる。以下の表33に示したように (時間インターリーピングをスキップする追加のオプションを除いて)、時間インターリーピングのための3個のオプションが存在する。

40

【0285】

【表 3 3】

〔表 3 3〕

モード	説明
オプション 1	それぞれのTIグループは、一つのTIブロックを含み、(a)に示したように、一つのフレームに直接マップされる。このオプションは、DP_TI_TYPE = 「0」及びDP_TI_LENGTH = 「1」(N _{TI} = 1)によってPLS2-STATでシグナルされる。
オプション 2	それぞれのTIグループは、一つのTIブロックを含み、1より多いフレームにマップされる。(b)は、一つのTIグループが2個のフレーム、すなわち、DP_TI_LENGTH = 「2」(P ₁ = 2)及びDP_frame_INTERVAL (I _{JUMP} = 2)にマップされる例を示す。これは、低いデータレートサービスにより高い時間多様性を提供する。このオプションは、DP_TI_TYPE = 「1」によってPLS2-STATでシグナルされる。
オプション 3	それぞれのTIグループは、多数のTIブロックに分離され、(c)に示したように、一つのフレームに直接マップされる。それぞれのTIブロックは、全体のTIメモリを使用してDPに最大ビットレートを提供する。このオプションは、P ₁ = 1の間、DP_TI_TYPE = 「0」及びDP_TI_LENGTH = N _{TI} によってPLS2-STATでシグナルされる。

10

20

【0286】

各DPにおいて、TIメモリは、入力XFECBLOCK(SSD/MIMOエンコーディングブロックからの出力XFECBLOCK)を格納する。入力XFECBLOCKは、下記数式として定義される。

【数 9】

$$(d_{n,s,0,0}, d_{n,s,0,1}, \dots, d_{n,s,0,N_{cells}-1}, d_{n,s,1,0}, \dots, d_{n,s,1,N_{cells}-1}, \dots, d_{n,s,N_{BLOCK_TI}(n,s)-1,0}, \dots, d_{n,s,N_{BLOCK_TI}(n,s)-1,N_{cells}-1})$$

30

【0287】

ここで、 $d_{n,s,r,q}$ は、n番目のTIグループのs番目のTIブロック内のr番目のXFECBLOCKのq番目のセルであって、次のようにSSD及びMIMOエンコーディングの出力を示す。

【数 10】

$$d_{n,s,r,q} = \begin{cases} f_{n,s,r,q} & , \text{SSDエンコーディングの出力} \\ g_{n,s,r,q} & , \text{MIMOエンコーディングの出力} \end{cases}$$

40

【0288】

また、タイムインターリーバからの出力XFECBLOCKは、次のように定義されると仮定する。

【数 11】

$$(h_{n,s,0}, h_{n,s,1}, \dots, h_{n,s,i}, \dots, h_{n,s,N_{xBLOCK_TI}(n,s) \times N_{cells}-1})$$

【0289】

ここで、 $h_{n,s,i}$ は、n番目のTIグループのs番目のTIブロック内のi番目の出力

50

セルは、下記数式である。

【数 1 2】

$$i = 0, \dots, N_{xBLOCK_TI}(n, s) \times N_{cells} - 1$$

【0 2 9 0】

一般に、タイムインターリーバは、フレームビルディングプロセス前にDPデータのためのバッファとして動作する。これは、それぞれのDPに対する2個のメモリバンクによって達成される。第1TIブロックは第1バンクに記入される。第1バンクが判読される間、第2TIブロックが第2バンクに記入される。

10

【0 2 9 1】

TIは、ツイスト行 - 列ブロックインターリーバである。n番目のTIグループのs番目のTIブロックに対して、TIメモリの行(N_r)の数はセルの数(N_{cells})と同一である。すなわち、 $N_r = N_{cells}$ であるが、列の数(N_c)は数($N_{xBLOCK_TI}(n, s)$)と同一である。

【0 2 9 2】

図26は、本発明の一実施例に係るツイスト行 - 列ブロックインターリーバの基本動作を示す図である。

(a)は、タイムインターリーバの書き込み動作を示し、(b)は、タイムインターリーバの読み取り動作を示す。第1XFECBLOCKは、TIメモリの第1列に列方向に書き込まれ、第2XFECBLOCKは次の列に書き込まれ、その他は(a)に示した通りである。そして、インターリーブングアレイ内に、各セルは対角線方向に読み取られる。第1行(一番左側の列から始める列に沿って右側にある)から最後の行に対角線方向に読み取る間、 N_r セルは、(b)に示したように読み取られる。具体的に、連続的に読み取られるTIメモリセルの位置を下記数式：

20

【数 1 3】

$$z_{n,s,i}(i = 0, \dots, N_r N_c)$$

である仮定すると、そのようなインターリーブングアレイにおける読み取りプロセスは、行インデックス $R_{n,s,i}$ 、列インデックス $C_{n,s,i}$ 、及び関連したツイステイングパラメータ $T_{n,s,i}$ を次の表現のように計算することによって行われる。

30

【0 2 9 3】

【数 1 4】

$$\begin{aligned} GENERATE(R_{n,s,i}, C_{n,s,i}) = \\ \{ \\ R_{n,s,i} = \text{mod}(i, N_r), \\ T_{n,s,i} = \text{mod}(S_{shift} \times R_{n,s,i}, N_c), \\ C_{n,s,i} = \text{mod}\left(T_{n,s,i} + \left\lfloor \frac{i}{N_r} \right\rfloor, N_c\right) \\ \} \end{aligned}$$

40

【0 2 9 4】

S_{shift} は、 $N_{xBLOCK_TI}(n, s)$ とは関係なく、対角線方向読み取りプロセスに対する共通シフト値であって、それは、次の表現のように、PLS2 - STATに与えられた $N_{xBLOCK_TI_MAX}$ によって決定される。

【0 2 9 5】

【数 1 5】

$$\text{for } \begin{cases} N'_{xBLOCK_TI_MAX} = N_{xBLOCK_TI_MAX} + 1, & \text{if } N_{xBLOCK_TI_MAX} \bmod 2 = 0 \\ N'_{xBLOCK_TI_MAX} = N_{xBLOCK_TI_MAX}, & \text{if } N_{xBLOCK_TI_MAX} \bmod 2 = 1 \end{cases}$$

$$S_{\text{shift}} = \frac{N'_{xBLOCK_TI_MAX} - 1}{2}$$

その結果、読み取られるセルの位置は、下記数式のような座標によって計算される。

【数 1 6】

$$z_{n,s,i} = N_r C_{n,s,i} + R_{n,s,i}$$

10

【0 2 9 6】

図 2 7 は、本発明の一実施例に係るツイスト行 - 列ブロックインターリーバーの動作を示す図である。より具体的に、図 2 7 は、下記数式である場合、仮想 X F E C B L O C K を含む各 T I グループのための T I メモリ内のインターリーピングアレイを示す。

【数 1 7】

$$\begin{aligned} N_{xBLOCK_TI}(0,0) &= 3, \\ N_{xBLOCK_TI}(1,0) &= 6, \\ N_{xBLOCK_TI}(2,0) &= 5 \end{aligned}$$

20

【0 2 9 7】

可変数字 $N_{xBLOCK_TI}(n,s) = N_r$ は、 $N'_{xBLOCK_TI_MAX}$ より小さいか又は同一である。そのため、受信側で単一メモリデインターリーピングを達成するために、 $N_{xBLOCK_TI}(n,s)$ とは関係なく、ツイスト行 - 列ブロックインターリーバーで使用されるためのインターリーピングアレイは、仮想 X F E C B L O C K を T I メモリに挿入することによって $N_r \times N_c = N_{\text{cells}} \times N'_{xBLOCK_TI_MAX}$ のサイズに設定され、読み取りプロセスは、次の表現のように行われる。

【0 2 9 8】

【数 1 8】

$$\begin{aligned} p &= 0; \\ \text{for } i &= 0; i < N_{\text{cells}} N'_{xBLOCK_TI_MAX}; i = i + 1 \\ \{ & \text{GENERATE}(R_{n,s,i}, C_{n,s,i}); \\ V_i &= N_r C_{n,s,i} + R_{n,s,i} \\ \text{if } V_i &< N_{\text{cells}} N'_{xBLOCK_TI}(n,s) \\ \{ & \\ Z_{n,s,p} &= V_i; p = p + 1; \\ \} & \\ \} & \end{aligned}$$

30

40

【0 2 9 9】

T I グループの数が 3 に設定される。タイムインターリーバーのオプションは、D P _ T I _ T Y P E = 「 0 」、D P _ F R A M E _ I N T E R V A L = 「 1 」、D P _ T I _ L E N G T H = 「 1 」、すなわち、N T I = 1、I J U M P = 1、及び P I = 1 によって P L S 2 - S T A T データでシグナルされる。各 $N_{\text{cells}} = 30$ セルを有する、T I グループ当たりの X F E C B L O C K の数は、それぞれ $N \times B L O C K _ T I (0 , 0) = 3$ 、 $N \times B L O C K _ T I (1 , 0) = 6$ 、及び $N \times B L O C K _ T I (2 , 0) = 5$ によって P L S 2 - D Y N データでシグナルされる。X F E C B L O C K の最大数は、

下記式につながる $N \times B L O C K _ G r o u p _ M A X$ によって P L S 2 - S T A T データでシグナルされる。

50

【数 19】

$$\lfloor N_{\text{xBLOCK_Group_MAX}} / N_{\text{TI}} \rfloor = N_{\text{xBLOCK_TI_MAX}} = 6$$

【0300】

図 28 は、本発明の実施例に係るツイスト行 - 列ブロックインターリーバの対角線方向読み取りパターンを示す図である。

より具体的に、図 28 は、 $N' \times \text{BLOCK_TI_MAX} = 7$ 、及び $\text{Shift} = (7 - 1) / 2 = 3$ の各パラメータを有するそれぞれのインターリーピングアレイから対角線方向読み取りパターンを示す。前記擬似コード (pseudocode) のように示された読み取りプロセスにおいて、 $V_i \in N_{\text{cells}} N_{\text{xBLOCK_TI}}^{(n,s)}$ である場合、 V_i の値はスキップされ、 V_i の次に計算された値が使用される。

10

【0301】

図 29 は、本発明の実施例に係るそれぞれのインターリーピングアレイからインターリーブされた X F E C B L O C K を示す図である。

図 29 は、 $N' \times \text{BLOCK_TI_MAX} = 7$ 及び $\text{Shift} = 3$ のパラメータを有するそれぞれのインターリーピングアレイからインターリーブされた X F E C B L O C K を示す図である。

以下では、本発明の一実施例に係る周波数インターリーピング過程に対して説明する。

【0302】

本発明の単一 OFDM シンボル上で動作する周波数インターリーバ 7020 の目的は、セルマップ 7010 から受信したデータセルをランダムにインターリーブすることによって、周波数多様性を提供することにある。単一信号フレーム (又はフレーム) で最大インターリーピングゲインを得るために、二つの連続する OFDM シンボルで構成された毎 OFDM シンボルペアごとに異なるインターリーピング - シードが使用される。

20

【0303】

上述した周波数インターリーバ 7020 は、信号フレームの単位になる送信ブロック内の各セルをインターリーブし、追加的な多様性ゲインを獲得することができる。本発明の周波数インターリーバ 7020 は、少なくとも一つ以上の OFDM シンボルに対して別個のインターリーピングシードを適用したり、複数の OFDM シンボルを含むフレームに対して別個のインターリーピングシードを適用することを一実施例とすることができる。

30

【0304】

上述したように、本発明の一実施例に係る放送信号送信装置又は放送信号送信装置内の周波数インターリーバ 7020 は、少なくとも一つ以上の OFDM シンボル、すなわち、各 OFDM シンボル又はペアになった二つの OFDM シンボル (ペア - ワイズ OFDM シンボル又はそれぞれの OFDM シンボルペア) ごとに別個のインターリーピングシード (又はインターリーピングパターン) を適用してランダム FI を行うので、周波数多様性を獲得することができる。また、本発明の一実施例に係る周波数インターリーバ 7020 は、各信号フレームごとに別個のインターリーピングシードを適用してランダム FI を行うことによって、追加的な周波数多様性を獲得することができる。

40

【0305】

したがって、本発明の一実施例に係る放送信号送信装置又は周波数インターリーバは、二つのメモリバンクを用いて連続した一对の OFDM シンボル (ペア - ワイズ OFDM シンボル) 単位で周波数インターリーピングを行うピンポン (ping - pong) 周波数インターリーバ構造を有することができる。以下では、本発明の一実施例に係る周波数インターリーバのインターリーピング動作をペア - ワイズシンボル FI (又はペア - ワイズ FI) 又はピンポン (ping - pong) FI (ピンポンインターリーピング) と称することができる。上述したインターリーピング動作はランダム FI の実施例に該当し、呼称は設計者の意図によって変更可能である。

50

【0306】

偶数番目のペア - ワイズ OFDM シンボルと奇数番目のペア - ワイズ OFDM シンボルは、別個の FI メモリバンクを通じて不連続的にインターリーブされ得る。また、本発明の一実施例に係る周波数インターリーパーは、各メモリバンクに入力される連続した一対の OFDM シンボルに対して任意のインターリーブングシードを使用して読み取り及び書き込み動作を同時に行うことができる。具体的な動作に対しては後で説明する。

【0307】

単一フレーム内に全ての OFDM シンボルを合理的及び効率的にインターリーブするために、論理的 FI 動作は別個のインターリーブングシードを使用し、基本的に毎 OFDM シンボルペアごとにインターリーブングシードを変化させる。

10

【0308】

この場合、本発明のインターリーブングシードは、任意のランダム発生器又は多数のランダム発生器の組み合わせで構成されたランダム発生器で発生することを一実施例とすることができる。また、本発明では、効率的なインターリーブングシードの変化のために一つのメインインターリーブングシードをサイクリック - シフトし、多様なインターリーブングシード、すなわち、各 OFDM シンボルペアに適用される別個のインターリーブングシードを生成することを一実施例とすることができる。この場合、サイクリック - シフティング規則は、OFDM シンボルと信号フレーム単位を考慮して階層的に定義することができる。よって、本発明の実施例に係るシンボルオフセットは、サイクリック - シフティング値と称することができる。これは、設計者の意図によって変更可能であり、具体的な内容は後で説明する。

20

【0309】

また、本発明の一実施例に係る放送信号受信装置は、上述したランダム周波数インターリーブングの逆過程を行うことができる。すなわち、本発明の一実施例に係る放送信号受信装置は、入力される連続した OFDM シンボルペアに対して上述した周波数インターリーブングの読み取り及び書き込み動作で使用された一つのインターリーブングシードを用いて読み取り及び書き込み過程の逆順に周波数デインターリーブングを行うことができる。

【0310】

この場合、本発明の一実施例に係る放送信号受信装置又は放送信号受信装置の周波数デインターリーパーは、ダブルメモリを使用するピンポン構造を使用せず、連続した入力 OFDM シンボルに対して単一メモリでデインターリーブングを行うことができる。したがって、メモリ使用効率性を増加させることができる。また、単一メモリデインターリーブング動作と呼ばれる読み取り及び書き込み動作は依然として要求される。そのようなデインターリーブング方法は、メモリ使用側面で非常に効率的である。

30

【0311】

図 30 は、本発明の一実施例に係る周波数インターリーパーの動作を示した図である。

図 30 は、受信機で単一メモリデインターリーブングを可能にする、送信機における二つのメモリバンクを使用する周波数インターリーパーの基本動作を示す。

上述したように、本発明の一実施例に係る周波数インターリーパーは、ピンポンインターリーブング動作を行うことができる。

40

【0312】

一般に、二つのメモリバンクを通じてピンポンインターリーブング動作が行われる。提案された FI 動作において、二つのメモリバンクは、各ペアワイズ OFDM シンボル（又は OFDM シンボルペア）のためのものである。

【0313】

インターリーブングのための最大メモリ ROM（読み取り専用メモリ）サイズは、概して最大 FFT サイズの 2 倍である。送信側において、ROM サイズ増加は、受信側に比べて少なくクリティカルである。

【0314】

50

上述したように、偶数番目のペア・ワイズOFDMシンボルと奇数番目のペア・ワイズOFDMシンボルは、別個のFIメモリバンクを通じて不連続的にインターリーブされる。すなわち、第1（偶数番目）ペア・ワイズOFDMシンボルが第1バンクでインターリーブされる間、第2（奇数番目）ペア・ワイズOFDMシンボルが第2バンクでインターリーブされる。各ペア・ワイズOFDMシンボルに対して、単一インターリーブングシードが使用される。インターリーブングシード及び読み取り・書き込み（又は書き込み・読み取り）動作に基づいて、二つのOFDMシンボルは連続してインターリーブされる。

本発明の一実施例に係る読み取り・書き込み動作は、衝突なしで同時に行われる。

【0315】

図30は、上述した周波数インターリーバの動作を示す。図面に示したように、周波数インターリーバは、demux 16000、二つのメモリバンク、メモリバンク-A 16100及びメモリバンク-B 16200及びdemux 16300を含むことができる。

10

【0316】

まず、本発明の一実施例に係る周波数インターリーバは、ペア・ワイズOFDMシンボルFIのための入力される順次的OFDMシンボルに対するデマルチプレキシングプロセッシングを行うことができる。その後、本発明の一実施例に係る周波数インターリーバ-7020は、単一インターリーブングシードを有する各メモリバンク-A及びBで読み取り・書き込みFI動作を行うことができる。図30に示したように、二つのメモリバンクは各OFDMシンボルペアに対して使用される。操作上、第2（奇数番目）OFDMシンボルペアがメモリバンク-Bでインターリーブされる間、第1（偶数番目）OFDMシンボルペアはメモリバンク-Aでインターリーブされ、AとBとの間で交差して起こる。

20

【0317】

その後、本発明の一実施例に係る周波数インターリーバは、連続するOFDMシンボル送信のためのピンポンFI出力に対するマルチプレキシングプロセッシングを行うことができる。

【0318】

図31は、本発明の一実施例に係るMUX及びDEMUX手続に対する基本スイッチモデルである。

図31は、上述したピンポンFI構造においてメモリバンクA/Bの入出力に適用されたDEMUXとMUXの簡単な動作を示す。

30

【0319】

DEMUX及びMUXは、入力される連続するOFDMシンボルがインターリーブされるように、及び出力されるOFDMシンボルペアが送信されるようにそれぞれ制御することができる。毎OFDMシンボルペアに対して別個のインターリーブングシードが使用される。

【0320】

以下では、本発明の一実施例に係る周波数インターリーブング読み取り・書き込み動作を説明する。

【0321】

40

本発明の一実施例に係る周波数インターリーバは、単一インターリーブングシードを選択又は使用することができる、それぞれ第1及び第2OFDMシンボルのそれぞれに対する書き込み及び読み取り動作でインターリーブングシードを使用することができる。すなわち、本発明の一実施例に係る周波数インターリーバは、選択した一つの任意のインターリーブングシードをペア・ワイズOFDMシンボルの1番目のOFDMシンボルに対して書き込み動作に使用し、2番目のOFDMシンボルに対しては読み取り動作に使用することによって効果的にインターリーブすることができる。仮想的に、二つの別個のインターリーブングシードは、二つのOFDMシンボルに対してそれぞれ適用される。

本発明の実施例に係る読み取り・書き込み動作の詳細な説明は、次の通りである。

【0322】

50

第1 OFDMシンボルに対して、本発明の一実施例に係る周波数インターリーバは、(インターリーピングシードによる)メモリにランダム書き込みを行うことができ、その後、リニア読み取りを行うことができる。第2 OFDMシンボルに対して、本発明の一実施例に係る周波数インターリーバは、(第1 OFDMシンボルに対するリニア読み取り動作に影響を受けた)メモリにリニア書き込みを同時に行うことができる。その後、本発明の一実施例に係る周波数インターリーバは、(インターリーピングシードによる)ランダム読み取りを行うことができる。

【0323】

上述したように、本発明の一実施例に係る放送信号送信装置は、複数の信号フレームを時間軸上に連続的に送信することができる。本発明では、一定時間の間送信される信号フレームの集合をスーパーフレームと称することができる。したがって、一つのスーパーフレームはN個の信号フレームを含むことができ、各信号フレームは複数のOFDMシンボルを含むことができる。

10

【0324】

図32は、本発明の一実施例に係るメモリバンクの動作を示す。

上述したように、本発明の一実施例に含まれた二つのメモリバンクは、上述した過程を通じて発生した任意のインターリーピングシードを各ペア-ワイズOFDMシンボルに適用することができる。また、各メモリバンクは、毎ペアワイズOFDMシンボルごとにインターリーピングシードを変更することができる。

【0325】

20

図33は、本発明の一実施例に係る周波数デインターリーピング過程を示した図である。

本発明の一実施例に係る放送信号受信装置は、単一メモリを用いて上述した周波数インターリーピング過程の逆過程を行うことができる。本図面は、入力される順次的OFDMシンボルに対する単一メモリデインターリーピング(FDI)を示す。基本的に、周波数デインターリーピング動作は、周波数インターリーピング動作の逆過程に従う。単一メモリの使用のために、追加的方法が要求されない。

【0326】

図33の左側に示したペア-ワイズOFDMシンボルが連続的に入力されると、図36の右側に示したように、本発明の一実施例に係る放送信号受信装置は、単一メモリを用いて上述した読み取り及び書き込み動作を行うことができる。この場合、本発明の一実施例に係る放送信号受信装置は、メモリインデックスを生成し、放送信号送信装置で行った周波数インターリーピング(書き込み及び読み取り)の逆過程に対応する周波数デインターリーピング(読み取り及び書き込み)を行うことができる。利得は、本質的に提案されたペアワイズピンポイントインターリーピング構造によって発生する。

30

次の数式は、上述した読み取り-書き込み動作を示す。

【0327】

【数 2 0】

for $j = 0, 1, \dots, N_{sym}$ and $k = 0, 1, \dots, N_{data}$

$$F_j(C_j(k)) = X_j(k)$$

where $C_j(k)$ is a random seed generated by a random generator,
in the i th pair-wise OFDM symbol

$$F_j = [F_j(0), F_j(1), \dots, F_j(N_{data} - 2), F_j(N_{data} - 1)], \quad 10$$

where N_{data} is the number of data cells

$$X_j = [X_j(0), X_j(1), \dots, X_j(N_{data} - 2), X_j(N_{data} - 1)]$$

【0 3 2 8】

$C_j(K)$ は、 i 番目のペアワイズ OFDM シンボル内にランダム生成器によって生成されたランダムシードである。 N_{data} は、データセルの数である。

【0 3 2 9】

20

【数 2 1】

for $j = 0, 1, \dots, N_{sym}$ and $k = 0, 1, \dots, N_{data}$

$$F_j(k) = X_j(C_j(k))$$

where $C_j(k)$ is the same random seed used for the first symbol

$$F_j = [F_j(0), F_j(1), \dots, F_j(N_{data} - 2), F_j(N_{data} - 1)],$$

where N_{data} is the number of data cells

30

$$X_j = [X_j(0), X_j(1), \dots, X_j(N_{data} - 2), X_j(N_{data} - 1)]$$

【0 3 3 0】

$C_j(K)$ は、第 1 シンボルで使用された同一のランダムシードである。 N_{data} は、データセルの数である。

【0 3 3 1】

第 1 OFDM シンボルに対する上述した数式 1 2 は、すなわち、 i 番目のペアワイズ OFDM シンボルの $(j \bmod 2) = 0$ である。第 2 OFDM シンボルに対する数式 1 3 は、すなわち、 i 番目のペアワイズ OFDM シンボルの $(j \bmod 2) = 1$ である。 F_j は、インターリーブされた j 番目の OFDM シンボル (ベクトル) を意味し、 X_j は、 j 番目の OFDM シンボル (ベクトル) の入力ベクトルを意味する。各数式に示したように、本発明の一実施例に係る読み取り及び書き込み動作は、任意のランダム生成器によって発生した一つのランダムシードをペアワイズ OFDM シンボルに適用して行うことができる。

40

実施例によって、 j は $0, 1, \dots, N_{sym} - 1$ の値を有することができ、 k は $0, 1, \dots, N_{data} - 1$ の値を有することができる。

【0 3 3 2】

図 3 4 は、本発明の一実施例に係る単一信号フレームに適用される周波数インターリーブの概念図である。

上述したように、本発明の一実施例に係る周波数インターリーバ 7 0 2 0 は、単一フ

50

レームで毎ペアワイズOFDMシンボルインターリービングシードを変更することができる。具体的な内容は後で説明する。

【0333】

図35は、本発明の一実施例に係る単一信号フレームに適用される周波数インターリービングの論理的動作メカニズムを示した図である。

図35は、図34を参照して説明した一つの単一信号フレーム内に使用されるインターリービングシードを効果的に変えるための周波数インターリーバーの論理的動作メカニズム及び関連パラメータを示す。

【0334】

上述したように、本発明では、一つのメインインターリービングシードを任意のシンボルオフセットだけサイクリックシフトし、多様なインターリービングシードを効率的に生成することができる。図35に示したように、本発明では、上述したシンボルオフセットを毎ペアワイズOFDMシンボルごとに異なる形に生成し、別個のインターリービングシードを生成することを一実施例とすることができる。この場合、シンボルオフセットは、任意のランダムシンボルオフセット生成器を用いて毎ペアワイズOFDMシンボルごとに異なる形に発生する。

10

以下、論理的動作メカニズムを説明する。

【0335】

図35の下端に位置したブロックに示したように、本発明の一実施例に係る周波数インターリーバー7020は、入力されるシンボルインデックスを用いて各信号フレームに含まれた各OFDMシンボルに適用するためのシンボルオフセットをランダムに発生させることができる。本発明の一実施例に係るシンボルオフセット（又はランダムシンボルオフセット）は、周波数インターリーバー7020に含まれた任意のランダム生成器（又はシンボルオフセット生成器）によって生成することができる。この場合、各シンボルに対するシンボルオフセットは、フレームインデックスがリセットされると、フレームインデックスによって識別される各信号フレーム内の各シンボルに対して発生する。また、本発明の一実施例に係る周波数インターリーバー7020は、毎OFDMシンボルに対してメインインターリービングシードを発生させたシンボルオフセットだけサイクリックシフトし、多様なインターリービングシードを生成することができる。

20

【0336】

その後、図35の上端に位置したブロックに示したように、本発明の一実施例に係る周波数インターリーバー7020は、入力されるセルインデックスを用いて各OFDMシンボルに含まれた各セルに対してランダムFIを行うことができる。本発明の一実施例に係るランダムFIパラメータは、周波数インターリーバー7020に含まれたランダムFI生成器によって生成することができる。

30

【0337】

図36は、本発明の一実施例に係る単一信号フレームに適用される周波数インターリービングの論理的動作メカニズムの数式を示す。

図36は、上述したシンボルオフセットパラメータ及び各OFDMに含まれたセルに適用されるランダムFIのパラメータの関係を示す。図39に示したように、毎OFDMシンボルに使用されるオフセットは、上述したシンボルオフセット生成器の階層的な構造を通じて発生し得る。この場合、シンボルオフセット生成器は任意のランダム生成器を用いて設計することができる。

40

以下の数式は、上述した各メモリバンク内でのインターリービングの変化方法を示す。

【0338】

【数 2 2】

for $j = 0, 1, \dots, N_{sym}$ and for $k = 0, 1, \dots, N_{data}$,

$$F_j(C_j(k)) = X_j(k)$$

where $C_j(k) = (T(k) + S_{\lfloor j/2 \rfloor}) \bmod N_{data}$

$T(k)$ is a main interleaving seed generated by a random generator,
used in the main FI

$S_{\lfloor j/2 \rfloor}$ is a random symbol offset generated by a random generator,
used in the j th pair – wise OFDM symbol

10

【0 3 3 9】

$T(k)$ は、メイン FI で使用される、ランダム生成器によって生成されたメインインターリーピングシードである。

$S_{\lfloor j/2 \rfloor}$ は、 j 番目のペアワイズ OFDM シンボルで使用される、ランダム生成器によって生成されたランダムシンボルオフセットである。

【0 3 4 0】

【数 2 3】

20

for $j = 0, 1, \dots, N_{sym}$ and $k = 0, 1, \dots, N_{data}$

$$F_j(k) = X_j(C_j(k))$$

where $C_j(k)$ is the same random seed

used for the first symbol

30

【0 3 4 1】

$C_j(k)$ は、第 1 シンボルに対する同一のランダムシードである。

【0 3 4 2】

第 1 OFDM シンボルに対する上述した数式 1 4、すなわち、 i 番目のペアワイズ OFDM シンボルの $(j \bmod 2) = 0$ であり、第 2 OFDM シンボルに対する数式 1 5 は、すなわち、 i 番目のペアワイズ OFDM シンボルの $(j \bmod 2) = 1$ である。 $T(k)$ は、ランダムシーケンスであって、本発明のメインランダムインターリーピングシーケンス又は単一インターリーピングシードと同一の概念と見ることができる。ランダムシーケンスは、ランダムインターリーピングシーケンス生成器又は後で説明するランダムメインシーケンス生成器で生成することができる。 $S_{\lfloor j/2 \rfloor}$ は、シンボルオフセットであって、サイクリックシフティング値と称することができ、サブ PRBS シーケンスを基盤にして生成することができる。これについては後で具体的に説明する。

40

実施例によって、 j は $0, 1, \dots, N_{sym} - 1$ の値を有することができ、 k は $0, 1, \dots, N_{data} - 1$ の値を有することができる。

【0 3 4 3】

図 3 7 は、入力される順次的 OFDM シンボルの単一メモリデインターリーピングを示す図である。

図 3 7 は、放送信号送信装置（又は周波数インターリーバー 7 0 2 0）で使用されたインターリーピングシードを毎ペアワイズ OFDM シンボルに適用してデインターリーピングを行う放送信号受信装置又は放送信号受信装置の周波数デインターリーバーの動作を概

50

念化して示した図である。

【0344】

上述したように、本発明の一実施例に係る放送信号受信装置は、単一メモリを用いて上述した周波数インターリーブ過程の逆過程を行うことができる。図37は、入力される順次的OFDMシンボルのための単一メモリデインターリーブ(FDI)を処理する放送信号受信装置の動作を示す。

【0345】

本発明の一実施例に係る放送信号受信装置は、上述した周波数インターリーバ7020の動作の逆過程を行うことができる。したがって、各デインターリーブシードは、上述したインターリーブシードに対応する。

10

【0346】

上述したように、各メモリバンクA/BのOFDMシンボルペアに対するインターリーブプロセスは、単一インターリーブシードを用いる。利用可能な各データセル(セルマップ7010から出力された各セル)は、一つのOFDMシンボルでインターリーブされる。本発明の実施例に係る N_{data} は、一つのOFDMシンボル内のデータセルの数と同一である。 N_{data} の最大値は N_{max} と称することができ、 N_{max} は、周波数インターリーブのパラメータであり、各FFTモードによって異なる形に定義することができる。

【0347】

$H_j(k)$ は、各FFTモードに対するランダムインターリーブシークエンス生成器によって生成されるインターリーブアドレスである。ランダムインターリーブシークエンス生成器の構成については後で説明する。上述したように、単一OFDMシンボル上で動作する周波数インターリーバ7020の目的は、各データセルをランダムにインターリーブすることによって周波数多様性を提供することにある。単一フレームで最大のインターリーブゲインを得るために、別個のインターリーブシードが二つの連続するOFDMシンボルで構成された毎OFDMシンボルペアに対して使用される。別個のインターリーブシードは、ランダムインターリーブシークエンス生成器によって生成されたインターリーブアドレスに基づいて生成することができる。

20

【0348】

また、別個のインターリーブシードは、上述したように、サイクリックシフティング値に基づいて生成することができる。すなわち、毎シンボルペアで使用される別個のインターリーブアドレスは、毎OFDMシンボルペアに対するサイクリックシフティング値を使用することによって生成することができる。

30

【0349】

上述したように、OFDM生成ブロック1030は、FFT変換を入力データ上で行うことができる。以下では、実施例に係るランダムインターリーブシークエンス生成器を有する周波数インターリーバ7020の動作を説明する。上述したように、本発明の実施例に係るFFTサイズは、1K、2K、4K、8K、16K、32K、64K又はその他の類似するものであり、設計者の意図によって変更可能である。したがって、インターリーブシード(又はメインインターリーブシード)はFFTサイズに基づいて可

40

【0350】

図38は、本発明の一実施例に係るインターリーブプロセスを示す。

各メモリバンクA/BにおけるOFDMシンボルに対するインターリーブプロセスは上述しており、単一インターリーブシークエンスを用いる。第一に、一つのOFDMシンボルでインターリーブさせる利用可能な各データセル(セルマップ7010から出力された各セル)は、図38に示したように定義することができる。本発明において、 N_{data} はデータセルの数で、フレームシグナリングシンボルに対して $N_{data} = C_{FSS}$ で、正常データに対して $N_{data} = C_{data}$ で、フレームエッジシンボルに対して $N_{data} = C_{FES}$ である。さらに、インターリーブされた各データセルは、図38に示したように定義される

50

。

【0351】

したがって、図38に示した利用可能な各データセルは、本発明の実施例に係る周波数インターリーバ7020の入力になり、図38に示したインターリーブされた各データセルは、本発明の実施例に係る周波数インターリーバ7020の出力になり得る。

【0352】

図39は、本発明の一実施例に係るインターリーブされたOFDMシンボルペアを示す数式である。

各メモリバンク内のOFDMシンボルペアに対してインターリーブされたOFDMシンボルペアは、図39のように示すことができる。図39は、図38の他の実施例である。図39の表現は図38の表現と異なり、二つの表現の基本機能は類似している。

10

【0353】

図39の上端に位置したブロックは、各ペアの第1OFDMシンボルに対する数式を示し、図39の下端に位置したブロックは、各ペアの第2OFDMシンボルに対する数式を示す。図39に示したランダム生成器は、後述するランダムインターリーブシークエンス生成器であって、ランダムインターリーブシークエンス生成器は周波数インターリーバ7020に含ませることができる。

【0354】

$H_j(p)$ は、各FFTモードに対するランダムインターリーブシークエンス生成器によって生成されたインターリーブアドレスである $H_j(k)$ と称することができる。

20

。

【0355】

以下では、本発明の一実施例に係るランダムインターリーブシークエンス生成器を説明する。本発明の一実施例に係るランダムインターリーブシークエンス生成器は、上述した周波数インターリーバ7020に含ませることができ、上述したように、ランダムシード生成器と称することができる。また、本発明の一実施例に係るランダムインターリーブシークエンス生成器は、インターリーブアドレス生成器又はPRBS生成器と称することもできる。これは設計者の意図によって変更可能である。

【0356】

本発明の一実施例に係るランダムインターリーブシークエンス生成器は、上述したように、毎OFDMシンボルごとに別個のインターリーブシードを適用して周波数多様性を獲得することができる。ランダムインターリーブシークエンス生成器の論理的構成は、単一OFDMシンボル内のインターリーブセルに対するランダムメインシークエンス生成器、及びシンボルオフセット(サイクリックシフティング値)を変更するためのランダムシンボルオフセット生成器(又はシンボルオフセット生成器)を含むことができる。ランダムメインシークエンス生成器はメインシークエンス生成器と称することができる。

30

【0357】

また、ランダムメインシークエンス生成器はメインPRBS生成器と称することができ、これは設計者の意図によって変更可能である。本発明において、本発明の実施例に係るランダムメインシークエンス生成器の出力はメインPRBSシークエンスと称することができ、これは設計者の意図によって変更可能である。

40

【0358】

また、本発明の実施例に係るランダムシンボルオフセット生成器はサブPRBS生成器と称することができ、本発明の実施例に係るランダムシンボルオフセット生成器の出力はサブPRBSシークエンスと称することができ、これは設計者の意図によって変更可能である。

以下では、全てのFFTモードでの使用のためのメインPRBS生成器及びサブPRBS生成器が記述される。

【0359】

図40は、本発明の一実施例に係るメインPRBS生成器の動作を示した数式である。

50

図 4 0 に示したように、本発明の一実施例に係るメイン P R B S 生成器は、ビットバイナリワードシーケンス R_n を基盤にして決定することができ、F F T モードによって R_n 値を決定することができる。

【 0 3 6 0 】

図 4 1 は、本発明の一実施例に係るサブ P R B S 生成器の動作を示した数式である。

図 4 1 に示したように、本発明の一実施例に係るサブ P R B S 生成器は、ビットバイナリワードシーケンス G_k を基盤にして決定することができ、F F T モードによって G_k 値を決定することができる。

【 0 3 6 1 】

図 4 2 は、本発明の一実施例に係るインターリーピングアドレス及びサイクリックシフティング値を計算する過程を示した数式である。

図 4 2 の上端に示したように、結果的に、上述したメイン P R B S 生成器及びサブ P R B S 生成器から、毎 O F D M シンボルペア $H_l(p)$ に使用されるインターリーピングアドレスを計算することができる。また、図 4 2 の下端に示したように、サイクリックシフティング値は、サブ P R B S 生成器の出力に基づいて毎 O F D M シンボルペアに対して計算することができる。

【 0 3 6 2 】

図 4 3 は、本発明の一実施例に係る周波数インターリーピングと関連するパラメータを示したテーブルである。

図 4 3 の (a) は、F F T モードによる本発明の一実施例に係る N_{max} 値を示したテーブルであり、図 4 3 の (b) は、上述したサイクリックシフティング値を生成するのに使用される 2 ビットトoggling (t o g g l i n g) の値を示したテーブルである。パラメータの値は、設計者の意図によって変更可能である。

【 0 3 6 3 】

以下で、各 F F T モードに対するメイン P R B S 生成器及びサブ P R B S 生成器で構成されたインターリーピングアドレス生成器のブロックダイアグラムが記述される。

図 4 4 は、本発明の一実施例に係る 8 K F F T モードのインターリーピングアドレス生成器を示した図である。

【 0 3 6 4 】

8 K F F T モードのインターリーピングアドレス生成器は、12 ビットのメイン P R B S シーケンス及び 1 ビットトoggling を基盤にするメイン P R B S 生成器、及び 11 ビットのサブ P R B S シーケンス及び 2 ビットトoggling を基盤にするサブ P R B S 生成器、モジュロオペレータ (m o d u l o o p e r a t o r) 及びメモリインデックス (m e m o r y i n d e x) を含むことができる。

【 0 3 6 5 】

図 4 4 に示したように、このようなモジュロオペレータは、メモリインデックスの前に位置し得る。このようなメモリインデックスチェック及びモジュロオペレータの位置は、単一メモリを有する周波数デインターリーパーのデインターリーピングパフォーマンスを増加させるためのものである。上述したように、本発明の一実施例に係る信号フレーム (又はフレーム) は、正常データシンボル (又はデータシンボル) 、フレームエッジシンボル及びフレームシグナリングシンボルを含むことができる。この場合、フレームエッジシンボル及びフレームシグナリングシンボルは、正常データシンボルより長さが短いため、単一メモリを有する周波数デインターリーパーのデインターリーピングパフォーマンスが低下し得る。したがって、本発明では、周波数デインターリーピングパフォーマンスを増加させるために、メモリインデックスチェック以前に行われるモジュロオペレータの動作を提案する。

具体的な動作内容は、図 4 0 ~ 図 4 3 を参照して説明した通りであるので省略する。

【 0 3 6 6 】

図 4 5 は、本発明の一実施例に係る 16 K F F T モードのインターリーピングアドレス生成器を示した図である。

10

20

30

40

50

16K FFTモードのインターリーピングアドレス生成器は、13ビットのメインPRBSシーケンス及び1ビットグリッドを基盤にするメインPRBS生成器及び12ビットのサブPRBSシーケンス及び2ビットグリッドを基盤にするサブPRBS生成器、モジュロオペレータ及びメモリインデックスを含むことができる。

具体的な動作内容は、図40～図44を参照して説明した通りであるので省略する。

図46は、本発明の一実施例に係る32K FFTモードのインターリーピングアドレス生成器を示した図である。

【0367】

32K FFTモードのインターリーピングアドレス生成器は、14ビットのメインPRBSシーケンス及び1ビットグリッドを基盤にするメインPRBS生成器及び13ビットのサブPRBSシーケンス及び2ビットグリッドを基盤にするサブPRBS生成器、モジュロオペレータ及びメモリインデックスを含むことができる。

10

具体的な動作内容は、図40～図44を参照して説明した通りであるので省略する。

【0368】

図47は本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングを示す図である。

前述したように、本発明による周波数インターリーパーは、OFDMシンボルごとに異なったインターリーピングシーケンスを用いてインターリーピングを遂行し、周波数デインターリーパーは受信したOFDMシンボルに対してシングルメモリデインターリーピングを遂行することができる。

20

【0369】

本発明では、一フレーム内のOFDMシンボル数が偶数であるか奇数であるかにかかわらず、周波数デインターリーパーがシングルメモリデインターリーピングを遂行することができる方法を提案する。このために、OFDMシンボル数が偶数であるか奇数であるかによって前述した周波数インターリーパーの構造を違って運営することができる。また、これに係るシグナリング情報を前述したプリアンプル及び/又はPLS(Physical Layer Signaling)にさらに定義することができる。これにより、OFDMシンボルの個数が偶数の場合に限定されず、いつでもシングルメモリデインターリーピングが可能になることができる。

【0370】

ここで、PLSは毎フレームのFSS(Frame Starting Symbol、FSS)に含まれて伝送されることができる。あるいは、実施例によって、PLSは一番目のOFDMシンボルに含まれて伝送されることができる。あるいは、PLSの存在有無によって、PLSに相当するシグナリングはプリアンプルに全部含まれて伝送されることができる。あるいは、プリアンプル及び/又はPLSに相当するシグナリング情報はブートストラップ情報に含まれて伝送されることもできる。ブートストラップ情報はプリアンプルの前に位置する情報パートであってもよい。

30

送信部の周波数インターリーパーで活用した処理動作などに関する情報として、FI__modeフィールドとN__symフィールドがあり得る。

【0371】

FI__modeフィールドはプリアンプルに位置することができる1ビットフィールドであってもよい。FI__modeフィールドは毎フレームのFSS(Frame Starting Symbol)又は一番目のOFDMシンボルに使われたインターリーピングスキームを示すことができる。

40

FI__modeフィールドが指示するインターリーピングスキームにはFIスキーム#1とFIスキーム#2があり得る。

【0372】

FIスキーム#1は、送信側で周波数インターリーパーがFSSに対し、ランダム書き込み(random writing)動作遂行後に線形読み取り(linear reading)動作を遂行した場合を意味することができる。この場合はFI__modeフィ

50

ールド値が0である場合に相当することができる。P R B Sなどを用いた任意のランダムシーケンス生成器によって発生する値を用いて、メモリにランダム書き込み、線形読み取り動作を遂行することができる。ここで、線形書き込みは順次読み取る動作を意味することができる。

【0373】

F I スキーム # 2 は、送信側で周波数インターリーバーが F S S に対し、線形書き込み (l i n e a r w r i t i n g) 動作遂行後にランダム読み取り (r a n d o m r e a d i n g) 動作を遂行した場合を意味することができる。この場合は F I _ m o d e フィールド値が1である場合に相当することができる。同様に、P R B Sなどを用いた任意のランダムシーケンス生成器によって発生する値を用いて、メモリに線形書き込み、ランダム読み取り動作を遂行することができる。ここで、線形書き込みは順次書き込む動作を行うことを意味することができる。

10

【0374】

また、F I _ m o d e フィールドは、毎フレームの F E S (F r a m e E d g e S y m b o l) 又は最後の O F D M シンボルに使われたインターリーブスキームを示すことができる。F E S に適用されるインターリーブスキームは P L S によって伝送される N _ s y m フィールドの値によって違って指示することができる。すなわち、O F D M シンボル数が奇数であるか偶数であるかによって、F I _ m o d e フィールドが指示するインターリーブスキームが変わることができる。二つのフィールド間の関係は前もって送受信側にテーブルとして定義されていてもよい。

20

F I _ m o d e フィールドは実施例によってプリアンプル外にフレームの他の部分に定義されて伝送されることができる。

【0375】

N _ s y m フィールドは P L S パートに位置することができるフィールドであってもよい。N _ s y m フィールドのビット数は実施例によって可変的であってもよい。N _ s y m フィールドは一フレームに含まれた O F D M シンボルの個数を指示することができる。よって、受信側では O F D M シンボルの個数が偶数であるか奇数であるかを把握することができる。

【0376】

前述した一フレーム内の O F D M シンボル数に無関係な周波数インターリーバーに対応する周波数デインターリーバーの動作は次のようである。この周波数デインターリーバーは、提案したシグナリングフィールドを活用して O F D M シンボル数が偶数であるか奇数であるかにかかわらず、シングルメモリデインターリーブを遂行することができる。

30

【0377】

周波数デインターリーバーは、まずプリアンプルの F I _ m o d e フィールドの情報を用いて F S S に対して周波数デインターリーブを遂行することができる。F S S に活用された周波数インターリーブスキームが F I _ m o d e によって指示されるからである。

【0378】

周波数デインターリーバーは、F I _ m o d e フィールドのシグナリング情報と P L S の N _ s y m フィールドのシグナリング情報を用いて、F E S に対して周波数デインターリーブを遂行することができる。この際、前もって定義されたテーブルを用いて二つのフィールド間の関係を把握することができる。既に定義されたテーブルについては後述する。

40

【0379】

これ以外のシンボルの全般的なデインターリーブ過程は、送信側のインターリーブ過程の逆順に遂行することができる。すなわち、入力される連続した一対の O F D M シンボルに対し、周波数デインターリーバーは一つのインターリーブシーケンスを活用してデインターリーブを遂行することができる。ここで、一つのインターリーブシーケンスは該当の周波数インターリーバーが読み取り及び書き込みに使ったインター

50

リーピングシーケンスであってもよい。周波数デインターリーパーは、そのインターリーピングシーケンスを用いて逆順に読み取り及び書き込み過程を遂行することができる。

【0380】

しかし、本発明による周波数デインターリーパーはダブルメモリを使うピンポン (pingpong) 構造を使わなくてもよい。周波数デインターリーパーは、連続した入力OFDMシンボルに対し、シングルメモリを活用してデインターリーピングを遂行することができる。これにより、周波数デインターリーパーのメモリ使用効率性を向上させることができる。

【0381】

図48は本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングにおいて、FSSのためのFISキームを示す図である。

10

【0382】

前述したFI__modeフィールドとN__symフィールドを用いて、周波数インターリーピング過程で適用されるインターリーピングスキームを決定することができる。

【0383】

FSSの場合において、N__symフィールドが指示するOFDMシンボルの数が偶数の場合、FI__modeフィールド値にかかわらず、FISキーム#1がFSSに遂行されることができる。

【0384】

20

N__symフィールドが指示するOFDMシンボルの数が奇数の場合、FI__modeフィールドが0の値を有すれば、FISキーム#1がFSSに適用され、1の値を有すれば、FISキーム#2がFSSに適用されることことができる。すなわち、OFDMシンボルの数が奇数の場合、周波数インターリーピングにおいてFISキーム#1と#2が交互にFSSに適用されることことができる。

【0385】

図49は本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングにおいて、FESのためのリセットモードの動作を示す図である。

【0386】

30

FESに対する周波数インターリーピングにおいて、前述したシンボルオフセット生成器はリセットモード (Reset mode) という新概念を導入することができる。リセットモードは、シンボルオフセット生成器によって発生するシンボルオフセット値が '0' であるモードを意味することができる。

【0387】

FESに対する周波数インターリーピングにおいて、前述したFI__modeフィールドとN__symフィールドを用いてリセットモードの使用可否を決定することができる。

【0388】

N__symフィールドが指示するOFDMシンボルの数が偶数の場合、FI__modeフィールドの値にかかわらず、シンボルオフセット生成器のリセットモードは動作しなくてもよい (off)。

40

【0389】

N__symフィールドが指示するOFDMシンボルの数が奇数の場合、FI__modeフィールドの値が0の場合、シンボルオフセット生成器がリセットモードによって動作することができる (on)。また、FI__modeフィールドの値が1の場合、シンボルオフセット生成器のリセットモードは動作しなくてもよい (off)。すなわち、OFDMシンボルの数が奇数の場合、周波数インターリーピングにおいてリセットモードが交互にオン/オフされることことができる。

【0390】

図50は本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモ

50

リデインターリーピングのためのシグナリングにおいて、周波数インターリーバーの入力と出力を数式で示した図である。

【0391】

前述したように、それぞれのメモリバンク - A 及びメモリバンク - B の OFDM シンボルペアは前述したインターリーピング過程によって処理することができる。前述したように、インターリーピングには、一つのメインインターリーピングシードが循環遷移 (cyclic-shifting) して生成された多様な他のインターリーピングシードを活用することができる。ここで、インターリーピングシードはインターリーピングシーケンスと言ってもよい。また、インターリーピングシードはインターリーピング住所値 (interleaving address value) 又は住所値 (address value)、インターリーピング住所 (interleaving address) と言ってもよい。ここで、インターリーピング住所値という用語は複数の住所値の集合の意味で、複数の対象を指示するのに使われることもでき、インターリーピングシードの意味で、単数の対象を指示するのに使われることもできる。すなわち、実施例によって、インターリーピング住所値とは $H(p)$ のそれぞれの住所値を意味するか、 $H(p)$ そのものを意味することもできる。

10

【0392】

一つの OFDM シンボル内でインターリーブされる周波数インターリーピングの入力は $O_{m, l}$ と表記することができる ($t50010$)。ここで、それぞれのデータセルは $x_{m, l, 0}, \dots, x_{m, l, N_{data}-1}$ と表記することができる。 p はセルインデックス、 l は OFDM シンボルインデックス、 m はフレームのインデックスを意味することができる。すなわち、 $x_{m, l, p}$ は m 番目フレーム、 l 番目 OFDM シンボルの p 番目データセルを意味することができる。 N_{data} はデータセルの個数を意味することができる。 N_{sym} はシンボル (フレームシグナリングシンボル、ノーマルデータシンボル、フレームエッジシンボル) の個数を意味することができる。

20

【0393】

前述した動作によってインターリーピングを経た後のデータセルは $P_{m, l}$ と表記することができる ($t50020$)。それぞれのインターリーブされたデータセルは $v_{m, l, 0}, \dots, v_{m, l, N_{data}-1}$ と表記することができる。 p, l, m は前述したようなインデックス値を有することができる。

30

【0394】

図 51 は本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングにおいて、FISキーム # 1 及び FISキーム # 2 による周波数インターリーピングの論理的動作メカニズムの数式を示す。

【0395】

まず、FISキーム # 1 による周波数インターリーピングを説明する。前述したように、各メモリバンクのインターリーピングシーケンス (インターリーピング住所) を用いて周波数インターリーピングを遂行することができる。

【0396】

偶数番目シンボル ($j \bmod 2 = 0$) に対するインターリーピング動作は図示の数式 ($t51010$) のように数学的に記述することができる。入力データ x に対し、インターリーピングシーケンス (インターリーピング住所) を用いて周波数インターリーピングを遂行して出力 v を得ることができる。ここで、 p 番目入力データ x は、 $H(p)$ 番目出力データ v と同一になるように順序がまじることができる。

40

【0397】

すなわち、偶数番目シンボル (一番目シンボル) に対しては、インターリーピングシーケンスを用いてランダム書き込み過程を先に遂行した後、またこれを順次読む線形読み取り過程を遂行することができる。ここで、インターリーピングシーケンス (インターリーピング住所) は PRBS などを用いた任意のランダムシーケンス生成器によって発生する値であってもよい。

50

【0398】

奇数番目シンボル ($j \bmod 2 = 1$) に対するインターリーブ動作は図示の数式 ($t51020$) のように数学的に記述することができる。入力データ x に対し、インターリーブシーケンス (インターリーブ住所) を用いて周波数インターリーブを遂行して出力 v を得ることができる。ここで、 $H(p)$ 番目入力データ x は、 p 番目出力データ v と同一になるように順序がまじることができる。すなわち、偶数番目シンボルに対するインターリーブ処理と比較したとき、インターリーブシーケンス (インターリーブ住所) が反対に (逆に、 $inverse$) 適用することができる。

【0399】

すなわち、奇数番目シンボル (二番目シンボル) に対しては、順にメモリにデータを書き込む線形書き込み動作を先に遂行した後、またこれをインターリーブシーケンスを用いてランダムに読み取るランダム読み取り過程を遂行することができる。同様に、インターリーブシーケンス (インターリーブ住所) は PRBS などを用いた任意のランダムシーケンス生成器によって発生する値であってもよい。

10

まず、FISキーム # 2 による周波数インターリーブを説明する。

FISキーム # 2 による周波数インターリーブの場合、偶数番目 / 奇数番目シンボルに対する動作を FISキーム # 1 と反対に遂行することができる。

【0400】

すなわち、偶数番目シンボルに対しては、図示の数式 ($t51020$) によって、線形書き込み動作の後、ランダム読み取り動作を遂行することができる。また、奇数番目シンボルに対しては、図示の数式 ($t51010$) によって、ランダム書き込み動作の後、線形読み取り動作を遂行することができる。詳細な事項は、FISキーム # 1 で説明したものと同一である。

20

【0401】

シンボルインデックス l は $0, 1, \dots, N_{sym} - 1$ 、セルインデックス p は $0, 1, \dots, N_{data} - 1$ と表現することができる。実施例によって、偶数番目シンボルと奇数番目シンボルに対する周波数インターリーブ方式が互いに取り替えられることができる。また、実施例によって、FISキーム # 1 と FISキーム # 2 による周波数インターリーブ方式が互いに取り替えられることができる。

【0402】

図52は本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーブのためのシグナリングにおいて、シンボルの個数が偶数の場合の実施例を示す図である。

30

【0403】

本実施例で、 N_{sym} フィールドは一フレーム内に OFDM 個数が偶数であることを指示することができる。本実施例で、一つのフレームは一つのプリアンブルと 8 個の OFDM シンボルを持っていることを仮定する。実施例によって、プリアンブルの前にブートストラップ情報がさらに含まれることができる。ブートストラップ情報は示されていない。

【0404】

本実施例で、一フレームはそれぞれ一つの FSS と FES を含むことができる。ここで、FSS と FES の長さは同一であると仮定する。また、 N_{sym} フィールドの情報は PLS パートに含まれて伝送されるので、周波数デインターリーバが FSS デコーディング後にこれを確認することができる。また、本実施例で、FES に対する動作を遂行する前に N_{sym} フィールドに対するデコーディングが完了すると仮定する。

40

【0405】

それぞれのフレームの FSS で、シンボルオフセット生成器の値は 0 にリセットされることができる。よって、それぞれの一番目、二番目シンボルは同じインターリーブシーケンスで処理することができる。また、各フレームの開始ごとに再び # 0 シーケンスが動作に使われることができる。その後、順次 # 1、# 2 シーケンスが周波数インターリー

50

バー/デインターリーバーの動作に使われることができる。

【0406】

図53は本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングにおいて、シンボルの個数が偶数の場合の実施例を示す図である。

【0407】

一番目フレームで、プリアンプルのFI__modeフィールドから、FSSがどの方式でインターリーブされたかについての情報を得ることができる。本実施例は、OFDMシンボルが偶数の場合なので、FIスキーム#1のみが使われることができる。

【0408】

その後、FSSがデコードされ、N__sym情報が獲得されることができる。N__sym情報から本フレームのシンボル個数が偶数であることが分かる。その後、周波数デインターリーバーがFESをデコードするとき、獲得されたFI__mode情報とN__sym情報を用いてデコーディングを遂行することができる。シンボルの個数が偶数の場合なので、シンボルオフセット生成器は前述したリセットモードによって動作しない。すなわち、リセットモードはオフ(off)された状態であってもよい。

【0409】

その後、他のフレームに対しても、偶数のOFDMシンボルが含まれているので、周波数デインターリーバーが同じ方式で動作することができる。すなわち、FSSで使われるFIスキームはFIスキーム#1であり、FESで使われるリセットモードはオフ(off)された状態であってもよい。

【0410】

図54は本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングにおいて、シンボルの個数が奇数の場合の実施例を示す図である。

【0411】

本実施例で、N__symフィールドは一フレーム内にOFDM個数が奇数であることを指示することができる。本実施例で、一つのフレームは一つのプリアンプルと7個のOFDMシンボルを持っていることを仮定する。実施例によって、プリアンプルの前にブートストラップ情報がさらに含まれることができる。ブートストラップ情報は示されていない。

【0412】

本実施例で、シンボルの個数が偶数の場合と同様に、一フレームはそれぞれ一つのFSSとFESを含むことができる。ここで、FSSとFESの長さは同一であると仮定する。また、N__symフィールドの情報はPLSパートに含まれて伝送されるので、周波数デインターリーバーがFSSデコーディング後にこれを確認することができる。また、本実施例で、FESに対する動作を遂行する前にN__symフィールドに対するデコーディングが完了すると仮定する。

【0413】

それぞれのフレームのFSSで、シンボルオフセット生成器の値は0にリセットされることができる。また、任意のフレームのFESで、FI__modeフィールドとN__symフィールドの値によってシンボルオフセット生成器がリセットモードに従って動作することができる。よって、任意のフレームのFESで、シンボルオフセット生成器の値が0にリセットされるか、あるいはリセットされなくてもよい。このようなリセット過程はフレームごとに交互に遂行することができる。

【0414】

図示の一番目フレームの最後のシンボル、FESでシンボルオフセット生成器のリセットが発生することができる。よって、インターリーブシーケンスは#0シーケンスにリセットされることができる。よって、周波数デインターリーバー/デインターリーバーは該当のFESを#0シーケンスに従って処理することができる(t54010)。

10

20

30

40

50

【0415】

次のフレームのFSSでは、シンボルオフセット生成器が再びリセットされて#0シーケンスが使われることができる(t54010)。二番目フレーム(フレーム#1)のFESではリセットが発生しなく、三番目フレーム(フレーム#2)のFESではリセットが発生することができる。

【0416】

図55は本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングにおいて、シンボルの個数が奇数の場合の実施例を示す図である。

【0417】

一番目フレームで、プリアンブルのFI__modeフィールドから、FSSがどの方式でインターリーブされたかについての情報を得ることができる。OFDMシンボルが奇数の場合なので、FIスキーム#1とFIスキーム#2が使われることができる。本実施例の一番目フレームではFIスキーム#1が使われた。

【0418】

その後、FSSがデコードされてN__sym情報が獲得されることができる。N__sym情報から本フレームのシンボル個数が奇数であることが分かる。その後、周波数デインターリーパーがFESをデコードするとき、獲得されたFI__mode情報とN__sym情報を用いてデコーディングを遂行することができる。シンボルの個数が奇数であり、FIスキーム#1が使われた場合なので、FI__modeフィールド値は0であることが分かる。FI__modeが0であるので、シンボルオフセット生成器は前述したリセットモードに従って動作することができる。すなわち、リセットモードはオン(on)状態であってもよい。

【0419】

リセットモードに従って動作して、シンボルオフセット生成器は0にリセットされることができる。二番目フレームでFI__modeフィールド値が1であるので、FIスキーム#2によってFSSが処理されたことが分かる。やはり、N__symフィールドによって、シンボルの個数が奇数であることが分かる。二番目フレームの場合には、FI__modeフィールド値が1であり、シンボル個数が奇数であるので、シンボルオフセット生成器はリセットモードに従って動作しなくてもよい。

【0420】

このような方式で、FSSで使われるFIスキームはFIスキーム#1と#2が交互にセットされることができる。また、FESで使われるリセットモードはオン(on)とオフ(off)が交互にセットされることができる。実施例によって、フレームごとにセッティングが変わらないこともできる。

【0421】

図56は本発明の一実施例によるフレーム内のシンボル数に影響されないシングルメモリデインターリーピングのためのシグナリングにおいて、周波数デインターリーパーの動作を示す図である。

【0422】

周波数デインターリーパーは、先に定義されたFI__modeフィールド及び/又はN__symフィールドの情報を用いて周波数デインターリーピングを遂行することができる。前述したように、周波数デインターリーパーはシングルメモリを用いて動作することができる。基本的に、周波数デインターリーピングは、送信端で遂行した周波数インターリーピング過程の逆過程を行って元のデータの手順を復元するようにする過程であってもよい。

【0423】

前述したように、FSSに対する周波数デインターリーピングは、プリアンブルのFI__modeフィールド及びN__symフィールドを用いて得たFIスキームに関する情報に基づいて動作することができる。FESに対する周波数デインターリーピングは、FI

10

20

30

40

50

__modeフィールドとN__symフィールドを介してリセットモードの動作有無を把握した後、それに基づいて動作することができる。

【0424】

すなわち、入力される一対のOFDMシンボルに対し、周波数デインターリーバーは周波数インターリーバーの読み取り/書き込み動作の逆過程を遂行することができる。この過程で、一つのインターリーピングシーケンスが使われることができる。

【0425】

ただ、前述したように、周波数インターリーバーはダブルメモリを使うピンポン構造によるが、周波数デインターリーバーはシングルメモリでデインターリーピングを遂行することができる。このシングルメモリ周波数デインターリーピングはFI__modeフィールド及びN__symフィールドの情報を用いて遂行することができる。この情報により、OFDMシンボル個数に影響されず、奇数のOFDMシンボルを有するフレームに対してもシングルメモリ周波数デインターリーピングが可能であってもよい。

10

【0426】

本発明による周波数インターリーバーはOFDMシンボルの全てのデータセルを対象として周波数インターリーピングを遂行することができる。周波数インターリーバーは、データセルを、各シンボルの可能な(available)データキャリアにマッピングさせる動作を遂行することができる。

【0427】

本発明による周波数インターリーバーは、FFTサイズによって違うインターリーピングモードで動作することができる。例えば、FFTサイズが32Kの場合、周波数インターリーバーは、前述したFIスキーム#1のように、偶数番目シンボルに対してはランダム書き込み/線形動作を遂行し、奇数番目シンボルに対しては線形書き込み/ランダム読み取り動作を遂行することができる。また、FFTサイズが16K又は8Kの場合、周波数インターリーバーは偶数/奇数にかかわらず、全てのシンボルに対して線形読み取り/ランダム書き込み動作を遂行することができる。

20

【0428】

インターリーピングモードの転換を決定するFFTサイズは実施例によって変更することができる。すなわち、32K及び16Kの場合、FIスキーム#1のように動作し、8Kの場合、偶数/奇数に無関係な動作を遂行することもできる。また、全てのFFTサイズに対してFIスキーム#1のように動作することもでき、全てのFFTサイズに対して偶数/奇数に無関係な動作を遂行することもできる。また、実施例によって、特定のFFTサイズに対してはFIスキーム#2のように動作することもできる。

30

【0429】

このような周波数インターリーピングは前述したインターリーピングシーケンス(インターリーピング住所)を用いて遂行することができる。インターリーピングシーケンスは前述したようにオフセット値を用いて多様に生成することができる。また、住所値チェック(address check)を遂行して多様なインターリーピングシーケンスを生成することができる。

【0430】

図57は本発明の一実施例による放送信号を伝送する方法を示す図である。

40

本発明の一実施例による放送信号を伝送する方法は、PLPデータをエンコードする段階、タイムインターリーピングを行う段階、フレームマッピングを行う段階、周波数インターリーピングを行う段階及び/又はウェーブフォーム変調を行う段階を含むことができる。

【0431】

まず、各PLPデータがエンコーダーによってエンコードされることができる。ここで、エンコードとは、前述したFECエンコーディング、ビットインターリーピングなどの一連の動作を含む概念であってもよい。エンコーディングに含まれるプロセスは実施例によって変更されることができる。実施例によって、エンコーダーにはFECエンコーダー

50

、ビットインターリーバー、星状マッパーが含まれることができる。実施例によって、このエンコーダーをB I C Mエンコーダーとすることができる。

【0432】

PLPデータはタイムインターリーバーによってタイムインターリーブされること
10
できる。これは前述したタイムインターリーバーによって遂行されること
できる。タイム
インターリーバーは、実施例によって、B I C Mエンコーダーに含まれること
もでき、B
I C Mエンコーダーの外部に位置してB I C Mエンコーダーの出力をタイム
インター
リーブすることもできる。

【0433】

PLPデータはフレーマーによってフレームにマッピングされること
10
できる。ここで
、フレーマーは前述したフレームビルダー、又はその内部のセルマッパーに
相当する
ことができる。フレーマーは少なくとも一つの信号フレームに各種の処理
が行われ
たPLPデータをマッピングすることができる。

【0434】

生成された少なくとも一つの信号フレームのデータは周波数インター
10
リーバーによって
周波数インターリーブされること
できる。周波数インターリーバーは前述したように
動作する
ことができる。周波数インターリーバーの動作によって違う放送信号
を送信
する方法を提案することができる。

【0435】

ウェーブフォーム変調によって前述した少なくとも一つの信号フレーム
10
のデータが変調
されること
できる。ウェーブフォーム変調はウェーブフォームモジュールによ
って遂
行されること
でき、これは実施例によってO F D Mモジュールと言ってもよい。ウェ
ーブ
フォームモジュールの動作によって、周波数インターリーブされた
データ
が変調され、その変調されたデータは放送信号に含まれて送
信され
ることができる。ウェーブフォームモジュールは実施例によ
って少
なくとも一つのアンテナを含むこと
できる。

【0436】

また、前述した周波数インターリーバーによる周波数インター
10
リーピング
モードに従って遂行されること
できる。ここで、インター
リーピングモードは
少なくとも一つ以上であってもよい。このインターリーピング
モード
はF F Tサイズによ
って決定されること
できる。前述したように、周波数インターリーバーは、F F T
サイ
ズが3 2 K、1 6 K、8 Kであるかによ
って、F Iスキーム# 1
又は# 2が使
われること
できる。あるいは、周波数インターリーバーは、F F Tサイ
ズが3 2 K、1 6 K、8 K
であるかにかかわらず、偶数 / 奇数番目シンボルに対して
同じ
動作を遂行すること
できる。また、言い換
えれば、周波数インターリーバーは、F F Tサイ
ズによ
って、偶数 / 奇
数番目シンボルによ
ってインター
リーピング住所値（シーケンス）が順方向に適用される
こと
もでき、逆方向に（逆に、i n v e r s e）適用されること
も
できる。

【0437】

本発明の他の実施例による放送信号を送信する方法は、F F Tサイ
10
ズが3 2 Kの場合、
偶数番目シンボルと奇数番目シンボルに対して相異なる方式で
周波
数インターリーピング
を遂行すること
できる。ここで、偶数番目シンボルと奇数番目シンボルとは、
一つ
の信
号フレームに存在するシンボルを意味する。偶数番目シンボル
とは、0
番目又は偶数番
目に位置するシンボルを意味し、奇数番目シンボルとは、
奇数
番目に位置するシンボルを
意味すること
できる。前述したF Iスキームによ
って偶
数番目シンボルと奇数番
目シンボル
に対する周波数インターリーピングが違
うこと
できる。例えば、インター
リーピング
住所値が順方向又は逆方向に適用されること
できる。

【0438】

本発明のさらに他の実施例による放送信号を送信する方法は、F F Tサイ
10
ズが3 2 Kの
場合、信号フレーム内の奇数番目シンボルに対してインター
リー
ピング住所値を用いて
周波
数インターリーピング
を遂行すること
できる。また、信号フレーム内の偶数番目シン
ボル
に対してインター
リーピング住所値の逆（i n v e r s e）を用いて周波数インター
10
リー
ピング住所値の逆（i n v e r s e）を用いて周波数インター

リーピングを遂行することができる。インターリーピング住所値の逆を用いるという意味は、インターリーピング住所値を前述したように逆方向に適用するという意味であってもよい。この動作は前述した周波数インターリーパーで遂行されることができる。実施例によって、奇数番目シンボルにインターリーピング住所値を順方向に適用し、偶数番目シンボルにインターリーピング住所値を逆方向に適用することもできる。実施例によって、他のFFTサイズに対し、前記のような周波数インターリーピングが遂行されることもできる。

【0439】

本発明のさらに他の実施例による放送信号を伝送する方法は、FFTサイズが8K又は16Kの場合、信号フレーム内のシンボルに対し、インターリーピング住所値を用いて周波数インターリーピングを遂行することができる。ここで、シンボルとは、偶数番目及び奇数番目シンボルを意味することができる。本実施例で、偶数番目及び奇数番目シンボルの全てにインターリーピング住所値が順方向に適用されることもできる。実施例によって、偶数番目及び奇数番目シンボルの全てにインターリーピング住所値が逆方向に適用されることもできる。実施例によって、他のFFTサイズに対し、前記のような周波数インターリーピングが遂行されることもできる。

10

【0440】

本発明のさらに他の実施例による放送信号を伝送する方法は、信号フレームの各シンボルに対してインターリーピング住所値がそれぞれ違うことができる。すなわち、前述したインターリーピング住所値はシンボルのインデックスであるpをその変数として有するので、各シンボルに対してインターリーピング住所値が変わることができる。例えば、偶数番目シンボルと言っても、同じインターリーピング方式が適用されることはできるが、インターリーピング住所値は偶数番目シンボルの間にも違うことができる。

20

【0441】

本発明のさらに他の実施例による放送信号を伝送する方法は、各インターリーピング住所値をオフセット値を用いて生成することができる。前述したように、インターリーピング住所値乃至インターリーピングシードはオフセットを用いて多様に生成することができる。各シンボルに対するインターリーピング住所値はこのようにオフセット値を用いて生成することができる。実施例によって、このオフセット値も各シンボルに対して変わることができる。また、実施例によって、このオフセット値は二番目シンボルごとに(シンボルペアごとに)変わることもできる。

30

【0442】

本発明のさらに他の実施例による放送信号を伝送する方法は、前述したエンコーダーがFECエンコーダー、ビットインターリーパー、及び/又は星状マッパーを含むことができる。すなわち、前述したPLPデータをエンコードする段階は、FECエンコーディングを行う段階、ビットインターリーピングを行う段階、及び/又は星状マッピングを行う段階を含むことができる。星状マッピングを行う段階は、PLPデータを星状にマッピングする段階であってもよい。

【0443】

本発明の一実施例による放送信号を受信する方法を説明する。この放送信号受信方法は示されていない。

40

【0444】

本発明の一実施例による放送信号を受信する方法は、放送信号を受信する段階、周波数デインターリーピングを行う段階、フレームパーシングを行う段階、タイムデインターリーピングを行う段階、及び/又はPLPデータをデコードする段階を含むことができる。

【0445】

受信機の内/外部のウェーブフォームモジュールは、少なくとも一つの信号フレームを含む放送信号を受信することができる。ここで、ウェーブフォームモジュールは前述した送信機側のウェーブフォームモジュールと対応する役目を果たすことができる。ウェーブフォームモジュールは少なくとも一つの信号フレーム内のデータを復調することができる

50

。ウェーブフォームモジュールは、実施例によって、少なくとも一つのアンテナ及び／又はチューナーを含むことができる。ウェーブフォームモジュールは、実施例によって、OFDMモジュールと言ってもよい。

【0446】

周波数デインターリーパーは復調されたデータに周波数デインターリーピングを遂行することができる。周波数デインターリーピングは前述したように動作することができ、周波数インターリーピングの逆動作であってもよい。

【0447】

フレームパーサーは信号フレーム内のデータをパースングすることができる。PLPデータは信号フレームからデマッピングされることができる。フレームパーサーは前述したセルデマッパー又はフレームパーサーであってもよい。

10

【0448】

タイムデインターリーパーは、PLPデータにタイムデインターリーピングを遂行することができる。タイムデインターリーパーはBICMデコーダーの内部に位置することもでき、外部に位置することもできる。本実施例では、BICMデコーダーに含まれないと仮定した。

【0449】

PLPデータはデコーダーによってデコードされることができる。このデコーダーはBICMデコーダーと言うことができる。デコーダーには星状デマッパー、ビットデインターリーパー及び／又はFECデコーダーが含まれることができる。

20

【0450】

本実施例で、周波数デインターリーピングはデインターリーピングモードに従って遂行されることができる。デインターリーピングモードは少なくとも一つ以上であってもよい。デインターリーピングモードは前述したインターリーピングモードに対応することができる。デインターリーピングモードはFFTサイズによって決定されることができる。前述したように、周波数デインターリーパーは、FFTサイズが32K、16K又は8Kであるかによって、FISキーム#1又は#2に対応するデインターリーピングスキームを使うことができる。あるいは、周波数デインターリーパーは、FFTサイズが32K、16K又は8Kであるかにかかわらず、偶数／奇数番目シンボルに対して同じ動作を遂行することができる。また、言い換えれば、周波数デインターリーパーは、FFTサイズによって、偶数／奇数番目シンボルによってデインターリーピング住所値(シーケンス)が順方向に適用されることもでき、逆方向に(逆に、inverse)適用されることもできる。

30

【0451】

本発明の他の実施例による放送信号を受信する方法は、FFTサイズが32Kの場合、偶数番目シンボルと奇数番目シンボルに対して相異なる方式で周波数デインターリーピングを遂行することができる。ここで、偶数番目シンボルと奇数番目シンボルとは一つの信号フレームに存在するシンボルを意味する。偶数番目シンボルとは0番目又は偶数番目に位置するシンボルを意味し、奇数番目シンボルとは奇数番目に位置するシンボルを意味することができる。前述した周波数デインターリーピングスキームによって偶数番目シンボルと奇数番目シンボルに対する周波数デインターリーピングが違えることができる。例えば、デインターリーピング住所値が順方向又は逆方向に適用されることができる。

40

【0452】

本発明のさらに他の実施例による放送信号を受信する方法は、FFTサイズが32Kの場合、信号フレーム内の奇数番目シンボルに対してデインターリーピング住所値を用いて周波数デインターリーピングを遂行することができる。また、信号フレーム内の偶数番目シンボルに対してデインターリーピング住所値の逆(inverse)を用いて周波数デインターリーピングを遂行することができる。デインターリーピング住所値の逆を用いるという意味は、デインターリーピング住所値を前述したように逆方向に適用するという意味であってもよい。この動作は前述した周波数デインターリーパーで遂行されることがで

50

きる。実施例によって、奇数番目シンボルにデインターリーピング住所値を順方向に適用し、偶数番目シンボルにデインターリーピング住所値を逆方向に適用することもできる。実施例によって、他のFFTサイズに対し、前記のような周波数デインターリーピングが遂行されることもできる。

【0453】

本発明のさらに他の実施例による放送信号を受信する方法は、FFTサイズが8K又は16Kの場合、信号フレーム内のシンボルに対してデインターリーピング住所値を用いて周波数デインターリーピングを遂行することができる。ここで、シンボルとは偶数番目及び奇数番目シンボルを意味することができる。本実施例で、偶数番目及び奇数番目シンボルの全てにデインターリーピング住所値が順方向に適用されることもできる。実施例によ

10

【0454】

本発明のさらに他の実施例による放送信号を受信する方法は、信号フレームの各シンボルに対してデインターリーピング住所値がそれぞれ異なることができる。すなわち、前述したデインターリーピング住所値はシンボルのインデックスであるpをその変数として有するので、各シンボルに対してデインターリーピング住所値が変化することができる。例えば、偶数番目シンボルと言っても、同じデインターリーピング方式が適用されることは

20

【0455】

本発明のさらに他の実施例による放送信号を受信する方法は、各デインターリーピング住所値がオフセット値を用いて生成されることができる。前述したように、デインターリーピング住所値乃至デインターリーピングシードはオフセットを用いて多様に生成されることができる。各シンボルに対するデインターリーピング住所値はこのようにオフセット値を用いて生成されることができる。実施例によって、このオフセット値も各シンボルに対して変わることができる。また、実施例によって、このオフセット値は二番目シンボルごとに(シンボルペアごとに)変わることができる。

【0456】

本発明のさらに他の実施例による放送信号を受信する方法は、前述したデコーダーが星状デマッパー、ビットデインターリーパー、及び/又はFECデコーダー含むことができる。すなわち、前述したPLPデータをデコードする段階は、星状デマッピングを行う段階、ビットデインターリーピングを行う段階、及び/又はFECデコーディング段階を含むことができる。

30

前述した段階は実施例によって省略するか、あるいは類似/同一の動作を行う他の段階に取り替えることができる。

【0457】

図58は本発明の一実施例による放送信号を伝送する装置を示す図である。

本発明の一実施例による放送信号を伝送する装置は、エンコーダー、タイムインターリーパー、フレーマー、周波数インターリーパー及び/又はウェーブフォームモジュールを

40

【0458】

それぞれのエンコーダー、タイムインターリーパー、フレーマー、周波数インターリーパー及び/又はウェーブフォームモジュールは前述した同名のブロック又はモジュールと同一であってもよい。

【0459】

エンコーダーは、前述したPLPデータをエンコードする段階を遂行することができる。タイムインターリーパーは、前述したタイムインターリーピングを行う段階を遂行することができる。フレーマーは、前述したフレームマッピングを行う段階を遂行することができる。周波数インターリーパーは、前述した周波数インターリーピングを行う段階を遂

50

行することができる。ウェーブフォームモジュールは、前述したウェーブフォーム変調を行う段階を遂行することができる。

【0460】

前述したエンコーダー、タイムインターリーパー、フレーマー、周波数インターリーパー及び/又はウェーブフォームモジュールは、メモリ(又は記憶ユニット)に記憶された連続した遂行過程を行うプロセッサであってもよい。また、前述したエンコーダー、タイムインターリーパー、フレーマー、周波数インターリーパー及び/又はウェーブフォームモジュールは、装置の内/外部に位置するハードウェアエレメントであってもよい。

【0461】

本発明の一実施例による放送信号を受信する装置を説明する。この放送信号受信装置は示されていない。

10

【0462】

本発明の一実施例による放送信号を受信する装置は、ウェーブフォームモジュール、周波数デインターリーパー、フレームパーサー、タイムデインターリーパー及び/又はデコーダーを含むことができる。

【0463】

それぞれのウェーブフォームモジュール、周波数デインターリーパー、フレームパーサー、タイムデインターリーパー及び/又はデコーダーは前述した同名のブロック又はモジュールと同一であってもよい。

【0464】

ウェーブフォームモジュールは、前述した放送信号を受信する段階を遂行することができる。周波数デインターリーパーは、前述した周波数デインターリーピングを行う段階を遂行することができる。フレームパーサーは、前述したフレームパーシングを行う段階を遂行することができる。タイムデインターリーパーは、前述したタイムデインターリーピングを行う段階を遂行することができる。デコーダーは、前述したPLPデータをデコードする段階を遂行することができる。

20

【0465】

前述したウェーブフォームモジュール、周波数デインターリーパー、フレームパーサー、タイムデインターリーパー及び/又はデコーダーはメモリ(又は記憶ユニット)に記憶された連続した過程を行うプロセッサであってもよい。また、前述したウェーブフォームモジュール、周波数デインターリーパー、フレームパーサー、タイムデインターリーパー及び/又はデコーダーは、装置の内/外部に位置するハードウェアエレメントドールであってもよい。

30

【0466】

前述したモジュールは実施例によって省略されるか、類似/同一の動作を遂行する他のモジュールに取り替えられることができる。

【0467】

モジュール又はユニットはメモリ(又は記憶ユニット)に記憶された連続した遂行過程を実行するプロセッサであり得る。前述した実施例に記述された各段階はハードウェア/プロセッサによって遂行されることができる。前述した実施例に記述されたそれぞれのモジュール/ブロック/ユニットはハードウェア/プロセッサとして動作することができる。また、本発明が提示する方法はコードとして実行されることができる。このコードはプロセッサが読める記録媒体に使われることができ、よって装置(apparatus)が提供するプロセッサによって読み取られることができる。

40

【0468】

説明の便宜のために、各図を分けて説明したが、各図に開示された実施例を併合して新たな実施例を具現するように設計することも可能である。そして、通常の技術者の必要によって、以前に説明した実施例を実行するためのプログラムが記録されているコンピュータで読める記録媒体を設計することも本発明の権利範囲に属する。

【0469】

50

本発明による装置及び方法は前述したような実施例の構成及び方法に限定して適用されることができ、前述した実施例を多様に変形することができるように、各実施例の全部又は一部が選択的に組合せられて構成されることもできる。

【0470】

一方、本発明が提案する方法をネットワークデバイスに備えられた、プロセッサが読める記録媒体に、プロセッサが読めるコードとして具現することが可能である。プロセッサが読める記録媒体はプロセッサによって読められるデータが記憶される全ての種類の記録装置を含む。プロセッサが読める記録媒体の例としては、ROM、RAM、CD-ROM、磁気テープ、フロッピーディスク、光データ記憶装置などがあり、その上、インターネットを介した伝送などのキャリアウェーブの形態に具現されるものも含む。また、プロセッサが読める記録媒体はネットワークを介して連結されたコンピュータシステムに分散され、分散方式でプロセッサが読めるコードが記憶されて実行されることができ、

10

【0471】

また、以上では本発明の好適な実施例について例示の目的で説明したが、本発明は前述した特定の実施例に限定されなく、請求範囲で請求する本発明の要旨を逸脱しない範囲内で本発明が属する技術分野で通常の知識を有する者によって多様な変形実施が可能であるのはもちろんのこと、このような変形実施は本発明の技術的思想や見込みから個別的に理解されてはいけないう。

【0472】

そして、この明細書では物の発明と方法の発明と一緒に説明されており、必要によって両発明の説明は補充的に適用されることができ、

20

【0473】

本発明の思想や範囲を逸脱しない範囲内で本発明の多様な変更及び変形が可能であるのは当業者に理解可能である。したがって、本発明は添付の請求項及びその同等な範囲内で提供される本発明の変更及び変形を全て含むものとして理解しなければならない。

この明細書で装置及び方法の発明と一緒に言及され、装置及び方法の発明の説明は互いに補って適用されることができ、

【発明の実施の形態】

【0474】

多様な実施例が本発明を実施するための最善の形態で説明された。

30

【産業上の利用可能性】

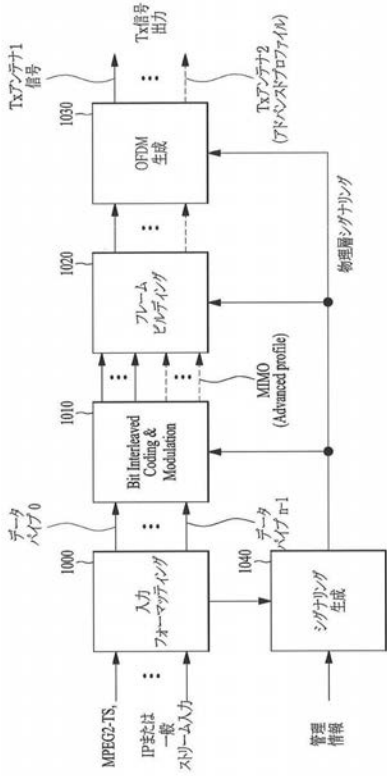
【0475】

本発明は一連の放送信号提供分野に利用される。

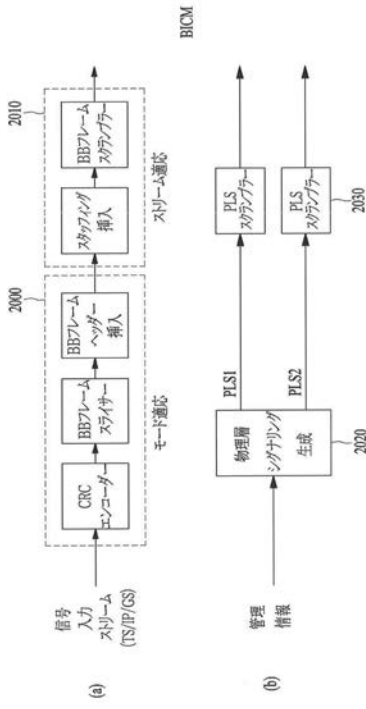
【0476】

本発明の思想や範囲を逸脱しない範囲内で本発明の多様な変更及び変形が可能であるのは当業者に明らかである。したがって、本発明は添付の請求項及びその同等な範囲内で提供される本発明の変更及び変形を全て含むものとして理解しなければならない。

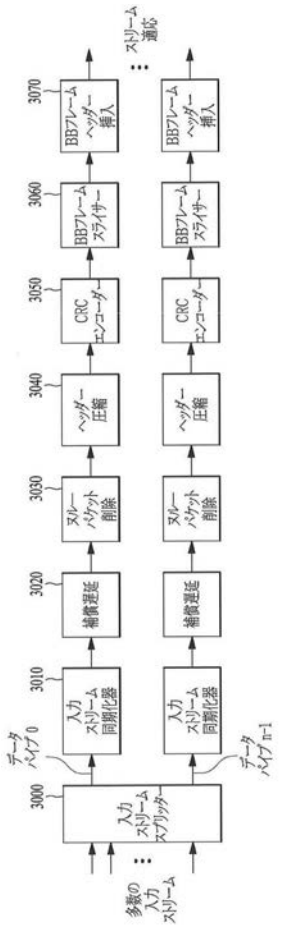
【 図 1 】



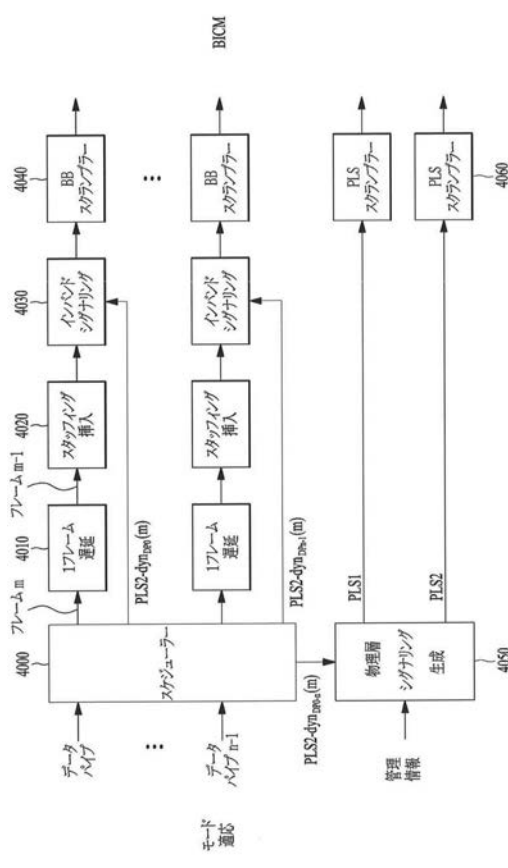
【 図 2 】



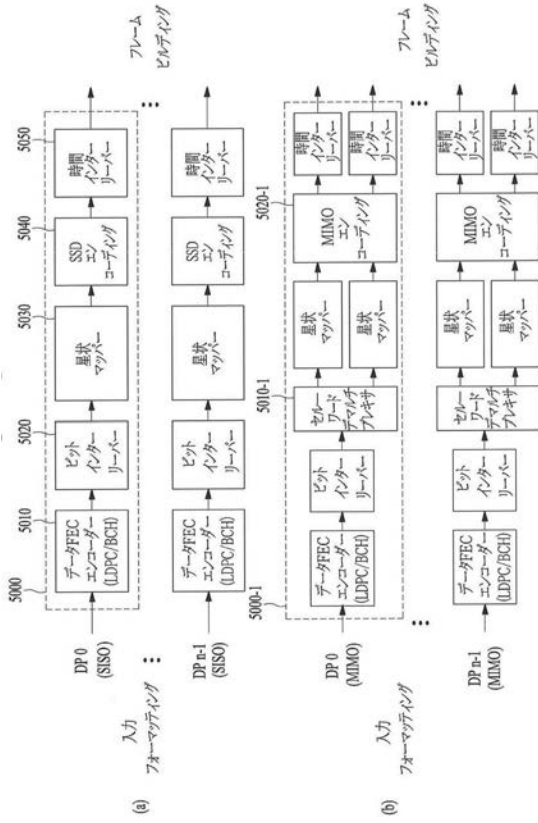
【 図 3 】



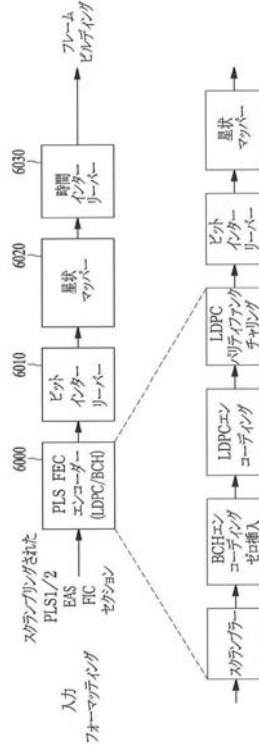
【 図 4 】



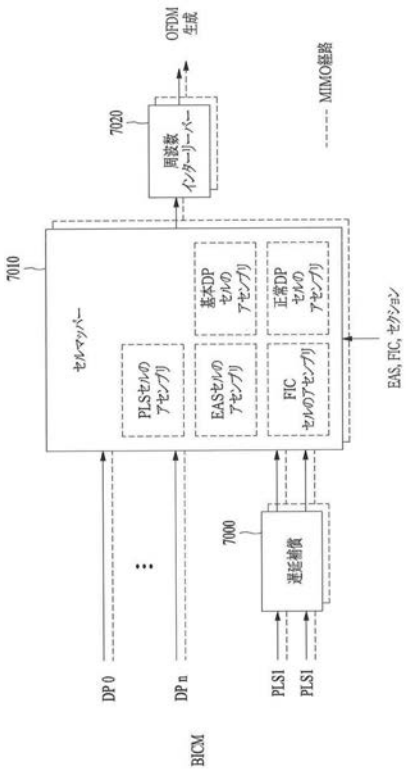
【 図 5 】



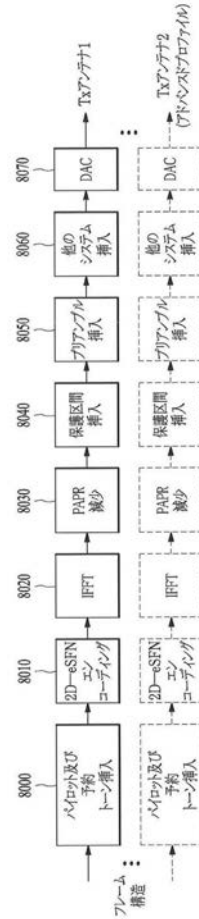
【 図 6 】



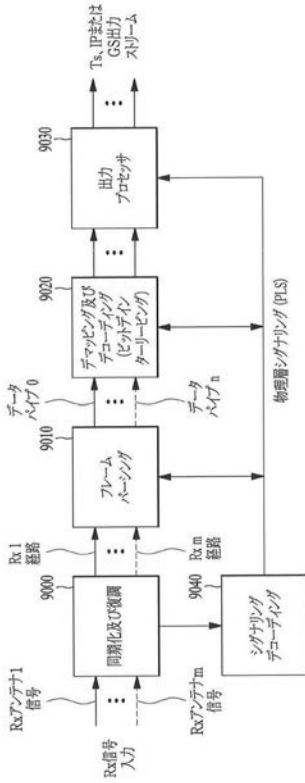
【 図 7 】



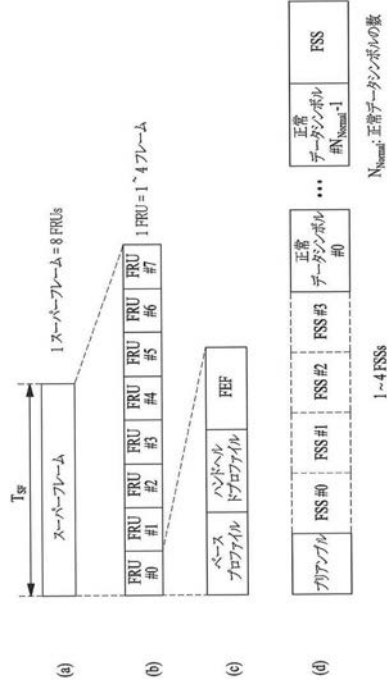
【 図 8 】



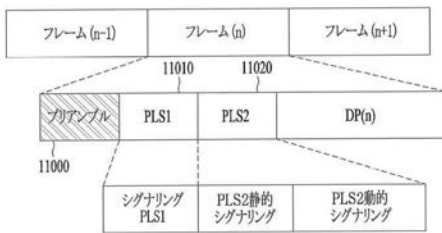
【 図 9 】



【 図 10 】



【 図 11 】



【 図 12 】

内容	ビット
PHY_PROFILE	3
FFT_SIZE	2
GI_FRACTION	3
EAC_FLAG	1
PILOT_MODE	1
PAPR_FLAG	1
FRU_CONFIGURE	3
RESERVED	7

【 図 13 】

内容	ビット
PREAMBLE_DATA	20
NUM_FRAME_FRU	2
PAYLOAD_TYPE	3
NUM_FSS	2
SYSTEM_VERSION	8
CELL_ID	16
NETWORK_ID	16
SYSTEM_ID	16
for i=0:3	
FRU_PHY_PROFILE	3
FRU_FRAME_LENGTH	2
FRU_GI_FRACTION	3
RESERVED	4
end	
PLS2_FEC_TYPE	2
PLS2_MOD	3
PLS2_SIZE_CELL	15
PLS2_STAT_SIZE_BIT	14
PLS2_SYN_SIZE_BIT	14
PLS2_REP_FLAG	1
PLS2_REP_SIZE_CELL	15
PLS2_NEXT_FEC_TYPE	2
PLS2_NEXT_MODE	3
PLS2_NEXT_REP_FLAG	1
PLS2_NEXT_REP_SIZE_CELL	15
PLS2_NEXT_REP_STAT_SIZE_BIT	14
PLS2_NEXT_REP_DYN_SIZE_BIT	14
PLS2_AP_MODE	2
PLS2_AP_SIZE_CELL	15
PLS2_NEXT_AP_MODE	2
PLS2_NEXT_AP_SIZE_CELL	15
RESERVED	32
CRC_32	32

【 図 1 4 】

内容	ビット
FIC_FLAG	1
AUX_FLAG	1
NUM_DP	6
for i = 1: NUM_DP	
DP_ID	6
DP_TYPE	3
DP_GROUP_ID	8
BASE_DP_ID	6
DP_FEC_TYPE	2
DP_COD	4
DP_MOD	4
DP_SSD_FLAG	1
if PHY_PROFILE = '010'	
DP_MIMO	3
end	
DP_TI_TYPE	1
DP_TI_LENGTH	2
DP_TI_BYPASS	1
DP_FRAME_INTERVAL	2
DP_FIRST_FRAME_IDX	5
DP_NUM_BLOCK_MAX	10
DP_PAYLOAD_TYPE	2
DP_INBAND_MODE	2
DP_PROTOCOL_TYPE	2
DP_CRC_MODE	2
if DP_PAYLOAD_TYPE == TS('00')	
DNP_MODE	2
ISSY_MODE	2
HC_MODE_TS	2
if HC_MODE_TS == '01' or '10'	
PID	13
end	
if DP_PAYLOAD_TYPE == IP('01')	
HC_MODE_IP	2
end	
RESERVED	8
end	
if FIC_FLAG == 1	
FIC_VERSION	8
FIC_LENGTH_BYTE	13
RESERVED	8
end	
if AUX_FLAG == 1	
NUM_AUX	4
AUX_CONFIG_RFU	8
for i = 1: NUM_AUX	
AUX_STREAM_TYPE	4
AUX_PRIVATE_CONF	28
end	
end	

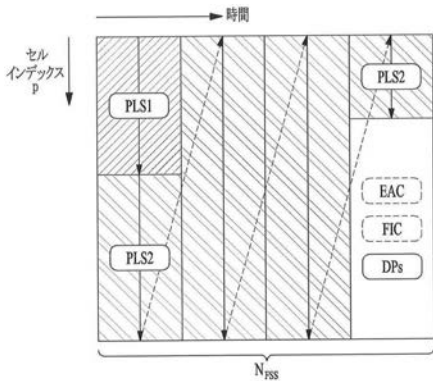
【 図 1 5 】

内容	ビット
FRAME_INDEX	5
PLS_CHANGE_COUNTER	4
FIC_CHANGE_COUNTER	4
RESERVED	16
for i = 1: NUM_DP	
DP_ID	6
DP_START	15 (or 13)
DP_NUM_BLOCK	10
RESERVED	8
end	
EAC_FLAG	1
EAS_WAKE_UP_VERSION_NUM	8
if EAC_FLAG == 1	
EAC_LENGTH_BYTE	12
else	
EAC_COUNTER	12
end	
for i = 1: NUM_AUX	
AUX_PRIVATE_DYN	48
end	
CRC_32	32

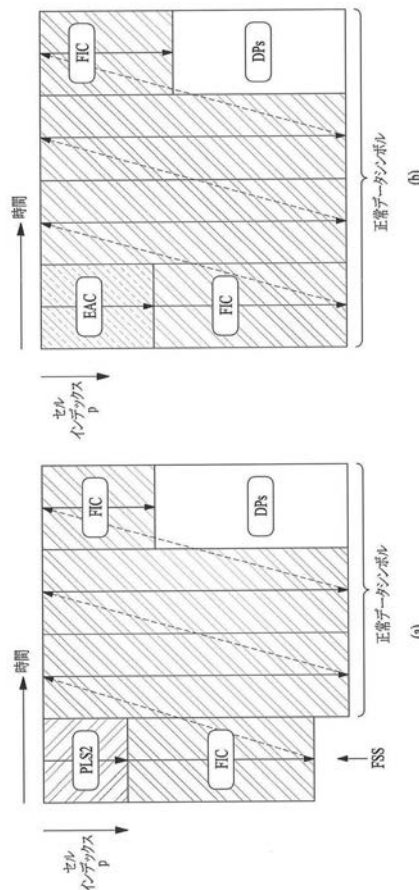
【 図 1 6 】



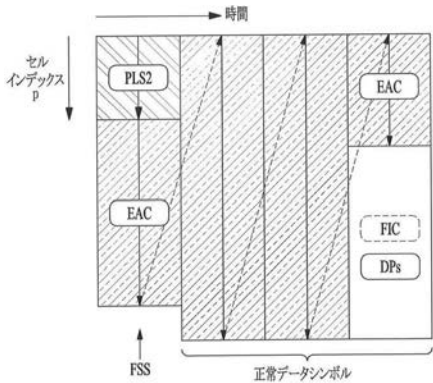
【 図 1 7 】



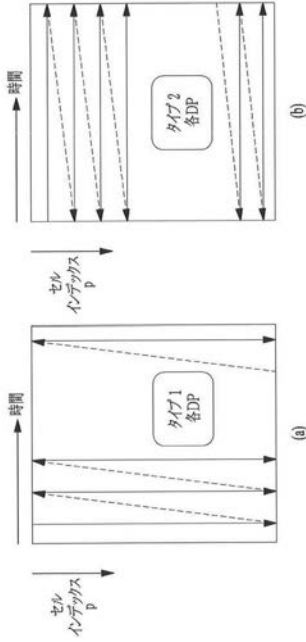
【 図 1 9 】



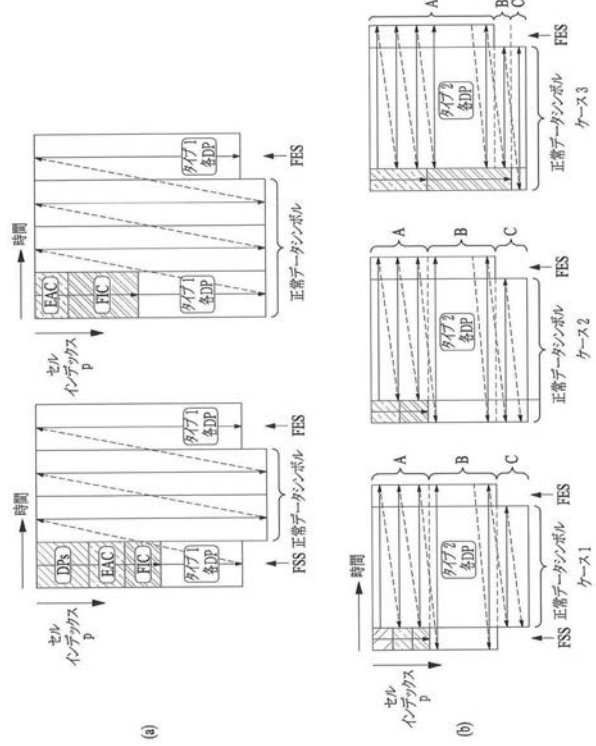
【 図 1 8 】



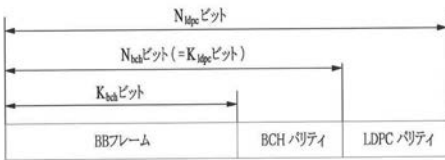
【 図 2 0 】



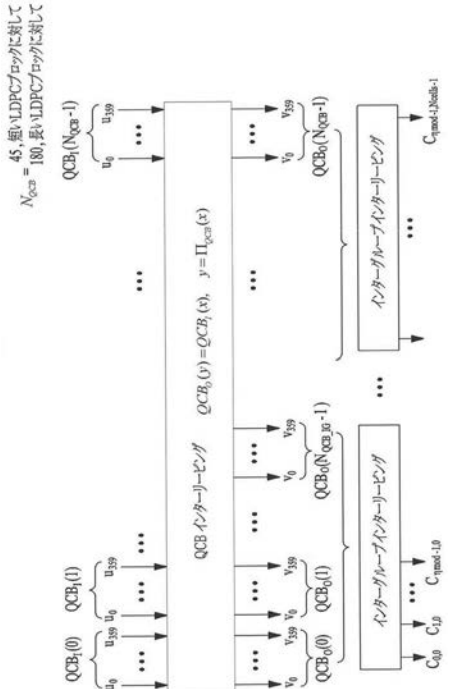
【 図 2 1 】



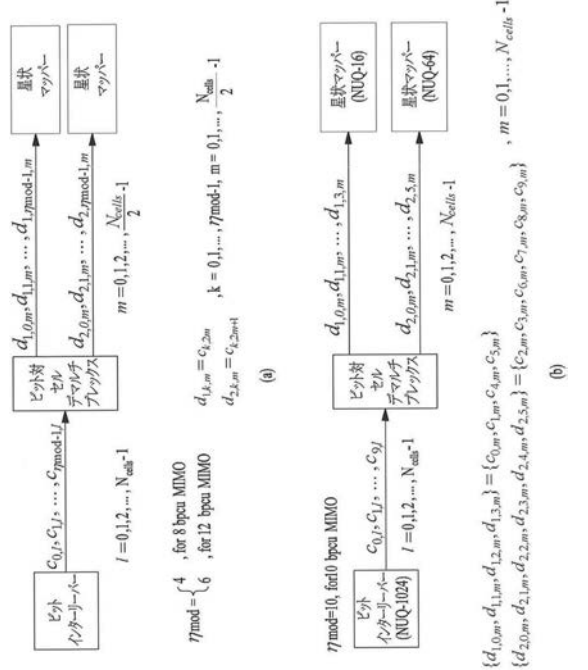
【 図 2 2 】



【 図 2 3 】



【 図 2 4 】

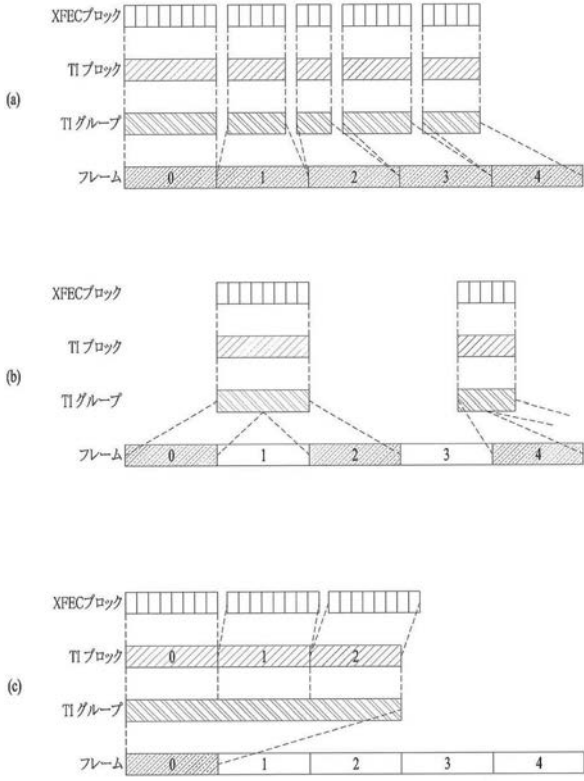


$N_{qcb} = 45$, あるいは LDPC プロットに対して $N_{qcb} = 180$, あるいは LDPC プロットに対して

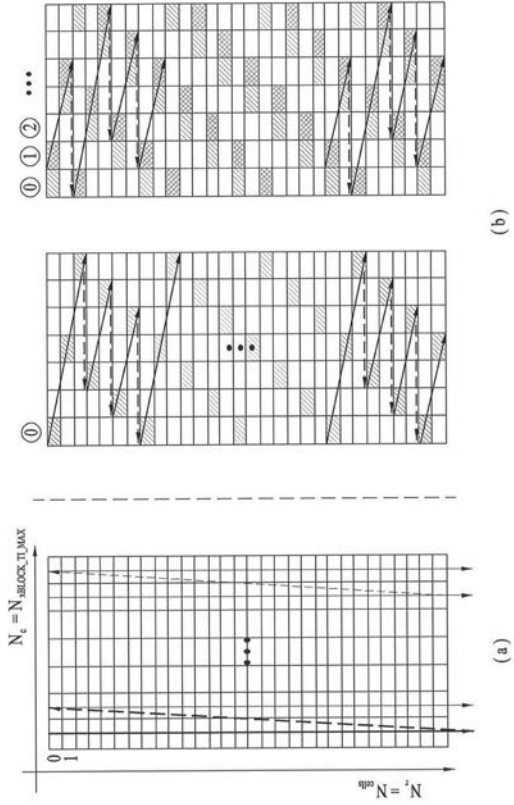
$$\{d_{1,0,m}, d_{1,1,m}, d_{1,2,m}, d_{1,3,m}\} = \{c_{0,m}, c_{1,m}, c_{2,m}, c_{3,m}\}$$

$$\{d_{2,0,m}, d_{2,1,m}, d_{2,2,m}, d_{2,3,m}, d_{2,4,m}, d_{2,5,m}\} = \{c_{2,m}, c_{3,m}, c_{4,m}, c_{5,m}, c_{6,m}, c_{7,m}, c_{8,m}, c_{9,m}\}, m = 0, 1, 2, \dots, N_{cells} - 1$$

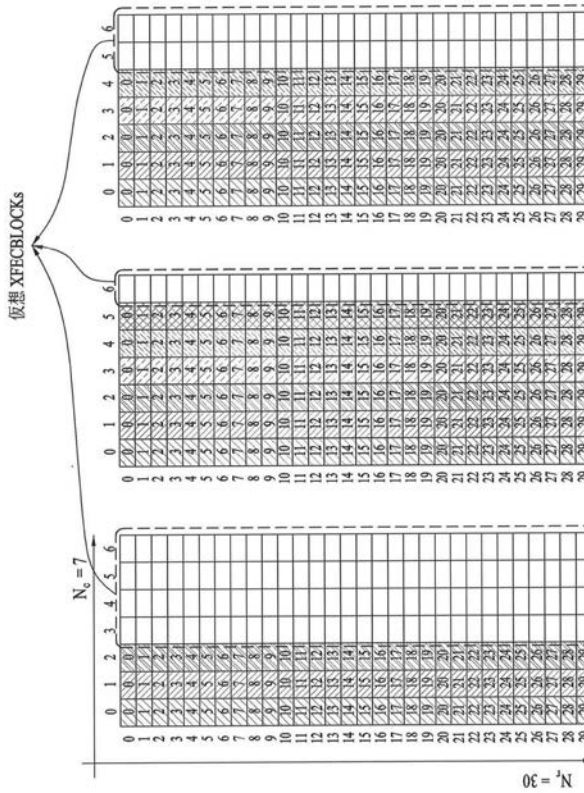
【図 25】



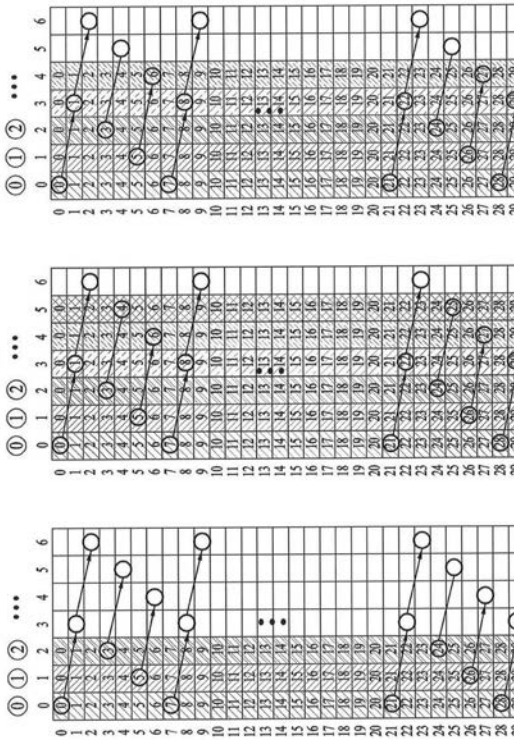
【図 26】



【図 27】



【図 28】



【図 29】

0	0	10	23	6	17
1	1	12	24	7	18
2	2	5	18	25	8
3	3	5	18	25	8
4	4	6	16	28	11
5	5	7	17	0	13
6	6	8	19	2	14
7	7	10	21	4	15
8	8	11	22	5	16
9	9	13	23	6	18
10	10	14	24	7	20
11	11	15	26	9	21
12	12	17	28	11	22
13	13	19	29	12	25
14	14	20	0	13	25
15	15	21	2	14	27
16	16	22	3	16	28
17	17	23	4	16	29
18	18	24	5	19	1
19	19	27	7	20	2
20	20	28	9	21	3
21	21	29	10	23	4
22	22	0	11	23	6
23	23	1	12	26	8
24	24	2	14	27	9
25	25	3	16	28	10
26	26	4	17	0	11
27	27	5	18	2	13
28	28	6	19	3	15
29	29	7	20	4	16

$N_{sBLOCK_T}(2,0) = 5$

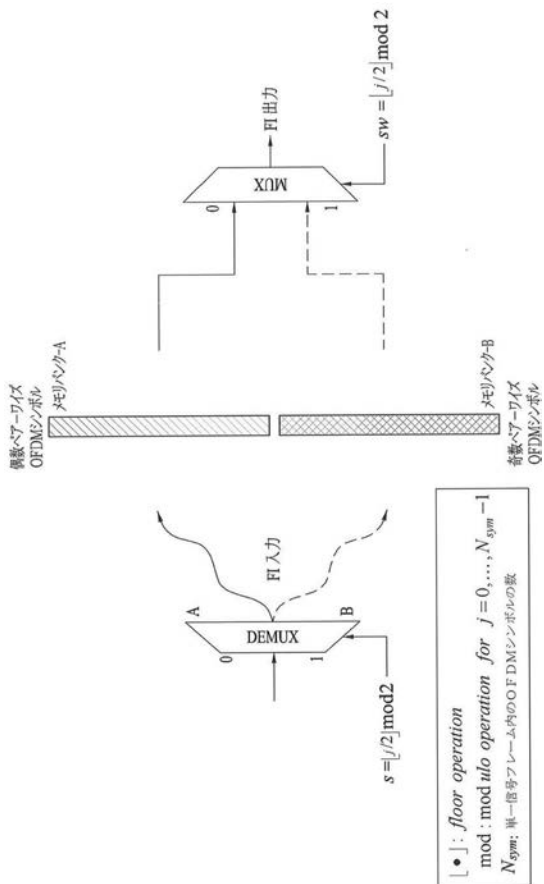
0	0	5	9	14	20	24
1	1	6	10	16	21	25
2	2	7	11	17	22	27
3	3	8	12	18	23	28
4	4	9	13	19	24	29
5	5	10	14	20	25	0
6	6	11	15	21	26	1
7	7	12	16	22	27	2
8	8	13	17	23	28	3
9	9	14	18	24	29	4
10	10	15	19	25	0	5
11	11	16	21	26	1	6
12	12	17	22	27	2	8
13	13	18	23	28	3	9
14	14	19	24	0	4	10
15	15	20	24	0	4	10
16	16	21	25	1	6	11
17	17	22	26	2	7	12
18	18	23	28	4	8	13
19	19	24	29	5	9	15
20	20	25	0	6	10	16
21	21	26	1	7	11	17
22	22	27	2	8	13	18
23	23	28	3	9	14	19
24	24	29	4	10	15	20
25	25	0	5	11	16	21
26	26	1	6	12	17	23
27	27	2	7	13	18	24
28	28	3	8	14	19	25
29	29	4	9	15	20	26

$N_{sBLOCK_T}(1,0) = 6$

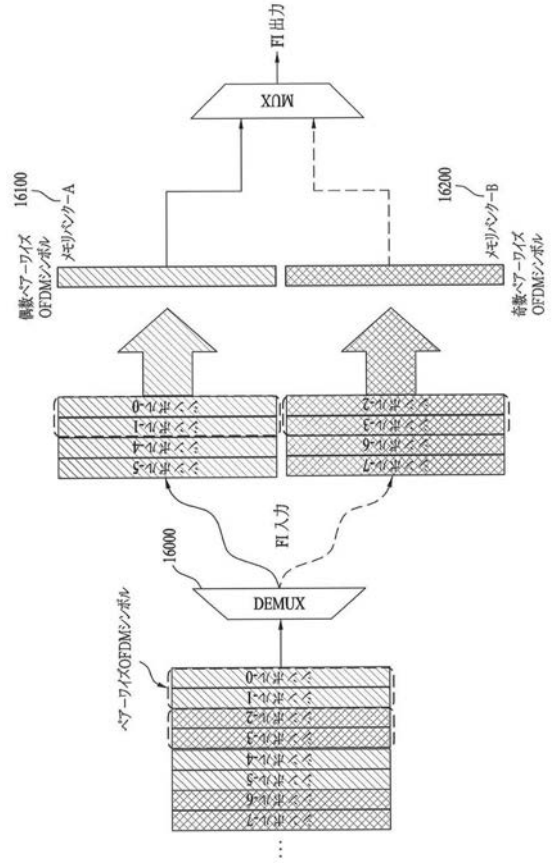
0	0	1	2
1	1	2	3
2	2	3	4
3	3	4	5
4	4	5	6
5	5	6	7
6	6	7	8
7	7	8	9
8	8	9	10
9	9	10	11
10	10	11	12
11	11	12	13
12	12	13	14
13	13	14	15
14	14	15	16
15	15	16	17
16	16	17	18
17	17	18	19
18	18	19	20
19	19	20	21
20	20	21	22
21	21	22	23
22	22	23	24
23	23	24	25
24	24	25	26
25	25	26	27
26	26	27	28
27	27	28	29
28	28	29	30
29	29	30	31

$N_{sBLOCK_T}(0,0) = 3$

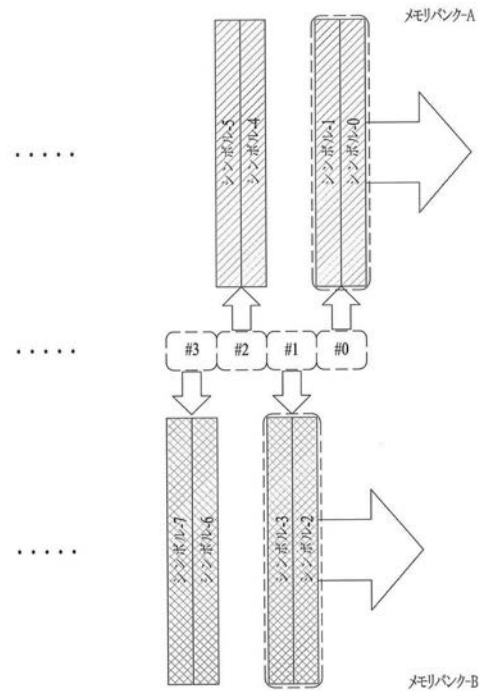
【図 31】



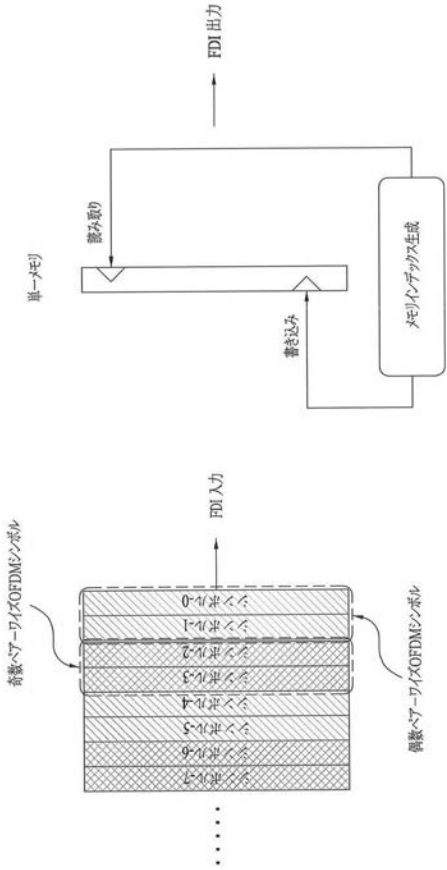
【図 30】



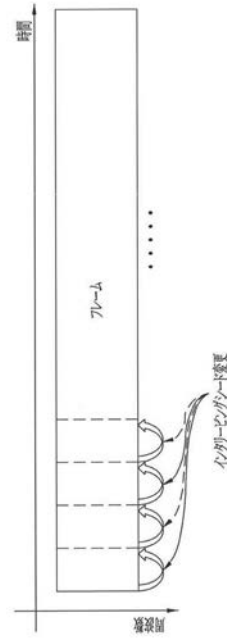
【図 32】



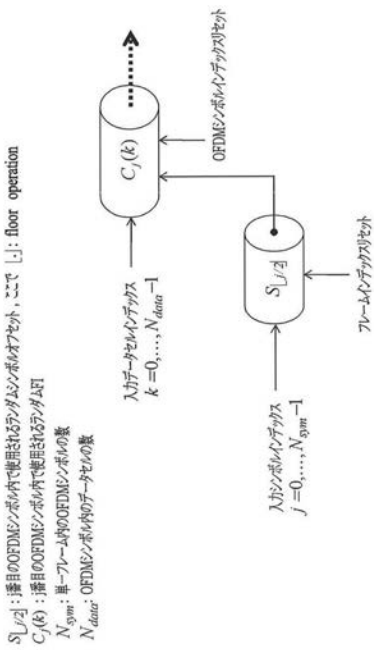
【 図 3 3 】



【 図 3 4 】

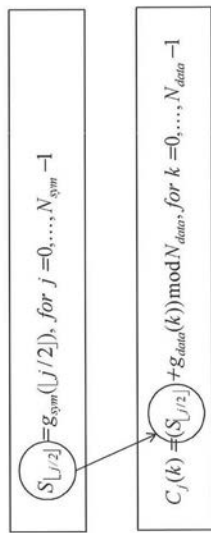


【 図 3 5 】



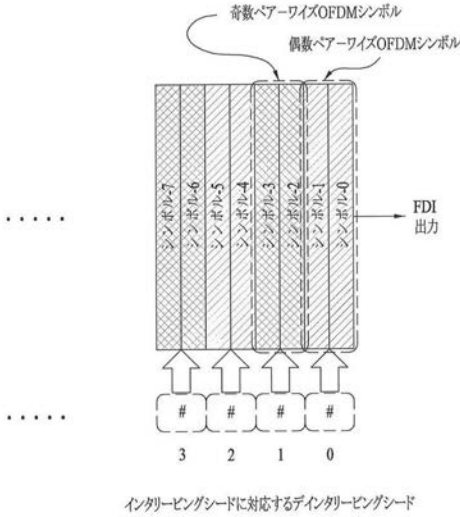
$S_{j/2}$: 番目のOFDMシンボル内で使用されるサブキャリアセット, ここで $\lfloor \cdot \rfloor$: floor operation
 $C_j(k)$: j番目のOFDMシンボル内で使用されるサブキャリア
 N_{sym} : 単一フレーム内のOFDMシンボルの数
 N_{data} : OFDMシンボル内のデータセルの数

【 図 3 6 】



g_{sym} : シンボル列-1内で使用されるサブキャリアセット生成器
 g_{data} : セル列-1内で使用されるサブキャリア生成器

【 図 3 7 】



【 図 3 8 】

$O_{m,l} = [x_{m,l,0}, \dots, x_{m,l,p}, \dots, x_{m,l,N_{data}-1}] \quad l=0, \dots, N_{sym}-1$

$O_{m,l}$ は、一つのOFDMシンボルでインタリーブされる利用可能なデータセル (セルマッピングから出力されたセル) である。
 $x_{m,l,p}$ は、 m 番目のフレームで l 番目のOFDMシンボルの p 番目のセルである。
 N_{data} は、データセルの数である。

$P_{m,l} = [v_{m,l,0}, \dots, v_{m,l,N_{data}-1}] \quad l=0, \dots, N_{sym}-1$

$P_{m,l}$ は、インタリーブされたデータセルである。

【 図 4 1 】

サブPRBS生成器は、 $N_b = \log_2(0.5N_{max})$ を有する($N_b - 1$)ビットバイナリワードシーケンス G_k に基づいて次のように定義される。

$0 \leq k < 4$
 $G_k[N_b - 2, N_b - 3, \dots, 1, 0] = 0, 0, \dots, 0, 0$

$k = 4$
 $G_k[N_b - 2, N_b - 3, \dots, 1, 0] = 1, 1, \dots, 1, 1$

$4 < k < N_{max}$
 $G_k[N_b - 3, N_b - 4, \dots, 1, 0] = G_k[N_b - 2, N_b - 3, \dots, 2, 1]$

ここで、
 $G_k[N_b - 2]$ は、次のように定義される。

FBF モードで : $G_k[10] = G_k[0] \oplus G_k[2]$
 16K FFT モードで : $G_k[11] = G_k[1] \oplus G_k[3] \oplus G_k[4] \oplus G_k[5]$
 32K FFT モードで : $G_k[12] = G_k[1] \oplus G_k[3] \oplus G_k[4] \oplus G_k[5] \oplus G_k[9] \oplus G_k[11]$

【 図 4 2 】

毎OFDMシンボルペア $H_i(p)$ に使用されるインタリーブアドレスが計算される。

$p=0,$
 for ($n=0, n < N_{max}, n=n+1$)
 $\{T(n) = (n \bmod 2) \cdot 2^{N_b-1} + \sum_{l=0}^{N_b-2} (2^l \cdot R_l[l]);$
 $S_i(n) = (T(n) + A_{i[2]}) \bmod N_{max}$
 if ($S_i(n) < N_{data}$)
 $\{H_i(p) = S_i(n);$
 $p = p + 1;$
 $\}$

($k \bmod 2$) 2^{N_b-1} は、1-ビットグリッド、すなわち、 $R_i[N_b-1] = 0, 1, 0, 1$ を示す。

サイクリックシフティング値 $A_{i[2]}$ は、毎OFDMシンボルペアに対して次のように計算される:

for ($k=0, k < \lfloor \frac{N_{sym}}{2} \rfloor; k=k+1$)
 $\{A_k = (k \bmod 2) \cdot 2^{N_b} + ((k/2) \bmod 2) \cdot 2^{N_b-1} + \sum_{j=0}^{N_b-2} (2^j \cdot G_k[j]);$

ここで、 $A_k = A_{i[2]}$ 及び $(k \bmod 2) \cdot 2^{N_b} + ((k/2) \bmod 2) \cdot 2^{N_b-1}$ は、2-ビットグリッドを示す。

【 図 3 9 】

第1OFDMに対して、すなわち、 i 番目のOFDMシンボルペアの($j \bmod 2$)=0

for $l=0, 1, \dots, N_{sym}-1$ and for $p=0, 1, \dots, N_{data}-1,$
 $v_{m,l,p} = x_{m,l,p}$
 $H_i(p)$ は、ランダム生成器によって生成されるインタリーブアドレスである。

第2OFDMに対して、すなわち、 i 番目のOFDMシンボルペアの($j \bmod 2$)=1

for $l=0, 1, \dots, N_{sym}-1$ and $p=0, 1, \dots, N_{data}-1$
 $v_{m,l,p} = x_{m,l,p}$

【 図 4 0 】

メインPRBS生成器は、 $N_a = \log_2 N_{max}$ を有する($N_a - 1$)ビットバイナリワードシーケンス R_n に基づいて次のように定義される。

$0 \leq n < 2$
 $R_n[N_a - 2, N_a - 3, \dots, 1, 0] = 0, 0, \dots, 0, 0$

$n = 2$
 $R_n[N_a - 2, N_a - 3, \dots, 1, 0] = 0, 0, \dots, 0, 1$

$2 < n < N_{max}$
 $R_n[N_a - 3, N_a - 4, \dots, 1, 0] = R_n[N_a - 2, N_a - 3, \dots, 2, 1]$

ここで、
 $R_n[N_a - 2]$ は、次のように定義される。

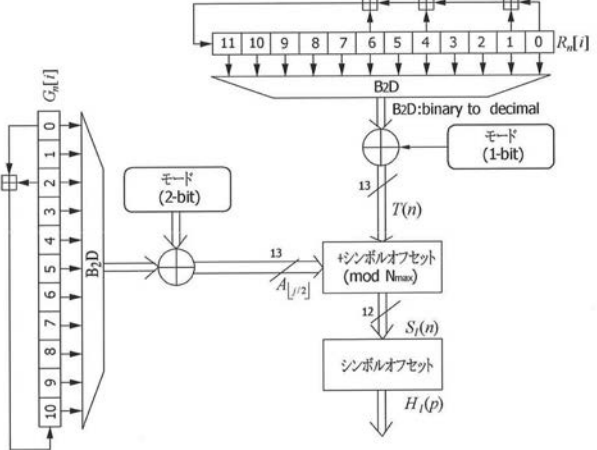
8K FFTモードで : $R_n[11] = R_n[0] \oplus R_n[1] \oplus R_n[4] \oplus R_n[5]$
 16K FFT モードで : $R_n[12] = R_n[0] \oplus R_n[1] \oplus R_n[4] \oplus R_n[5] \oplus R_n[9] \oplus R_n[11]$
 32K FFT モードで : $R_n[13] = R_n[0] \oplus R_n[1] \oplus R_n[2] \oplus R_n[12]$

【 図 4 3 】

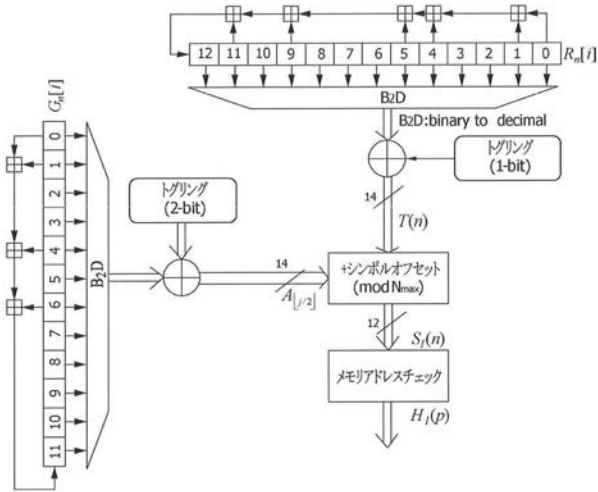
FFT モード	N_{max}	$G_k[N_b]$	$G_k[N_b - 1]$
8K	8192	0	0
16K	16384	1	0
32K	32768	0	1
		1	1

(a) (b)

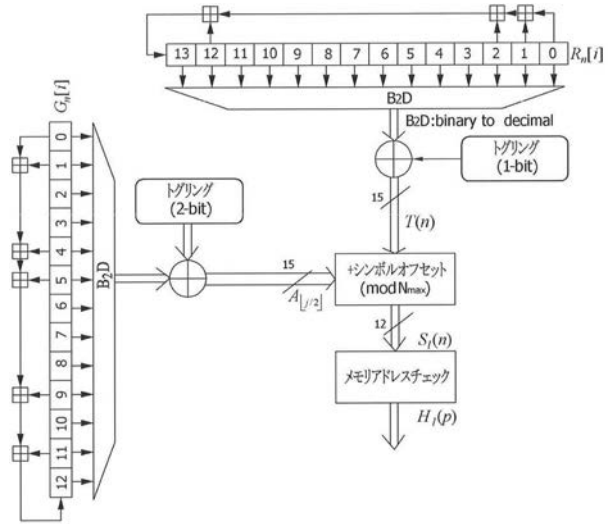
【 図 4 4 】



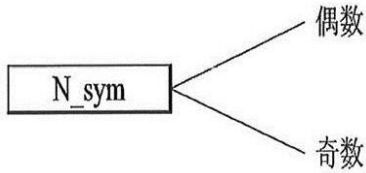
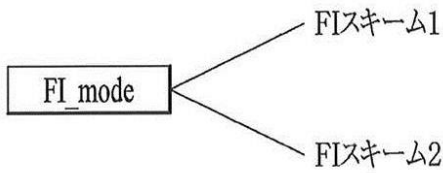
【 図 4 5 】



【 図 4 6 】



【 図 4 7 】



【 図 4 8 】

		FI_mode	
		0	1
N_sym	偶数	FIスキーム#1	FIスキーム#1
	奇数	FIスキーム#1	FIスキーム#2

【 図 4 9 】

		FI_mode	
		0	1
N_sym	偶数	オフ(off)	オフ(off)
	奇数	オン(on)	オフ(off)

【 図 5 0 】

t50010 $\sim O_{m,l} = [x_{m,j,0}, \dots, x_{m,j,p}, \dots, x_{m,j,N_{sym}-1}] \quad l = 0, \dots, N_{sym} - 1$

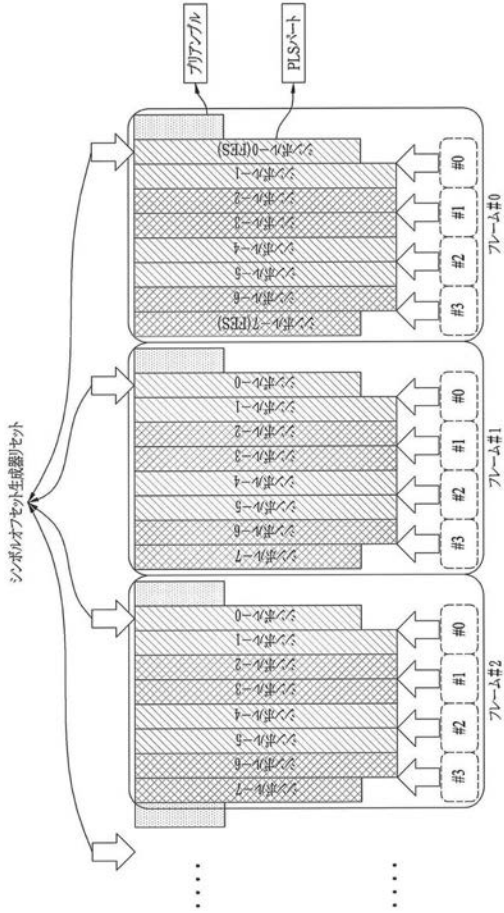
t50020 $\sim P_{m,l} = [v_{m,j,0}, \dots, v_{m,j,N_{sym}-1}] \quad l = 0, \dots, N_{sym} - 1$

【 図 5 1 】

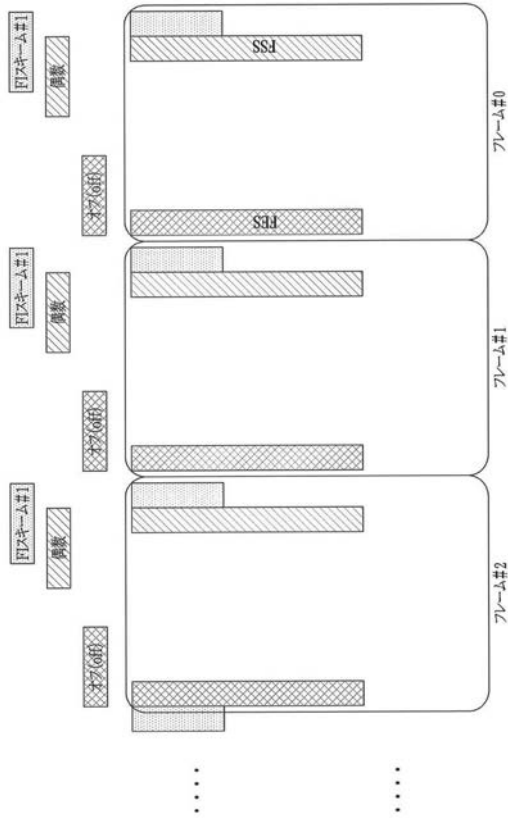
t51010 $\sim v_{m,l,H_i(p)} = x_{m,j,p} \quad l = 0, 1, \dots, N_{sym} - 1 \quad p = 0, 1, \dots, N_{data} - 1,$

t51020 $\sim v_{m,j,p} = x_{m,l,H_i(p)} \quad l = 0, 1, \dots, N_{sym} - 1 \quad p = 0, 1, \dots, N_{data} - 1,$

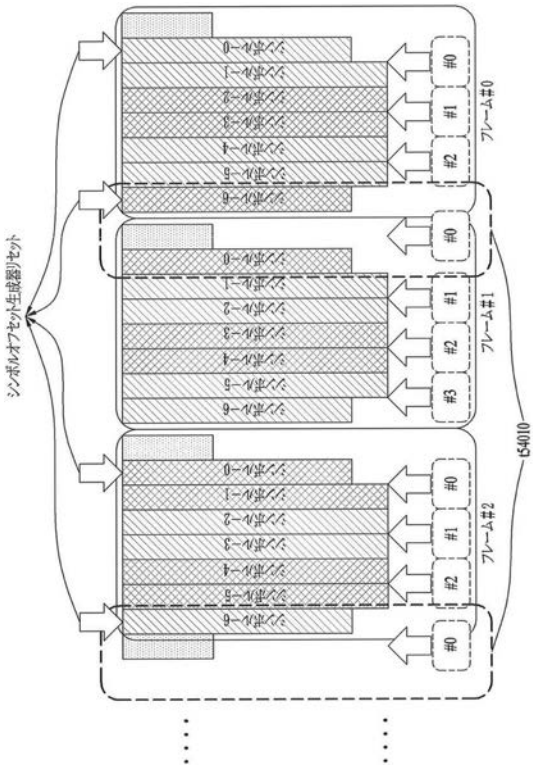
【図 5 2】



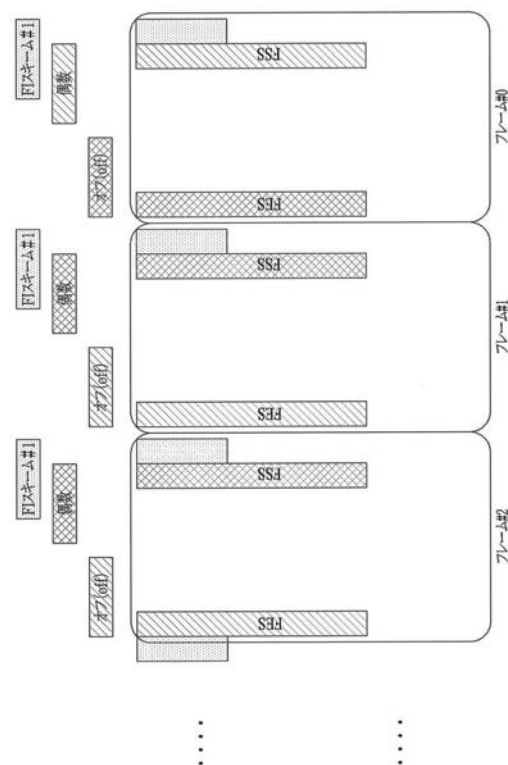
【図 5 3】



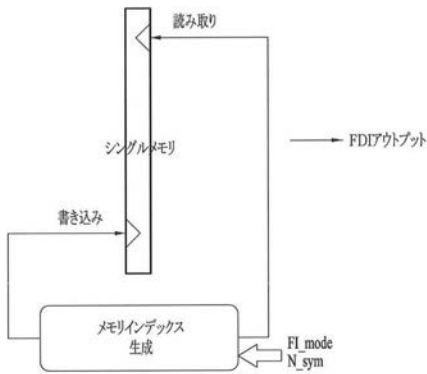
【図 5 4】



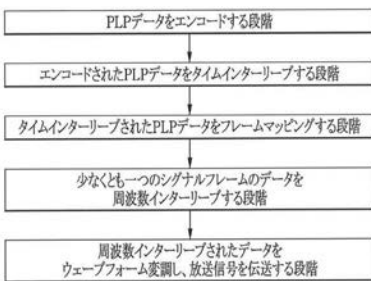
【図 5 5】



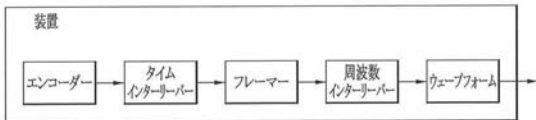
【 図 5 6 】



【 図 5 7 】



【 図 5 8 】



【 手続 補正書 】

【 提出日 】 平成28年11月7日 (2016.11.7)

【 手続 補正 1 】

【 補正対象書類名 】 特許請求の範囲

【 補正対象項目名 】 全文

【 補正方法 】 変更

【 補正の内容 】

【 特許請求の範囲 】

【 請求項 1 】

放送信号伝送方法であって、

PLP (Physical Layer Pipe) データをエンコードする段階；

前記エンコードされたPLPデータをタイムインターリーブする段階；

前記タイムインターリーブされたPLPデータを少なくとも一つのシグナルフレームにフレームマッピングする段階；

前記少なくとも一つのシグナルフレームのデータを周波数インターリーブする段階において、

前記周波数インターリーブのためのインターリーブシーケンスはシンボルオフセットシーケンス及びトグリングビットに基づいて生成され、

前記トグリングビットはモジュロ演算によって生成され、

前記シンボルオフセットシーケンスはFFT (Fast Fourier Transform) サイズに基づいて計算され、前記シンボルオフセットシーケンスは二つの連続したOFDMシンボルを含むそれぞれのOFDMシンボルペアに対して生成され、

前記インターリーブシーケンスが前記シンボルオフセットシーケンス及び前記トグリングビットに基づいて生成された後、前記インターリーブシーケンスのアドレスがOFDMシンボル範囲内にあるかをチェックし、

前記少なくとも一つのシグナルフレームの周波数インターリーブされたデータを OFDM (Orthogonal Frequency Division Multiplexing) 方式で変調する段階；並びに

前記変調されたデータを含む放送信号を伝送する段階；を含んでなる、放送信号伝送方法。

【請求項 2】

前記少なくとも一つの信号フレームは複数のシンボルを含んでなり、

前記複数のシンボルのそれぞれは複数のデータセルを含んでなり、

前記周波数インターリーブングは、前記インターリーブングシーケンスの前記アドレスが前記データセルの数より小さい場合、前記インターリーブングシーケンスを用いて行われる、請求項 1 に記載の放送信号伝送方法。

【請求項 3】

前記 FFT サイズは、8 K、16 K 及び 32 K の何れか一つである、請求項 1 に記載の放送信号伝送方法。

【請求項 4】

前記 FFT サイズが 8 K の場合、前記インターリーブングシーケンスは 12 ビットバイナリーシーケンスに基づく、請求項 3 に記載の放送信号伝送方法。

【請求項 5】

前記 FFT サイズが 16 K の場合、前記インターリーブングシーケンスは 13 ビットバイナリーシーケンスに基づく、請求項 3 に記載の放送信号伝送方法。

【請求項 6】

前記 FFT サイズが 32 K の場合、前記インターリーブングシーケンスは 14 ビットバイナリーシーケンスに基づく、請求項 3 に記載の放送信号伝送方法。

【請求項 7】

放送信号伝送装置であって、

PLP (Physical Layer Pipe) データをエンコードするエンコーダー；

前記エンコードされた PLP データをタイムインターリーブするタイムインターリーバー；

前記タイムインターリーブされた PLP データを少なくとも一つのシグナルフレームにフレームマッピングするフレーム Mapper；

前記少なくとも一つのシグナルフレーム内のデータを周波数インターリーブする周波数インターリーバーにおいて、

前記周波数インターリーブングのためのインターリーブングシーケンスはシンボルオフセットシーケンス及びトグリングビットに基づいて生成され、

前記トグリングビットはモジュロ演算によって生成され、

前記シンボルオフセットシーケンスは FFT (Fast Fourier Transform) サイズに基づいて計算され、前記シンボルオフセットシーケンスは二つの連続した OFDM シンボルを含むそれぞれの OFDM シンボルペアに対して生成され、

前記インターリーブングシーケンスが前記シンボルオフセットシーケンス及び前記トグリングビットに基づいて生成された後、前記インターリーブングシーケンスのアドレスが OFDM シンボル範囲内にあるかをチェックし；

前記少なくとも一つのシグナルフレーム内の周波数インターリーブされたデータを OFDM (Orthogonal Frequency Division Multiplexing) 方式で変調する変調器；並びに

前記変調されたデータを含む放送信号を送信する送信器；を備えてなる、放送信号伝送装置。

【請求項 8】

前記少なくとも一つの信号フレームは複数のシンボルを含んでなり、

前記複数のシンボルのそれぞれは複数のデータセルを含んでなり、

前記周波数インターリーピングは、前記インターリーピングシーケンスの前記アドレスが前記データセルの数より小さい場合、前記インターリーピングシーケンスを用いて行われるものである、請求項 7 に記載の放送信号伝送装置。

【請求項 9】

前記 FFT サイズは 8 K、16 K 及び 32 K の一つであり、

前記 FFT サイズが 8 K の場合、前記インターリーピングシーケンスは 12 ビットバイナリーシーケンスに基づき、

前記 FFT サイズが 16 K の場合、前記インターリーピングシーケンスは 13 ビットバイナリーシーケンスに基づき、

前記 FFT サイズが 32 K の場合、前記インターリーピングシーケンスは 14 ビットバイナリーシーケンスに基づくものである、請求項 8 に記載の放送信号伝送装置。

【請求項 10】

放送信号受信方法であって、

少なくとも一つのシグナルフレームを含む放送信号を受信する段階；

前記少なくとも一つのシグナルフレーム内のデータを OFDM (Orthogonal Frequency Division Multiplexing) 方式で復調する段階；

前記少なくとも一つのシグナルフレームの復調されたデータを周波数デインターリーブする段階において、

前記周波数インターリーピングのためのインターリーピングシーケンスはシンボルオフセットシーケンス及びトグリングビットに基づいて生成され、

前記トグリングビットはモジュロ演算によって生成され、

前記シンボルオフセットシーケンスは FFT (Fast Fourier Transform) サイズに基づいて計算され、前記シンボルオフセットシーケンスは二つの連続した OFDM シンボルを含むそれぞれの OFDM シンボルペアに対して生成され、

前記インターリーピングシーケンスが前記シンボルオフセットシーケンス及び前記トグリングビットに基づいて生成された後、前記インターリーピングシーケンスのアドレスが OFDM シンボル範囲内にあるかをチェックし；

PLP (Physical Layer Pipe) データをデマッピングして前記周波数デインターリーブされたデータをフレームパーシングする段階；

前記 PLP データをタイムデインターリーブする段階；並びに

前記タイムデインターリーブされた PLP データをデコードする段階を含んでなる、放送信号受信方法。

【請求項 11】

前記少なくとも一つの信号フレームは複数のシンボルを含んでなり、

前記複数のシンボルのそれぞれは複数のデータセルを含んでなり、

前記周波数インターリーピングは、前記インターリーピングシーケンスの前記アドレスが前記データセルの数より小さい場合、前記インターリーピングシーケンスを用いて行われる、請求項 10 に記載の放送信号受信方法。

【請求項 12】

前記 FFT サイズは 8 K、16 K 及び 32 K の一つであり、

前記 FFT サイズが 8 K の場合、前記インターリーピングシーケンスは 12 ビットバイナリーシーケンスに基づき、

前記 FFT サイズが 16 K の場合、前記インターリーピングシーケンスは 13 ビットバイナリーシーケンスに基づき、

前記 FFT サイズが 32 K の場合、前記インターリーピングシーケンスは 14 ビットバイナリーシーケンスに基づくものである、請求項 11 に記載の放送信号受信方法。

【請求項 13】

放送信号受信装置であって、

少なくとも一つのシグナルフレームを含む放送信号を受信する受信機；

前記少なくとも一つのシグナルフレーム内のデータを OFDM (Orthogonal Frequency Division Multiplexing) 方式で復調する変調器；

前記少なくとも一つのシグナルフレームの復調されたデータを周波数デインターリーブする周波数デインターリーバーにおいて、

前記周波数インターリーブのためのインターリーブシーケンスはシンボルオフセットシーケンス及びトグリングビットに基づいて生成され、

前記トグリングビットはモジュロ演算によって生成され、

前記シンボルオフセットシーケンスは FFT (Fast Fourier Transform) サイズに基づいて計算され、前記シンボルオフセットシーケンスは二つの連続した OFDM シンボルを含むそれぞれの OFDM シンボルペアに対して生成され、

前記インターリーブシーケンスが前記シンボルオフセットシーケンス及び前記トグリングビットに基づいて生成された後、前記インターリーブシーケンスのアドレスが OFDM シンボル範囲内にあるかをチェックし；

PLP (Physical Layer Pipe) データをデマッピングして前記周波数デインターリーブされたデータをフレームパーシングするフレームパーサー；

前記 PLP データをタイムデインターリーブするタイムデインターリーバー；並びに

前記タイムデインターリーブされた PLP データをデコードするデコーダーを備えてなる、放送信号受信装置。

【請求項 14】

前記少なくとも一つの信号フレームは複数のシンボルを含んでなり、

前記複数のシンボルのそれぞれは複数のデータセルを含んでなり、

前記周波数インターリーブは、前記インターリーブシーケンスの前記アドレスが前記データセルの数より小さい場合、前記インターリーブシーケンスを用いて行われる、請求項 13 に記載の放送信号受信装置。

【請求項 15】

前記 FFT サイズは 8 K、16 K 及び 32 K の一つであり、

前記 FFT サイズが 8 K の場合、前記インターリーブシーケンスは 12 ビットバイナリーシーケンスに基づき、

前記 FFT サイズが 16 K の場合、前記インターリーブシーケンスは 13 ビットバイナリーシーケンスに基づき、


前記 FFT サイズが 32 K の場合、前記インターリーブシーケンスは 14 ビットバイナリーシーケンスに基づくものである、請求項 14 に記載の放送信号受信装置。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2015/003246

A. CLASSIFICATION OF SUBJECT MATTER H04L 27/26(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H04L 27/26; H04H 20/71; H04L 27/28 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean Utility models and applications for Utility models: IPC as above Japanese Utility models and applications for Utility models: IPC as above Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS (KIPO internal) & Keywords: PLP, interleaving, FFT size		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2009-0190677 A1 (JOKELA, Tero et al.) 30 July 2009 See paragraphs [0099]-[0109] and figures 7, 8.	1-8
Y	US 2009-0296838 A1 (ATUNGSIRI, Samuel Asanbeng et al.) 03 December 2009 See paragraphs [0070]-[0076] and figure 4.	1-8
A	US 2013-0243116 A1 (KO, Woo Suk et al.) 19 September 2013 See paragraphs [0069]-[0116] and figures 1-6.	1-8
A	US 2013-0064314 A1 (KO, Woo Suk et al.) 14 March 2013 See paragraphs [0081]-[0135] and figures 1-7.	1-8
A	US 2009-0168909 A1 (STADELMEIER, Lothar et al.) 02 July 2009 See paragraphs [0036]-[0084] and figures 1-15.	1-8
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
<p>* Special categories of cited documents:</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier application or patent but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p> <p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&" document member of the same patent family</p>		
Date of the actual completion of the international search 26 JUNE 2015 (26.06.2015)		Date of mailing of the international search report 29 JUNE 2015 (29.06.2015)
Name and mailing address of the ISA/KR  Korean Intellectual Property Office Government Complex-Daejeon, 189 Seousa-ro, Daejeon 302-701, Republic of Korea Facsimile No. 82-42-472-7140		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/003246

Patent document cited in search report	Publication date	Patent family member	Publication date
US 2009-0190677 A1	30/07/2009	CN 101933260 A	29/12/2010
		CN 101933260 B	19/09/2012
		EP 2235856 A1	06/10/2010
		RU 2010135260 A	10/03/2012
		RU 2011151795 A	10/02/2013
		RU 2483448 C2	27/05/2013
		US 8248910 B2	21/08/2012
		WO 2009-095525 A1	06/08/2009
US 2009-0296838 A1	03/12/2009	CN 101594330 A	02/12/2009
		CN 101594330 B	25/09/2013
		CN 101594331 A	02/12/2009
		CN 101594331 B	25/12/2013
		CN 101594332 A	02/12/2009
		CN 101594332 B	16/04/2014
		EP 2129065 A2	02/12/2009
		EP 2129066 A2	02/12/2009
		EP 2129067 A2	02/12/2009
		EP 2129068 A2	02/12/2009
		GB 2460459 A	02/12/2009
		GB 2460459 B	11/07/2012
		GB 2460477 A	02/12/2009
		JP 05392905 B2	22/01/2014
		JP 2009-290874 A	10/12/2009
		KR 10-1302888 B1	06/09/2013
		KR 10-2009-0124974 A	03/12/2009
		KR 10-2009-0124975 A	03/12/2009
		TW 201012141 A	16/03/2010
		TW 201014288 A	01/04/2010
		TW 1450540 B	21/08/2014
TW 1466507 B	21/12/2014		
US 2009-0296840 A1	03/12/2009		
US 8170092 B2	01/05/2012		
US 8175142 B2	08/05/2012		
US 2013-0243116 A1	19/09/2013	KR 10-2013-0121881 A	06/11/2013
		KR 10-2013-0122756 A	08/11/2013
		US 2013-0235952 A1	12/09/2013
		US 9008218 B2	14/04/2015
		WO 2012-067362 A2	24/05/2012
		WO 2012-067362 A3	12/07/2012
		WO 2012-070837 A2	31/05/2012
WO 2012-070837 A3	13/09/2012		
US 2013-0064314 A1	14/03/2013	AT 463914 T	15/04/2010
		AT 523013 T	15/09/2011
		AT 528896 T	15/10/2011
		AT 534222 T	15/12/2011
		CN 101897186 A	24/11/2010

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/003246

Patent document cited in search report	Publication date	Patent family member	Publication date
		CN 101897186 B	28/11/2012
		DE 602008000969 D1	20/05/2010
		DK 2157754 T3	06/02/2012
		DK 2239905 T3	05/03/2012
		DK 2239906 T3	12/12/2011
		EP 2071792 A1	17/06/2009
		EP 2071792 B1	07/04/2010
		EP 2157754 A1	24/02/2010
		EP 2157754 B1	12/10/2011
		EP 2239905 A1	13/10/2010
		EP 2239905 B1	16/11/2011
		EP 2239906 A1	13/10/2010
		EP 2239906 B1	31/08/2011
		EP 2385671 A2	09/11/2011
		EP 2385671 A3	21/03/2012
		EP 2385671 B1	11/02/2015
		EP 2824881 A2	14/01/2015
		ES 2344173 T3	19/08/2010
		ES 2373030 T3	30/01/2012
		ES 2374160 T3	14/02/2012
		ES 2375450 T3	01/03/2012
		KR 10-0917201 B1	16/09/2009
		KR 10-2009-0061587 A	16/06/2009
		KR 10-2009-0061610 A	16/06/2009
		KR 10-2014-0071974 A	12/06/2014
		KR 20-2014-0001696 U	21/03/2014
		PL 2239906 T3	31/01/2012
		RU 2010128657 A	20/01/2012
		RU 2475984 C2	20/02/2013
		SI 2157754 T1	31/01/2012
		SI 2239905 T1	31/01/2012
		SI 2239906 T1	30/12/2011
		US 2010-0246719 A1	30/09/2010
		US 2014-0112412 A1	24/04/2014
		US 2015-071378 A1	12/03/2015
		US 8351539 B2	08/01/2013
		US 8385460 B2	26/02/2013
		US 8565339 B2	22/10/2013
		US 8929481 B2	06/01/2015
		WO 2009-075532 A2	18/06/2009
		WO 2009-075532 A3	20/08/2009
US 2009-0168909 A1	02/07/2009	AU 2008-255145 A1	25/06/2009
		AU 2008-255145 B2	03/05/2012
		CN 101483629 A	15/07/2009
		CN 101483629 B	17/07/2013
		EA 015539 B1	30/08/2011
		EA 200802309 A1	30/10/2009
		EP 2071757 A1	17/06/2009
		EP 2071758 A1	17/06/2009

국제조사보고서

국제출원번호
PCT/KR2015/003246

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H04L 27/26(2006.01)		
B. 조사된 분야 조사된 최소문헌(국제특허분류용 기제) H04L 27/26; H04H 20/71; H04L 27/28		
조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌만에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌만에 기재된 IPC		
국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eCOMPASS(특허청 내부 검색시스템) & 키워드: PLP, interleaving, FFT size		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기제	관련 청구항
Y	US 2009-0190677 A1 (TERO JOKELA et al.) 2009.07.30 단락 [0099]-[0109] 및 도면 7, 8 참조.	1-8
Y	US 2009-0296838 A1 (SAMUEL ASANBENG ATUNGSIRI et al.) 2009.12.03 단락 [0070]-[0076] 및 도면 4 참조.	1-8
A	US 2013-0243116 A1 (WOO SUK KO et al.) 2013.09.19 단락 [0089]-[0116] 및 도면 1-6 참조.	1-8
A	US 2013-0064314 A1 (WOO SUK KO et al.) 2013.03.14 단락 [0081]-[0135] 및 도면 1-7 참조.	1-8
A	US 2009-0168909 A1 (LÖTHAR STADELMEIER et al.) 2009.07.02 단락 [0036]-[0084] 및 도면 1-15 참조.	1-8
<input type="checkbox"/> 추가 문헌이 C(계속)에 기재되어 있습니다. <input checked="" type="checkbox"/> 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: "A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 "E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 출원 또는 특허 문헌 "L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 "O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 "P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 "T" 국제출원일 또는 우선일 후에 공개된 문헌으로 출원과 상충하지 않으나 발명의 기초가 되는 원리나 이점을 이해하기 위해 인용된 문헌 "X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 입증된 것으로 본다. "Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. "Z" 동일한 기술분야에 속하는 문헌		
국제조사의 실제 완료일 2015년 08월 26일 (26.08.2015)	국제조사보고서 발송일 2015년 10월 08일 (08.10.2015)	
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (302-701) 대전광역시 서구 평사로 189, 4동 (문산동, 정부대전청사) 팩스 번호 +82-42-472-7140	심사관 김도원 전화번호 +82-42-481-5560	

서식 PCT/ISA/210 (두 번째 용지) (2015년 1월)



국제조사보고서 대응특허에 관한 정보		국제출원번호 PCT/KR2015/003246	
국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
US 2009-0190677 A1	2009/07/30	CN 101933280 A	2010/12/29
		CN 101933280 B	2012/09/19
		EP 2235856 A1	2010/10/06
		RU 2010135280 A	2012/03/10
		RU 2011151795 A	2013/02/10
		RU 2483448 C2	2013/05/27
		US 8248910 B2	2012/08/21
		WO 2009-095525 A1	2009/08/06
		US 2009-0296838 A1	2009/12/03
CN 101594330 B	2013/09/25		
CN 101594331 A	2009/12/02		
CN 101594331 B	2013/12/23		
CN 101594332 A	2009/12/02		
CN 101594332 B	2014/04/16		
EP 2129065 A2	2009/12/02		
EP 2129066 A2	2009/12/02		
EP 2129067 A2	2009/12/02		
EP 2129068 A2	2009/12/02		
GB 2460459 A	2009/12/02		
GB 2460459 B	2012/07/11		
GB 2460477 A	2009/12/02		
JP 05392905 B2	2014/01/22		
JP 2009-280874 A	2009/12/10		
KR 10-1302888 B1	2013/09/06		
KR 10-2009-0124974 A	2009/12/03		
KR 10-2009-0124975 A	2009/12/03		
TW 201012141 A	2010/03/16		
TW 201014238 A	2010/04/01		
TW I450540 B	2014/08/21		
TW I466507 B	2014/12/21		
US 2009-0296840 A1	2009/12/03		
US 8170092 B2	2012/05/01		
US 8175142 B2	2012/05/08		
US 2013-0243116 A1	2013/09/19	KR 10-2013-0121881 A	2013/11/06
		KR 10-2013-0122756 A	2013/11/08
		US 2013-0235952 A1	2013/09/12
		US 9008218 B2	2015/04/14
		WO 2012-067362 A2	2012/05/24
		WO 2012-067362 A3	2012/07/12
		WO 2012-070837 A2	2012/05/31
WO 2012-070837 A3	2012/09/13		
US 2013-0064314 A1	2013/03/14	AT 463914 T	2010/04/15
		AT 523013 T	2011/09/15
		AT 528896 T	2011/10/15
		AT 534222 T	2011/12/15
		CN 101897186 A	2010/11/24

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/003246

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		CN 101897186 B	2012/11/28
		DE 602008000969 D1	2010/05/20
		DK 2157754 T3	2012/02/06
		DK 2239905 T3	2012/03/05
		DK 2239906 T3	2011/12/12
		EP 2071792 A1	2009/06/17
		EP 2071792 B1	2010/04/07
		EP 2157754 A1	2010/02/24
		EP 2157754 B1	2011/10/12
		EP 2239905 A1	2010/10/13
		EP 2239905 B1	2011/11/16
		EP 2239906 A1	2010/10/13
		EP 2239906 B1	2011/08/31
		EP 2385671 A2	2011/11/09
		EP 2385671 A3	2012/03/21
		EP 2385671 B1	2015/02/11
		EP 2824881 A2	2015/01/14
		ES 2344173 T3	2010/08/19
		ES 2373030 T3	2012/01/30
		ES 2374160 T3	2012/02/14
		ES 2375450 T3	2012/03/01
		KR 10-0917201 B1	2009/09/16
		KR 10-2009-0061587 A	2009/06/16
		KR 10-2009-0061610 A	2009/06/16
		KR 10-2014-0071974 A	2014/06/12
		KR 20-2014-0001696 U	2014/03/21
		PL 2239906 T3	2012/01/31
		RU 2010128657 A	2012/01/20
		RU 2475984 C2	2013/02/20
		SI 2157754 T1	2012/01/31
		SI 2239905 T1	2012/01/31
		SI 2239906 T1	2011/12/30
		US 2010-0246719 A1	2010/09/30
		US 2014-0112412 A1	2014/04/24
		US 2015-071378 A1	2015/03/12
		US 8351539 B2	2013/01/08
		US 8385460 B2	2013/02/26
		US 8565339 B2	2013/10/22
		US 8929481 B2	2015/01/06
		WO 2009-075532 A2	2009/06/18
		WO 2009-075532 A3	2009/08/20
US 2009-0168909 A1	2009/07/02	AU 2008-255145 A1	2009/06/25
		AU 2008-255145 B2	2012/05/03
		CN 101483629 A	2009/07/15
		CN 101483629 B	2013/07/17
		EA 015539 B1	2011/08/30
		EA 200802309 A1	2009/10/30
		EP 2071757 A1	2009/06/17
		EP 2071758 A1	2009/06/17

서식 PCT/ISA/210 (대응특허 추가용지) (2015년 1월)

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(74)代理人 100174137
弁理士 酒谷 誠一

(74)代理人 100184181
弁理士 野本 裕史

(72)発明者 ベク, ジョンソブ
大韓民国 137-893 ソウル, ソウチョ-ク ヤンジェ-デロ 11ギル, 19, エルジー
エレクトロニクス インコーポレイティド, アイピー センター

(72)発明者 コ, ウースク
大韓民国 137-893 ソウル, ソウチョ-ク ヤンジェ-デロ 11ギル, 19, エルジー
エレクトロニクス インコーポレイティド, アイピー センター

(72)発明者 ホン, ソンリョン
大韓民国 137-893 ソウル, ソウチョ-ク ヤンジェ-デロ 11ギル, 19, エルジー
エレクトロニクス インコーポレイティド, アイピー センター

Fターム(参考) 5J065 AG06
5K014 FA16

【要約の続き】

【選択図】 図1