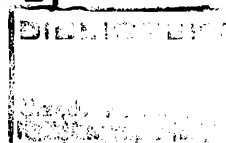




906j 7/48

# POLSKIEJ RZECZYPOSPOLITEJ LUDOWEJ OPIS PATENTOWY



Nr 42954

42m<sup>3</sup> 7/48  
Kl. 42 m, 36

Wincenty Balasiński

Warszawa, Polska

## Sposób wykonywania czterech podstawowych działań arytmetycznych stopnia pierwszego w elektronowych i innych urządzeniach cyfrowych

Patent trwa od dnia 1 kwietnia 1959 r.

Sposób wykonywania czterech podstawowych działań arytmetycznych według wynalazku ma zastosowanie w elektronowych i innych urządzeniach cyfrowych pracujących w systemie  $(-2)$  lub w minus-dwójkowo kodowanym systemie dziesiętnym. Umożliwia on jednolite logicznie i stosunkowo proste projektowanie układów dla dokonywania arytmetycznych działań podstawowych na liczbach względnych.

W systemie  $(-2)$  ciąg symboli  $(\dots a_1 a_0, a_{-1} \dots)_{-2}$  oznacza liczbę względną

$$\alpha = \sum_i a_i \cdot (-2)^i$$

gdzie  $i$  — indeksy rzędu, czyli kolejne liczby całkowite,  $a_i$  — bity (cyfry dwójkowe) rzędu  $i$ , które przybierają wartości 0, lub  $-1$  (tzw. notacja ujemna), albo 0, lub  $+1$  (tzw. notacja dodatnia), oznaczane umownie „0” i „1”.

Na dwóch liczbach względnych  $\alpha, \beta$  można

wykonać następujące działania nazywane podstawowymi stopnia pierwszego:

$$\gamma = \alpha + \beta; \gamma = \alpha - \beta; \gamma = -\alpha + \beta; \gamma = -\alpha - \beta.$$

W  $(+2)$  systemie dopełnieniowym algorytmy pierwszych trzech operacji wymagają jednego przeniesienia, a ostatniej dwóch. Operację tę jednak można sprowadzić do pierwszych. W systemie  $(-2)$  pierwsze trzy operacje wymagają dwóch przeniesień a ostatnia jednego.

Sumator bezpośrednio realizujący na liczbach  $(-2)$  tę czwartą operację pracuje według wynalazku w układzie logicznym wynikającym z tabeli na fig. 1a., w której  $a_i$  i  $b_i$  są bitami składników (argumentów) rzędu  $i$ ,  $p_i$  — bitem przeniesienia na rząd  $i$ ,  $c_i$  — bitem wyniku tj. liczby  $\gamma = -\alpha - \beta$ .

Dla zrealizowania tej samej operacji  $-\alpha - \beta$  na liczbach systemu  $(-2)$  można użyć sumatorów wykonujących normalnie działania  $\alpha + \beta$ ,

$\alpha - \beta$ ,  $-\alpha + \beta$  na liczbach systemu (+2), a zmodyfikowanych według wynalazku następuje:

a. sprzęgnięcie wejścia wprowadzającego przeniesienie z rzędu niższego z wyjściem wyprowadzającym przeniesienie na rząd wyższy następuje przez negację,

b. wprowadzenie bitów dodajnej i dodajnika  $a_i$  i  $b_i$  do sumatora  $\alpha + \beta$  następuje przez negację, albo wprowadzenie bitów odjemnika (tj.  $b_i$  w sumatorze  $\alpha - \beta$ , lub  $a_i$  w sumatorze  $-\alpha + \beta$ ) i wyprowadzenie bitu wyniku  $c_i$  odbywa się przez negację.

Modyfikacje sumatorów (+2) umożliwiające zrealizowanie na nich działania  $-\alpha - \beta$  na liczbach systemu (-2) są przedstawione na fig. 2.

W opisanych sumatorach minus- i plus-dwójkowych założono, że przeniesienie wprowadzane na najniższy rząd liczby,  $p_{i_{min}} = 0$ .

Wykonanie operacji  $-\alpha - \beta$  na liczbach systemu (-2) za pomocą sumatorów przedstawionych na fig. 1b. i fig. 2. jest również możliwe w wypadku założenia  $p_{i_{min}} = 1$ , jeśli dodatkowo zanegować wprowadzane bity  $a_i$  i  $b_i$  oraz wyprowadzany bit wyniku  $c_i$ . Odpowiednia dodatkowa modyfikacja przedstawiona jest na fig. 3.

Sprowadzenie dwuprzeniesieniowych — dla systemu (-2) — operacji  $\alpha + \beta$ ,  $\alpha - \beta$  i  $-\alpha + \beta$  do operacji  $-\alpha - \beta$  może być dokonane za pomocą układów (układu) zmieniających znaki obu argumentów (znak jednego z nich) albo za pomocą samego sumatora  $-\alpha - \beta$ .

Przykład sprowadzenia operacji  $\alpha + \beta$  do operacji  $-\alpha - \beta$  za pomocą układów zmiany znaku podaje fig. 4a. Układ zmiany znaku, P, pracuje w układzie logicznym według tabeli na fig. 4b, gdzie  $(-a)_i$  oznacza otrzymywany bit rzędu  $i$  liczby przeciwnej do wprowadzanej do układu P.

Z tabeli na fig. 4b. widać, że aby nie zmieniać znaku liczby przeprowadzanej przez układ P wystarczy przerwać drogę przeniesień  $p_i + 1$  do  $p_i$  (blokada przeniesień). Zablockowane na przykład w ten sposób przeniesienia w prawym układzie P (wejście  $s$  na fig. 4a) powodują, że w wyniku otrzymuje się  $\gamma = \alpha - \beta$ .

Realizacja na przykład operacji  $\alpha + \beta$  wyłącznie za pomocą sumatora  $-\alpha - \beta$  może na-

stać w dwóch krokach: 1°. wykonanie działania  $-\alpha - \beta = \gamma'$  oraz 2°. wprowadzenie na jedno z wejść sumatora wyniku  $\gamma'$  celem otrzymania  $-\gamma' - 0 = \gamma$ .

Odpowiednie sterowanie blokadami przeniesień (wejścia  $s$  i  $r$  na fig. 4a.) lub krokami działań na sumatorze  $-\alpha - \beta$  umożliwia wykonanie wszystkich czterech podstawowych działań arytmetycznych stopnia pierwszego na (-2) liczbach  $\alpha$  i  $\beta$ .

## Zastrzeżenia patentowe

1. Sposób wykonywania czterech podstawowych działań arytmetycznych stopnia pierwszego w elektronowych i innych urządzeniach cyfrowych na dwóch liczbach względnie przedstawionych w systemie (-2),  $\alpha$  i  $\beta$ , znamienny tym, że trzy operacje  $\alpha + \beta$ ,  $\alpha - \beta$  i  $-\alpha + \beta$  sprowadza się przez odwrócenie znaku składnika, składników lub wyniku do wykonywania działania  $-\alpha - \beta$ .
2. Sposób wykonywania działań arytmetycznych według zastrz. 1, znamienny tym, że dla sprowadzenia operacji  $\alpha + \beta$ ,  $\alpha - \beta$  i  $-\alpha + \beta$  do operacji  $-\alpha - \beta$  wykorzystany jest sumator realizujący operację  $-\alpha - \beta$ .
3. Sposób wykonywania działań arytmetycznych według zastrz. 1 i 2, znamienny tym, że wykonanie podstawowego działania  $-\alpha - \beta$  odbywa się w sumatorze, którego układ logiczny wynika z tabeli zamieszczonej na fig. 1a., gdzie  $a_i$  i  $b_i$  — bity (cyfry dwójkowe) rzędu  $i$ -tego liczb  $\alpha$  i  $\beta$ ,  $p_i$  — bit przeniesienia z rzędu  $(i-1)$ -ego na rząd  $i$ -ty,  $p_i + 1$  — bit przeniesienia z rzędu  $i$ -tego na rząd  $(i+1)$ ,  $c_i$  — bit rzędu  $i$ -tego liczby  $\gamma = -\alpha - \beta$ .
4. Sposób wykonywania działań arytmetycznych według zastrz. 1 i 2, znamienny tym, że do wykonania podstawowego działania  $-\alpha - \beta$  w systemie (-2) użyty jest sumator  $\alpha + \beta$ ,  $\alpha - \beta$  lub  $-\alpha + \beta$  systemu (+2), w którym sprzęgnięcie wejścia wprowadzającego przeniesienie z rzędu niższego z wyjściem wyprowadzającym przeniesienie na rząd wyższy odbywa się przez negację.

Wincenty Balasiński

| $a_i$ | $b_i$ | $p_i$ | $c_i$ | $p_{i+1}$ |
|-------|-------|-------|-------|-----------|
| 0     | 0     | 0     | 0     | 0         |
| 1     | 0     | 0     | 1     | 1         |
| 0     | 1     | 0     | 1     | 1         |
| 1     | 1     | 0     | 0     | 1         |
| 0     | 0     | 1     | 1     | 0         |
| 1     | 0     | 1     | 0     | 0         |
| 0     | 1     | 1     | 0     | 0         |
| 1     | 1     | 1     | 1     | 1         |

fig. 1a

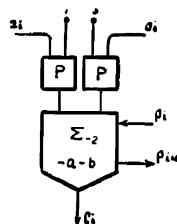


fig. 4a

| $a_i$ | $p_i$ | $(-a)_i$ | $p_{i+1}$ |
|-------|-------|----------|-----------|
| 0     | 0     | 0        | 0         |
| 1     | 0     | 1        | 1         |
| 0     | 1     | 1        | 0         |
| 1     | 1     | 0        | 0         |

fig. 4b

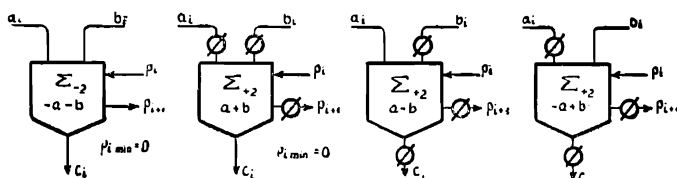


fig. 1b

fig. 2

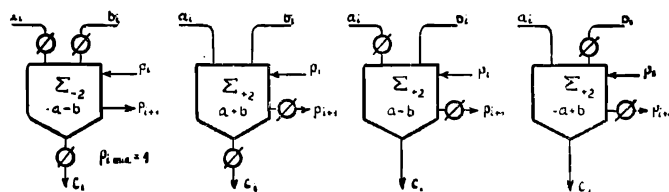


fig. 3