



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I512976 B

(45)公告日：中華民國 104 (2015) 年 12 月 11 日

(21)申請案號：099105833

(22)申請日：中華民國 99 (2010) 年 03 月 01 日

(51)Int. Cl. : H01L29/78 (2006.01)

H01L23/52 (2006.01)

(30)優先權：2009/03/05 日本

2009-051779

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：木村肇 KIMURA, HAJIME (JP)

(74)代理人：林志剛

(56)參考文獻：

JP 2002-189232A

JP 2006-242987A

JP 2007-134687A

審查人員：林士淵

申請專利範圍項數：16 項 圖式數：48 共 195 頁

(54)名稱

半導體裝置

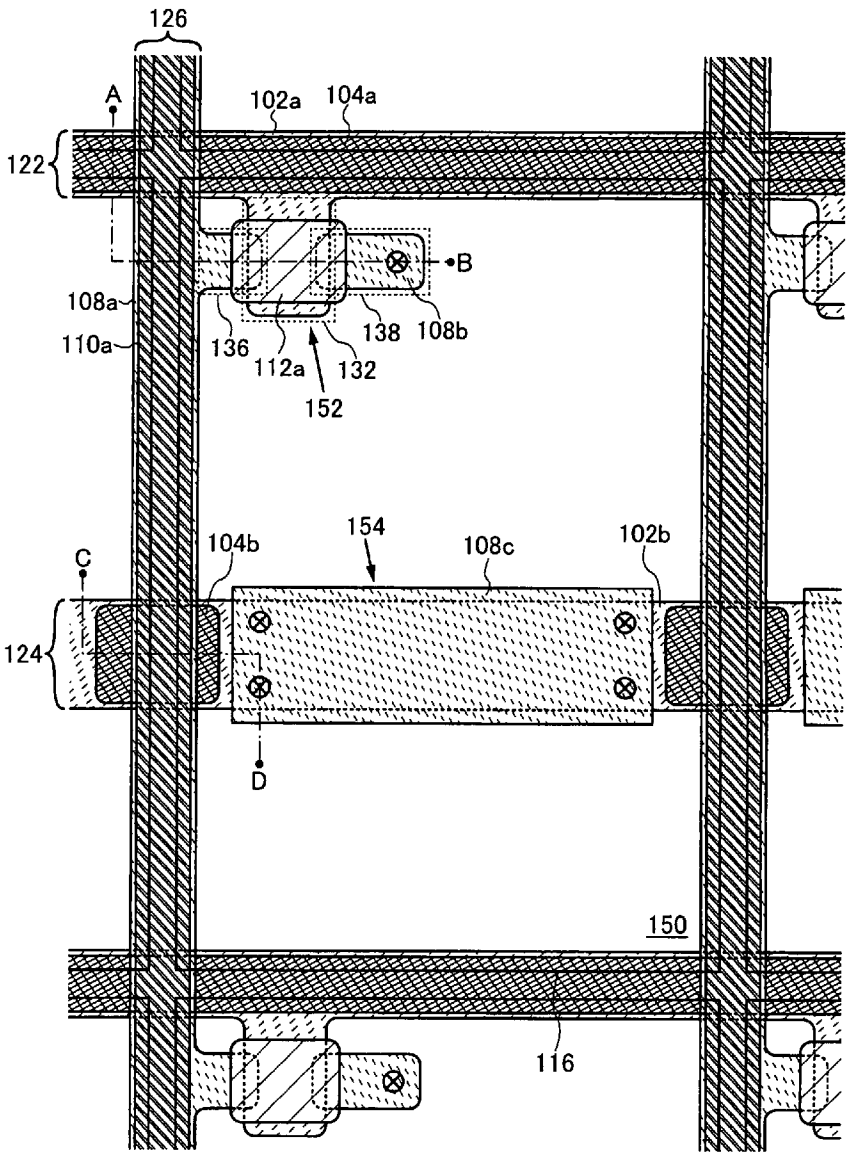
SEMICONDUCTOR DEVICE

(57)摘要

本發明的目的在於提供一種佈線電阻低的半導體裝置、透過率高的半導體裝置或孔徑率高的半導體裝置。使用具有透光性的材料形成閘極電極、半導體層、源極電極或汲極電極，並使用電阻率低於具有透光性的材料的電阻率的材料形成閘極佈線或源極佈線等佈線。另外，藉由層疊具有透光性的材料和比該具有透光性的材料的電阻率低的材料來形成源極佈線和/或閘極佈線。

It is an object to provide a semiconductor device with low wiring resistance, high transmittance, or a high aperture ratio. A gate electrode, a semiconductor layer, and a source electrode and a drain electrode are formed using a material having a light-transmitting property and a wiring such as a gate wiring or a source wiring is formed using a material whose resistivity is lower than that of the material having a light-transmitting property. Alternatively, the source wiring and/or the gate wiring are/is formed by a stack of a material having a light-transmitting property and a material whose resistivity is lower than that of the material having a light-transmitting property.

圖1



- 102a . . . 導電層
- 102b . . . 導電層
- 104a . . . 導電層
- 104b . . . 導電層
- 108a . . . 導電層
- 108b . . . 導電層
- 108c . . . 導電層
- 110a . . . 導電層
- 112a . . . 半導體層
- 116 . . . 導電層
- 122 . . . 佈線
- 124 . . . 佈線
- 126 . . . 佈線
- 132 . . . 電極
- 136 . . . 電極
- 138 . . . 電極
- 150 . . . 像素部
- 152 . . . 電晶體
- 154 . . . 儲存電容部

776946

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：99105833

※申請日：99 年 03 月 01 日

※IPC 分類：H01L 29/178

一、發明名稱：(中文／英文)

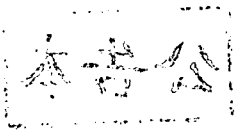
半導體裝置

Semiconductor device

H01L 23/10 (2006.01)
(2006.01)

二、中文發明摘要：

本發明的目的在於提供一種佈線電阻低的半導體裝置、透過率高的半導體裝置或孔徑率高的半導體裝置。使用具有透光性的材料形成閘極電極、半導體層、源極電極或汲極電極，並使用電阻率低於具有透光性的材料的電阻率的材料形成閘極佈線或源極佈線等佈線。另外，藉由層疊具有透光性的材料和比該具有透光性的材料的電阻率低的材料來形成源極佈線和/或閘極佈線。



三、英文發明摘要：

It is an object to provide a semiconductor device with low wiring resistance, high transmittance, or a high aperture ratio. A gate electrode, a semiconductor layer, and a source electrode and a drain electrode are formed using a material having a light-transmitting property and a wiring such as a gate wiring or a source wiring is formed using a material whose resistivity is lower than that of the material having a light-transmitting property. Alternatively, the source wiring and/or the gate wiring are/is formed by a stack of a material having a light-transmitting property and a material whose resistivity is lower than that of the material having a light-transmitting property.

四、指定代表圖：

(一) 本案指定代表圖為：第(1)圖。

(二) 本代表圖之元件符號簡單說明：

102a：導電層

102b：導電層

104a：導電層

104b：導電層

108a：導電層

108b：導電層

108c：導電層

110a：導電層

112a：半導體層

116：導電層

122：佈線

124：佈線

126：佈線

132：電極

136：電極

138：電極

150：像素部

152：電晶體

154：儲存電容部

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明係關於半導體裝置、顯示裝置、發光裝置及其製造方法。尤其關於具有由將氧化物半導體膜用作通道形成區的薄膜電晶體構成的電路的半導體裝置及其製造方法。

【先前技術】

目前，作為以液晶顯示裝置為代表的顯示裝置的切換元件，將非晶矽等的矽層用作通道層的薄膜電晶體（TFT）受到廣泛應用。使用非晶矽的薄膜電晶體具有以下優點：雖然其場效應遷移率低，但是可以對應於玻璃基板的大面積化。

另外，近年來使用呈現半導體特性的金屬氧化物來製造薄膜電晶體，並將該薄膜電晶體應用於電子裝置和光裝置的技術受到注目。例如，在金屬氧化物中，已知氧化鎢、氧化錫、氧化銦、氧化鋅等呈現半導體特性。將由上述那樣的金屬氧化物構成的透明半導體層用作通道形成區的薄膜電晶體已被公開（專利文獻1）。

另外，已研討出以下技術：藉由使用具有透光性的氧化物半導體層形成電晶體的通道形成層並且還使用具有透光性的透明導電膜形成閘極電極、源極電極以及汲極電極來提高孔徑率（專利文獻2）。

藉由提高孔徑率，光的利用效率提高，從而顯示裝置

可以節省電力並實現小型化。另一方面，從顯示裝置的大型化或應用於可攜式設備的觀點來看，不但需要提高孔徑率還需要進一步降低耗電量。

另外，作為對電光元件的透明電極配置金屬輔助佈線的方法，已知有如下方法：在透明電極的上方或下方，以能夠與透明電極導通的方式將金屬輔助佈線和透明電極重疊地配置（例如參照專利文獻 3）。

另外，已知以下結構：使用 ITO、 SnO_2 等的透明導電膜構成設置在主動矩陣基板上的附加電容電極，並且為了降低附加電容電極的電阻，將由金屬膜構成的輔助佈線以接觸附加電容電極的方式設置（例如參照專利文獻 4）。

另外，已知在使用非晶氧化物半導體膜的場效應電晶體中，作為閘極電極、源極電極以及汲極電極的各電極可以使用銦錫氧化物（ITO）、銦鋅氧化物、 ZnO 、 SnO_2 等的透明電極；Al、Ag、Cr、Ni、Mo、Au、Ti、Ta 等的金屬電極；或者包含上述金屬的合金的金屬電極等，並且藉由層疊兩層以上的上述材料可以降低接觸電阻或提高介面強度（例如參照專利文獻 5）。

另外，已知作為使用非晶氧化物半導體的電晶體的源極電極、汲極電極、閘極電極及輔助電容電極的材料，可以使用銦（In）、鋁（Al）、金（Au）、銀（Ag）等的金屬；氧化銦（ In_2O_3 ）、氧化錫（ SnO_2 ）、氧化鋅（ ZnO ）、氧化鎘（ CdO ）、氧化銦鎘（ CdIn_2O_4 ）、氧化鎘錫（ Cd_2SnO_4 ）、氧化鋅錫（ Zn_2SnO_4 ）等氧化物材料，並且閘

極電極、源極電極及汲極電極的材料既可相同又可以不同（例如參照專利文獻 6 和 7）。

專利文獻 1：日本專利申請公開 2004-103957 號公報

專利文獻 2：日本專利申請公開 2007-81362 號公報

專利文獻 3：日本專利申請公開 1990-82221 號公報

專利文獻 4：日本專利申請公開 1990-310536 號公報

專利文獻 5：日本專利申請公開 2008-243928 號公報

專利文獻 6：日本專利申請公開 2007-109918 號公報

專利文獻 7：日本專利申請公開 2007-115807 號公報

【發明內容】

本發明的一個實施例的課題是提供一種佈線電阻低的半導體裝置。另外，本發明的一個實施例的課題是提供一種透過率高的半導體裝置。另外，本發明的一個實施例的課題是提供一種孔徑率高的半導體裝置。此外，本發明的一個實施例的課題是提供一種耗電量低的半導體裝置。另外，本發明的一個實施例的課題是提供一種能夠提供正確電壓的半導體裝置。另外，本發明的一個實施例的課題是提供一種減少了電壓降的半導體裝置。另外，本發明的一個實施例的課題是提供一種顯示品質得到提高的半導體裝置。另外，本發明的一個實施例的課題是提供一種降低了接觸電阻的半導體裝置。另外，本發明的一個實施例的課題是提供一種減少了閃爍的半導體裝置。另外，本發明的一個實施例的課題是提供一種截止電流小的半導體裝置。

另外，對這些課題的記載並不妨礙其他的課題的存在。另外，本發明的一個實施例並不需要解決所有上述課題。

為瞭解解決上述問題，本發明的一個實施例使用具有透光性的材料形成閘極電極、半導體層、源極電極或汲極電極，並使用電阻率比具有透光性的材料的電阻率低的材料形成閘極佈線或源極電極佈線等佈線。

此外，本發明的一個實施例提供一種半導體裝置，該半導體裝置包括：使用具有透光性的第一導電層形成的第一電極；與第一電極電連接並使用第一導電層和其電阻比第一導電層的電阻低的第二導電層的層疊結構形成的第一佈線；形成在第一電極以及第一佈線上的絕緣層；形成在絕緣層上並使用具有透光性的第三導電層形成的第二電極；與第二電極電連接並使用第三導電層和其電阻比第三導電層低的電阻的第四導電層的層疊結構形成的第二佈線；使用具有透光性的第五導電層形成的第三電極；以及在絕緣層上以與第一電極重疊的方式形成並形成在第二電極以及第三電極上的半導體層。

另外，本發明的一個實施例提供一種半導體裝置，該半導體裝置包括：使用具有透光性的第一導電層形成的第一電極；與第一電極電連接並使用第一導電層和其電阻比第一導電層的電阻低的第二導電層形成的第一佈線；使用具有透光性的第三導電層形成的第二佈線；形成在第一電極、第一佈線以及第二佈線上的絕緣層；形成在絕緣層上並使用具有透光性的第四導電層形成的第二電極；與第二

電極電連接並使用第四導電層和其電阻比第四導電層低的電阻的第五導電層的層疊結構形成的第三佈線；使用具有透光性的第六導電層形成的第三電極；形成在第二佈線上並具有透光性的第七導電層；以及在絕緣層上以與第一電極重疊的方式形成並形成在第二電極以及第三電極上的半導體層。

另外，可以使用各種方式的開關，例如有電開關或機械開關等。換而言之，只要可以控制電流的流動即可，而不限定於特定開關。例如，作為開關，可以使用電晶體（例如，雙極電晶體或 MOS 電晶體等）、二極體（例如，PN 二極體、PIN 二極體、肖特基二極體、MIM（Metal Insulator Metal；金屬－絕緣體－金屬）二極體、MIS（Metal Insulator Semiconductor；金屬－絕緣體－半導體）二極體、二極體連接的電晶體等）等。或者，可以使用組合它們後的邏輯電路作為開關。

作為機械開關的例子，有像數位微鏡裝置（DMD）那樣，利用 MEMS（微電子機械系統）技術的開關。該開關具有以機械方式可動的電極，並且藉由該電極移動來控制導通和非導通以實現工作。

在使用電晶體作為開關的情況下，由於該電晶體單作為開關來工作，因此對電晶體的極性（導電類型）沒有特別限制。然而，在想要抑制截止電流的情況下，最好採用具有較小截止電流的極性的電晶體。作為截止電流較小的電晶體，有具有 LDD 區的電晶體或具有多閘極結構的電

晶體等。或者，當在作為開關來工作的電晶體的源極電極端子的電位接近於低電位側電源（ V_{ss} 、 GND 、 $0V$ 等）的電位的數值的狀態下使其工作時，最好採用 N 通道型電晶體。相反，當在源極電極端子的電位接近於高電位側電源（ V_{dd} 等）的電位的數值的狀態下使其工作時，最好採用 P 通道型電晶體。這是因為如下緣故：若是 N 通道型電晶體，則當在源極電極端子接近於低電位側電源的電位的數值的狀態下使其工作時，若是 P 通道型電晶體，則當在源極電極端子接近於高電位側電源的電位的數值的狀態下使其工作時，可以增大閘極－源極電極間電壓的絕對值，因此作為開關使其更精確地工作。再者，這是因為電晶體進行源極電極跟隨工作的情況較少，所以導致輸出電壓變小的情況少。

另外，可以藉由使用 N 通道型電晶體和 P 通道型電晶體兩者來形成 $CMOS$ 型開關以作為開關。當採用 $CMOS$ 型開關時，因為若 P 通道型電晶體或 N 通道型電晶體中的某一方的電晶體導通則電流流動，因此作為開關更容易起作用。例如，無論輸入開關的輸入信號的電壓是高或低，都可以適當地輸出電壓。而且，由於可以降低用於使開關導通或截止的信號的電壓振幅值，所以還可以減少耗電量。

另外，在將電晶體作為開關來使用的情況下，開關具有輸入端子（源極端子或汲極電極端子的一方）、輸出端子（源極端子或汲極電極端子的另一方）、以及控制導通的端子（閘極端子）。另一方面，在將二極體作為開關來

使用的情況下，開關有時不具有控制導通的端子。因此，與使用電晶體作為開關的情況相比，藉由使用二極體作為開關的情況可以減少用於控制端子的佈線。

另外，明確地記載“A和B連接”的情況包括如下情況：A和B電連接的情況；A和B以功能方式連接的情況；以及A和B直接連接的情況。在此，A和B為物件物（例如，裝置、元件、電路、佈線、電極、端子、導電膜、層等）。因此，規定的連接關係還包括附圖或文章所示的連接關係以外的連接關係，而不侷限於如附圖或文章所示的連接關係。

例如，在A和B電連接的情況下，也可以在A和B之間連接有一個以上的能夠電連接A和B的元件（例如開關、電晶體、電容元件、電感器、電阻元件、二極體等）。或者，在A和B以功能方式連接的情況下，也可以在A和B之間連接有一個以上的能夠以功能方式連接A和B的電路（例如，邏輯電路（反相器、NAND電路、NOR電路等）、信號轉換電路（DA轉換電路、AD轉換電路、 γ 校正電路等）、電位位準轉換電路（電源電路（升壓電路、降壓電路等）、改變信號的電位位準的位準轉移電路等）、電壓源、電流源、切換電路、放大電路（能夠增大信號振幅或電流量等的電路、運算放大器、差動放大電路、源極電極跟隨電路、緩衝電路等）、信號產生電路、儲存電路、控制電路等）。例如，即使在A與B之間夾有另一電路，也能夠看作A和B以功能方式連接，只要從A輸

出的信號傳輸到 B。

另外，當明確地記載“A 和 B 電連接”的情況，包括如下情況：A 和 B 電連接（即，A 和 B 連接且在其中間夾有其他元件或其他電路）的情況；A 和 B 以功能方式連接（即，A 和 B 以功能方式連接且在其中間夾有其他電路）的情況；以及，A 和 B 直接連接（即，A 和 B 連接且其中間不夾有其他元件或其他電路）的情況。總之，明確地記載“電連接”的情況與只是簡單地記載“連接”的情況相同。

另外，作為顯示元件、具有顯示元件的裝置的顯示裝置、發光元件、以及作為具有發光元件的裝置的發光裝置，可以採用各種方式或各種元件。例如，作為顯示元件、顯示裝置、發光元件或發光裝置，可以採用利用電磁作用來改變對比度、亮度、反射率、透過率等的顯示介質，如 EL（電致發光）元件（包含有機物及無機物的 EL 元件、有機 EL 元件、無機 EL 元件）、LED（白色 LED、紅色 LED、綠色 LED、藍色 LED 等）、電晶體（依電流而發光的電晶體）、電子發射元件、液晶元件、電子墨水、電泳元件、光柵閥（GLV）、電漿顯示器（PDP）、數位微鏡裝置（DMD）、壓電陶瓷顯示器、碳奈米管等。此外，作為使用了 EL 元件的顯示裝置，可以舉出 EL 顯示器，作為使用了電子發射元件的顯示裝置，可以舉出電致發光顯示器（FED）或 SED 方式平面型顯示器（SED，即 Surface-conduction Electron-emitter Display；表面傳導電子發射

顯示器)等,作為使用了液晶元件的顯示裝置,可以舉出液晶顯示器(透過型液晶顯示器、半透過型液晶顯示器、反射型液晶顯示器、直觀型液晶顯示器、投射型液晶顯示器),並且作為使用了電子墨水或電泳元件的顯示裝置,可以舉出電子紙。

另外,EL元件是具有陽極、陰極、以及夾在陽極和陰極之間的EL層的元件。另外,作為EL層,可以使用利用來自單重態激子的發光(螢光)的層、利用來自三重態激子的發光(磷光)的層、包括利用來自單重態激子的發光(螢光)和利用來自三重態激子的發光(磷光)的層、利用有機物形成的層、利用無機物形成的層、包括利用有機物形成和利用無機物形成的層、高分子材料、低分子材料、以及包含高分子材料和低分子材料的層等。然而,不限定於此,可以使用各種元件作為EL元件。

另外,電子發射元件是將高電場集中到陰極並抽出電子的元件。例如,作為電子發射元件,可以使用主軸(spindle)型、碳奈米管(CNT)型、層疊有金屬-絕緣體-金屬的MIM(Metal-Insulator-Metal)型、層疊有金屬-絕緣體-半導體的MIS(Metal-Insulator-Semiconductor)型、MOS型、矽型、薄膜二極體型、金剛石型、表面傳導發射SCD型、金屬-絕緣體-半導體-金屬型等的薄膜型、HEED型、EL型、多孔矽型、表面傳導(SCE)型等。然而,不限定於此,可以使用各種元件作為電子發射元件。

另外,液晶元件是利用液晶的光學調變作用來控制光

的透過或非透過的元件，是利用一對電極及液晶構成的。另外，液晶的光學調變作用由施加到液晶的電場（包括橫向電場、縱向電場或傾斜電場）控制。另外，作為液晶元件，可以舉出向列相液晶、膽甾醇液晶、近晶相液晶、盤狀液晶、熱致液晶、溶致液晶、低分子液晶、高分子液晶、高分子分散型液晶（PDLC）、強電性液晶、反強電性液晶、主鏈型液晶、側鏈型高分子液晶、電漿定址液晶（PALC）、香蕉型液晶、TN（Twisted Nematic；扭轉向列）模式、STN（Super Twisted Nematic；超扭轉向列）模式、IPS（In-Plane-Switching；平面內切換）模式、FFS（Fringe Field Switching；邊緣場切換）模式、MVA（Multi-domain Vertical Alignment；多象限垂直取向）模式、PVA（Patterned Vertical Alignment；垂直取向構型）模式、ASV（Advanced Super View；流動超視覺）模式、ASM（Axially Symmetric aligned Micro-cell；軸線對稱排列微單元）模式、OCB（Optical Compensated Birefringence；光學補償彎曲）模式、ECB（Electrically Controlled Birefringence；電控雙折射）模式、FLC（Ferroelectric Liquid Crystal；鐵電液晶）模式、AFLC（AntiFerroelectric Liquid Crystal；反鐵電液晶）模式、PDLC（Polymer Dispersed Liquid Crystal；聚合物分散液晶）模式、賓主模式、藍相（Blue Phase）模式等。然而，不限定於此，可以使用各種液晶元件。

另外，電子紙是指：利用分子來進行顯示（如光學各向異性和染料分子取向等）；利用粒子來進行顯示（如電

泳、粒子移動、粒子旋轉、相變等)；藉由移動薄膜的一端而進行顯示；利用分子的發色/相變來進行顯示；藉由分子的光吸收而進行顯示；電子和電洞相結合而自發光來進行顯示等。例如，作為電子紙，可以使用微囊型電泳、水平移動型電泳、垂直移動型電泳、球狀扭轉球、磁性扭轉球、圓柱扭轉球、帶電色粉、電子粉液體、磁泳型、磁熱敏式、電潤濕、光散射（透明白濁）、膽甾醇液晶/光導電層、膽甾醇液晶、雙穩態向列相液晶、強電液晶、二色性色素·液晶分散型、可動薄膜、無色染料發消色、光致變色、電致變色、電沉積、撓性有機 EL 等。然而，不限定於此，可以使用各種物質作為電子紙。在此，可以藉由使用微囊型電泳，解決遷移粒子的凝集和沉澱，即電泳方式的缺點。電子粉液體具有高回應性、高反射率、廣視角、低耗電量、儲存性等優點。

另外，電漿顯示器具有如下結構，即以較窄的間隔使其表面形成有電極的基板和其表面形成有電極及微小的槽且在該槽內形成有螢光體層的基板對置，並裝入稀有氣體。或者，電漿顯示器還可以具有從電漿管的上下由薄膜狀電極夾住電漿管的結構。電漿管子是在玻璃管內密封放電氣體、RGB 每一個的螢光體等而得到的。而且，藉由在電極之間施加電壓產生紫外線，並使螢光體發光，而可以進行顯示。電漿顯示器可以是 DC 型 PDP、AC 型 PDP。在此，作為電漿顯示面板，可以使用 ASW（Address While Sustain；位址同時顯示）驅動；將子幀分為復位期間、地

址期間、維持期間的 ADS (Address Display Separated ; 位址顯示分離) 驅動 ; CLEAR (High-Contrast&Low Energy Address and Reduction of False Contour Sequence ; 高對比低能量位址和減小動態假輪廓) 驅動 ; ALIS (Alternate Lighting of Surfaces ; 交替發光表面) 方式 ; TERES (Technology of Reciprocal Sustainer ; 倒易維持技術) 驅動等。然而，不限定於此，可以使用各種顯示器作為電漿顯示器。

另外，需要光源的顯示裝置，例如液晶顯示器（透過型液晶顯示器、半透過型液晶顯示器、反射型液晶顯示器、直觀型液晶顯示器、投射型液晶顯示器）、利用光柵閥（GLV）的顯示裝置、利用數位微鏡裝置（DMD）的顯示裝置等的光源，可以使用電致發光、冷陰極管、熱陰極管、LED、雷射光源、汞燈等。然而，不限定於此，可以使用各種光源作為光源。

此外，作為電晶體，可以使用各種方式的電晶體。因此，對所使用的電晶體的種類沒有限制。例如，可以使用具有以非晶矽、多晶矽或微晶（也稱為奈米晶體、半非晶（semi-amorphous））矽等為代表的非單晶半導體膜的薄膜電晶體（TFT）等。在使用 TFT 的情況下，具有各種優點。例如，因為可以在比使用單晶矽時低的溫度下製造 TFT，因此可以實現製造成本的降低、或製造設備的大型化。由於可以擴大製造設備，所以可以在大型基板上製造。因此，可以同時製造多個顯示裝置，從而可以以低成本進行製造。再者，由於製造溫度低，因此可以使用低耐熱

性基板。由此，可以在玻璃基板等透光基板上製造電晶體。並且，可以藉由使用形成在透光基板上的電晶體來控制顯示元件的光透過。或者，因為電晶體的膜厚較薄，所以構成電晶體的膜的一部分能夠透過光。因此，可以提高孔徑率。

另外，當製造多晶矽時，可以藉由使用催化劑（鎳等）進一步提高結晶性，從而能夠製造電特性良好的電晶體。其結果是，可以在基板上一體地形成閘極驅動電路（掃描線驅動電路）、源極電極驅動電路（信號線驅動電路）、以及信號處理電路（信號產生電路、 γ 校正電路、DA轉換電路等）。

另外，當製造微晶矽時，可以藉由使用催化劑（鎳等）進一步提高結晶性，從而能夠製造電特性良好的電晶體。此時，僅藉由進行加熱處理而不進行雷射輻照，就可以提高結晶性。其結果是，可以在基板上一體地形成源極電極驅動電路的一部分（類比開關等）以及閘極驅動電路（掃描線驅動電路）。再者，當為了實現結晶化而不進行雷射輻照時，可以抑制矽結晶性的不均勻。因此，可以顯示圖像品質得到了提高的圖像。

另外，可以製造多晶矽或微晶矽而不使用催化劑（鎳等）。

另外，雖然希望對面板的整體使矽的結晶性提高到多晶或微晶等，但不限定於此。也可以只在面板的一部分區域中提高矽的結晶性。藉由選擇性地照射雷射，可以選擇

性地提高結晶性。例如，也可以只對作為像素以外的區域的週邊電路區域照射雷射。或者，也可以只對閘極驅動電路及源極電極驅動電路等的區域照射雷射。或者，也可以只對源極電極驅動電路的一部分（例如模擬開關）的區域照射雷射。其結果是，可以只在需要使電路高速地進行工作的區域中提高矽的結晶性。由於不需要使像素區域高速地工作，所以即使不提高結晶性，也可以使像素電路工作而不發生問題。由於提高結晶性的區域較少即可，所以也可以縮短製造製程，且可以提高處理量並降低製造成本。另外，由於所需要的製造裝置的數量較少，所以可以降低製造成本。

或者，可以使用半導體基板或 SOI 基板等來形成電晶體。藉由這樣，可以製造特性、尺寸及形狀等的不均勻性低、電流供給能力高且尺寸小的電晶體。如果使用這些電晶體，則可以謀求電路的低耗電量化或電路的高整合化。

或者，可以使用具有 ZnO、a-InGaZnO、SiGe、GaAs、IZO、ITO、SnO、TiO、AlZnSnO (AZTO) 等的化合物半導體或氧化物半導體的電晶體，或對這些化合物半導體或氧化物半導體進行薄膜化後的薄膜電晶體等。藉由這樣，可以降低製造溫度，例如可以在室溫下製造電晶體。其結果是，可以在低耐熱性的基板、如塑膠基板或薄膜基板上直接形成電晶體。此外，這些化合物半導體或氧化物半導體不僅可以用於電晶體的通道部分，而且還可以作為其他用途來使用。例如，這些化合物半導體或氧化物半導體

可以作為電阻元件、像素電極、透光電極來使用。再者，由於它們可以與電晶體同時成膜或形成，所以可以降低成本。

或者，可以使用藉由噴墨法或印刷法而形成的電晶體等。藉由這樣，可以在室溫下進行製造，以低真空度製造，或在大型基板上進行製造。由於即使不使用掩模（中間掩模）也可以製造電晶體，所以可以容易地改變電晶體的佈局。再者，由於不需要抗蝕劑，所以可以減少材料費用，並減少製程數量。並且，因為只在需要的部分上形成膜，所以與在整個面上形成膜之後進行蝕刻的製造方法相比，可以實現低成本且不浪費材料。

或者，可以使用具有有機半導體或碳奈米管的電晶體等。藉由這樣，可以在能夠彎曲的基板上形成電晶體。因此，能夠增強使用了該基板的電晶體等的裝置的耐衝擊性。

再者，可以使用各種結構的電晶體。例如，可以使用 MOS 型電晶體、接合型電晶體、雙極電晶體等來作為電晶體。藉由使用 MOS 型電晶體，可以減少電晶體尺寸。因此，可以安裝多個電晶體。藉由使用雙極電晶體，可以使大電流流過。因此，可以使電路高速地工作。

此外，也可以將 MOS 型電晶體、雙極電晶體等混合而形成在一個基板上。藉由採用這種結構，可以實現低耗電量、小型化、高速工作等。

除了上述以外，還可以採用各種電晶體。

另外，可以使用各種基板形成電晶體。對基板的種類沒有特別的限制。作為該基板，例如可以使用單晶基板（如矽基板）、SOI 基板、玻璃基板、石英基板、塑膠基板、金屬基板、不鏽鋼基板、具有不鏽鋼箔的基板、鎢基板、具有鎢箔的基板、撓性基板等。作為玻璃基板的一個例子，可以舉出鋇硼矽酸鹽玻璃、鋁硼矽酸鹽玻璃等。作為撓性基板的一個例子，可以舉出聚對苯二甲酸乙二醇酯（PET）、聚萘二甲酸乙二醇酯（PEN）、聚醚砜（PES）為代表的塑膠或丙烯酸樹脂等的具有撓性的合成樹脂等。除了上述以外，可以舉出貼合薄膜（由聚丙烯、聚酯、乙烯基、聚氟化乙烯、氯乙烯等製成）、由纖維狀的材料製成的紙、基材薄膜（聚酯、聚醯胺、聚醯亞胺、無機蒸鍍薄膜、紙類等）等。或者，也可以使用某個基板來形成電晶體，然後將電晶體轉置到另一基板上，從而在另一基板上配置電晶體。作為電晶體被轉置的基板，可以使用單晶基板、SOI 基板、玻璃基板、石英基板、塑膠基板、紙基板、玻璃紙基板、石材基板、木材基板、布基板（包括天然纖維（絲、棉、麻）、合成纖維（尼龍、聚氨酯、聚酯）、或再生纖維（醋酸纖維、銅氨纖維、人造絲、再生聚酯）等）、皮革基板、橡皮基板、不鏽鋼基板、具有不鏽鋼箔的基板等。或者，也可以使用人等的動物皮膚（表皮、真皮）或皮下組織作為基板。或者，也可以使用某個基板形成電晶體，並拋光該基板以使其變薄。作為進行拋光的基板，可以使用單晶基板、SOI 基板、玻璃基板、石英基

板、塑膠基板、不鏽鋼基板、具有不鏽鋼箔的基板等。藉由使用這些基板，可以謀求形成特性良好的電晶體，形成低耗電量的電晶體，製造不容易被破壞的裝置，賦予耐熱性，並可以實現輕量化或薄型化。

此外，可以採用各種結構的電晶體，而不侷限於特定的結構。例如，可以採用具有兩個以上的閘極電極的多閘極結構。如果採用多閘極結構，則由於將通道區串聯連接，所以能夠實現多個電晶體串聯的結構。藉由採用多閘極結構，可以降低截止電流，並能夠實現提高電晶體的耐壓性（提高可靠性）。或者，利用多閘極結構，當在飽和區工作時，即使汲極電極・源極電極間的電壓變化，汲極電極・源極電極間電流的變化也不太大，從而可以獲得斜率穩定的電壓・電流特性。如果利用斜率穩定的電壓・電流特性，則可以實現理想的電流源電路或電阻值非常高的主動負載。其結果是，可以實現特性良好的差動電路或電流反射鏡電路。

作為其他的例子，可以採用在通道上下配置有閘極電極的結構。因為藉由採用在通道上下配置有閘極電極的結構，可以增加通道區，所以可以增加電流值。或者，藉由採用在通道上下配置有閘極電極的結構，容易得到耗盡層而可以謀求降低 S 值。另外，藉由採用在通道上下配置有閘極電極的結構，從而能夠得到多個電晶體並聯的結構。

也可以採用將閘極電極配置在通道區上的結構，或將閘極電極配置在通道區下的結構，正交錯結構，反交錯結

構，將通道區分割成多個區域的結構，並聯通道區的結構，或者串聯通道區的結構。而且，還可以採用在通道區（或其一部分）源極電極與汲極電極重疊的結構。藉由採用在通道區（或其一部分）源極電極與汲極電極重疊的結構，可以防止因電荷聚集在通道區的一部分而造成工作不穩定。或者，可以採用設置有 LDD 區的結構。藉由設置 LDD 區，可以謀求藉由提高電晶體的耐壓性（提高可靠性）。或者，藉由設置 LDD 區，當在飽和區工作時，即使汲極電極・源極電極之間的電壓變化，汲極電極・源極電極之間電流的變化也不太大，從而可以獲得斜率穩定的電壓及電流特性。

另外，作為電晶體，可以採用各種各樣的類型，從而可以使用各種基板來形成。因此，為了實現預定功能所需要的所有電路可以形成在同一基板上。例如，為了實現預定功能所需要的所有電路也可以使用各種基板，如玻璃基板、塑膠基板、單晶基板或 SOI 基板等來形成。藉由將為了實現預定功能所需要的所有電路形成在同一基板上，可以藉由減少零部件個數來降低成本，或可以藉由減少與電路零部件之間的連接個數來提高可靠性。或者，也可以將為了實現預定功能所需要的電路的一部分形成在某個基板上，而為了實現預定功能所需要的電路的另一部分形成在另一個基板上。換而言之，為了實現預定功能所需要的所有電路也可以不形成在同一基板上。例如，也可以利用電晶體將為了實現預定功能所需要的電路的一部分形成在玻

璃基板上，而將爲了實現預定功能所需要的電路的另一部分形成在單晶基板上，並藉由 COG (Chip On Glass : 玻璃上晶片) 將由形成在單晶基板上的電晶體所構成的 IC 晶片連接到玻璃基板，從而在玻璃基板上配置該 IC 晶片。或者，也可以使用 TAB (Tape Automated Glass : 卷帶自動結合) 或印刷電路板使該 IC 晶片和玻璃基板連接。像這樣，藉由將電路的一部分形成在同一基板上，可以藉由減少零部件個數來降低成本、或可以藉由減少與電路零部件之間的連接個數來提高可靠性。另外，驅動電壓高的部分及驅動頻率高的部分的電路，由於其耗電量高，因此不將該部分的電路形成在同一基板上，例如如果將該部分的電路形成在單晶基板上以使用由該電路構成的 IC 晶片，則能夠防止耗電量的增加。

另外，一個像素指的是能夠控制明亮度的一個單元。因此，作爲一個例子，一個像素指的是一個色彩單元，並用該一個色彩單元來表現明亮度。因此，在採用由 R (紅色) 、 G (綠色) 和 B (藍色) 這些色彩單元構成的彩色顯示裝置的情況下，將像素的最小單位設置爲由 R 的像素、G 的像素、以及 B 的像素這三個像素構成的像素。再者，色彩單元並不侷限於三種顏色，也可以使用三種以上的顏色，並且可以使用 RGB 以外的顏色。例如，可以加上白色來實現 RGBW (W 是白色) 。另外，可以對 RGB 加上黃色、藍綠色、紫紅色、翡翠綠及朱紅色等的一種以上的顏色。例如，也可以對 RGB 加上類似於 RGB 中的至少

一種的顏色。例如，可以採用 R、G、B1、B2。B1 和 B2 雖然都是藍色，但是其波長稍微不同。與此同樣，可以採用 R1、R2、G、B。藉由採用這種色彩單元，可以進行更逼真的顯示。藉由採用這種色彩單元，可以降低耗電量。作為其他例子，關於一個色彩單元，在使用多個區域來控制明亮度的情況下，可以將所述區域中的一個作為一個像素。因此，作為一個例子，在進行面積灰度的情況或具有子像素（亞像素）的情況下，每一個色彩單元具有控制明亮度的多個區域，雖然由它們全體來表現灰度，但是可以將其中控制明亮度的區域中的一個作為一個像素。因此，在此情況下，一個色彩單元由多個像素構成。或者，即使是一個色彩單元中具有多個控制明亮度的區域，也可以將它們匯總而將一個色彩單元作為一個像素。因此，在此情況下，一個色彩單元由一個像素構成。或者，關於一個色彩單元，在使用多個區域來控制明亮度的情況下，由於像素的不同，有助於顯示的區域的大小可能不同。或者，在一個色彩單元所具有的多個控制明亮度的區域中，也可以使被提供到各個區域的信號稍微不同，從而擴大視角。就是說，一個色彩單元所具有的多個區域的每一個具有的像素電極的電位也可以互不相同。其結果是，施加到液晶分子的電壓由於各像素電極而有所不同。因此，可以擴大視角。

再者，在明確地記載“一個像素（對於三種顏色）”的情況下，將 R、G 和 B 三個像素看作一個像素。在明確地

記載“一個像素（對於一種顏色）”的情況下，當每個色彩單元具有多個區域時，將該多個區域匯總並看作一個像素。

另外，像素有時配置（排列）為矩陣形狀。這裏，像素配置（排列）為矩陣形狀包括如下情況：在縱向或橫向上，在直線上排列而配置像素的情況，或者，在鋸齒形線上配置像素的情況。因此，在以三種色彩單元（例如 RGB）進行全彩色顯示的情況下，也包括：進行條形配置的情況，或者將三種色彩單元的點配置為三角形的情況。再者，還可以進行拜爾（Bayer）方式進行配置的情況。此外，每個色彩單元的點也可以具有不同大小的顯示區域。由此，可以實現低耗電量化、或顯示元件的長壽命化。

此外，可以採用在像素上具有主動元件的主動矩陣方式、或在像素上沒有主動元件的被動矩陣方式。

在主動矩陣方式中，作為主動元件（主動元件、非線性元件），不僅可以使用電晶體，而且還可使用各種主動元件（主動元件、非線性元件）。例如，可以使用 MIM（Metal Insulator Metal；金屬－絕緣體－金屬）或 TFD（Thin Film Diode；薄膜二極體）等。由於這些元件的製造製程少，所以可以降低製造成本或提高良率。再者，由於元件尺寸小，所以可以提高孔徑率，並實現低耗電量化或高亮度化。

另外，除了主動矩陣方式以外，還可以採用沒有主動元件（主動元件、非線性元件）的被動矩陣型。由於不使

用主動元件（主動元件、非線性元件），所以製造製程少，且可以降低製造成本或提高良率。由於不使用主動元件（主動元件、非線性元件），所以可以提高孔徑率，並實現低耗電量化或高亮度化。

電晶體是指具有至少包括閘極、汲極電極、以及源極電極這三個端子的元件，且在汲區和源極區之間具有通道區，而且電流能夠藉由汲區、通道區、以及源極區流動。這裏，因為源極電極和汲極電極由於電晶體的結構或工作條件等而改變，因此很難限定哪個是源極電極或汲極電極。因此，有時不將用作源極電極及汲極電極的區域稱為源極電極或汲極電極。在此情況下，作為一個例子，有時將它們分別記為第一端子和第二端子。或者，有時將它們分別記為第一電極和第二電極。或者，有時將它們記為第一區和第二區。

另外，電晶體也可以是具有至少包括基極、射極和集極這三個端子的元件。在此情況下，也與上述同樣地有時將射極和集極分別記為第一端子和第二端子等。

再者，閘極是指包括閘極電極和閘極佈線（也稱為閘極線、閘極信號線、掃描線、掃描信號線等）的整體，或者是指這些中的一部分。閘極電極指的是藉由閘極絕緣膜與形成通道區的半導體重疊的部分的導電膜。此外，閘極電極的一部分有時藉由閘極絕緣膜與 LDD（Lightly Doped Drain；輕摻雜汲極）區或源極區（或汲區）重疊。閘極佈線是指用於連接各電晶體的閘極電極之間的佈線、用於

連接各像素所具有的閘極電極之間的佈線、或用於連接閘極電極和其他佈線的佈線。

但是，也存在著用作閘極電極並用作閘極佈線的部分（區域、導電膜、佈線等）。這種部分（區域、導電膜、佈線等）可以稱為閘極電極或閘極佈線。換言之，也存在著無法明確區別閘極電極和閘極佈線的區域。例如，在通道區與延伸而配置的閘極佈線的一部分重疊的情況下，該部分（區域、導電膜、佈線等）不僅用作閘極佈線，而且還用作閘極電極。因此，這種部分（區域、導電膜、佈線等）可以稱為閘極電極或閘極佈線。

另外，用與閘極電極相同的材料形成、且形成與閘極電極相同的島而連接的部分（區域、導電膜、佈線等）也可以稱為閘極電極。與此同樣，用與閘極佈線相同的材料形成、且形成與閘極佈線相同的島而連接的部分（區域、導電膜、佈線等）也可以稱為閘極佈線。嚴格而言，有時這種部分（區域、導電膜、佈線等）與通道區不重疊，或者，不具有與其他閘極電極之間實現連接的功能。但是，根據製造時的條件等關係，具有：由與閘極電極或閘極佈線相同的材料形成且形成與閘極電極或閘極佈線相同的島，從而實現連接的部分（區域、導電膜、佈線等）。因此，這種部分（區域、導電膜、佈線等）也可以稱為閘極電極或閘極佈線。

另外，例如在多閘極電晶體中，在很多情況下一個閘極電極和其他的閘極電極藉由由與閘極電極相同的材料形

成的導電膜實現連接。因為這種部分（區域、導電膜、佈線等）是用於連接閘極電極和閘極電極的部分（區域、導電膜、佈線等），因此可以稱為閘極佈線。但是，由於也可以將多閘極電晶體看作一個電晶體，所以該部分也可以稱為閘極電極。換言之，由與閘極電極或閘極佈線相同的材料形成、且形成與閘極電極或閘極佈線相同的島，從而連接的部分（區域、導電膜、佈線等）也可以稱為閘極電極或閘極佈線。而且，例如，連接閘極電極和閘極佈線的部分是導電膜，且由與閘極電極或閘極佈線不同的材料形成的導電膜也可以稱為閘極電極或閘極佈線。

另外，閘極端子是指閘極電極的部分（區域、導電膜、佈線等）或與閘極電極電連接的部分（區域、導電膜、佈線等）中的一部分。

再者，在將某個佈線稱為閘極佈線、閘極線、閘極信號線、掃描線、掃描信號線等的情況下，該佈線有時不連接到電晶體的閘極。在此情況下，閘極佈線、閘極線、閘極信號線、掃描線、掃描信號線有可能意味著以與電晶體的閘極相同的層形成的佈線、由與電晶體的閘極相同的材料形成的佈線、或與電晶體的閘極同時成膜的佈線。作為一個例子，可以舉出儲存電容用佈線、電源線、基準電位供給佈線等。

此外，源極電極是指包括源極區、源極電極、源極電極佈線（也稱為源極電極線、源極電極信號線、資料線、資料信號線等）的整體，或者是指這些中的一部分。源極

區是指包含很多 P 型雜質（硼或鎵等）或 N 型雜質（磷或砷等）的半導體區。因此，稍微包含 P 型雜質或 N 型雜質的區域，即，所謂的 LDD（Lightly Doped Drain；輕摻雜汲極）區，不包括在源極區。源極電極是指以與源極區不相同的材料形成並與源極區電連接而配置的部分的導電層。但是，源極電極有時包括源極區而稱為源極電極。源極電極佈線是指用於連接各電晶體的源極電極之間的佈線、用於連接各像素所具有的源極電極之間的佈線、或用於連接源極電極和其他佈線的佈線。

但是，也存在著作為源極電極和源極電極佈線起作用的部分（區域、導電膜、佈線等）。這種部分（區域、導電膜、佈線等）可以稱為源極電極或源極電極佈線。換而言之，也存在著不可明確區別源極電極和源極電極佈線的區域。例如，在源極區與延伸而配置的源極電極佈線的一部分重疊的情況下，該部分（區域、導電膜、佈線等）不僅作為源極電極佈線起作用，而且還作為源極電極起作用。因此，這種部分（區域、導電膜、佈線等）可以稱為源極電極或源極電極佈線。

另外，以與源極電極相同的材料形成且形成與源極電極相同的島而連接的部分（區域、導電膜、佈線等）、或連接源極電極和源極電極的部分（區域、導電膜、佈線等）也可以稱為源極電極。另外，與源極區重疊的部分也可以稱為源極電極。與此相同，以與源極電極佈線相同的材料形成且形成與源極電極佈線相同的島而連接的區域也可

以稱為源極電極佈線。嚴格而言，該部分（區域、導電膜、佈線等）有時不具有與其他源極電極之間實現連接的功能。但是，因為製造時的條件等的關係，具有以與源極電極或源極電極佈線相同的材料形成且與源極電極或源極電極佈線連接的部分（區域、導電膜、佈線等）。因此，該種部分（區域、導電膜、佈線等）也可以稱為源極電極或源極電極佈線。

另外，例如，也可以將連接源極電極和源極電極佈線的部分的導電膜，並且以與源極電極或源極電極佈線不同的材料形成的導電膜稱為源極電極或源極電極佈線。

再者，源極電極端子是指源極區、源極電極、與源極電極電連接的部分（區域、導電膜、佈線等）中的一部分。

另外，在將某個佈線稱為源極電極佈線、源極電極線、源極電極信號線、資料線、資料信號線等的情況下，該佈線有時不連接到電晶體的源極電極（汲極電極）。在此情況下，源極電極佈線、源極電極線、源極電極信號線、資料線、資料信號線有時意味著以與電晶體的源極電極（汲極電極）相同的層形成的佈線、以與電晶體的源極電極（汲極電極）相同的材料形成的佈線、或與電晶體的源極電極（汲極電極）同時成膜的佈線。作為一個例子，可以舉出儲存電容用佈線、電源線、基準電位供給佈線等。

另外，汲極電極與源極電極同樣。

再者，半導體裝置是指具有包括半導體元件（電晶體

、二極體、可控矽整流器等)的電路的裝置。而且，也可以將藉由利用半導體特性來起作用的所有裝置稱為半導體裝置。或者，將具有半導體材料的裝置稱為半導體裝置。

而且，顯示裝置指的是具有顯示元件的裝置。此外，顯示裝置也可以具有包含顯示元件的多個像素。顯示裝置可以包括驅動多個像素的週邊驅動電路。驅動多個像素的週邊驅動電路也可以與多個像素形成在同一基板上。此外，顯示裝置可以包括藉由引線接合或凸起等而配置在基板上的週邊驅動電路、所謂的藉由玻璃上晶片(COG)而連接的IC晶片、或者藉由TAB等而連接的IC晶片。顯示裝置也可以包括安裝有IC晶片、電阻元件、電容元件、電感器、電晶體等的撓性印刷電路(FPC)。此外，顯示裝置可以藉由撓性印刷電路(FPC)等實現連接，並包括安裝有IC晶片、電阻元件、電容元件、電感器、電晶體等的印刷線路板(PWB)。另外，顯示裝置也可以包括偏振板或相位差板等的光學片。此外，顯示裝置還包括照明裝置、框體、聲音輸入輸出裝置、光感測器等。

這裏，照明裝置也可以包括背光燈單元、導光板、稜鏡片、擴散片、反射片、光源(LED、冷陰極管等)、冷卻裝置(水冷式、空冷式)等。

另外，發光裝置指的是具有發光元件等的裝置。在具有發光元件作為顯示元件的情況下，發光裝置是顯示裝置的一個具體例子。

另外，反射裝置指的是具有光反射元件、光衍射元件

、光反射電極等的裝置。

另外，液晶顯示裝置指的是具有液晶元件的顯示裝置。作為液晶顯示裝置，可以舉出直觀型、投射型、透過型、反射型、半透過型等。

另外，驅動裝置指的是具有半導體元件、電路、電子電路的裝置。例如，控制將信號從源極電極信號線輸入到像素內的電晶體（有時稱為選擇用電晶體、開關用電晶體等）、將電壓或電流提供到像素電極的電晶體、將電壓或電流提供到發光元件的電晶體等，是驅動裝置的一個例子。再者，將信號提供到閘極信號線的電路（有時稱為閘極驅動器、閘極線驅動電路等）、將信號提供到源極電極信號線的電路（有時稱為源極電極驅動器、源極電極線驅動電路等）等，是驅動裝置的一個例子。

再者，有可能重複具有顯示裝置、半導體裝置、照明裝置、冷卻裝置、發光裝置、反射裝置、驅動裝置等。例如，顯示裝置有時具有半導體裝置及發光裝置。或者，半導體裝置有時具有顯示裝置及驅動裝置。

再者，明確地記載“B形成在A的上面”或“B形成在A上”的情況不侷限於B直接接觸地形成在A的上面的情況。還包括不直接接觸的情況，即，在A和B之間夾有其他物件物的情況。這裏，A和B是物件物（例如裝置、元件、電路、佈線、電極、端子、導電膜、層等）。

因此，例如，明確地記載“層B形成在層A的上面（或層A上）”的情況包括如下兩種情況：層B直接接觸地

形成在層 A 的上面的情況；以及在層 A 的上面直接接觸地形成其他層（例如層 C 或層 D 等），並且層 B 直接接觸地形成在所述其他層上的情況。另外，其他層（例如層 C 或層 D 等）可以是單層或層疊。

與此相同，明確地記載“B 形成在 A 的上方”的情況也不侷限於 B 與 A 的上面直接接觸的情況，而還包括在 A 和 B 之間夾有其他物件物的情況。因此，例如，“層 B 形成在層 A 的上方”的情況包括如下兩種情況：層 B 直接接觸地形成在層 A 的上面的情況；以及在層 A 之上直接接觸地形成其他層（例如層 C 或層 D 等）的情況，並且層 B 直接接觸地形成在所述其他層上。另外，其他層（例如層 C 或層 D 等）可以是單層或層疊。

另外，在明確地記載“B 形成在 A 的上面”、“B 形成在 A 上”或“B 形成在 A 的上方”的情況下，還包括在 A 的斜上面形成 B 的情況。

另外，“B 形成在 A 的下面”或“B 形成在 A 的下方”的情況與上述情況同樣。

而且，明確記載為單數的情況較佳的是單數，但是本發明不侷限於此，也可以是複數。與此同樣，明確記載為複數的情況較佳的是複數，但是本發明不侷限於此，也可以是單數。

在附圖中，有時為了清楚起見，誇大尺寸、層的厚度或區域。因此，不侷限於該尺度。

再者，附圖示出示意性的理想例子，而不侷限於附圖

所示的形狀或數值等。例如，可以包括製造技術或誤差等所引起的形狀不均勻、雜訊或定時偏差等所引起的信號、電壓或電流的不均勻等。

而且，專門術語用來描述特定的實施例模式或實施例等，而不侷限於此。

沒有定義的術語（包括專門詞語或術語等科技術語）可以表示與所屬[發明所屬之技術領域]的技術人員所理解的一般意思相同的意思。由詞典等定義的詞語優選解釋為不與有關技術的背景產生矛盾的意思。

再者，第一、第二、第三等的詞用來有區別地描述各種因素、構件、區域、層、領域。因此，第一、第二、第三等的詞不限定因素、構件、區域、層、領域等個數。而且，例如，可以使用“第二”或“第三”等替換“第一”。

另外，“上”、“上方”、“下”、“下方”、“橫”、“右”、“左”、“斜”、“裏邊”或“前邊”等表示空間配置的詞句在很多情況下用來以附圖簡單地示出某種因素或特徵和其他因素或特徵的關聯。但是，不侷限於此，這些表示空間配置的詞句除了附圖所描述的方向以外還可以包括其他方向。例如，明確地記載“在 A 之上 B”的情況不侷限於 B 存在於 A 之上的情況。附圖中的裝置可以反轉或者轉動 180°，所以還可以包括 B 存在於 A 之下的情況。如此，“上”除了“上”的方向以外還可以包括“下”的方向。但是，不侷限於此，附圖中的裝置轉動為各種方向，所以“上”這詞句除了“上”及“下”這些方

向以外還可以包括“橫”、“右”、“左”、“斜”、“裏邊”或“前邊”等其他方向。

在所公開的發明中，可以形成具有透光性的電晶體或具有透光性的電容元件。因此，即使在像素內設置電晶體或電容元件的情況下，也可以使形成有電晶體或電容元件的部分能夠透過光，由此可以提高孔徑率。並且，由於可以使用電阻率低而導電率高的材料來形成連接電晶體和元件（例如，其他的電晶體）的佈線、連接電容元件和元件（例如，其他的電容元件）的佈線，所以可以減少信號波形畸變並可以減少由於佈線電阻的電壓的下降。

【實施方式】

下面，參照附圖詳細說明實施例模式。但是，本發明不侷限於以下所示的實施例模式中記載的內容，本領域技術人員可以很容易地理解一個事實就是其方式及詳細內容在不脫離本發明的宗旨的條件下可以被變換為各種各樣的形式。此外，在以下所說明的發明的結構中，使用相同的附圖標記來表示相同的部分或具有相同功能的部分，而省略其重複說明。

另外，在某一個實施例模式中所說明的內容（也可以是其一部分的內容）對於該實施例模式所說明的其他內容（也可以是其一部分的內容）和/或在一個或多個其他實施例模式中所說明的內容（也可以是其一部分的內容）可以進行應用、組合或置換等。

另外，在實施例模式中所說明的內容是指在各種實施例模式中利用各種附圖而說明的內容、或利用說明書所記載的文章而說明的內容。

另外，可以藉由將在某一個實施例模式中所說明的附圖（也可以是其一部分），與該附圖的其他部分、在該實施例模式中所說明的其他附圖（也可以其一部分）和/或在一個或多個其他實施例模式中所說明的附圖（也可以是其一部分）進行組合，從而構成更多的附圖。

另外，可以在某一個實施例模式中所描述的附圖或者文章中，取出其一部分而構成發明的一個方式。從而，在記載有說明某一種部分的附圖或者文章的情況下，取出其一部分的附圖或者文章的內容也是作為發明的一個實施例而公開的，所以能夠構成發明的一個實施例。因此，例如，可以在記載有一個或多個主動元件（電晶體、二極體等）、佈線、被動元件（電容元件、電阻元件等）、導電層、絕緣層、半導體層、有機材料、無機材料、零部件、基板、模組、裝置、固體、液體、氣體、工作方法、製造方法等的附圖（截面圖、平面圖、電路圖、方塊圖、流程圖、製程圖、立體圖、立面圖、佈置圖、時序圖、結構圖、示意圖、圖、表、光路圖、向量圖、狀態圖、波形圖、照片、化學式等）或者文章中，取出其一部分而構成發明的一個實施例。

在本實施例模式中，參照附圖對半導體裝置及其製造方法進行說明。

圖 1 和圖 2 示出本實施例模式所示的半導體裝置的一個結構例。另外，圖 1 是俯視圖，圖 2A 對應於圖 1 中 A-B 間的截面，圖 2B 對應於圖 1 中的 C-D 間的截面。

圖 1 所示的半導體裝置包括設置有電晶體 152 以及儲存電容部 154 的像素部 150、佈線 122、佈線 123 以及佈線 126。另外，在圖 1 中，像素部 150 是指被多條佈線 122 以及多條佈線 126 所包圍的區域。

另外，佈線 122 可以用作閘極佈線。佈線 124 可以用作電容佈線或共同佈線。佈線 126 可以用作源極電極佈線。但是，並不侷限於此。

電晶體 152 包括：設置在基板 100 上的電極 132；設置在電極 132 上的絕緣層 106；設置在絕緣層 106 上的電極 136 以及電極 138；在絕緣層 106 上以與電極 132 重疊的方式設置並且設置在電極 136 以及電極 138 上的半導體層 112a（參照圖 2A）。

另外，電極 132 可以用作閘極電極。絕緣層 106 可以用作閘極絕緣層。電極 136 或電極 138 可以用作源極電極或汲極電極。半導體層 112a 可以使用氧化物半導體。但是，不侷限於此。

電極 132 使用具有透光性的導電層 102a 形成，並且與佈線 122 電連接。佈線 122 使用導電層 102a 與導電層 104a 的層疊形成。另外，構成電極 132 的導電層 102a 與

構成佈線 122 的導電層 102a 由相同的島形成。藉由使用相同的島狀的導電層 102a 形成電極 132 與佈線 122，可以使電極 132 與佈線 122 之間進行良好的電連接。另外，藉由使用相同的島狀的導電層 102a 形成電極 132 與佈線 122，可以在製造製程中減少掩模數從而實現低成本化。此外，還可以在基板 100 與電極 132 之間設置基底絕緣層。

導電層 102a 可以使用銦錫氧化物（Indium Tin Oxide：ITO）等的具有透光性的材料來形成。另外，導電層 104a 只要是使用比導電層 102a 電阻率低的材料形成即可，例如可以使用鋁（Al）、鎢（W）、鈦（Ti）、鉭（Ta）、鉬（Mo）、鎳（Ni）、鉑（Pt）、銅（Cu）、金（Au）、銀（Ag）、錳（Mn）、釹（Nd）、鈮（Nb）、鈾（Ce）、鉻（Cr）等的金屬材料、或者以這些金屬材料為主要成分的合金材料、或以這些金屬材料作為成分的氮化物以單層或層疊的方式形成。通常，這些金屬材料具有遮光性，所以在圖 1 所示的結構中，形成有電極 132 的部分呈現透光性，而形成有佈線 122 的部分與形成有電極 132 的部分相比呈現遮光性。

另外，較佳的將導電層 104a 形成為厚於導電層 102a。當將導電層 104a 形成得較厚時，可以降低佈線電阻。另外，當將導電層 102a 形成得較薄時，可以提高透過率。但是，不侷限於此。

另外，在圖 1、圖 2 中，作為佈線 122 示出在導電層 102a 上層疊導電層 104a 的情況，但是也可以在導電層

104a 上層疊導電層 102a。

電極 136 使用具有透光性的導電層 108a 形成，並且與佈線 126 電連接。佈線 126 使用導電層 108a 和導電層 110a 的層疊形成。另外，構成電極 136 的導電層 108a 與構成佈線 126 的導電層 108a 使用相同的島形成。藉由使用相同的島狀的導電層 108a 形成電極 136 以及佈線 126，可以使電極 136 與佈線 126 之間進行良好的電連接。

另外，電極 138 使用具有透光性的導電層 108b 形成。電極 136 與電極 138 可以使用相同的材料形成。

導電層 108a、108b 可以使用銦錫氧化物等的具有透光性的材料形成。另外，導電層 110a 只要是使用比導電層 108a 的電阻率低的材料形成即可，例如可以使用鋁（Al）、鎢（W）、鈦（Ti）、鉭（Ta）、鉬（Mo）、鎳（Ni）、鉑（Pt）、銅（Cu）、金（Au）、銀（Ag）、錳（Mn）、釹（Nd）、鈮（Nb）、鈰（Ce）、鉻（Cr）等的金屬材料、或者以這些金屬材料為主要成分的合金材料、或以這些金屬材料作為成分的氮化物以單層或層疊的方式形成。通常，這些金屬材料具有遮光性，所以在圖 1 所示的結構中，形成有電極 136 的部分呈現透光性，而形成有佈線 126 的部分與形成有電極 136 的部分相比呈現遮光性。

另外，較佳的將導電層 110a 形成為厚於導電層 108a、108b。當將導電層 110a 形成得較厚時，可以降低佈線電阻。另外，當將導電層 108a、108b 形成得較薄時，可

以提高透過率。但是，不侷限於此。

佈線 124 較佳的使用具有透光性的導電層 102b 形成。此外，還可以如圖 1、圖 2 所示，在佈線 124 與佈線 126 互相重疊的區域（以及其附近的區域）中，可以使用導電層 102b 與電阻低於該導電層 102b 的導電層 104b 的層疊來形成佈線 124。藉由如圖 1、圖 2 所示地形成佈線 124，可以提高像素部 150 的孔徑率並降低佈線 124 的佈線電阻，從而實現低耗電量化。當然，還可以僅使用具有透光性的導電層 102b 或僅使用導電層 104b 形成佈線 124。

儲存電容部 154 包括用作電介質的絕緣層 106 以及用作電極的具有透光性的導電層 102b 及具有透光性的導電層 108c。另外，導電層 108c 與導電層 116 電連接。導電層 108c 與導電層 116 的電連接可以藉由形成在用作層間膜的絕緣層 114 中的接觸孔而進行。另外，導電層 116 可以用作像素電極。

另外，儲存電容部 154 還可以包括用作電介質的絕緣層 106 及絕緣層 114、用作電極的導電層 102b 及導電層 116（參照圖 35A）。此外，在圖 35A 中，還可以採用如下結構：將由無機材料（氮化矽等）構成的絕緣層 114a 與由有機材料構成的絕緣層 114b 的層疊用作絕緣層 114；在儲存電容部 154 中去除由有機材料構成的絕緣層 114b；作為儲存電容部 154 包括用作電介質的絕緣層 106 及絕緣層 114a、用作電極的導電層 102b 及導電層 116（參照圖

35B)。

如圖 1、圖 2 所示，藉由使用具有透光性的材料形成儲存電容部 154，在形成有儲存電容部 154 的區域中也可以透過光，所以可以提高像素部 150 的孔徑率。

另外，藉由使用具有透光性的導電層形成用於儲存電容部 154 的電極，可以在不降低孔徑率的情況下將儲存電容部形成得較大。當儲存電容部形成得較大時，即便在電晶體 152 變為截止狀態的情況下，導電層 116 的電位保持特性也能夠提高，從而可以提高顯示品質。此外，可以降低饋通電位。藉由降低饋通電位，可以施加正確的電壓，從而可以減少閃爍。另外，藉由提高抗雜訊性可以減少串擾。

導電層 116 與電極 138 及導電層 108c 電連接。

如上所述，藉由使用具有透光性的材料形成電極 132、半導體層 112a、電極 136、電極 138 以及儲存電容部 154，可以使形成有電晶體 152 的區域以及形成有儲存電容部 154 的區域能夠透過光，從而可以提高像素部 150 的孔徑率。另外，藉由使用由電阻率低的金屬材料構成的導電層形成佈線 122、佈線 126、佈線 124 的一部分，可以降低佈線電阻。其結果，可以使信號波形畸變減少。此外，可以降低耗電量。

通常，閘極佈線和閘極電極、源極電極佈線、源極電極使用相同的島形成。所以，當使用具有透光性的材料形成閘極電極或源極電極及汲極電極時，閘極佈線以及源極

電極佈線等的佈線也由具有透光性的材料形成。但是，由於具有透光性的材料，例如銦錫氧化物、銦鋅氧化物、銦錫鋅氧化物等，與具有遮光性及反射性的材料，例如鋁、鉬、鈦、鎢、鈹、銅、銀等的金屬材料相比其導電率低，所以很難充分地降低佈線電阻。例如，當製造大型的顯示裝置時，由於佈線較長，佈線電阻易變得非常高。在此，藉由如之前所述那樣地使用具有透光性的材料形成電極 132、半導體層 112a、電極 136、電極 138 以及儲存電容部 154，並使用由電阻率低的金屬材料構成的導電層形成佈線 122、佈線 126 以及佈線 124 的一部分，可以解決該問題。

另外，藉由使用具有遮光性的金屬材料形成構成閘極佈線的導電層 104a 以及構成源極電極佈線的導電層 110a，可以降低佈線電阻並對彼此相鄰的像素部之間的區域進行遮光。也就是說，利用配置在行方向上的閘極佈線和配置在列方向上的源極電極佈線，可以對像素之間的區域進行遮光而無需使用黑矩陣。當然，也可以另外設置黑矩陣以進行更為有效的遮光。

另外，在圖 1、圖 2 所示的結構中，也可以不設置儲存電容部 154。此時，不需要佈線 124。

接著，參照圖 3 至圖 5 對上述圖 1、圖 2 所示的半導體裝置的製造方法的一個例子進行說明。

首先，在基板 100 上形成導電膜 102（參照圖 3A）。還可以在基板 100 與導電膜 102 之間形成基底絕緣膜。

作為基板 100，例如可以使用玻璃基板。此外，作為基板 100 還可以使用陶瓷基板、石英基板、藍寶石基板等由絕緣體構成的絕緣基板；利用絕緣材料覆蓋由矽等半導體材料構成的半導體基板的表面而成的基板；利用絕緣材料覆蓋由金屬或不鏽鋼等導電體構成的導電基板的表面而成的基板。此外，只要能夠承受製造製程的熱處理，也可以使用塑膠基板。

導電膜 102 可以使用具有透光性的材料形成。作為具有透光性的材料，例如可以使用銦錫氧化物（Indium Tin Oxide:ITO）、含有氧化矽的銦錫氧化物（ITSO）、有機銦、有機錫、氧化鋅（ZnO）等。此外，還可以使用含有氧化鋅的銦鋅氧化物（Indium Zinc Oxide:IZO）、摻雜有鎵（Ga）的氧化鋅、氧化錫（SnO₂）、含有氧化鎢的銦氧化物、含有氧化鎢的銦鋅氧化物、含有氧化鈦的銦氧化物、含有氧化鈦的銦錫氧化物等。可以利用濺射法使用這些材料以單層結構或層疊結構形成導電膜 102。但是，當採用層疊結構時，較佳的使層疊結構具有充分的光透過率。

接著，藉由在導電膜 102 上形成抗蝕劑掩模 161 並使用該抗蝕劑掩模 161 對導電膜 102 進行蝕刻，形成島狀的導電層 102a 及導電層 102b（參照圖 3B）。

導電層 102a 用作佈線 122 的一部分以及電極 132。另外，導電層 102b 用作佈線 124 的一部分。

接著，在基板 100、導電層 102a 以及導電層 102b 上形成導電膜 104（參照圖 3C）。

導電膜 104 可以使用鋁 (Al)、鎢 (W)、鈦 (Ti)、鉭 (Ta)、鉬 (Mo)、鎳 (Ni)、鉑 (Pt)、銅 (Cu)、金 (Au)、銀 (Ag)、錳 (Mn)、釹 (Nd)、鈮 (Nb)、鈰 (Ce)、鉻 (Cr) 等的金屬材料、或者以這些金屬材料為主要成分的合金材料、或以這些金屬材料作為成分的氮化物以單層或層疊的方式形成。尤其較佳的使用鋁等的低電阻率的導電性材料來形成。

當在導電層 102a、102b 上形成導電膜 104 時，存在兩種膜之間發生反應的情況。例如，當使用 ITO 形成導電層 102a、102b 並使用鋁形成導電膜 104 時，存在發生化學反應的情況。因此，為了避免發生化學反應，較佳的在導電層 102a、102b 與導電膜 104 之間使用高熔點材料。例如，作為高熔點材料的例子可以舉出鉬、鈦、鎢、鉭、鉻等。並且，較佳的在使用高熔點材料的膜上使用導電率高的材料形成具有多層膜的導電膜 104。作為導電率高的材料可以舉出鋁、銅、銀等。例如，當以層疊結構形成導電膜 104 時，可以採用第一層為鉬，第二層為鋁，第三層為鉬的層疊；或第一層為鉬，第二層為含有微量釹的鋁，第三層為鉬的層疊。藉由採用上述結構可以防止形成小丘。

接著，藉由在導電膜 104 上形成抗蝕劑掩模 162 並使用該抗蝕劑掩模 162 對導電膜 104 進行蝕刻，形成島狀的導電層 104a 及導電層 104b（參照圖 3D）。

此時，去除形成在用作電極 132 的導電層 102a 上的

導電膜 104、以及佈線 124 中的設置在像素部中的區域中的導電膜 104。

導電層 104a 用作佈線 122 的一部分。另外，導電層 104b 用作佈線 124 的一部分。

另外，在圖 3D 中，示出將導電層 104a 的寬度形成為小於導電層 102a 的寬度並將導電層 104b 的寬度形成為小於導電層 102b 的寬度的情況，但是不侷限於此。還可以將導電層 104a 的寬度形成為大於導電層 102a 的寬度並以覆蓋導電層 102a 的方式形成導電層 104a，或將導電層 104b 的寬度形成為大於導電層 102b 的寬度並以覆蓋導電層 102b 的方式形成導電層 104b。

接著，以覆蓋導電層 102a、102b、導電層 104a、104b 的方式形成絕緣層 106，然後，在絕緣層 106 上形成導電膜 108（參照圖 3E）。

絕緣層 106 可以使用氧化矽膜、氧氮化矽膜、氮化矽膜、氮氧化矽膜、氧化鋁膜、氮化鋁膜、氧氮化鋁膜、氮氧化鋁膜或氧化鉬膜等的單層或層疊形成。可以利用濺射法等形成厚度為 50nm 以上 250nm 以下的絕緣層 106。例如，可以利用濺射法或 CVD 法形成厚度為 100nm 的氧化矽膜作為絕緣層 106。此外，還可以利用濺射法形成厚度為 100nm 的氧化鋁膜作為絕緣層 106。

導電膜 108 可以使用具有透光性的材料形成。作為具有透光性的材料，例如可以使用銦錫氧化物（Indium Tin Oxide:ITO）、含有氧化矽的銦錫氧化物（ITSO）、有機

銦、有機錫、氧化鋅（ ZnO ）等。此外，還可以使用含有氧化鋅的銦鋅氧化物（Indium Zinc Oxide:IZO）、摻雜有鎵（Ga）的氧化鋅、氧化錫（ SnO_2 ）、含有氧化鎢的銦氧化物、含有氧化鎢的銦鋅氧化物、含有氧化鈦的銦氧化物、含有氧化鈦的銦錫氧化物等。可以利用濺射法使用這些材料以單層結構或層疊結構形成導電膜 108。但是，當採用層疊結構時，較佳的使所有多個膜具有充分的光透過率。

接著，藉由在導電膜 108 上形成抗蝕劑掩模 163 並使用該抗蝕劑掩模 163 對導電膜 108 進行蝕刻，形成島狀的導電層 108a、108b 及導電層 108c（參照圖 4A）。

導電層 108a 用作佈線 126 的一部分以及電極 136。另外，導電層 108b 用作電極 138 的一部分。此外，導電層 108c 用作儲存電容部 154 的一個電極。

另外，較佳的將導電層 108c 的端部形成為錐形。這是由於這樣可以防止之後形成在導電層 108b 上的半導體層斷開的緣故。

接著，以覆蓋導電層 108a 至導電層 108c 的方式形成導電膜 110（參照圖 4B）。

導電膜 110 可以使用鋁（Al）、鎢（W）、鈦（Ti）、鉭（Ta）、鉬（Mo）、鎳（Ni）、鉑（Pt）、銅（Cu）、金（Au）、銀（Ag）、錳（Mn）、釹（Nd）等的金屬材料、或者以這些金屬材料為主要成分的合金材料、或以這些金屬材料作為成分的氮化物以單層或層疊的方式形

成。較佳的使用鋁等的低電阻率的導電性材料來形成。

當在導電層 108a 至導電層 108c 上形成導電膜 110 時，存在兩種膜之間發生反應的情況。例如，當使用 ITO 形成導電層 108a 至導電層 108c 並使用鋁形成導電膜 110 時，存在發生化學反應的情況。因此，爲了避免發生化學反應，較佳的在導電層 108a 至導電層 108c 與導電膜 110 之間使用高熔點材料。例如，作爲高熔點材料的例子可以舉出鉬、鈦、鎢、鉭、鉻等。並且，較佳的在使用高熔點材料的膜上使用導電率高的材料形成具有多層膜的導電膜 110。作爲導電率高的材料可以舉出鋁、銅、銀等。例如，當以層疊結構形成導電膜 110 時，可以採用第一層爲鉬，第二層爲鋁，第三層爲鉬的層疊；或第一層爲鉬，第二層爲含有微量鈹的鋁，第三層爲鉬的層疊。藉由採用上述結構可以防止形成小丘。

接著，藉由在導電膜 110 上形成抗蝕劑掩模 164 並使用該抗蝕劑掩模 164 對導電膜 110 進行蝕刻，形成島狀的導電層 110a（參照圖 4C）。

明確而言，以在導電層 108a 上殘留導電膜 110 的方式進行蝕刻。此時，去除形成在用作電極 136 的導電層 108a 上的導電膜 110。也就是說，導電層 110a 用作佈線 126 的一部分。

接著，以覆蓋導電層 108a、108b 以及絕緣層 106 的方式形成具有透光性的半導體膜 112（參照圖 4D）。

作爲半導體膜 112，例如可以使用含有 In、M、或 Zn

的氧化物半導體。這裏，M 表示選自 Ga、Fe、Ni、Mn 或 Co 等中的其中之一者或多種金屬元素。此外，當使用 Ga 作為 M 時，也將該薄膜稱為 In-Ga-Zn-O 類非單晶膜。另外，在上述氧化物半導體中，除了包含作為 M 的金屬元素之外，作為雜質元素有時包含 Fe、Ni 以及其他過渡金屬或該過渡金屬的氧化物。此外，半導體膜 112 還可以包含絕緣性的雜質。作為該雜質可以採用以氧化矽、氧化鋇、氧化鋁等為代表的絕緣性氧化物；以氮化矽、氮化鋁為代表的絕緣性氮化物；或者以氧氮化矽、氧氮化鋁為代表的絕緣性氧氮化物。將這些絕緣性氧化物或絕緣性氮化物以不影響氧化物半導體的導電性的濃度進行添加。藉由使氧化物半導體中含有絕緣性的雜質，可以抑制該氧化物半導體的晶化。藉由抑制氧化物半導體的晶化，可以使薄膜電晶體的特性穩定化。

藉由使 In-Ga-Zn-O 類氧化物半導體含有氧化矽等的雜質，即使在對其進行 300℃ 至 600℃ 的熱處理的情況下，也可以防止該氧化物半導體晶化或形成微小晶粒。在將 In-Ga-Zn-O 類氧化物半導體層用作通道形成區的薄膜電晶體的製造過程中，藉由進行熱處理可以提高 S 值（subthreshold swing value，亞臨界值擺動值）或場效應遷移率。即使在上述情況下，也可以防止薄膜電晶體變成常導通。此外，即使在對該薄膜電晶體施加熱應力、偏置應力的情況下也可以防止臨界值電壓的變動。

作為用作薄膜電晶體的通道形成區的氧化物半導體除

了上述氧化物半導體之外，還可以使用 In-Sn-Zn-O 類、In-Al-Zn-O 類、Sn-Ga-Zn-O 類、Al-Ga-Zn-O 類、Sn-Al-Zn-O 類、In-Zn-O 類、Sn-Zn-O 類、Al-Zn-O 類、In-O 類、Sn-O 類、Zn-O 類的氧化物半導體。也就是說，藉由對這些氧化物半導體添加抑制晶化以保持非晶狀態的雜質，可以使薄膜電晶體的特性穩定化。該雜質採用以氧化矽、氧化鎘、氧化鋁等為代表的絕緣性氧化物；以氮化矽、氮化鋁為代表的絕緣性氮化物；或者以氧氮化矽、氧氮化鋁為代表的絕緣性氧氮化物等。

作為一個例子，可以利用使用含有 In、Ga 及 Zn 的氧化物半導體靶 ($\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:1$) 的濺射法形成半導體膜 112。作為濺射的條件，例如可以設定為：基板 100 和靶之間的距離為 30mm 至 500mm；壓力為 0.1Pa 至 2.0Pa；直流 (DC) 電源為 0.25kW 至 5.0Kw (當使用直徑為 8 英寸的靶時)；氣圍為氬氣圍、氧氣圍或者氬和氧的混合氣圍。將半導體膜 112 的厚度設定為 5nm 至 200nm 左右即可。

作為上述濺射法，可以採用將高頻電源用於濺射用電源的 RF 濺射法、DC 濺射法、以脈衝方式施加直流偏壓的脈衝 DC 濺射法等。RF 濺射法主要用於形成絕緣膜，而 DC 濺射法主要用於形成金屬膜。

此外，還可以使用能夠設置多個材料不同的靶的多元濺射裝置。多元濺射裝置既可以在同一反應室中將不同的膜層疊形成，又可以在同一反應室中同時濺射多種材料形

成一個膜。再者，還可以採用使用在反應室內部備有磁場形成機構的磁控管濺射裝置的方法（磁控管濺射法）或使用利用微波生成的電漿的 ECR 濺射法等。此外，還可以使用如下方法：在成膜時藉由使靶物質與濺射氣體成分產生化學反應來形成它們的化合物的反應濺射法；或在成膜時還對基板施加電壓的偏壓濺射法等。

此外，可以用作電晶體 152 的通道層的半導體材料不侷限於氧化物半導體。例如，還可以將矽層（非晶矽層、微晶矽層、多晶矽層或單晶矽層）用作電晶體 152 的通道層。此外，還可以使用具有透光性的有機半導體材料、碳奈米管、鎵砷或銦磷等化合物半導體作為電晶體 152 的通道層。另外，半導體層具有透光性是指至少比構成佈線 122 的導電層 104a 以及構成佈線 126 的導電層 110a 更具有透光性即可。

在本實施例模式中，由於在形成導電層（導電層 108a、導電層 108b、導電層 110a）之後設置半導體膜 112，所以在之後對導電層進行蝕刻時半導體膜 112 不會被蝕刻。所以，可以將半導體膜 112 形成得較薄。藉由較薄地設置半導體膜 112，可以提高透光性並易於形成耗盡層。其結果，可以將電晶體的 S 值減小以使電晶體的開關特性得到提高。此外，還可以降低截止電流。

另外，較佳的將半導體膜 112 的厚度形成為薄於導電層 108a 及導電層 108b 的厚度。但是不侷限於此。

接著，藉由在半導體膜 112 上形成抗蝕劑掩模 165 並

使用該抗蝕劑掩模 165 對半導體膜 112 進行蝕刻，形成島狀的半導體層 112a（參照圖 5A）。

另外，還可以在形成導電膜 110 之前（圖 4A 之後）形成半導體層 112a。此時，藉由在完成圖 4A 的製程之後形成半導體膜 112 並進行蝕刻以形成島狀的半導體層 112a，然後形成導電膜 110 即可。

另外，在形成半導體層 112a 之後，較佳的在氮氣圍下或大氣氣圍下，進行 100℃ 至 600℃，典型的是 200℃ 至 400℃ 的熱處理。例如，可以在氮氣圍下以 350℃ 進行一個小時的熱處理。藉由該熱處理進行島狀的半導體層 112a 的原子級的重新排列。該熱處理（包括光退火等）十分重要，這是由於該熱處理可以釋放島狀半導體層 112a 中的阻礙載子遷移的畸變。另外，至於進行上述熱處理的時序，只要是在形成半導體膜 112 之後就沒有特別的限定。

接著，以覆蓋半導體層 112a、佈線 126、電極 136、電極 138 以及導電層 108c 的方式形成絕緣層 114（參照圖 5B）。

絕緣層 114 可以使用如氧化矽、氮化矽、氧氮化矽或氮氧化矽等的包含氧或氮的絕緣膜、DLC（類金剛石碳）等包含碳的膜、環氧、聚醯亞胺、聚醯胺、聚乙烯苯酚、苯並環丁烯、丙烯酸等的有機材料或者如矽氧烷樹脂等的由矽氧烷材料構成的膜的單層或層疊結構來形成。

另外，絕緣層 114 還可以用作濾色片。藉由在基板 100 一側設置濾色片，不再需要在對置基板一側設置濾色

片以及用來調整兩個基板的位置的空餘，所以可以更容易地製造面板。

接著，在絕緣層 114 上形成導電層 116（參照圖 5C）。導電層 116 可以用作像素電極，並以與導電層 108c 電連接的方式形成。

導電層 116 可以使用具有透光性的材料形成。作為具有透光性的材料，例如可以使用銦錫氧化物（Indium Tin Oxide:ITO）、含有氧化矽的銦錫氧化物（ITSO）、有機銦、有機錫、氧化鋅（ZnO）等。此外，還可以使用含有氧化鋅的銦鋅氧化物（Indium Zinc Oxide:IZO）、摻雜有鎵（Ga）的氧化鋅、氧化錫（SnO₂）、含有氧化鎢的銦氧化物、含有氧化鎢的銦鋅氧化物、含有氧化鈦的銦氧化物、含有氧化鈦的銦錫氧化物等。可以利用濺射法使用這些材料以單層結構或層疊結構形成導電膜 102。但是，當採用層疊結構時，較佳的使所有多個膜具有充分的光透過率。明確而言，較佳的將像素部中的用來提高透光性的導電層 116 形成得比導電層 102a、導電層 108a 薄。但是不侷限於此。

根據上述製程可以製造半導體裝置。根據本實施例模式所示的製造方法，可以形成具有透光性的電晶體 152 以及具有透光性的儲存電容部 154。由此，在像素內，即使在配置電晶體或電容元件的情況下，也可以使形成有電晶體或電容元件的部分透過光，所以可以提高孔徑率。再者，由於可以使用電阻率低且導電率高的材料形成連接電晶

體和元件（例如其他電晶體）的佈線，所以可以減少信號波形畸變並可以減少由於佈線電阻的電壓的下降。

另外，在本實施例模式中，示出採用在電極 136 及電極 138 上設置半導體層 112a 的結構（底部接觸型），但是不侷限於此。例如，還可以採用在半導體層 112a 上設置電極 136 及電極 138 的結構（通道蝕刻型）（參照圖 45）。另外，圖 45A 為俯視圖，圖 45B 是對應於圖 45A 中的 A-B 間的截面。

可以藉由下述方法得到圖 45 所示的結構，即：在前述圖 3E 中，在絕緣層 106 上形成半導體膜 112 並在進行圖案形成之後形成導電膜 108。

另外，在圖 45 所示的結構中，還可以採用在半導體層 112a 上設置用作通道保護膜的絕緣層 127 的結構（通道保護型）（參照圖 46A）。藉由設置絕緣層 127，可以在對導電膜 108 進行圖案形成時對半導體層 112a 進行保護。

實施例模式 2

在本實施例模式中，參照附圖對與上述實施例模式 1 不同的半導體裝置的製造方法進行說明。具體地，對使用多色調掩模製造半導體裝置的情況進行說明。另外，本實施例模式中的半導體裝置的製造製程的大部分與實施例模式 1 相同。所以，在以下說明中，省略對重複部分的說明而對不同的部分進行詳細說明。

首先，在基板 100 上形成導電膜 102，接著在導電膜 102 上形成導電膜 104（參照圖 7A）。還可以在基板 100 與導電膜 102 之間設置基底絕緣膜。

接著，在導電膜 104 上形成抗蝕劑掩模 171a 至 171c（參照圖 7B）。

藉由使用多色調掩模作為抗蝕劑掩模 171a 至 171c，可以選擇性地形成厚度不同的抗蝕劑掩模。

多色調掩模是指能以多個步驟的光量進行曝光的掩模，代表性的能以曝光區域、半曝光區域以及非曝光區域的三個步驟的光量進行曝光。藉由使用多色調掩模，能以一次的曝光及顯影的製程形成具有多個（代表性的為兩種）厚度的抗蝕劑掩模。由此，藉由使用多色調掩模，可以減少光掩模數量。下面，參照圖 6 對使用多色調掩模的情況下的光的透過率進行說明。

圖 6 示出代表性的多色調掩模的截面圖。圖 6A-1 示出使用灰度色調掩模 403 時的情況，圖 6B-1 示出使用半色調掩模 414 時的情況。

圖 6A-1 所示的灰度色調掩模 403 由在具有透光性的基板 400 上使用遮光層形成的遮光部 401、以及根據遮光層的圖案設置的繞射光柵 402 構成。

繞射光柵 402 藉由具有以用於曝光的光的分辨極限以下的間隔設置的狹縫、點或網眼等，來控制光透過率。此外，設置在繞射光柵 402 的狹縫、點或網眼既可以為週期性的，又可以為非週期性的。

作為具有透光性的基板 400 可以使用石英等形成。構成遮光部 401 及繞射光柵 402 的遮光層使用金屬膜形成即可，較佳的使用鉻或氧化鉻等設置。

在對灰度色調掩模 403 照射用於曝光的光的情況下，如圖 6A-2 所示，重疊於遮光部 401 的區域的透光率為 0%，不設置遮光部 401 或繞射光柵 402 的區域的透光率為 100%。此外，根據繞射光柵的狹縫、點或網眼的間隔等繞射光柵 402 的透光率可以被調整為大約 10%至 70%的範圍內。

圖 6B-1 所示的半色調掩模 414 由在具有透光性的基板 411 上使用半透光層形成的半透光部 412、以及使用遮光層形成的遮光部 413 構成。

半透光部 412 可以使用 MoSiN 、 MoSi 、 MoSiO 、 MoSiON 、 CrSi 等的層形成。遮光部 413 使用與灰度色調掩模的遮光層同樣的金屬膜形成即可，較佳的使用鉻或氧化鉻等。

在對半色調掩模 414 照射用於曝光的光的情況下，如圖 6B-2 所示，重疊於遮光部 413 的區域的透光率為 0%，不設置遮光部 413 或半透光部 412 的區域的透光率為 100%。此外，根據形成的材料的種類或形成的膜厚等半透光部 412 的透光率可以被調整為大約 10%至 70%的範圍內。

如上所述，藉由使用多色調掩模，可以形成三個曝光級別的掩模，該三個曝光級別為曝光部分、中間曝光部分

、以及未曝光部分，並且藉由進行一次的曝光及顯影製程，可以形成具有多個（典型為兩種）厚度區域的抗蝕劑掩模。由此，藉由使用多色調掩模，可以減少光掩模數量。

在圖 7B 中，示出使用半色調掩模作為多色調掩模的情況，該半色調掩模由透光的基板 180 和設置在該基板 180 上的遮光層 181a、181c 及半透過層 181b、181d 構成。因此，在導電膜 104 上形成有較厚的抗蝕劑掩模 171a、較薄的抗蝕劑掩模 171b 以及具有較厚部分和較薄部分的抗蝕劑掩模 171c。

接著，使用抗蝕劑掩模 171a 至 171c 對導電膜 102 以及導電膜 104 的不需要的部分進行蝕刻，來形成導電層 102a、導電層 102b、導電層 104a'、導電層 104b'（參照圖 7C）。

接著，對抗蝕劑掩模 171a 至 171c 進行以氧電漿的灰化。藉由對抗蝕劑掩模 171a 至 171c 進行以氧電漿的灰化，抗蝕劑掩模 171b 被去除而使形成在導電層 102a 上的導電層 104a'的一部分露出。另外，抗蝕劑掩模 171a、171c 縮小，其作為抗蝕劑掩模 171a'、171c'殘留（參照圖 8A）。如此，藉由將多色調掩模用作抗蝕劑掩模，不需再增加抗蝕劑掩模，因此可以簡化製程。

接著，藉由使用抗蝕劑掩模 171a'、171c'對露出的導電層 104a'以及導電層 104b'進行蝕刻，形成導電層 104a 以及導電層 104b（參照圖 8B）。此時，去除形成在用作電極 132 的導電層 102a 上的導電層 104a'以及佈線 124 的

設置在像素部中的區域中的導電層 104b'。

其結果，電極 132 由具有透光性的導電層 102a 形成，佈線 122 由具有透光性的導電層 102a 以及比該導電層 102a 電阻低的導電層 104a 的層疊結構形成。

由此，藉由使用具有透光性的材料形成用作電極 132 的導電層 102a，可以提高像素部的孔徑率。另外，藉由使用構成電極 132 的導電層（這裏為導電層 102a）以及由比該導電層 102a 電阻率低的金屬材料形成的導電層 104a 形成用作佈線 122 的導電層，可以降低佈線電阻並減少波形畸變。其結果，可以實現低耗電量化。另外，藉由使用具有遮光性的導電層（這裏為導電層 104a）用作佈線 122，可以對彼此相鄰的像素之間的區域進行遮光。所以，可以省略黑矩陣。但是，並不侷限於此。

另外，藉由使用多色調掩模，成為佈線 122 的導電層 102a 與導電層 104a 的各層具有的表面積不同。也就是說，導電層 102a 具有的表面積大於導電層 104a 具有的表面積。同樣地，導電層 102b 具有的表面積大於導電層 104b 具有的表面積。

接著，在以覆蓋導電層 102a、導電層 102b、導電層 104a 以及導電層 104b 的方式形成絕緣層 106 之後，在該絕緣層 106 上先後層疊形成導電膜 108 與導電膜 110（參照圖 8C）。

接著，在導電膜 110 上形成抗蝕劑掩模 172a 至 172d（參照圖 9A）。

藉由使用多色調掩模形成抗蝕劑掩模 172a 至 172d，可以形成厚度不同的抗蝕劑掩模。

在圖 9A 中，示出使用半色調掩模作為多色調掩模的情況，該半色調掩模由透光基板 182 以及設置在該基板 182 上的半透過層 183a、183d 以及遮光層 183b、183c、183e 構成。所以，在導電膜 110 上形成較厚的抗蝕劑掩模 172c、較薄的抗蝕劑掩模 172b、172d 以及具有較厚部分和較薄部分的抗蝕劑掩模 172a。

接著，使用抗蝕劑掩模 172a 至 172d 對導電膜 108 以及導電膜 110 的不要的部分進行蝕刻，以形成導電層 108a 至 108c、導電層 110a' 至導電層 110c'（參照圖 9B）。

接著，對抗蝕劑掩模 172a 至 172d 進行利用氧電漿的灰化。藉由對抗蝕劑掩模 172a 至 172d 進行利用氧電漿的灰化，抗蝕劑掩模 172b、172d 被去除而露出導電層 110b'、110c'。另外，抗蝕劑掩模 172a、172c 縮小，並作為抗蝕劑掩模 172a'、172c' 殘留（參照圖 9C）。如此，藉由使用多色調掩模用作抗蝕劑掩模，而無需使用追加的抗蝕劑掩模，從而可以簡化製程。

接著，藉由使用抗蝕劑掩模 172a'、172c' 對導電層 110a' 的一部分、導電層 110b' 以及導電層 110c' 進行蝕刻，來形成導電層 110a（參照圖 10A）。此時，去除形成在導電層 108a 上的導電層 110a' 的一部分、形成在導電層 108b 上的導電層 110b' 以及形成在導電層 108c 上的導電層 110c'。

其結果，電極 136 由具有透光性的導電層 108a 形成，佈線 126 由具有透光性的導電層 108a 以及比該導電層 108a 電阻低的導電層 110a 的層疊結構形成。此外，電極 138 使用具有透光性的導電層 108b 形成。

由此，藉由使用具有透光性的材料形成用作電極 136 的導電層 108a 以及用作電極 138 的導電層 108b，可以提高像素部的孔徑率。另外，藉由使用構成電極 136 的導電層（這裏為導電層 108a）以及由比該導電層 108a 電阻率低的金屬材料形成的導電層 110a 形成用作佈線 126 的導電層，可以降低佈線電阻並減少波形畸變。其結果，可以實現低耗電量化。另外，藉由使用具有遮光性的導電層（這裏為導電層 110a）用作佈線 126，可以對彼此相鄰的像素之間的區域進行遮光。

接著，在以覆蓋導電層 108a、108b、絕緣層 106 等的方式形成氧化物半導體膜之後，藉由對該氧化物半導體膜進行蝕刻形成島狀的半導體層 112a（參照圖 10B）。

接著，在以覆蓋半導體層 112a、佈線 126、電極 136、電極 138、導電層 108c 的方式形成絕緣層 114 之後，在該絕緣層 114 上形成導電層 116（參照圖 10C）。導電層 116 以與導電層 108c 電連接的方式形成。

藉由上述製程，可以製造半導體裝置。藉由使用多色調掩模，能夠形成三個曝光級別的掩模，該三個曝光級別為曝光部分、中間曝光部分、以及未曝光部分，藉由一次的曝光及顯影製程，可以形成具有多種（典型為兩種）厚

度區域的抗蝕劑掩模。所以，藉由使用多色調掩模可以減少掩模的數目。

另外，在本實施例模式中，對在形成閘極佈線的製程以及形成源極電極佈線的製程的兩個製程中使用多色調掩模的情況進行了說明，但是也可以在形成閘極佈線的製程或形成源極電極佈線的製程中的一個製程中使用多色調掩模。

實施例模式 3

在本實施例模式中，參照附圖對於上述實施例模式 1 不同的半導體裝置進行說明。另外，以下所示的半導體裝置的結構的大部分與前述圖 1、圖 2 相同。所以，在以下說明中，省略對重複的部分的說明，而對不同的點進行說明。

圖 11、圖 12 示出上述實施例模式 1 所示的半導體裝置的其他的結構。在圖 11、圖 12A 和 12B 中，圖 11 示出俯視圖，圖 12A 對應於圖 11 中的 A-B 間的截面，圖 12B 對應於圖 11 中的 C-D 間的截面。

圖 11、圖 12 所示的半導體裝置示出以下情況：在圖 1、圖 2 所示的半導體裝置中的閘極佈線 122 藉由在導電層 104a 上層疊具有透光性的導電層 102a 來設置，並且佈線 126 藉由在導電膜 110 上層疊具有透光性的導電層 108a 來設置。即，示出與在圖 1、圖 2 所示的結構中的閘極佈線 122 與佈線 126 中的導電層的層疊結構相反的結構。

在圖 11、圖 12 所示的結構中，使用具有透光性的導電層 102a 形成與閘極佈線 122 電連接的電極 132，並使用具有透光性的導電層 108a 形成與佈線 126 電連接的電極 136。

另外，除了圖 11、圖 12 所示的結構之外，也可以在圖 1、圖 2 所示的結構中，將佈線 122 與佈線 126 中的任一方中的導電層的層疊結構設定為相反的結構。

另外，在圖 11、圖 12 中示出在電極 136 以及電極 138 上設置半導體層 112a 的結構（底部接觸型），但是不侷限於此。例如，也可以採用在半導體層 112a 上設置電極 136 以及電極 138 的結構（通道蝕刻型）（參照圖 47）。另外，圖 47A 是俯視圖，圖 47B 對應於圖 47A 中 A-B 間的截面。

另外，在圖 47 所示的結構中，還可以採用半導體層 112a 上設置用作通道保護膜的絕緣層 127 的結構（通道保護型）（參照圖 46B）。

接著，使用圖 13A 和 13B 示出上述實施例模式 1 所示的半導體裝置的其他的結構例。在圖 13A 和 13B 中，圖 13A 示出俯視圖，圖 13B 對應於在圖 13A 中 A-B 間的截面。

圖 13 所示的半導體裝置具有以下結構：在圖 1、圖 2 所示的半導體裝置中將半導體層 112a 設置在成為佈線 126 的導電層 108a 與導電層 110a 之間的結構。即，在形成導電層 108a 之後並在形成導電層 110a 之前形成半導體層

112a。

如圖 13 所示，藉由在導電層 108a 與導電層 110a 之間設置半導體層 112a，可以增加電極 136 以及佈線 126 與半導體層 112a 的接觸面積，從而可以降低接觸電阻。

接著，使用圖 14 示出上述實施例模式 1 所示的半導體裝置的其他結構例。在圖 14 中，圖 14A 示出俯視圖，圖 14B 對應於圖 14A 中的 C-D 間的截面。

圖 14A 和 14B 所示的半導體裝置具有如下結構：在佈線 124 中，在位於當連接用作儲存電容部 154 的電極的導電層 108c 和導電層 116 時形成的接觸孔 125 的下方的區域中設置具有遮光性的導電層（這裏，導電層 104b）。即，圖 14A 和 14B 所示的結構具有以下結構：在圖 1、圖 2 所示的結構中，在設置有像素部 150 的區域中，作為佈線 124 使用具有透光性的導電層 102b 和比該導電層 102b 電阻低且具有遮光性的導電層 104b 的層疊結構來設置。

通常，當藉由接觸孔 125 將導電層 108c 和導電層 116 電連接時，由於接觸孔 125 導致導電層 116 的表面形成有凹部。其結果，設置在該導電層 116 的凹部上的液晶分子的取向混亂，有時導致漏光。

為此，藉由如圖 14 所示那樣地在接觸孔 125 的下方選擇性地形成具有遮光性的膜，可以減少由於導電層 116 表面的凹部引起的漏光。另外，藉由使用比導電層 102b 電阻低的導電層 104b 作為具有遮光性的膜，可以降低佈線 124 的電阻。再者，藉由如圖 14 所示那樣地將接觸孔

125 集中形成於佈線 124 的一個端部並將導電層 104b 也設置在佈線 124 的一個端部的一側，可以提高像素部 150 的孔徑率。

另外，至於導電層 104b 的形狀，只要是將其配置在接觸孔 125 的下方就不侷限於圖 14A 所示的形狀。當想在減少漏光的同時降低佈線 124 的佈線電阻的情況下，可以如圖 14A 和 14B 所示的那樣在與佈線 124 平行的方向上將導電層 104b 延伸地設置。此時，藉由如上所述那樣將接觸孔 125 僅形成在佈線 124 的一個端部並將導電層 104b 也設置在佈線 124 的一個端部的一側，可以提高像素部 150 的孔徑率。

另外，當想在減少漏光的同時進一步提高像素部 150 的孔徑率時，可以在與接觸孔 125 重疊的區域上分別設置島狀的導電層 104b（參照圖 15A 和 15B），而不是在與佈線 124 平行的方向上與佈線 124 電連接地設置導電層 104b。另外，在圖 15A 和 15B 中，圖 15A 示出俯視圖，圖 15B 對應於圖 15A 中的 C-D 間的截面。

另外，如圖 15 所示，還可以在形成在佈線 124 中的接觸孔 125 的下方設置遮光膜，並在形成在佈線 124 以外的區域（導電層 108b 和導電層 116 連接的區域）中的接觸孔的下方設置遮光膜。

接著，圖 16 示出上述實施例模式 1 所示的半導體裝置的其他結構例。在圖 16 中，圖 16A 示出俯視圖，圖 16B 對應於圖 16A 中的 A-B 間的截面。

圖 16 所示的半導體裝置示出如下結構：在半導體層 112a 的一部分中設置導電率高的區域（n+區域 113a、113b）並以彼此互不重疊的方式設置電極 136、電極 138 以及電極 132。在半導體層 112a 中，可以將 n+區域 113a、113b 設置在與電極 136 連接的區域以及與電極 138 連接的區域中。另外，既可以以與電極 132 重疊的方式設置 n+區域 113a、113b，又可以不與電極 132 重疊地設置 n+區域 113a、113b。

可以藉由對半導體層 112a 選擇性地添加氫來形成 n+區域 113a、113b。將氫添加到半導體層 112a 中的想提高導電率的部分中即可。

例如，在使用含有 In、M 或 Zn 的氧化物半導體等形成半導體層 112a 之後，在半導體層 112a 上的一部分上形成抗蝕劑掩模（參照圖 36A），藉由添加氫離子，可以在半導體層 112a 上形成 n+區域 113a、113b（參照圖 36B）。

如此，藉由以彼此互不重疊的方式設置電極 136、電極 138 以及電極 132，可以抑制電極 136、電極 138 以及電極 132 之間產生寄生電容。

另外，在上述結構中，雖然示出電晶體 152 的形成在源極電極以及汲極電極之間的通道形成區的上表面形狀為平行型的情況，但是不侷限於此。此外，還可以如圖 17 所示那樣使用通道形成區的俯視圖為 C 形（U 形）的電晶體。此時，將用作電極 136 的導電層 108a 形成為 C 形或

U 形，並以圍繞用作電極 138 的導電層 108b 的方式配置導電層 108a。藉由使用這種結構可以將電晶體 152 的通道寬度形成得較大。

另外，在上述結構中，雖然示出在與佈線 122 電連接的電極 132 上設置半導體層 112a 的情況，但是不侷限於此。此外，還可以如圖 21 所示那樣，在佈線 122 上設置半導體層 112a。此時，佈線 122 還用作閘極電極。此外，還可以使用電阻低的導電層 104a 作為佈線 122。當然，還可以使用具有透光性的導電層 102a 與導電層 104a 的層疊作為佈線 122。另外，藉由使用具有遮光性的導電層作為導電層 104a，可以抑制光照射到成為通道形成區的半導體層 112a。該結構在使用其特性受光的影響的材料作為形成通道的半導體層時較為有效。

另外，還可以如圖 37 所示那樣僅使用導電層 104a 形成佈線 122。此外，還可以僅使用導電層 110a 形成佈線 126。另外，還可以僅使用導電層 104b 形成佈線 124。

另外，還可以如圖 38 所示那樣，在佈線 122 中將導電層 108a 選擇性地設置在一部分中（用作電晶體 152 的電極 132 的部分）。另外，也可以同樣地在佈線 126 中將導電層 110a 選擇性地設置在一部分中（用作電晶體 152 的電極 136 的部分）。

另外，在圖 38 中，示出將導電層 102a 設置在導電層 104a 的下方的結構，但還可以採用將導電層 102a 設置在導電層 104a 的上方的結構（參照圖 39）。此外，同樣地

，還可以採用將導電層 108a 設置在導電層 110a 上的結構（參照圖 39）。

另外，在上述結構中示出使用佈線 124 形成儲存電容部 154 的結構，但是不侷限於此。還可以如圖 40 所示那樣地採用如下結構：將導電層 108c 以及構成相鄰像素的佈線 122 的導電層 102a 用作儲存電容部 154 的電極，而不設置佈線 124。

另外，雖然在上述圖 13 至圖 17 以及圖 37 至圖 40 中示出在電極 136 以及電極 138 上設置半導體層 112a 的結構（底部接觸型），但是不侷限於此。既可以如上述圖 45 至圖 47 所示那樣地採用在半導體層 112a 上設置電極 136 以及電極 138 的結構（通道蝕刻型），又可以採用在半導體層 112a 上設置用作通道保護膜的絕緣層 127 的結構（通道保護型）。

實施例模式 4

在本實施例模式中，參照附圖對與上述實施例模式 1、2 不同的半導體裝置進行說明。明確而言，對在一個像素部中設置多個電晶體的情況進行說明。另外，以下所示的半導體裝置的結構的大部分與上述圖 1、圖 2 相同。所以，在以下說明中，省略對重複的部分的說明而對不同的點進行說明。

圖 18、圖 19 示出本實施例模式所示的半導體裝置的一個結構例。在圖 18、圖 19 中，圖 18 示出俯視圖，圖

19A 是對應於圖 18 中的 A-B 間的截面，圖 19B 對應於圖 18 中的 C-D 間的截面。

圖 18、圖 19 所示的半導體裝置包括：設置有開關用電晶體 152、驅動用電晶體 156 以及儲存電容部 158 的像素部 150；佈線 122；佈線 126；佈線 128。圖 18、圖 19 所示的結構例如可以用於 EL 顯示裝置的像素部。

電晶體 156 包括：設置在基板 100 上的電極 232、設置在電極 232 上的絕緣層 106、設置在絕緣層 106 上的電極 236 以及電極 238、以與絕緣層 106 上的電極 232 重疊的方式設置且設置在電極 236 以及電極 238 上的半導體層 112b。

另外，電極 232 可以用作閘極電極。電極 236 或電極 238 可以用作源極電極或汲極電極。可以使用氧化物半導體用作半導體層 112b。佈線 128 可以用作電源供給線。但是，不侷限於此。

電極 232 使用具有透光性的導電層 102c 形成並與電晶體 152 的電極 138（導電層 108b）電連接。可以藉由導電層 117 進行導電層 108b 與導電層 102c 的電連接。

另外，導電層 117 可以與導電層 116 使用同一製程來形成。即，在形成絕緣層 114 之後，並在形成到達導電層 108b 的接觸孔 118a 以及到達導電層 102c 的接觸孔 118b 之後，在絕緣層 114 上形成導電層 116 以及導電層 117。可以在同一製程（同一蝕刻製程）中形成接觸孔 118a 與接觸孔 118b。

導電層 102c 可以與導電層 102a 使用同一製程形成。

半導體層 112b 可以與半導體層 112a 使用同一製程形成。

電極 236 使用具有透光性的導電層 108d 形成並與佈線 128 電連接。佈線 128 使用導電層 108d 和導電層 110b 的層疊形成。另外，構成電極 236 的導電層 108d 與構成佈線 128 的導電層 108d 使用相同的島形成。

另外，雖然在圖 18、圖 19 中示出在導電層 108d 上層疊導電層 110b 作為佈線 128 的情況，也可以在導電層 110b 上層疊導電層 108d。

另外，電極 238 使用具有透光性的導電層 108e 形成並與導電層 116 電連接。

導電層 108d、導電層 108e 可以與導電層 108a 以及導電層 108b 使用同一製程形成。此外，導電層 110b 可以與導電層 110a 使用同一製程形成。

儲存電容部 158 將絕緣層 106 用作電介質並將具有透光性的導電層 102c 和具有透光性的導電層 108d 用作電極。另外，導電層 102c 與電晶體 152 的電極 138 電連接。

如上所述，藉由使用具有透光性的材料形成電晶體 152、電晶體 156 以及儲存電容部 158，可以使形成有電晶體 152、156 的區域以及形成有儲存電容部 158 的區域透過光，所以可以提高像素部 150 的孔徑率。此外，藉由使用由電阻率低的金屬材料構成的導電層形成佈線 122、佈線 126 以及佈線 128 的一部分，可以降低佈線電阻從而降

低耗電量。

另外，藉由使用具有遮光性的金屬材料形成構成閘極佈線的導電層 104a、構成源極電極佈線的導電層 110a 以及構成佈線 128 的導電層 110b，可以降低佈線電阻並且對相鄰的像素部之間の間隙進行遮光。即，可以利用配置在行方向上的閘極佈線以及配置在列方向上的源極電極佈線以及佈線 128，對像素間の間隙進行遮光而無須使用黑矩陣。

另外，雖然在圖 18、圖 19 中示出藉由導電層 117 進行導電層 108b 與導電層 102c 的電連接，但並不侷限於此。例如，還可以如圖 20 所示那樣藉由形成在絕緣層 106 中的接觸孔 119 使導電層 102c 與導電層 108b 電連接。此時，可以在絕緣層 106 中形成接觸孔 119 之後形成導電層 108b。在圖 20 所示的結構中，還可以在導電層 108b 與導電層 102c 的連接區域的上方配置導電層 116。

另外，雖然在本實施例模式中示出在像素部 150 中設置兩個電晶體的情況，但並不侷限於此。還可以以並聯或串聯的方式配置三個以上的電晶體。

在本實施例模式中，雖然示出底部接觸型的電晶體的結構，但並不侷限於此。還可以使用通道蝕刻型的電晶體結構或通道保護型的電晶體結構。

實施例模式 5

在本實施例模式中，以下對在作為半導體裝置的一個

實施例的顯示裝置中，在同一基板上至少設置使用薄膜電晶體的驅動電路的一部分以及像素部時的例子進行說明。

圖 22A 示出顯示裝置的一例的主動矩陣型液晶顯示裝置的方塊圖的一例。圖 22A 所示的顯示裝置在基板 5300 上包括：具有多個具備顯示元件的像素的像素部 5301；選擇各像素的掃描線驅動電路 5302；以及控制向被選擇的像素輸入視頻信號的信號線驅動電路 5303。

圖 22B 所示的發光顯示裝置在基板 5400 上包括：具有多個具備顯示元件的像素的像素部 5401；選擇各像素的第一掃描線驅動電路 5402 及第二掃描線驅動電路 5404；以及控制向被選擇的像素輸入視頻信號的信號線驅動電路 5403。

在輸入到圖 22B 所示的發光顯示裝置的像素的視頻信號為數位方式的情況下，藉由切換電晶體的導通和截止，像素處於發光或非發光狀態。因此，可以採用面積灰度法或時間灰度法進行灰度顯示。面積灰度法是一種驅動法，其中藉由將一個像素分割為多個子像素並根據視頻信號獨立驅動各子像素，來進行灰度顯示。此外，時間灰度法是一種驅動法，其中藉由控制像素發光的期間，來進行灰度顯示。

因為發光元件的回應速度比液晶元件等高，所以與液晶元件相比適合於時間灰度法。在採用時間灰度法進行顯示的情況下，將一個幀期間分割為多個子幀期間。然後，根據視頻信號，在各子幀期間中使像素的發光元件處於發

光或非發光狀態。藉由將一個幀期間分割為多個子幀期間，可以利用視頻信號控制在一個幀期間中像素發光的期間的總長度，並可以進行灰度顯示。

另外，在圖 22B 所示的發光顯示裝置中示出一種例子，其中當在一個像素中配置兩個開關用 TFT 時，使用第一掃描線驅動電路 5402 生成輸入到一方的開關用 TFT 的閘極佈線的第一掃描線的信號，而使用第二掃描線驅動電路 5404 生成輸入到另一方的開關 TFT 的閘極佈線的第二掃描線的信號。但是，也可以使用一個掃描線驅動電路生成輸入到第一掃描線的信號和輸入到第二掃描線的信號。此外，例如根據一個像素所具有的開關用 TFT 的數量，可能會在各像素中設置多個用來控制切換元件的工作的掃描線。在此情況下，既可以使用一個掃描線驅動電路生成輸入到多個掃描線的所有信號，又可以使用多個掃描線驅動電路生成輸入到多個掃描線的所有信號。

可以根據實施例模式 1 至 4 形成配置在液晶顯示裝置的像素部的薄膜電晶體。此外，因為實施例模式 1 至 4 所示的薄膜電晶體是 n 通道型 TFT，所以在驅動電路中將可以由 n 通道型 TFT 構成的驅動電路的一部分形成在與像素部的薄膜電晶體同一基板上。

此外，在發光顯示裝置中也可以將驅動電路中能夠由 n 通道型 TFT 構成的驅動電路的一部分形成在與像素部的薄膜電晶體同一基板上。另外，也可以僅使用與實施例模式 1 至 4 所示的 n 通道型 TFT 製造信號線驅動電路及掃描

線驅動電路。

另外，在保護電路、閘極驅動器及源極電極驅動器等週邊驅動電路部分中，不需要在電晶體中透光。因此，也可以在像素部分中，在電晶體和電容元件中透光，並且在週邊驅動電路部分中，不使在電晶體中透光。

圖 23A 示出當不使用多色調掩模形成薄膜電晶體時的驅動部以及像素部的薄膜電晶體，圖 23B 示出當使用多色調掩模形成薄膜電晶體時的驅動部以及像素部的薄膜電晶體。

當不使用多色調掩模形成薄膜電晶體時，在驅動部的電晶體中，可以設置比導電層 102a 導電率高的導電層 104a 作為閘極電極，並且設置比導電層 108a 導電率高的導電層 110a 作為源極電極及汲極電極。另外，在驅動部中，可以設置導電層 104a 作為閘極佈線，並且設置導電層 110a 作為源極電極佈線。

當使用多色調掩模形成薄膜電晶體時，在驅動部的電晶體中，可以設置導電層 102a 和導電層 104a 的層疊結構作為閘極電極，並且設置導電層 108a 和導電層 110a 的層疊結構作為源極電極，並且設置導電層 108b 和導電層 110a 的層疊結構作為汲極電極。

另外，在圖 23 中，像素部的電晶體可以採用上述實施例模式所示出的結構。

此外，上述驅動電路除了液晶顯示裝置及發光顯示裝置以外還可以用於利用與切換元件電連接的元件來驅動電

子墨水的電子紙。電子紙也稱為電泳顯示裝置（電泳顯示器），並具有如下優點：實現與紙相同的易讀性、與其他的顯示裝置相比其耗電量小、可形成得薄且輕。

本實施例模式可以與其他實施例模式所記載的結構適當地組合而實施。

實施例模式 6

在本實施例模式中，對將薄膜電晶體用於像素部以及驅動電路來製造具有顯示功能的半導體裝置（也稱為顯示裝置）的情況進行說明。此外，可以將使用薄膜電晶體的驅動電路的一部分或全部一體地形成在與像素部同一基板上，從而形成系統上面板（system on panel）。

顯示裝置包括顯示元件。作為顯示元件，可以使用液晶元件（也稱為液晶顯示元件）、發光元件（也稱為發光顯示元件）。在發光元件的範疇內包括利用電流或電壓控制亮度的元件，明確而言，包括無機 EL（Electro Luminescence；電致發光）元件、有機 EL 元件等。此外，也可以應用電子墨水等對比度因電作用而變化的顯示媒體。

此外，顯示裝置包括密封有顯示元件的面板和在該面板中安裝有包括控制器的 IC 等的模組。再者，顯示裝置關於一種元件基板，該元件基板相當於製造該顯示裝置的過程中的顯示元件完成之前的一個方式，並且它在多個各像素中分別具備用於將電流供給到顯示元件的單元。明確而言，元件基板既可以是只形成有顯示元件的像素電極的

狀態，又可以是形成成為像素電極的導電膜之後且藉由蝕刻形成像素電極之前的狀態，而可以採用各種方式。

另外，本說明書中的顯示裝置是指影像顯示裝置、顯示裝置、或光源（包括照明裝置）。另外，顯示裝置還包括安裝有連接器，諸如 FPC（Flexible Printed Circuit；撓性印刷電路）、TAB（Tape Automated Bonding；載帶自動接合）帶或 TCP（Tape Carrier Package；載帶封裝）的模組；將印刷線路板固定到 TAB 帶或 TCP 端部的模組；藉由 COG（Chip On Glass；玻璃上晶片）方式將 IC（積體電路）直接安裝到顯示元件上的模組。

在本實施例模式中，作為半導體裝置示出液晶顯示裝置的例子。首先，參照圖 24 說明相當於半導體裝置的一個方式的液晶顯示面板的外觀及截面。圖 24 是一種面板的俯視圖，其中利用密封材料 4005 將包括用作半導體層的形成在第一基板 4001 上的 In-Ga-Zn-O 類非單晶膜的可靠性高的薄膜電晶體 4010、4011 及液晶元件 4013 密封在第一基板 4001 和第二基板 4006 之間。圖 24B 相當於沿著圖 24A-1、24A-2 的 M-N 的截面圖。

以圍繞設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 的方式設置有密封材料 4005。此外，在像素部 4002 和掃描線驅動電路 4004 上設置有第二基板 4006。因此，像素部 4002 和掃描線驅動電路 4004 與液晶層 4008 一起由第一基板 4001、密封材料 4005 和第二基板 4006 密封。此外，在第一基板 4001 上的與由密封材料

4005 圍繞的區域不同的區域中安裝有信號線驅動電路 4003，該信號線驅動電路 4003 使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上。

另外，對於另行形成的驅動電路的連接方法沒有特別的限制，可以採用 COG 方法、引線接合方法或 TAB 方法等。圖 24A-1 是藉由 COG 方法安裝信號線驅動電路 4003 的例子，而圖 24A-2 是藉由 TAB 方法安裝信號線驅動電路 4003 的例子。

此外，設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 包括多個薄膜電晶體。在圖 24B 中例示像素部 4002 所包括的薄膜電晶體 4010 和掃描線驅動電路 4004 所包括的薄膜電晶體 4011。在薄膜電晶體 4010、4011 上設置有絕緣層 4020、4021。

對薄膜電晶體 4010、4011 可以應用包括用作半導體層的 In-Ga-Zn-O 類非單晶膜的可靠性高的薄膜電晶體。在本實施例模式中，薄膜電晶體 4010、4011 是 n 通道型薄膜電晶體。

此外，液晶元件 4013 所具有的像素電極層 4030 與薄膜電晶體 4010 電連接。而且，液晶元件 4013 的對置電極層 4031 形成在第二基板 4006 上。像素電極層 4030、對置電極層 4031 和液晶層 4008 重疊的部分相當於液晶元件 4013。另外，像素電極層 4030、對置電極層 4031 分別設置有用作取向膜的絕緣層 4032、4033，且隔著絕緣層 4032、4033 夾有液晶層 4008。

另外，作為第一基板 4001、第二基板 4006，可以使用玻璃、金屬（典型的是不鏽鋼）、陶瓷、塑膠。作為塑膠，可以使用 FRP（Fiberglass-Reinforced Plastics；玻璃纖維強化塑膠）板、PVF（聚氟乙烯）薄膜、聚酯薄膜或丙烯酸樹脂薄膜。此外，還可以使用具有將鋁箔夾在 PVF 膜之間或聚酯膜之間的結構的薄片。

此外，附圖標記 4035 表示藉由對絕緣膜選擇性地進行蝕刻而得到的柱狀間隔件，並且它是為控制像素電極層 4030 和對置電極層 4031 之間的距離（單元間隙）而設置的。另外，還可以使用球狀間隔件。另外，對置電極層 4031 與設置在與薄膜電晶體 4010 同一基板上的共同電位線電連接。使用共同連接部，可以藉由配置在一對基板之間的導電性粒子電連接對置電極層 4031 和共同電位線。此外，將導電性粒子包含在密封材料 4005 中。

另外，還可以使用不使用取向膜的顯示藍相的液晶。藍相是液晶相的一種，是指當使膽甾相液晶的溫度上升時即將從膽甾相轉變到均質相之前出現的相。由於藍相只出現在較窄的溫度範圍內，所以為了改善溫度範圍而將使用混合有 5%重量以上的手性試劑的液晶組成物而使用於液晶層 4008。包含顯示藍相的液晶和手性試劑的液晶組成物的回應速度短，即為 $10\mu\text{s}$ 至 $100\mu\text{s}$ ，並且由於其具有光學各向同性而不需要取向處理從而視角依賴小。

另外，雖然本實施例模式中作為液晶顯示裝置示出透過型液晶顯示裝置的例子，但是液晶顯示裝置還可以應用

於反射型液晶顯示裝置或半透過型液晶顯示裝置。

另外，雖然在本實施例模式中所示的液晶顯示裝置中示出在基板的外側（可見的一側）設置偏光板，並在內側依次設置著色層、用於顯示元件的電極層的例子，但是也可以在基板的內側設置偏光板。另外，偏光板和著色層的層疊結構也不侷限於本實施例模式的結構，只要根據偏光板和著色層的材料或製造製程條件適當地設定即可。另外，還可以設置用作黑底的遮光膜。

另外，在本實施例模式中，使用用作保護膜或平坦化絕緣膜的絕緣層（絕緣層 4020、絕緣層 4021）覆蓋薄膜電晶體，以降低薄膜電晶體的表面凹凸並提高薄膜電晶體的可靠性。另外，因為保護膜用來防止懸浮在大氣中的有機物、金屬物、水蒸氣等污染雜質的進入，所以最好採用緻密的膜。利用濺射法並利用氧化矽膜、氮化矽膜、氧氮化矽膜、氮氧化矽膜、氧化鋁膜、氮化鋁膜、氧氮化鋁膜或氮氧化鋁膜的單層或層疊而形成保護膜即可。雖然在本實施例模式中示出利用濺射法形成保護膜的例子，但是並不侷限於此，使用各種方法形成保護膜即可。

在此，作為保護膜形成層疊結構的絕緣層 4020。在此，作為絕緣層 4020 的第一層利用濺射法形成氧化矽膜。當作為保護膜使用氧化矽膜時，對用作源極電極層及汲極電極層的鋁膜的小丘防止有效。

另外，作為保護膜的第二層形成絕緣層。在此，利用濺射法形成氮化矽膜作為絕緣層 4020 的第二層。當使用

氮化矽膜作為保護膜時，可以抑制鈉等可動離子進入到半導體區域中而使 TFT 的電特性變化。

另外，也可以在形成保護膜之後進行對半導體層的退火（ 300°C 至 400°C ）。

另外，形成絕緣層 4021 作為平坦化絕緣膜。作為絕緣層 4021，可以使用具有耐熱性的有機材料如聚醯亞胺、丙烯酸樹脂、苯並環丁烯、聚醯胺、環氧等。另外，除了上述有機材料之外，還可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等。另外，也可以藉由層疊多個由這些材料形成的絕緣膜，來形成絕緣層 4021。

另外，矽氧烷類樹脂相當於以矽氧烷類材料為起始材料而形成的包含 Si-O-Si 鍵的樹脂。作為矽氧烷類樹脂的取代基可以使用有機基（例如烷基、芳基）、氟基團。另外，有機基可以具有氟基團。

對絕緣層 4021 的形成方法沒有特別的限制，可以根據其材料利用濺射法、SOG 法、旋塗、浸漬、噴塗、液滴噴射法（噴墨法、絲網印刷、膠版印刷等）、刮片、輥塗機、幕塗機、刮刀塗佈機等。在使用材料液形成絕緣層 4021 的情況下，也可以在進行焙燒的製程中同時進行對半導體層的退火（ 300°C 至 400°C ）。藉由兼作絕緣層 4021 的焙燒製程和對半導體層的退火，可以高效地製造半導體裝置。

作為像素電極層 4030、對置電極層 4031，可以使用

具有透光性的導電材料諸如包含氧化錫的氧化銦、包含氧化錫的銦鋅氧化物、包含氧化鈦的氧化銦、包含氧化鈦的銦錫氧化物、銦錫氧化物（下面表示為 ITO）、銦鋅氧化物、添加有氧化矽的銦錫氧化物等。

此外，可以使用包含導電高分子（也稱為導電聚合物）的導電組成物形成像素電極層 4030、對置電極層 4031。使用導電組成物形成的像素電極較佳的在波長為 550nm 時的透光率為 70%以上。另外，導電組成物所包含的導電高分子的電阻率較佳的為 $0.1 \Omega \cdot \text{cm}$ 以下。

作為導電高分子，可以使用所謂的 π 電子共軛類導電高分子。例如，可以舉出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者上述材料中的兩種以上的共聚物等。

另外，供給到另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或像素部 4002 的各種信號及電位是從 FPC4018 供給的。

在本實施例模式中，連接端子電極 4015 由與液晶元件 4013 所具有的像素電極層 4030 相同的導電膜形成，並且端子電極 4016 由與薄膜電晶體 4010、4011 的源極電極層及汲極電極層相同的導電膜形成。

連接端子電極 4015 藉由各向異性導電膜 4019 與 FPC4018 所具有的端子電連接。

此外，雖然在圖 24 中示出另行形成信號線驅動電路 4003 並將它安裝在第一基板 4001 上的例子，但是本實施

例模式不侷限於該結構。既可以另行形成掃描線驅動電路而安裝，又可以另行僅形成信號線驅動電路的一部分或掃描線驅動電路的一部分而安裝。

圖 25 示出使用 TFT 基板 2600 來構成相當於半導體裝置的一個實施例的液晶顯示模組的一個例子。

圖 25 是液晶顯示模組的一例，利用密封材料 2602 固定 TFT 基板 2600 和對置基板 2601，並在其間設置包括 TFT 等的元件層 2603、包括液晶層的顯示元件 2604、著色層 2605 來形成顯示區。在進行彩色顯示時需要著色層 2605，並且當採用 RGB 方式時，對應於各像素設置有分別對應於紅色、綠色、藍色的著色層。在 TFT 基板 2600 和對置基板 2601 的外側配置有偏光板 2606、偏光板 2607、擴散板 2613。光源由冷陰極管 2610 和反射板 2611 構成，電路基板 2612 利用撓性線路板 2609 與 TFT 基板 2600 的佈線電路部 2608 連接，且其中組裝有控制電路及電源電路等的外部電路。此外，也可以在偏光板和液晶層之間具有相位差板的狀態下層疊。

作為液晶顯示模組可以採用 TN（扭曲向列；Twisted Nematic）模式、IPS（平面內轉換；In-Plane-Switching）模式、FFS（邊緣電場轉換；Fringe Field Switching）模式、MVA（多疇垂直取向；Multi-domain Vertical Alignment）模式、PVA（垂直取向排列；Patterned Vertical Alignment）模式、ASM（軸對稱排列微胞；Axially Symmetric aligned Micro-cell）模式、OCB（光學補償雙折射；Optically

Compensated Birefringence) 模式、FLC (鐵電性液晶； Ferroelectric Liquid Crystal) 模式、AFLC (反鐵電性液晶； AntiFerroelectric Liquid Crystal) 模式等。

藉由上述製程，可以製造作為半導體裝置可靠性高的液晶顯示裝置。

本實施例模式可以與其他實施例模式所記載的結構適當地組合而實施。

實施例模式 7

在本實施例模式中，作為半導體裝置的一個例子示出電子紙。

在圖 26 中，作為半導體裝置的一個例子示出主動矩陣型電子紙。作為用於半導體裝置的薄膜電晶體 581，可以與上述實施例模式 1 至 3 所示的薄膜電晶體同樣地製造。

圖 26 的電子紙是採用扭轉球顯示方式 (twist ball type) 的顯示裝置的例子。扭轉球顯示方式是指一種方法，其中將分別塗成白色和黑色的球形粒子配置在用於顯示元件的電極層的第一電極層及第二電極層之間，並在第一電極層及第二電極層之間產生電位差來控制球形粒子的方向，以進行顯示。

設置在基板 580 上的薄膜電晶體 581 是底閘結構的薄膜電晶體，並且源極電極層或汲極電極層藉由形成在絕緣層 583、584、585 中的接觸孔與第一電極層 587 電連接。

在第一電極層 587 和第二電極層 588 之間設置有球形粒子 589，該球形粒子 589 具有黑色區 590a、白色區 590b，且其周圍包括充滿了液體的空洞 594，並且球形粒子 589 的周圍設置有樹脂等的填料 595（參照圖 26）。在圖 26 中，第一電極層 587 相當於像素電極，第二電極層 588 相當於共同電極。第二電極層 588 與設置在與薄膜電晶體 581 同一基板上的共同電位線電連接。使用上述實施例模式所示的共同連接部來可以藉由配置在一對基板之間的導電性粒子將設置在基板 596 上的第二電極層 588 與共同電位線電連接。

此外，還可以使用電泳元件代替扭轉球。此時，使用直徑為 $10\mu\text{m}$ 至 $200\mu\text{m}$ 左右的微囊，該微囊中封入有透明液體、帶正電的白色微粒和帶負電的黑色微粒。在設置在第一電極層和第二電極層之間的微囊中，當由第一電極層和第二電極層施加電場時，白色微粒和黑色微粒向相反方向移動，從而可以顯示白色或黑色。應用這種原理的顯示元件就是電泳顯示元件，一般地稱為電子紙。電泳顯示元件具有比液晶顯示元件高的反射率，因而不需要輔助光源。此外，耗電量低，並且在昏暗的地方也能夠辨別顯示部。另外，即使不向顯示部供應電源，也能夠保持顯示過一次的圖像。從而，即使使具有顯示功能的半導體裝置（簡單地稱為顯示裝置，或稱為具備顯示裝置的半導體裝置）遠離電波發送源，也能夠儲存顯示過的圖像。

如上所述，可以製造作為半導體裝置可靠性高的電子

紙。

本實施例模式可以與其他實施例模式所記載的結構適當地組合而實施。

實施例模式 8

在本實施例模式中，作為半導體裝置示出發光顯示裝置的例子。在此，示出了將利用了電致發光的發光元件作為顯示裝置所具有的顯示元件。利用電致發光的發光元件根據其發光材料是有機化合物還是無機化合物來進行區分，一般來說，前者稱為有機 EL 元件，而後者稱為無機 EL 元件。

在有機 EL 元件中，藉由對發光元件施加電壓，電子和電洞從一對電極分別植入到包含發光有機化合物的層，以產生電流。然後，由於這些載子（電子和電洞）的複合，發光有機化合物形成激發態，並且當該激發態恢復到基態時，得到發光。根據這種機制，該發光元件稱為電流激勵型發光元件。

根據其元件的結構，將無機 EL 元件分類為分散型無機 EL 元件和薄膜型無機 EL 元件。分散型無機 EL 元件包括在黏合劑中分散有發光材料的粒子的發光層，且其發光機制是利用施主能級和受主能級的施主－受主複合型發光。薄膜型無機 EL 元件具有利用電介質層夾住發光層再被電極夾住的結構，並且其發光機制是利用金屬離子的內殼電子躍遷的局部型發光。另外，在此使用有機 EL 元件作

為發光元件而進行說明。

圖 27 作為半導體裝置的一個例子示出能夠應用數字時間灰度級驅動（digital time grayscale driving）的像素結構的一個例子的圖。

以下對能夠應用數字時間灰度級驅動的像素的結構及像素的工作進行說明。在此示出一個像素中使用兩個 n 通道型電晶體的例子，該 n 通道型電晶體將氧化物半導體層（In-Ga-Zn-O 類非單晶膜）用作通道形成區。

圖 27A 所示的像素 6400 包括：開關用電晶體 6401、驅動用電晶體 6402、發光元件 6404 以及電容元件 6403。在開關用電晶體 6401 中，閘極連接於掃描線 6406，第一電極（源極電極及汲極電極中的一方）連接於信號線 6405，第二電極（源極電極及汲極電極中的另一方）連接於驅動用電晶體 6402 的閘極。在驅動用電晶體 6402 中，閘極藉由電容元件 6403 連接於電源線 6407，第一電極連接於電源線 6407，第二電極連接於發光元件 6404 的第一電極（像素電極）。發光元件 6404 的第二電極相當於共同電極 6408。

此外，將發光元件 6404 的第二電極（共同電極 6408）設置為低電源電位。另外，低電源電位是指，以電源線 6407 所設定的高電源電位為基準滿足低電源電位 < 高電源電位的電位，作為低電源電位例如可以設定為 GND、0V 等。將該高電源電位與低電源電位的電位差施加到發光元件 6404 上，為了使發光元件 6404 產生電流以使發光元件

6404 發光，以高電源電位與低電源電位的電位差為發光元件 6404 的正向臨界值電壓以上的方式分別設定其電位。

但是，不侷限於此，也可以將第二電極設定為高電源電位，並將電源線 6407 設定為低電源電位。

另外，還可以使用驅動用電晶體 6402 的閘極電容代替電容元件 6403 而省略電容元件 6403。至於驅動用電晶體 6402 的閘極電容，可以在通道形成區與閘極電極之間形成電容。

這裏，在採用電壓輸入電壓驅動方式的情況下，對驅動用電晶體 6402 的閘極輸入能夠使驅動用電晶體 6402 充分成為導通或截止的兩個狀態的視頻信號。即，驅動用電晶體 6402 在線性區域進行工作。由於驅動用電晶體 6402 在線性區域進行工作，將比電源線 6407 的電壓高的電壓施加到驅動用電晶體 6402 的閘極上。另外，對信號線 6405 施加（電源線電壓+驅動用電晶體 6402 的 V_{th} ）以上的電壓。

另外，當進行模擬灰度級驅動而代替數位時間灰度級驅動時，藉由使信號的輸入不同，可以使用與圖 27 相同的像素結構。

當進行模擬灰度級驅動時，對驅動用電晶體 6402 的閘極施加（發光元件 6404 的正向電壓+驅動用電晶體 6402 的 V_{th} ）以上的電壓。發光元件 6404 的正向電壓是指得到所希望的亮度時的電壓，至少包括正向臨界值電壓。此外，藉由輸入使驅動用電晶體 6402 在飽和區域工作的視頻信

號時，可以將電流供給到發光元件 6404。為了使驅動用電晶體 6402 在飽和區域工作，電源線 6407 的電位高於驅動用電晶體 6402 的閘極電位。當視頻信號是模擬信號時，對應於該視頻信號的電流可以供給到發光元件 6404，可以進行模擬灰度級驅動。

此外，本實施例模式所示的像素結構不侷限於此。也可以對圖 27A 所示的像素另外添加開關、電阻元件、電容元件、電晶體、或邏輯電路等。例如，還可以使用圖 27B 所示的結構。圖 27B 所示的像素 6420 包括開關用電晶體 6401、驅動用電晶體 6402、發光元件 6404 以及電容元件 6423。開關用電晶體 6401 的閘極與掃描線 6406 連接，第一電極（源極電極或汲極電極的一方）與信號線 6405 連接，第二電極（源極電極或汲極電極的另一方）與驅動用電晶體 6402 的閘極連接。驅動用電晶體 6402 的閘極藉由電容元件 6423 與發光元件 6404 的第一電極（像素電極）連接，第一電極與施加有脈衝電壓的佈線 6426 連接，第二電極與發光元件 6404 的第一電極連接。發光元件 6404 的第二電極相當於共同電極 6408。當然，還可以對該結構另外追加開關、電阻元件、電容元件、電晶體或邏輯電路等。

接著，參照圖 28 說明發光元件的結構。在此，以驅動 TFT 是 n 型的情況為例子來說明像素的截面結構。作為用於圖 28A、28B 和 28C 的半導體裝置的驅動 TFT 7001、7011、7021 可以與上述實施例模式所示的薄膜電晶體同樣

地製造，其是包括用作半導體層的 In-Ga-Zn-O 類非單晶膜的可靠性高的薄膜電晶體。

發光元件的陽極及陰極中之至少一方是透明以發光即可。而且，有如下結構的發光元件，即在基板上形成薄膜電晶體及發光元件，並從與基板相反的面發光的頂部發射、從基板一側的面發光的底部發射、以及從基板一側及與基板相反的面發光的雙面發射。像素結構可以應用於任何發射結構的發光元件。

參照圖 28A 說明頂部發射結構的發光元件。

在圖 28A 中示出當驅動 TFT7001 是 n 型，並且從發光元件 7002 發射的光穿過陽極 7005 一側時的像素的截面圖。在圖 28A 中，發光元件 7002 的陰極 7003 和驅動 TFT7001 電連接，在陰極 7003 上按順序層疊有發光層 7004、陽極 7005。作為陰極 7003，只要是功函數小且反射光的導電膜，就可以使用各種材料。例如，最好採用 Ca、Al、MgAg、AlLi 等。而且，發光層 7004 可以由單層或多個層的層疊構成。在由多個層構成時，在陰極 7003 上按順序層疊電子植入層、電子傳輸層、發光層、電洞傳輸層、電洞植入層。另外，不需要設置上述的所有層。使用透過光的具有透光性的導電材料形成陽極 7005，也可以使用具有透光性的導電膜例如包含氧化鎢的氧化銦、包含氧化鎢的銦鋅氧化物、包含氧化鈦的氧化銦、包含氧化鈦的銦錫氧化物、銦錫氧化物（下面，表示為 ITO）、銦鋅氧化物、添加有氧化矽的銦錫氧化物等。

使用陰極 7003 及陽極 7005 夾住發光層 7004 的區域相當於發光元件 7002。在圖 28A 所示的像素中，從發光元件 7002 發射的光如箭頭所示那樣發射到陽極 7005 一側。

另外，在上述結構中，還可以採用藉由調整發光層 7004 的厚度的微腔結構。藉由採用微腔結構可以提高顏色純度。另外，當多個發光層 7004 分別發出不同顏色（例如，RGB）的光時，最好採用對每個顏色的發光層 7004 的厚度進行調整的微腔結構。

另外，在上述結構中，還可以在陽極 7005 上設置氧化矽、氮化矽等的絕緣膜。由此，可以抑制發光層的劣化。

接著，參照圖 28B 說明底部發射結構的發光元件。圖 28B 示出在驅動 TFT7011 是 n 型，並且從發光元件 7012 發射的光發射到陰極 7013 一側的情況下的像素的截面圖。在圖 28B 中，在與驅動 TFT7011 電連接的具有透光性的導電膜 7017 上形成有發光元件 7012 的陰極 7013，在陰極 7013 上按順序層疊有發光層 7014、陽極 7015。另外，在陽極 7015 具有透光性的情況下，也可以覆蓋陽極上地形成用於反射光或進行遮光的遮罩膜 7016。與圖 28A 的情況同樣地，陰極 7013 只要是功函數小的導電材料，就可以使用各種材料。但是，將其厚度設定為透過光的程度（較佳的為 5nm 至 30nm 左右）。例如，也可以將膜厚度為 20nm 的鋁膜用作陰極 7013。而且，與圖 28A 同樣地，

發光層 7014 可以由單層或多個層的層疊構成。陽極 7015 不需要透過光，但是可以與圖 28A 同樣地使用具有透光性的導電材料形成。並且，雖然遮罩膜 7016 例如可以使用反射光的金屬等，但是不侷限於金屬膜。例如，也可以使用添加有黑色的顏料的樹脂等。

由陰極 7013 及陽極 7015 夾住發光層 7014 的區域相當於發光元件 7012。在圖 28B 所示的像素中，從發光元件 7012 發射的光如箭頭所示那樣發射到陰極 7013 一側。

接著，參照圖 28C 說明雙面發射結構的發光元件。在圖 28C 中，在與驅動 TFT7021 電連接的具有透光性的導電膜 7027 上形成有發光元件 7022 的陰極 7023，而在陰極 7023 上按順序層疊有發光層 7024、陽極 7025。與圖 28A 的情況同樣地，作為陰極 7023，只要是功函數小的導電材料，就可以使用各種材料。但是，將其厚度設定為透過光的程度。例如，可以將膜厚度為 20nm 的 Al 用作陰極 7023。而且，與圖 28A 同樣地，發光層 7024 可以由單層或多個層的層疊構成。陽極 7025 可以與圖 28A 同樣地使用具有透過光的透光性的導電材料形成。

陰極 7023、發光層 7024 和陽極 7025 重疊的部分相當於發光元件 7022。在圖 28C 所示的像素中，從發光元件 7022 發射的光如箭頭所示那樣發射到陽極 7025 一側和陰極 7023 一側兩者。

另外，雖然在此說明有機 EL 元件作為發光元件，但是也可以設置無機 EL 元件作為發光元件。

另外，雖然在本實施例模式中示出了控制發光元件的驅動的薄膜電晶體（驅動 TFT）和發光元件電連接的例子，但是也可以採用在驅動 TFT 和發光元件之間連接有電流控制 TFT 的結構。

另外，本實施例模式所示的半導體裝置不侷限於圖 28 所示的結構而可以進行各種變形。

接著，參照圖 29 說明相當於半導體裝置的一個方式的發光顯示面板（也稱為發光面板）的外觀及截面。圖 29A 是一種面板的俯視圖，該面板利用密封材料將形成在第一基板 4051 上的 In-Ga-Zn-O 類非單晶膜作為半導體層而包含的薄膜電晶體 4509、4510 及發光元件 4511 密封在第一基板 4051 與第二基板 4506 之間。圖 29B 相當於沿著圖 29A 的 H-I 的截面圖。

以圍繞設置在第一基板 4501 上的像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 的方式設置有密封材料 4505。此外，在像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 上設置有第二基板 4506。因此，像素部 4502、信號線驅動電路 4503a、4503b、以及掃描線驅動電路 4504a、4504b 與填充料 4507 一起由第一基板 4501、密封材料 4505 和第二基板 4506 密封。像這樣，為了不暴露於空氣中，較佳的使用氣密性高且漏氣少的保護薄膜（貼合薄膜、紫外線固化樹脂薄膜等）及覆蓋材料進行封裝（密封）。

此外，設置在第一基板 4501 上的像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 包括多個薄膜電晶體。在圖 29B 中，例示包括在像素部 4502 中的薄膜電晶體 4510 和包括在信號線驅動電路 4503a 中的薄膜電晶體 4509。

薄膜電晶體 4509、4510 可以採用上述實施例模式所示的結構。這裏，薄膜電晶體 4509、4510 可以應用包括用作半導體層的 In-Ga-Zn-O 類非單晶膜的可靠性高的薄膜電晶體。在本實施例模式中，薄膜電晶體 4509、4510 是 n 通道型薄膜電晶體。

此外，附圖標記 4511 相當於發光元件，發光元件 4511 所具有的作為像素電極的第一電極層 4517 與薄膜電晶體 4510 的源極電極層或汲極電極層電連接。另外，雖然發光元件 4511 的結構是第一電極層 4517、電場發光層 4512、第二電極層 4513 的層疊結構，但是不侷限於本實施例模式所示的結構。可以根據從發光元件 4511 發光的方向等適當地改變發光元件 4511 的結構。

使用有機樹脂膜、無機絕緣膜或有機聚矽氧烷形成分隔壁 4520。特別較佳的的是使用感光材料，在第一電極層 4517 上形成開口部，並將其開口部的側壁形成為具有連續的曲率而成的傾斜面。

電場發光層 4512 既可以由單層構成，又可以由多個層的層疊構成。

也可以在第二電極層 4513 及分隔壁 4520 上形成保護

膜，以防止氧、氫、水分、二氧化碳等進入到發光元件 4511 中。作為保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC 膜等。

另外，供給到信號線驅動電路 4503a、4503b、掃描線驅動電路 4504a、4504b、或像素部 4502 的各種信號及電位是從 FPC4518a、4518b 供給的。

在本實施例模式中，連接端子電極 4515 由與發光元件 4511 所具有的第一電極層 4517 相同的導電膜形成，並且端子電極 4516 由與薄膜電晶體 4509 或 4510 所具有的源極電極層及汲極電極層相同的導電膜形成。

連接端子電極 4515 藉由各向異性導電膜 4519 與 FPC4518a 所具有的端子電連接。

位於從發光元件 4511 發光的方向上的基板需要具有透光性。在此情況下，使用如玻璃板、塑膠板、聚酯薄膜或丙烯酸薄膜等的具有透光性的材料。

此外，作為填料 4507，除了氮及氫等的惰性氣體之外，還可以使用紫外線固化樹脂或熱固化樹脂。可以使用 PVC（聚氯乙烯）、丙烯酸、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙烯醇縮丁醛）、或 EVA（乙烯－醋酸乙稀酯）。在本實施例模式中，作為填料使用氮。

另外，若有需要，也可以在發光元件的射出面上適當地設置諸如偏光板、圓偏光板（包括橢圓偏光板）、相位差板（ $\lambda/4$ 片、 $\lambda/2$ 片）、濾色片等的光學薄膜。另外，也可以在偏光板或圓偏光板上設置抗反射膜。例如，可以進

行抗眩光處理，該處理是利用表面的凹凸來擴散反射光並降低眩光的處理。

信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 也可以作為在另行準備的基板上由單晶半導體膜或多晶半導體膜形成的驅動電路安裝。此外，也可以另行僅形成信號線驅動電路或其一部分、或者掃描線驅動電路或其一部分安裝。本實施例模式不侷限於圖 29 的結構。

藉由上述製程，可以製造作為半導體裝置可靠性高的發光顯示裝置（顯示面板）。

本實施例模式可以與其他實施例模式所記載的結構適當地組合而實施。

實施例模式 9

半導體裝置可以用作電子紙。電子紙可以用於顯示資訊的所有領域的電子設備。例如，可以將電子紙應用於電子書籍（電子書）、海報、電車等的交通工具的車廂廣告、信用卡等的各種卡片中的顯示等。圖 30 以及圖 31 示出電子設備的一例。

圖 30A 示出使用電子紙製造的海報 2631。在廣告媒體是紙印刷物的情況下需要用手來更換廣告，但是如果使用電子紙，則可以在短時間內能夠改變廣告的顯示內容。此外，顯示不會打亂而可以獲得穩定的圖像。另外，海報也可以採用以無線的方式收發資訊的結構。

此外，圖 30B 示出電車等的交通工具的車廂廣告 2632。在廣告媒體是紙印刷物的情況下需要用手來更換廣告，但是如果使用電子紙，則可以在短時間內不需要許多人手地改變廣告的顯示內容。此外，顯示不會打亂而可以得到穩定的圖像。另外，車廂廣告也可以採用以無線的方式收發資訊的結構。

另外，圖 31 示出電子書籍 2700 的一例。例如，電子書籍 2700 由兩個框體，即框體 2701 及框體 2703 構成。框體 2701 及框體 2703 由軸部 2711 形成為一體，且可以以該軸部 2711 為軸進行開合工作。藉由這種結構，可以進行如紙的書籍那樣的工作。

在框體 2701 組裝有顯示部 2705，而在框體 2703 組裝有顯示部 2707。顯示部 2705 及顯示部 2707 的結構既可以是顯示連屏螢幕的結構，又可以是顯示不同的螢幕的結構。藉由採用顯示不同的螢幕的結構，例如在右邊的顯示部（圖 31 中的顯示部 2705）中可以顯示文章，而在左邊的顯示部（圖 31 中的顯示部 2707）中可以顯示圖像。

此外，在圖 31 中示出框體 2701 具備操作部等的例子。例如，在框體 2701 中，具備電源 2721、操作鍵 2723、揚聲器 2725 等。利用操作鍵 2723 可以翻頁。另外，也可以採用在與框體的顯示部同一個面具備鍵盤及定位裝置等的結構。另外，也可以採用在框體的背面或側面具備外部連接用端子（耳機端子、USB 端子或可與 AC 適配器及 USB 電纜等的各種電纜連接的端子等）、記錄媒體插入部

等的結構。再者，電子書籍 2700 也可以具有電子詞典的功能。

此外，電子書籍 2700 也可以採用以無線的方式收發資訊的結構。還可以採用以無線的方式從電子書籍伺服器購買所希望的書籍資料等，然後下載的結構。

實施例模式 10

在本實施例模式中，說明可應用於液晶顯示裝置的像素的結構及像素的工作。另外，本實施例模式中的作為液晶元件的工作模式，可以採用 TN (Twisted Nematic ; 扭轉向列) 模式、IPS (In-Plane-Switching ; 平面內切換) 模式、FFS (Fringe Field Switching ; 邊緣場切換) 模式、MVA (Multi-domain Vertical Alignment ; 多像限垂直取向) 模式、PVA (Patterned Vertical Alignment ; 垂直取向構型) 模式、ASM (Axially Symmetric aligned Micro-cell ; 軸線對稱排列微單元) 模式、OCB (Optically Compensated Birefringence ; 光學補償彎曲) 模式、FLC (Ferroelectric Liquid Crystal ; 鐵電性液晶) 模式、AFLC (AntiFerroelectric Liquid Crystal ; 反鐵電性液晶) 模式等。

圖 41A 是示出可以應用於液晶顯示裝置的像素結構的一例的圖。像素 5080 具有電晶體 5081，液晶元件 5082 及電容元件 5083。電晶體 5081 的閘極與佈線 5085 電連接。電晶體 5081 的第一端子與佈線 5084 電連接。電晶體 5081 的第二端子與液晶元件 5082 的第一端子電連接。液晶元

件 5082 的第二端子與佈線 5087 電連接。電容元件 5083 的第一端子與液晶元件 5082 的第一端子電連接。電容元件 5083 的第二端子與佈線 5086 電連接。此外，電晶體的第一端子是源極電極或汲極電極的一方，電晶體的第二端子是源極電極或汲極電極的另一方。就是說，在電晶體的第一端子是源極電極的情況下，電晶體的第二端子成為汲極電極。與此相同，在電晶體的第一端子是汲極電極的情況下，電晶體的第二端子成為源極電極。

佈線 5084 可以用作信號線。信號線是用來將從像素的外部輸入的信號電壓傳送到像素 5080 的佈線。佈線 5085 可以用作掃描線。掃描線是用來控制電晶體 5081 的導通截止的佈線。佈線 5086 可以用作電容線。電容線是用來對電容元件 5083 的第二端子施加規定的電壓的佈線。電晶體 5081 可以用作開關。電容元件 5083 可以用作儲存電容。儲存電容是用來在開關為截止的狀態下也使信號電壓繼續施加到液晶元件 5082 的電容元件。佈線 5087 可以用作對置電極。對置電極是用來對液晶元件 5082 的第二端子施加規定的電壓的佈線。此外，每個佈線可以具有的功能不侷限於此，可以具有各種功能。例如，藉由使施加到電容線的電壓變化，可以調整施加到液晶元件的電壓。此外，電晶體 5081 只要用作開關即可，因此電晶體 5081 的極性既可以為 P 通道型，也可以為 N 通道型。

圖 41B 是可以應用於液晶顯示裝置的像素結構的一例的圖。與圖 41A 所示的像素結構例子相比，圖 41B 所示的

像素結構例子除了如下點之外具有與圖 41A 所示的像素結構例子同樣的結構：省略佈線 5087，並且液晶元件 5082 的第二端子和電容元件 5083 的第二端子電連接。圖 41B 所示的像素結構例可以尤其在液晶元件為橫向電場模式（包括 IPS 模式和 FFS 模式）的情況下應用。這是因為，在液晶元件為橫向電場模式的情況下，可以在同一個基板上形成液晶元件 5082 的第二端子及電容元件 5083 的第二端子，因此容易電連接液晶元件 5082 的第二端子及電容元件 5083 的第二端子的緣故。藉由採用圖 41B 所示的像素結構，可以省略佈線 5087，因此可以使製造製程簡單，降低製造成本。

圖 41A 或 41B 所示的多個像素結構可以佈置為矩陣狀。藉由這樣，可以形成液晶顯示裝置的顯示部，並顯示各種圖像。圖 41C 是表示當圖 41A 所示的多個像素結構佈置為矩陣狀時的電路結構的圖。圖 41C 所示的電路結構是顯示部所具有的多個像素中取出四個像素並示出的圖。再者，位於 i 列 j 行（ i 、 j 是自然數）的像素表示為像素 5080_ i , j ，佈線 5084_ i 、佈線 5085_ j 、佈線 5086_ j 分別與像素 5080_ i , j 電連接。與此同樣，像素 5080_ $i+1$, j 與佈線 5084_ $i+1$ 、佈線 5085_ j 、佈線 5086_ j 電連接。與此同樣，像素 5080_ i , $j+1$ 與佈線 5084_ i 、佈線 5085_ $j+1$ 、佈線 5086_ $j+1$ 電連接。與此同樣，像素 5080_ $i+1$, $j+1$ 與佈線 5084_ $i+1$ 、佈線 5085_ $j+1$ 、佈線 5086_ $j+1$ 電連接。此外，每個佈線可以由屬於同一個列或行的多個像素共

同使用。此外，在圖 41C 所示的像素結構中，佈線 5087 是對置電極，對置電極是在所有的像素中共同使用的，因此對於佈線 5087，不使用自然數 i 或 j 的表記。此外，由於還可以使用圖 41B 所示的像素結構，因此即使採用記載有佈線 5087 的結構，也並不一定需要佈線 5087，而藉由與其他佈線共同使用等可以省略。

圖 41C 所示的像素結構可以藉由各種方法驅動。尤其是，藉由稱為交流驅動的方法驅動，可以抑制液晶元件的劣化（殘影）。圖 41D 是表示在進行交流驅動之一的點反轉驅動時的對圖 41C 所示的像素結構中的每個佈線施加的電壓的時序圖。藉由進行點反轉驅動，可以抑制當進行交流驅動時看到的閃爍（flicker）。

在圖 41C 所示的像素結構中，與佈線 5085_j 電連接的像素中的開關在 1 幀期間中的第 j 閘極選擇期間處於選擇狀態（導通狀態），在除此之外的期間處於非選擇狀態（截止狀態）。並且，在第 j 閘極選擇期間之後設置第 $j+1$ 閘極選擇期間。藉由這樣依次進行掃描，在 1 幀期間內，所有的像素按順序成為選擇狀態。在圖 41D 所示的時序圖中，藉由使電壓處於高的狀態（高位準），從而使該像素中的開關處於選擇狀態，藉由使電壓處於低的狀態（低位準）而處於非選擇狀態。此外，這是指每個像素中的電晶體為 N 通道型的情況，而在使用 P 通道型電晶體的情況下，電壓和選擇狀態的關係與採用 N 通道型的情況相反。

在圖 41D 所示的時序圖中，在第 k 幀（ k 是自然數）中的第 j 閘極選擇期間，對用作信號線的佈線 5084 _{i} 施加正的信號電壓，對佈線 5084 _{$i+1$} 施加負的信號電壓。再者，在第 k 幀中的第 $j+1$ 閘極選擇期間，對佈線 5084 _{i} 施加負的信號電壓，並且對佈線 5084 _{$i+1$} 施加正的信號電壓。然後，對每個信號線交替施加在每個閘極選擇期間極性反轉了的信號。其結果，在第 k 幀中對像素 5080 _{i, j} 施加正的信號電壓、對像素 5080 _{$i+1, j$} 施加負的信號電壓、對像素 5080 _{$i, j+1$} 施加負的信號電壓、對像素 5080 _{$i+1, j+1$} 施加正的信號電壓。並且，在第 $k+1$ 幀中，在每個像素中被寫入與在第 k 幀中寫入的信號電壓相反的極性的信號電壓。其結果，在第 $k+1$ 幀中，對像素 5080 _{i, j} 施加負的信號電壓、對像素 5080 _{$i+1, j$} 施加正的信號電壓、對像素 5080 _{$i, j+1$} 施加正的信號電壓、對像素 5080 _{$i+1, j+1$} 施加負的信號電壓。如此，在同一個幀中對相鄰的像素施加不同極性的信號電壓，並且在每個像素中針對每 1 幀反轉信號電壓的極性的驅動方法是點反轉驅動。藉由點反轉驅動，可以抑制液晶元件的劣化並減少在所顯示的圖像整體或一部分均勻的情況下看到的閃爍。此外，可以將施加到包括佈線 5086 _{j} 、5086 _{$j+1$} 的所有的佈線 5086 的電壓設為恒定的電壓。此外，佈線 5084 的時序圖中的信號電壓僅標記極性，但是實際上在所顯示的極性中可以取各種信號電壓的值。此外，雖然在此說明針對每 1 點（一個像素）反轉極性的情況，但是不侷限於此

，可以針對每多個像素反轉極性。例如，藉由在每 2 個閘極選擇期間使寫入的信號電壓的極性反轉，可以減少信號電壓的寫入所需要的功耗。除此之外，可以針對每 1 列使極性反轉（源極電極線反轉），也可以針對每 1 行使極性反轉（閘極線反轉）。

此外，對像素 5080 中的電容元件 5083 的第二端子，在 1 幀期間施加恒定的電壓即可。在此，在 1 幀期間的大部分中，施加到用作掃描線的佈線 5085 的電壓為低位準，由於施加有大致恒定的電壓，因此像素 5080 中的電容元件 5083 的第二端子的連接目的地也可以是佈線 5085。圖 41E 是可以應用於液晶顯示裝置的像素結構的一例的圖。與圖 41C 所示的像素結構相比，圖 41E 所示的像素結構的特徵在於省略佈線 5086，並且像素 5080 內的電容元件 5083 的第二端子和前 1 行中的佈線 5085 電連接。明確而言，在圖 41E 中示出的範圍內，像素 5080_{i, j+1} 及像素 5080_{i+1, j+1} 中的電容元件 5083 的第二端子與佈線 5085_j 電連接。如此，藉由將像素 5080 內的電容元件 5083 的第二端子和前 1 行中的佈線 5085 電連接，可以省略佈線 5086，因此可以提高像素的孔徑率。此外，電容元件 5083 的第二端子的連接目的地也可以不是前 1 行中的佈線 5085，而是其他行中的佈線 5085。此外，圖 41E 所示的像素結構的驅動方法可以使用與圖 41C 所示的像素結構的驅動方法同樣的方法。

此外，使用電容元件 5083 及與電容元件 5083 的第二

端子電連接的佈線，可以減少施加到用作信號線的佈線 5084 的電壓。參照圖 41F 及 41G 說明此時的像素結構及驅動方法。與圖 41A 所示的像素結構相比，圖 41F 所示的像素結構的特徵在於，每 1 個像素列具有兩條佈線 5086，並且在相鄰的像素中交替進行與像素 5080 中的電容元件 5083 的第二端子的電連接。此外，作為兩條的佈線 5086 分別稱為佈線 5086-1 及佈線 5086-2。明確而言，在圖 41F 中示出的範圍內，像素 5080_{i, j} 中的電容元件 5083 的第二端子與佈線 5086-1_j 電連接，像素 5080_{i+1, j} 中的電容元件 5083 的第二端子與佈線 5086-2_j 電連接，像素 5080_{i, j+1} 中的電容元件 5083 的第二端子與佈線 5086-2_{j+1} 電連接，像素 5080_{i+1, j+1} 中的電容元件 5083 的第二端子與佈線 5086-1_{j+1} 電連接。

並且，例如，如圖 41G 所示那樣，在第 k 幀中對像素 5080_{i, j} 寫入正的極性的信號電壓的情況下，在第 j 閘極選擇期間，佈線 5086-1_j 為低位準，在第 j 閘極選擇期間結束之後，轉變為高位準。然後，在 1 幀期間中一直維持高位準，並且在第 k+1 幀中的第 j 閘極選擇期間被寫入負的極性的信號電壓之後，轉變為低位準。如此，在正的極性的信號電壓寫入到像素之後，將與電容元件 5083 的第二端子上電連接的佈線的電壓轉變為正方向，從而可以使施加到液晶元件上的電壓向正方向變化規定量。就是說，可以減少寫入到其像素的信號電壓，因此可以減少信號寫入所需要的功耗。此外，在第 j 閘極選擇期間被寫入負

的極性的信號電壓的情況下，在負的極性的信號電壓寫入到像素之後，將與電容元件 5083 的第二端子上電連接的佈線的電壓轉變為負方向，從而可以使施加到液晶元件的電壓向負方向變化規定量，因此與正的極性的情況同樣地可以減少寫入到像素的信號電壓。就是說，關於與電容元件 5083 的第二端子上電連接的佈線，在同一幀的同一行中被施加正的極性的信號電壓的像素和被施加負的極性的信號電壓的像素之間較佳的分別為不同的佈線。圖 41F 是對在第 k 幀中被寫入正的極性的信號電壓的像素電連接佈線 5086-1，對在第 k 幀中被寫入負的極性的信號電壓的像素電連接佈線 5086-2 的例子。但是，這是一個例子，在每兩個像素中呈現被寫入正的極性的信號電壓的像素和被寫入負的極性的信號電壓的像素這樣的驅動方法的情況下，較佳的佈線 5086-1 及佈線 5086-2 的電連接也與其相應地在每兩個像素中交替進行。再說，雖然可以考慮在 1 行的所有的像素中被寫入相同極性的信號電壓的情況（閘極線反轉），但是在此情況下在每 1 行中有一條佈線 5086 即可。就是說，在圖 41C 所示的像素結構中也可以採用如參照圖 41F 及 41G 說明那樣的減少寫入到像素的信號電壓的驅動方法。

接下來，說明在液晶元件是以 MVA 模式或 PVA 模式等為代表的垂直取向（VA）模式的情況下特別較佳的的像素結構及其驅動方法。VA 模式具有如下優良特徵：製造時不需要研磨製程；黑色顯示時的光洩露少；驅動電壓

低，等等，但是也具有在從斜方向看到螢幕時圖像品質劣化（視角狹窄）的問題。爲了擴大 VA 模式的視角，如圖 42A 及 42B 所示，採用一個像素中具有多個子像素（sub pixel）的像素結構是有效的。圖 42A 及 42B 所示的像素結構是表示像素 5080 包括兩個子像素（子像素 5080-1、子像素 5080-2）的情況的一例。此外，一個像素中的子像素的數量不侷限於兩個，也可以使用各種個數的子像素。子像素的個數越多，可以使視角越大。多個子像素可以設爲彼此相同的電路結構，在此設定爲所有的子像素與圖 41A 所示的電路結構同樣並進行說明。此外，第一子像素 5080-1 具有電晶體 5080-1、液晶元件 5082-1、電容元件 5083-1，每個連接關係依照圖 41A 所示的電路結構。與此相同，第二子像素 5080-2 具有電晶體 5081-2、液晶元件 5082-2、電容元件 5083-2，每個連接關係依照圖 41A 所示的電路結構。

圖 42A 所示的像素結構表示如下結構：相對於構成一個像素的兩個子像素，具有兩條用作掃描線的佈線 5085（佈線 5085-1、5085-2），具有用作信號線的一條佈線 5084，具有用作電容線的一條佈線 5086。如此，在兩個子像素中共同使用信號線及電容線，可以提高孔徑率。而且，可以將信號線驅動電路設得簡單，因此可以降低製造成本且能夠減少液晶面板和驅動電路 IC 的連接點的個數，因此可以提高良率。圖 42B 所示的像素結構表示如下結構：相對於構成一個像素的兩個子像素，具有一條用作掃描線的

佈線 5085，具有用作信號線的兩條佈線 5084（佈線 5084-1、5084-2），具有用作電容線的一條佈線 5086。如此，在兩個子像素中共同使用掃描線及電容線，可以提高孔徑率。而且，可以減少整體的掃描線的個數，因此即使在高精細的液晶面板中也可以充分地延長每一個的閘極線選擇期間，並且可以對每個像素寫入合適的信號電壓。

圖 42C 及 42D 是在圖 42B 所示的像素結構中，將液晶元件置換為像素電極的形狀後示意地表示每個元件的電連接狀態的例子。圖 42C 及 42D 中，電極 5088-1 表示第一像素電極，電極 5088-2 表示第二像素電極。在圖 42C 中，第一像素電極 5088-1 相當於圖 42B 中的液晶元件 5082-1 的第一端子，第二像素電極 5088-2 相當於圖 42B 中的液晶元件 5082-2 的第一端子。就是說，第一像素電極 5088-1 與電晶體 5081-1 的源極電極或汲極電極電連接，第二像素電極 5088-2 與電晶體 5081-2 的源極電極或汲極電極電連接。另一方面，在圖 42D 中，將像素電極和電晶體的連接關係顛倒。就是說，第一像素電極 5088-1 與電晶體 5081-2 的源極電極或汲極電極電連接，第二像素電極 5088-2 與電晶體 5081-1 的源極電極或汲極電極電連接。

藉由以矩陣狀交替地佈置如圖 42C 及 42D 所示的像素結構，可以獲得特別的效果。圖 48A 及 48B 示出這種像素結構及其驅動方法的一例。圖 48A 所示的像素結構採用如下結構：將與像素 5080_{i, j} 及像素 5080_{i+1, j+1} 相當

的部分設為圖 42C 中所示的結構，將與像素 5080_{i+1}, j 及像素 5080_i, j+1 相當的部分設為圖 42D 中所示的結構。在該結構中，當如圖 48B 所示的時序圖那樣進行驅動時，在第 k 幀的第 j 閘極選擇期間，對像素 5080_i, j 的第一像素電極及像素 5080_{i+1}, j 的第二像素電極寫入正的極性的信號電壓，對像素 5080_i, j 的第二像素電極及像素 5080_{i+1}, j 的第一像素電極寫入負的極性的信號電壓。再者，在第 k 幀的第 j+1 閘極選擇期間，對像素 5080_i, j+1 的第二像素電極及像素 5080_{i+1}, j+1 的第一像素電極寫入正的極性的信號電壓，對像素 5080_i, j+1 的第一像素電極及像素 5080_{i+1}, j+1 的第二像素電極寫入負的極性的信號電壓。在第 k+1 幀中，在每個像素中反轉信號電壓的極性。藉由這樣，在包括子像素的像素結構中，實現相當於點反轉驅動的驅動，並且可以在 1 幀期間內使施加到信號線的電壓的極性相同。因此，可以大幅度地減少像素的信號電壓寫入所需要的功耗。此外，可以將施加到包括佈線 5086_j、佈線 5086_{j+1} 的所有的佈線 5086 上的電壓設為恒定的電壓。

而且，藉由圖 48C 及 48D 所示的像素結構及其驅動方法，可以減少寫入到像素的信號電壓的大小。這是使與每個像素具有的多個子像素電連接的電容線針對每個子像素不同。就是說，藉由圖 48A 及 48B 所示的像素結構及其驅動方法，關於在同一幀內被寫入同一極性的子像素，在同一行內共同使用電容線，關於在同一幀內被寫入不同極性

的子像素，在同一行內使電容線不同。然後，在每行的寫入結束的時刻，在寫入有正的極性的信號電壓的子像素中使每個電容線的電壓轉變為正方向，在寫入有負的極性的信號電壓的子像素中使每個電容線的電壓轉變為負方向，從而可以減少寫入到像素的信號電壓的大小。明確而言，在每行中使用兩條用作電容線的佈線 5086（佈線 5086-1、佈線 5086-2），像素 5080_{i, j} 的第一像素電極和佈線 5086-1_j 藉由電容元件電連接，像素 5080_{i, j} 的第二像素電極和佈線 5086-2_j 藉由電容元件電連接，像素 5080_{i+1, j} 的第一像素電極和佈線 5086-2_j 藉由電容元件電連接，像素 5080_{i+1, j} 的第二像素電極和佈線 5086-1_j 藉由電容元件電連接，像素 5080_{i, j+1} 的第一像素電極和佈線 5086-2_{j+1} 藉由電容元件電連接，像素 5080_{i, j+1} 的第二像素電極和佈線 5086-1_{j+1} 藉由電容元件電連接，像素 5080_{i+1, j+1} 的第一像素電極和佈線 5086-1_{j+1} 藉由電容元件電連接，像素 5080_{i+1, j+1} 的第二像素電極和佈線 5086-2_{j+1} 藉由電容元件電連接。但是，這是一個例子，例如在採用每兩個像素中呈現被寫入正的極性的信號電壓的像素和被寫入負的極性的信號電壓的像素這樣的驅動方法的情況下，較佳的佈線 5086-1 及佈線 5086-2 的電連接也與其相應地在每兩個像素中交替地進行。再說，雖然可以考慮到在 1 行的所有的像素中被寫入相同極性的信號電壓的情況（閘極線反轉），但是在此情況下在每 1 行中使用一條佈線 5086 即可。就是說，

在圖 48A 所示的像素結構中也可以採用如參照圖 48C 及 48D 說明那樣的減少寫入到像素的信號電壓的驅動方法。

實施例模式 11

接下來，說明顯示裝置的其他結構例及其驅動方法。在本實施例模式中，說明使用對於信號寫入的亮度的回應慢（回應時間長）的顯示元件的顯示裝置的情況。在本實施例模式中，作為回應時間長的顯示元件，以液晶元件為例子進行說明。但是，本實施例模式中的顯示元件不侷限於此，可以使用對於信號寫入的亮度的回應慢的各種顯示元件。

在一般的液晶顯示裝置的情況下，對於信號寫入的亮度的回應慢，即使對液晶元件持續施加信號電壓的情況下，有時直到回應完成為止需要 1 幀期間以上的時間。使用這種顯示元件顯示運動圖像，也不能如實地再現運動圖像。再者，在當以主動矩陣方式驅動的情況下，對於一個液晶元件的信號寫入的時間通常只是將信號寫入週期（1 幀期間或 1 子幀期間）除以掃描線的個數而得到的時間（1 掃描線選擇期間）。因此，在很多情況下，液晶元件在該短時間內不能完成回應。因此，大多的液晶元件的回應在不進行信號寫入的期間內進行。在此，液晶元件的介電常數根據該液晶元件的透過率而變化，但是在不進行信號寫入的期間液晶元件進行回應是指，在不與液晶元件的外部交換電荷的狀態（恒電荷狀態）下液晶元件的介電常數變

化。就是說，在（電荷）=（電容）·（電壓）的公式中，在電荷一定的狀態下電容變化。因此，根據液晶元件的回應，施加到液晶元件的電壓從信號寫入時的電壓發生變化。因此，在以主動矩陣方式驅動對於信號寫入的亮度的回應慢的液晶元件的情況下，施加到液晶元件的電壓在原理上不能達到信號寫入時的電壓。

本實施例模式中的顯示裝置爲了在信號寫入週期內使顯示元件回應到所希望的亮度，將信號寫入時的信號位準設爲預先校正的信號（校正信號），從而可以解決上述問題。再者，信號位準越大液晶元件的回應時間越短，因此藉由寫入校正信號，可以使液晶元件的回應時間縮短。如這種加上校正信號的驅動方法還被稱爲過驅動。本實施例模式中的過驅動即使在信號寫入週期比輸入到顯示裝置的視頻信號的週期（輸入視頻信號週期 T_{in} ）短的情況下，也對照信號寫入週期而校正信號位準，從而可以在信號寫入週期內使顯示元件回應到所希望的亮度。作爲信號寫入週期比輸入視頻信號週期 T_{in} 短的情況，可以舉出例如將一個原圖像分割爲多個子圖像，並且使該多個子圖像在 1 幀期間內依次顯示的情況。

接著，參照圖 43A 和 43B 說明在以主動矩陣方式驅動的顯示裝置中對信號寫入時的信號位準進行校正的方法的例子。圖 43A 是示出如下的圖表：橫軸表示時間，縱軸表示信號寫入時的信號位準，並且示意性地表示在某一個顯示元件中的信號寫入時的信號位準的亮度的時間變化。圖

43B 是示出如下的圖表：橫軸表示時間，縱軸表示顯示位準，並且示意性地表示在某一個顯示元件中的顯示位準的時間變化。此外，在顯示元件為液晶元件的情況下，可以將信號寫入時的信號位準設為電壓，將顯示位準設為液晶元件的透過率。下面，將圖 43A 中的縱軸設為電壓、將圖 43B 中的縱軸為透過率進行說明。此外，本實施例模式中的過驅動還包括信號位準為電壓以外（占空比、電流等）的情況。此外，本實施例模式中的過驅動也包括顯示位準為透過率以外（亮度、電流等）的情況。此外，液晶元件具有在電壓為 0 時成為黑色顯示的常黑型（例如：VA 模式、IPS 模式等）和在電壓為 0 時成為白色顯示的常白型（例如：TN 模式、OCB 模式等），但是圖 43B 所示的圖表對應於上述兩者，可以設為在常黑型的情況下，越向圖表的上方透過率越大，並且在常白型的情況下，越向圖表的下方透過率越大。就是說，本實施例模式中的液晶模式既可以為常黑型，又可以為常白型。此外，在時間軸中以虛線表示信號寫入定時，將從進行了信號寫入後到進行其次信號寫入為止的期間稱為保持期間 F_i 。在本實施例模式中， i 為整數，設為表示每個保持期間的指標（index）。在圖 43A 及 43B 中， i 為 0 至 2，但 i 也可以為這些之外的整數（未圖示 0 至 2 之外的情況）。此外，在保持期間 F_i 中，將實現對應於視頻信號的亮度的透過率設為 T_i ，將在穩定狀態下提供透過率 T_i 的電壓設為 V_i 。此外，圖 43A 中的虛線 5101 表示不進行過驅動時的施加到液晶元

件的電壓的隨時間變化，實線 5102 表示本實施例模式中的進行過驅動時的施加到液晶元件的電壓的隨時間變化。與此相同，圖 43B 中的虛線 5103 表示不進行過驅動時的液晶元件的透過率的隨時間變化，並且實線 5104 表示本實施例模式中的進行過驅動時的液晶元件的透過率的隨時間變化。此外，將在保持期間 F_i 的末尾中的所希望的透過率 T_i 和實際上的透過率的差異表示為誤差 α_i 。

在圖 43A 表示的圖表中，假設在保持期間 F_0 中，虛線 5101 和實線 5102 均施加有所希望的電壓 V_0 ，且在圖 43B 所示的圖表中，虛線 5103 和實線 5104 均獲得有所希望的透過率 T_0 。再者，在不進行過驅動的情況下，如虛線 5101 所示在保持期間 F_1 的初期中對液晶元件施加有所希望的電壓 V_1 ，但是如已所述，信號被寫入的期間與保持期間相比極短，並且保持期間中的大部分的期間成為恒電荷狀態，因此在保持期間隨著透過率的變化，施加到液晶元件的電壓發生變化，在保持期間 F_1 的末尾中成為與所希望的電壓 V_1 的差異較大的電壓。此時，圖 43B 所示的圖表中的虛線 5103 也與所希望的透過率 T_1 的差異較大。因此，不能進行忠實於視頻信號的顯示，導致降低圖像品質。另一方面，在進行本實施例模式中的過驅動的情況下，如實線 5102 所示，設為在保持期間 F_1 的初期中，對液晶元件施加比所希望的電壓 V_1 大的電壓 V_1' 。就是說，預測在保持期間 F_1 中施加到液晶元件的電壓逐漸變化的情形，以在保持期間 F_1 的末尾中使施加到液晶元件的電壓

成為所希望的電壓 V_i 附近的電壓的方式，在保持期間 F_i 的初期中，將從所希望的電壓 V_i 校正後的電壓 V_i' 施加到液晶元件，從而可以對液晶元件準確地施加所希望的電壓 V_i 。此時，如圖 43B 的圖表中的實線 5104 所示，在保持期間 F_i 的末尾中獲得所希望的透過率 T_i 。就是說，儘管在保持期間中的大部分的期間中成為恒電荷狀態，也可以實現信號寫入週期內的液晶元件的回應。接著，在保持期間 F_2 中，表示所希望的電壓 V_2 小於 V_1 的情況，但是這種情況也與保持期間 F_1 同樣，預測在保持期間 F_2 中施加到液晶元件的電壓逐漸變化的情形，以在保持期間 F_2 的末尾中使施加到液晶元件的電壓成為所希望的電壓 V_2 附近的電壓的方式，在保持期間 F_2 的初期中，將從所希望的電壓 V_2 校正後的電壓 V_2' 施加到液晶元件即可。由此，如圖 43B 的圖表中的實線 5104 所示，在保持期間 F_2 的末尾中獲得所希望的透過率 T_2 。此外，如保持期間 F_1 那樣，在 V_i 大於 V_{i-1} 的情況下，將校正了的電壓 V_i' 較佳的校正為大於所希望的電壓 V_i 。再者，如保持期間 F_2 那樣，在 V_i 小於 V_{i-1} 的情況下，將校正了的電壓 V_i' 較佳的校正為小於所希望的電壓 V_i 。此外，可以藉由預先測量液晶元件的回應特性來導出具體的校正值。作為組裝到裝置的方法，有如下方法：將校正式公式化並嵌入到邏輯電路的方法；將校正值作為檢索表（look up table）並儲存在記憶體中，並且根據需要讀出校正值的方法，等等。

此外，在實際上作為裝置實現本實施例模式中的過驅

動的情況下，有各種限定。例如，電壓的校正必須在源極電極驅動器的額定電壓的範圍內進行。就是說，在所希望的電壓原來就是大的值且理想的校正電壓超過源極電極驅動器的額定電壓的情況下，不能完成校正。參照圖 43C 及 43D 說明這種情況的問題。與圖 43A 同樣，圖 43C 示出是如下的圖表：橫軸表示時間，縱軸表示電壓，並且示意性地表示某一個液晶元件中的電壓的隨時間變化作為實線 5105。與圖 43B 同樣，圖 43D 是示出如下的圖表：橫軸表示時間，縱軸表示透過率，並且示意性地表示某一個液晶元件中的透過率的隨時間變化作為實線 5106。此外，關於其他表示方法，與圖 43A 和 43B 同樣，因此省略說明。在圖 43C 及 43D 中表示如下狀態：用來實現保持期間 F_1 中的所希望的透過率 T_1 的校正電壓 V_1' 超過源極電極驅動器的額定電壓，因此不得不使 $V_1' = V_1$ ，不能進行充分的校正。此時，保持期間 F_1 的末尾中的透過率成為與所希望的透過率 T_1 偏離誤差 α_1 的值。但是，因為誤差 α_1 增大時侷限於當所希望的電壓原來是較大的值時，所以在很多的情況下，由於誤差 α_1 的發生導致的圖像品質降低本身在容許的範圍內。然而，由於誤差 α_1 增大，電壓校正的演算法內的誤差也增大。就是說，在電壓校正的演算法中假設在保持期間的末尾中獲得所希望的透過率的情況下，儘管實際上誤差 α_1 增大，但是由於設為誤差 α_1 較小而進行電壓的校正，所以其次的保持期間 F_2 中的校正中包含誤差，其結果，導致誤差 α_2 也增大。再者，若誤差 α_2 增大，則導

致其次的誤差 α_3 進一步增大，這樣誤差連鎖地增大，其結果導致明顯地降低圖像品質。在本實施例模式中的過驅動中，爲了抑制誤差這樣連鎖地增大的情形，在保持期間 F_i 中校正電壓 V_i' 超過源極電極驅動器的額定電壓時，預測保持期間 F_i 的末尾中的誤差 α_i ，並且考慮該誤差 α_i 的大小，可以調整保持期間 F_{i+1} 中的校正電壓。這樣，即使誤差 α_i 增大，也可以儘量減小誤差 α_{i+1} 受到的影響，因此可以抑制誤差連鎖地增大的情形。參照圖 43E 及 43F 說明在本實施例模式中的過驅動中儘量減小誤差 α_2 的例子。在圖 43E 所示的圖表中，進一步調整圖 43C 所示的圖表的校正電壓 V_2' 並將設爲校正電壓 V_2'' 時的電壓的隨時間變化表示爲實線 5107。圖 43F 所示的圖表表示由圖 43E 所示的圖表進行電壓的校正時的透過率的隨時間變化。在圖 43D 所示的圖表中的實線 5106 中，由於校正電壓 V_2' 而產生過校正，但是在圖 43F 所示的圖表中的實線 5108 中，根據考慮誤差 α_1 並調整的校正電壓 V_2'' 抑制過校正，使誤差 α_2 最小。此外，藉由預先測量液晶元件的回應特性可以導出具體的校正值。作爲組裝到裝置的方法，有如下方法：將校正式公式化並嵌入到邏輯電路的方法；將校正值作爲檢索表（look up table）而儲存到記憶體中，並根據需要讀出校正值的方法，等等。再者，可以與計算校正電壓 V_i' 的部分另行地追加這些方法，或者將這些方法嵌入到計算校正電壓 V_i' 的部分。此外，考慮誤差 α_{i-1} 進行了調整的校正電壓 V_i'' 的校正量（與所希望的電壓 V_i 的差異）較佳的

小於 V_i' 的校正量。就是說，較佳的設為 $|V_i'' - V_i| < |V_i' - V_i|$ 。

此外，信號寫入週期越短，由於理想的校正電壓超過源極電極驅動器的額定電壓而產生的誤差 α_i 越大。這是因為信號寫入週期越短，需要使液晶元件的回應時間也越短，其結果需要更大的校正電壓的緣故。再者，所需要的校正電壓增大的結果，校正電壓超過源極電極驅動器的額定電壓的頻度也變高，因此產生較大的誤差 α_i 的頻度也變高。因此，可以說信號寫入週期越短本實施例模式中的過驅動越有效。明確而言，在使用如下驅動方法的情況下利用本實施例模式中的過驅動時發揮特別的效果，即：在將一個原圖像分成為多個子圖像，並在 1 幀期間內依次顯示該多個子圖像的情況；從多個圖像檢測出圖像所包括的運動，生成該多個圖像的中間狀態的圖像，並插入到該多個圖像之間而進行驅動（所謂的運動補償倍速驅動）的情況；或者組合上述的情況，等等。

此外，源極電極驅動器的額定電壓除了上述的上限之外還存在下限。例如，可以舉出不能施加小於電壓 0 的電壓的情況。此時，與上述的上限的情況同樣，不能施加理想的校正電壓，因此誤差 α_i 增大。但是，在此情況下，也與上述方法同樣，可以預測保持期間 F_i 的末尾中的誤差 α_i ，考慮該誤差 α_i 的大小來調整保持期間 F_{i+1} 中的校正電壓。此外，在可以施加小於電壓 0 的電壓（負的電壓）作為源極電極驅動器的額定電壓的情況下，也可以對液晶元件

施加負的電壓作為校正電壓。這樣，可以預測恒電荷狀態的電位的變動，並調整為保持期間 F_i 的末尾中施加到液晶元件的電壓成為所希望的電壓 V_i 附近的電壓。

此外，為了抑制液晶元件的劣化，可以與過驅動組合而實施將施加到液晶元件的電壓的極性定期反轉的所謂的反轉驅動。就是說，本實施例模式中的過驅動包括與反轉驅動同時進行的情況。例如，在信號寫入週期為輸入視頻信號週期 T_{in} 的 $1/2$ 的情況下，若使極性反轉的週期和輸入視頻信號週期 T_{in} 為相同程度，則每兩次交替地進行正極性的信號的寫入和負極性的信號的寫入。如此，使極性反轉的週期長於信號寫入週期，從而可以減少像素的充放電的頻度，因此減少功耗。但是，如果使極性反轉的週期過長，有時產生由於極性的不同而導致的亮度差被觀察為閃爍的問題，因此使極性反轉的週期較佳的與輸入視頻信號週期 T_{in} 相同的程度或比輸入視頻信號週期 T_{in} 短。

實施例模式 12

接著，說明顯示裝置的其他結構例及其驅動方法。在本實施例模式中，說明如下方法，即：在顯示裝置的內部基於多個輸入圖像而生成對從顯示裝置的外部輸入的圖像（輸入圖像）的運動進行插值的圖像，並且依次顯示該生成的圖像（生成圖像）和輸入圖像。此外，藉由將生成圖像作為對輸入圖像的運動進行插值這樣的圖像，可以使運動圖像的運動平滑，而且可以改善由於保持驅動引起的殘

影等導致的運動圖像的品質降低的問題。在此，下面說明運動圖像的插值。關於運動圖像的顯示，理想的是藉由即時控制每個像素的亮度來實現，但是像素的即時單獨控制很難實現，有如下問題：控制電路的個數變得龐大的問題；佈線空間的問題；以及輸入圖像的資料量變龐大的問題，等等。因此，藉由以一定的週期依次顯示多個靜止圖像使得顯示看起來像運動圖像，從而進行顯示裝置的運動圖像的顯示。該週期（在本實施例模式中稱為輸入視頻信號週期，表示為 T_{in} ）被標準化，例如根據 NTSC 標準為 1/60 秒，根據 PAL 標準為 1/50 秒。採用這種程度的週期也不會在作為脈衝型顯示裝置的 CRT 中發生運動圖像顯示的問題。但是，在保持型顯示裝置中，當原樣地顯示依照這些標準的運動圖像時，發生由於是保持型而引起的殘影等而使顯示不清楚的問題（保持模糊；hold blur）。保持模糊是由於人眼的追隨引起的無意識的運動的插值與保持型的顯示的不一致（discrepancy）而被觀察的，因此能夠藉由使輸入視頻信號週期比以往的標準短（近似於像素的即時單獨控制），來減少保持模糊，但是縮短輸入視頻信號週期帶來標準的改變，而且資料量也增大，所以很困難。但是，基於標準化了的輸入視頻信號，在顯示裝置內部生成對輸入圖像的運動進行插值這樣的圖像，並且利用該生成圖像對輸入圖像進行插值而進行顯示，從而可以減少保持模糊，而不用改變標準或增大資料量。如此，將基於輸入視頻信號在顯示裝置內部生成視頻信號、並對輸入

圖像的運動進行插值的處理稱為運動圖像的插值。

藉由本實施例模式中的運動圖像的插值方法，可以減少運動圖像的模糊。本實施例模式中的運動圖像的插值方法可以分為圖像生成方法和圖像顯示方法。再者，關於特定模式的運動，藉由使用其他的圖像生成方法和/或圖像顯示方法，可以有效地減少運動圖像的模糊。圖 44A 和 44B 是用來說明本實施例模式中的運動圖像的插值方法的一例的示意圖。在圖 44A 和 44B 中，橫軸表示時間，並且根據橫方向的位置表示每個圖像被處理的定時。記載有“輸入”的部分表示輸入視頻信號被輸入的定時。在此，作為在時間上相鄰的兩個圖像，關注圖像 5121 及圖像 5122。輸入圖像以週期 T_{in} 的間隔被輸入。此外，有時將一個週期 T_{in} 的長度記為 1 幀或 1 幀期間。記載有“生成”的部分表示基於輸入視頻信號新生成圖像的定時。在此，關注作為基於圖像 5121 及圖像 5122 而生成的生成圖像的圖像 5123。記載有“顯示”的部分表示在顯示裝置上顯示圖像的定時。此外，雖然關於關注的圖像之外的圖像只用虛線記載，但是與關注的圖像同樣地處理，從而可以實現本實施例模式中的運動圖像的插值方法的一例。

如圖 44A 所示，在本實施例模式中的運動圖像的插值方法的一例中，使基於在時間上相鄰的兩個輸入圖像生成的生成圖像顯示在顯示該兩個輸入圖像的定時的間隙，從而可以進行運動圖像的插值。此時，顯示圖像的顯示週期較佳的為輸入圖像的輸入週期的 $1/2$ 。但是，不侷限於此

，可以採用各種顯示週期。例如，使顯示週期比輸入週期的 $1/2$ 短，從而可以進一步平滑地顯示運動圖像。或者，使顯示週期比輸入週期的 $1/2$ 長，從而可以減少功耗。此外，在此，基於在時間上相鄰的兩個輸入圖像而生成了圖像，但是作為基礎的輸入圖像不侷限於兩個，可以使用各種個數。例如，當基於在時間上相鄰的三個（也可以是三個以上）輸入圖像生成圖像時，與基於兩個輸入圖像的情況相比，可以獲得精確度更高的生成圖像。另外，將圖像 5121 的顯示定時設定為與圖像 5122 的輸入定時相同時刻，就是說使相對於輸入定時的顯示定時延遲 1 幀，但是本實施例模式中的運動圖像的插值方法中的顯示定時不侷限於此，可以使用各種顯示定時。例如，可以使相對於輸入定時的顯示定時延遲 1 幀以上。這樣，可以使作為生成圖像的圖像 5123 的顯示定時延遲，因此可以使生成圖像 5123 所需的時間中有餘量，減少功耗且降低製造成本。此外，當使相對於輸入定時的顯示定時過遲時，保持輸入圖像的期間延長，保持所需要的記憶體容量增大，因此相對於輸入定時的顯示定時較佳的延遲 1 幀至延遲 2 幀程度。

在此說明基於圖像 5121 及圖像 5122 生成的圖像 5123 的具體的生成方法的一例。為了對運動圖像進行插值，需要檢測出輸入圖像的運動，但是在本實施例模式中，為了檢測出輸入圖像的運動，可以採用稱為塊匹配（block matching）法的方法。但是，不侷限於此，可以採用各種方法（取圖像資料的差分的方法、利用傅裏葉變換的方法

等)。在塊匹配法中，首先將 1 張輸入圖像的圖像資料（在此是圖像 5121 的圖像資料）儲存在資料儲存單元（半導體記憶體、RAM 等的儲存電路等）。並且，將其次的幀中的圖像（在此是圖像 5122）分割為多個區域。此外，如圖 44A 那樣，分割了的區域是相同形狀的矩形，但是不侷限於此，可以採用各種形狀（根據圖像改變形狀或大小等）。然後，按分割了的每個區域，與儲存在資料儲存單元中的前一個幀的圖像資料（在此是圖像 5121 的圖像資料）進行資料的比較，搜索圖像資料相似的區域。在圖 44A 的例子中示出如下情況：從圖像 5121 中搜索與圖像 5122 中的區域 5124 的資料相似的區域，並搜索出區域 5126。此外，當在圖像 5121 中進行搜索時，較佳的限定搜索範圍。在圖 44A 的例子中，作為搜索範圍設定區域 5125，其大小為區域 5124 的面積的四倍左右。此外，藉由使搜索範圍比它還大，可以在運動快的運動圖像中也提高檢測精度。但是，當過寬地進行搜索時，搜索時間變得極長，難以實現運動的檢測，因此區域 5125 較佳的為區域 5124 的面積的兩倍至六倍程度。然後，作為運動向量 5127 求得被搜索的區域 5126 和圖像 5122 中的區域 5124 的位置的差異。運動向量 5127 表示區域 5124 中的圖像資料的 1 幀期間的運動。再者，為了生成表示運動的中間狀態的圖像，作成不改變運動向量的方向而改變大小的圖像生成用向量 5128，並且根據圖像生成用向量 5128 使圖像 5121 中的區域 5126 所包括的圖像資料移動，從而形成圖像 5123。

中的區域 5129 內的圖像資料。在圖像 5122 中的所有的區域中進行上述一系列的處理，從而可以生成圖像 5123。再者，藉由依次顯示輸入圖像 5121、生成圖像 5123、輸入圖像 5122，可以對運動圖像進行插值。此外，圖像中的物體 5130 在圖像 5121 及圖像 5122 中位置不同（就是會移動），但是生成的圖像 5123 成為圖像 5121 及圖像 5122 中的物體的中間點。藉由顯示這種圖像，可以使運動圖像的運動平滑，改善由於殘影等引起的運動圖像的不清楚。

此外，圖像生成用向量 5128 的大小可以根據圖像 5123 的顯示定時來決定。在圖 44A 的例子中，圖像 5123 的顯示定時為圖像 5121 及圖像 5122 的顯示定時的中間點（ $1/2$ ），因此圖像生成用向量 5128 的大小為運動向量 5127 的 $1/2$ ，但是除此之外，例如也可以在顯示定時為 $1/3$ 的時刻將大小設為 $1/3$ ，在顯示定時為 $2/3$ 的時刻將大小設為 $2/3$ 。

此外，這樣，在使具有各種運動向量的多個區域分別移動而形成新的圖像的情況下，有時在移動目的地的區域內產生其他區域已經移動的部分（重複）、沒有從任何區域移動過來的部分（空白）。關於這些部分，可以校正資料。作為重複部分的校正方法，例如可以採用如下方法：取重複資料的平均的方法；以運動向量的方向等決定優先順序且將優先順序高的資料作為生成圖像內的資料的方法；關於顏色（或亮度）使某一方優先但是關於亮度（或顏色）取平均的方法，等等。作為空白部分的校正方法，可

以使用如下方法：將圖像 5121 或圖像 5122 的該位置中的圖像資料原樣地作為生成圖像內的資料的方法；取圖像 5121 或圖像 5122 的該位置中的圖像資料的平均的方法，等等。再者，藉由以按照圖像生成用向量 5128 的大小的定時顯示所生成的圖像 5123，從而可以使運動圖像的運動平滑，並且能夠改善由於保持驅動的殘影導致的運動圖像的品質降低的問題。

如圖 44B 所示，在本實施例模式中的運動圖像的插值方法的其他一例中，在基於在時間上相鄰的兩個輸入圖像而生成的生成圖像顯示在顯示該兩個輸入圖像的定時的間隙的情況下，將每個顯示圖像進一步分割成多個子圖像並顯示，從而可以進行運動圖像的插值。在此情況下，除了由於圖像顯示週期變短帶來的優點之外，還可以獲得由於暗的圖像被定期顯示（顯示方法近似於脈衝型）帶來的優點。就是說，與只將圖像顯示週期設為圖像輸入週期的 $1/2$ 的長度的情況相比，可以進一步改善由於殘影等引起的運動圖像的不清楚。在圖 44B 的例子中，“輸入”及“生成”可以進行與圖 44A 的例子同樣的處理，因此省略說明。圖 44B 的例子中的“顯示”可以將一個輸入圖像和 / 或生成圖像分割成多個子圖像進行顯示。明確而言，如圖 44B 所示，藉由將圖像 5121 分割為子圖像 5121a 及 5121b 並依次顯示，從而使人眼感覺顯示了圖像 5121，藉由將圖像 5123 分割為子圖像 5123a 及 5123b 並依次顯示，從而使人眼感覺顯示了圖像 5123，藉由將圖像 5122 分割為子圖像

5122a 及 5122b 並依次顯示，從而使人眼感覺顯示了圖像 5122。就是說，作為被人眼感覺的圖像，與圖 44A 的例子同樣，並且能夠使顯示方法近似於脈衝型，因此可以進一步改善由於殘影等造成的運動圖像的不清楚。此外，在圖 44B 中子圖像的分割數為兩個，但是不侷限於此，可以使用各種分割數。另外，雖然在圖 44B 中顯示子圖像的定時為等間隔（ $1/2$ ），但是不侷限於此，可以使用各種顯示定時。例如藉由使暗的子圖像（5121b、5122b、5123b）的顯示定時變早（明確而言從 $1/4$ 至 $1/2$ 的定時），可以使顯示方法進一步近似於脈衝型，因此可以進一步改善由於殘影等造成的運動圖像的不清楚。或者，藉由使暗的子圖像的顯示定時延遲（明確而言，從 $1/2$ 至 $3/4$ 的定時），可以延長明亮的圖像的顯示期間，因此可以提高顯示效率並減少功耗。

本實施例模式中的運動圖像的插值方法的其他例子是檢測出圖像內運動的物體的形狀並根據運動的物體的形狀進行不同的處理的例子。圖 44C 所示的例子與圖 44B 的例子同樣表示顯示的定時，並表示所顯示的內容為運動的字元（也稱為滾動文本（scroll text）、字幕（telop）等）的情況。此外，關於“輸入”及“生成”，可以與圖 44B 同樣，因此未圖示。有時根據運動的物體的性質，保持驅動中的運動圖像的不清楚的程度不同。尤其在很多的情況下，當字元運動時不清楚會被顯著地識別。這是因為，當讀運動的字元時視線務必要追隨字元，因此容易發生保持模糊

。而且，因為在很多情況下字元的輪廓清楚，所以有時由於保持模糊造成的不清楚被進一步強調。就是說，判斷在圖像內運動的物體是否是字元，當是字元時還進行特別的處理，這對於減少保持模糊是有效的。明確而言，對於在圖像內運動的物體進行輪廓檢測和/或圖案檢測等，當判斷為該物體是字元時，對從相同的圖像分割出的子圖像之間也進行運動插值，並顯示運動的中間狀態，從而使運動平滑。當判斷為該物體不是字元時，如圖 44B 所示，若是從相同的圖像分割出的子圖像，就可以不改變運動的物體的位置而進行顯示。在圖 44C 的例子中示出判斷為字元的區域 5131 向上方運動的情況，其中在圖像 5121a 和圖像 5121b 之間使區域 5131 的位置不同。關於圖像 5123a 和圖像 5123b、圖像 5122a 和圖像 5122b 也同樣。藉由上述，關於特別容易觀察到保持模糊的運動的字元，可以與通常的運動補償倍速驅動相比更平滑地運動，因此可以進一步改善由於殘影等造成的運動圖像的不清楚。

實施例模式 13

半導體裝置可以應用於各種電子設備（包括遊戲機）。作為電子設備，可以舉出電視裝置（也稱為電視或電視接收機）、用於電腦等的監視器、數位相機、數位攝像機之類的相機、數位相框、行動電話機（也稱為行動電話、行動電話裝置）、可攜式遊戲機、可攜式資訊終端、聲音再現裝置、彈珠機等的大型遊戲機等。

圖 32A 示出電視裝置 9600 的一例。在電視裝置 9600 中，框體 9601 組裝有顯示部 9603。利用顯示部 9603 可以顯示圖像。此外，在此示出利用支架 9605 支撐框體 9601 的結構。

可以藉由利用框體 9601 所具備的操作開關、另行提供的遙控操作機 9610 進行電視裝置 9600 的操作。藉由利用遙控操作機 9610 所具備的操作鍵 9609，可以進行頻道及音量的操作，並可以對在顯示部 9603 上顯示的圖像進行操作。此外，也可以採用在遙控操作機 9610 中設置顯示從該遙控操作機 9610 輸出的資訊的顯示部 9607 的結構。

另外，電視裝置 9600 採用具備接收機及數據機等的結構。可以藉由利用接收機接收一般的電視廣播。再者，藉由數據機連接到有線或無線方式的通信網路，從而進行單向（從發送者到接收者）或雙向（在發送者和接收者之間或在接收者之間等）的資訊通信。

圖 32B 示出數位相框 9700 的一例。例如，在數位相框 9700 中，框體 9701 組裝有顯示部 9703。顯示部 9703 可以顯示各種圖像，例如藉由顯示使用數位相機等拍攝的圖像資料，可以發揮與一般的相框同樣的功能。

另外，數位相框 9700 採用具備操作部、外部連接用端子（USB 端子、可以與 USB 電纜等的各種電纜連接的端子等）、儲存介質插入部等的結構。這種結構也可以組裝到與顯示部同一個面，但是藉由將它設置在側面或背面

上來提高設計性，所以是較佳的。例如，可以對數位相框的儲存介質插入部插入儲存有由數位相機拍攝的圖像資料的記憶體並提取圖像資料，然後可以將所提取的圖像資料顯示於顯示部 9703。

此外，數位相框 9700 既可以採用以無線的方式收發資訊的結構，又可以以無線的方式提取所希望的圖像資料並進行顯示的結構。

圖 33A 示出一種可攜式遊戲機，其由框體 9881 和框體 9891 的兩個框體構成，並且藉由連接部 9893 可以開合地連接。框體 9881 安裝有顯示部 9882，並且框體 9891 安裝有顯示部 9883。另外，圖 33A 所示的可攜式遊戲機還具備揚聲器部 9884、儲存介質插入部 9886、LED 燈 9890、輸入單元（操作鍵 9885、連接端子 9887、感測器 9888（即，具有測定如下因素的功能的裝置：力、位移、位置、速度、加速度、角速度、轉速、距離、光、液、磁、溫度、化學物質、聲音、時間、硬度、電場、電流、電壓、功率、射線、流量、濕度、傾斜度、振動、氣味或紅外線）、以及麥克風 9889）等。當然，可攜式遊戲機的結構不侷限於上述結構，只要採用如下結構即可：至少具備半導體裝置。因此，可以採用適當地設置有其他附屬設備的結構。圖 33A 所示的可攜式遊戲機具有如下功能：讀出儲存在儲存介質中的程式或資料並將它顯示在顯示部上；以及藉由與其他可攜式遊戲機進行無線通信而共用資訊。另外，圖 33A 所示的可攜式遊戲機所具有的功能不侷限於此，

而可以具有各種各樣的功能。

圖 33B 示出大型遊戲機的一種的投幣機 9900 的一例。在投幣機 9900 的框體 9901 中安裝有顯示部 9903。另外，投幣機 9900 還具備如起動手柄或停止開關等的操作單元、投幣口、揚聲器等。當然，投幣機 9900 的結構不侷限於此，只要採用如下結構即可：至少具備半導體裝置。因此，可以採用適當地設置有其他附屬設備的結構。

圖 34A 示出行動電話機 1000 的一例。行動電話機 1000 除了安裝在框體 1001 的顯示部 1002 之外還具備操作按鈕 1003、外部連接埠 1004、揚聲器 1005、麥克風 1006 等。

圖 34A 所示的行動電話機 1000 可以用手指等觸摸顯示部 1002 來輸入資訊。此外，可以用手指等觸摸顯示部 1002 來進行打電話或輸入電子郵件等的操作。

顯示部 1002 的螢幕主要有三個模式。第一是以圖像的顯示為主的顯示模式，第二是以文字等的資訊的輸入為主的輸入模式，第三是顯示模式和輸入模式的兩個模式混合的顯示與輸入模式。

例如，在打電話或輸入電子郵件的情況下，將顯示部 1002 設定為以文字輸入為主的文字輸入模式，並進行在螢幕上顯示的文字的輸入操作，即可。在此情況下，較佳的是，在顯示部 1002 的螢幕的大多部分中顯示鍵盤或號碼按鈕。

此外，藉由在行動電話機 1000 的內部設置具有陀螺

儀和加速度感測器等檢測傾斜度的感測器的檢測裝置，判斷行動電話機 1000 的方向（行動電話機 1000 處於垂直或水準的狀態時變為豎向方式或橫向方式），而可以對顯示部 1002 的螢幕顯示進行自動切換。

藉由觸摸顯示部 1002 或對框體 1001 的操作按鈕 1003 進行操作，切換螢幕模式。此外，還可以根據顯示在顯示部 1002 上的圖像種類切換螢幕模式。例如，當顯示在顯示部上的視頻信號為動態圖像的資料時，將螢幕模式切換成顯示模式，而當顯示在顯示部上的視頻信號為文字資料時，將螢幕模式切換成輸入模式。

另外，當在輸入模式中藉由檢測出顯示部 1002 的光感測器所檢測的信號得知在一定期間中沒有顯示部 1002 的觸摸操作輸入時，也可以以將螢幕模式從輸入模式切換成顯示模式的方式進行控制。

還可以將顯示部 1002 用作圖像感測器。例如，藉由用手掌或手指觸摸顯示部 1002，來拍攝掌紋、指紋等，而可以進行個人識別。此外，藉由在顯示部中使用發射近紅外光的背光燈或發射近紅外光的感測用光源，也可以拍攝手指靜脈、手掌靜脈等。

圖 34B 也示出行動電話機的一例。圖 34B 的行動電話機包括：在框體 9411 中具有包括顯示部 9412 以及操作按鈕 9413 的顯示裝置 9410；在框體 9401 中具有包括操作按鈕 9402、外部輸入端子 9403、麥克風 9404、揚聲器 9405 以及來電時發光的發光部 9406 的通信裝置 9400，具有顯

示功能的顯示裝置 9410 與具有電話功能的通信裝置 9400 可以向箭頭的兩個方向裝卸。因此，可以將顯示裝置 9410 和通信裝置的 9400 的短軸彼此安裝或將顯示裝置的 9410 和通信裝置 9400 的長軸彼此安裝。此外，當只需要顯示功能時，從通信裝置 9400 卸下顯示裝置 9410，而可以單獨使用顯示裝置 9410。通信裝置 9400 和顯示裝置 9410 可以以無線通信或有線通信收發圖像或輸入資訊，它們分別具有能夠充電的電池。

【圖式簡單說明】

圖 1 是說明半導體裝置的俯視圖；

圖 2A 和 2B 是說明半導體裝置的截面圖；

圖 3A 至 3E 是說明半導體裝置的製造方法的圖；

圖 4A 至 4D 是說明半導體裝置的製造方法的圖；

圖 5A 至 5C 是說明半導體裝置的製造方法的圖；

圖 6A-1，6A-2，6B-1，和 6B-2 是說明多級灰度掩模的圖；

圖 7A 至 7C 是說明半導體裝置的製造方法的圖；

圖 8A 至 8C 是說明半導體裝置的製造方法的圖；

圖 9A 至 9C 是說明半導體裝置的製造方法的圖；

圖 10A 至 10C 是說明半導體裝置的製造方法的圖；

圖 11 是說明半導體裝置的俯視圖；

圖 12A 和 12B 是說明半導體裝置的截面圖；

圖 13A 和 13B 是說明半導體裝置的俯視圖和截面圖；

圖 14A 和 14B 是說明半導體裝置的俯視圖和截面圖；

圖 15A 和 15B 是說明半導體裝置的俯視圖和截面圖；

圖 16A 和 16B 是說明半導體裝置的俯視圖和截面圖；

圖 17 是說明半導體裝置的俯視圖；

圖 18 是說明半導體裝置的俯視圖；

圖 19A 和 19B 是說明半導體裝置的截面圖；

圖 20 是說明半導體裝置的截面圖；

圖 21 是說明半導體裝置的俯視圖；

圖 22A 和 22B 是說明半導體裝置的圖；

圖 23A 和 23B 是說明半導體裝置的圖；

圖 24A-1，24A-2，和 24B 是說明半導體裝置的圖；

圖 25 是說明半導體裝置的圖；

圖 26 是說明半導體裝置的圖；

圖 27A 和 27B 是說明半導體裝置的圖；

圖 28A 至 28C 是說明半導體裝置的圖；

圖 29A 和 29B 是說明半導體裝置的圖；

圖 30A 和 30B 是說明電子設備的圖；

圖 31 是說明電子設備的圖；

圖 32A 和 32B 是說明電子設備的圖；

圖 33A 和 33B 是說明電子設備的圖；

圖 34A 和 34B 是說明電子設備的圖；

圖 35A 和 35B 是說明半導體裝置的截面圖；

圖 36A 和 36B 是說明半導體裝置的製造方法的圖；

圖 37 是說明半導體裝置的俯視圖；

圖 38 是說明半導體裝置的俯視圖；

圖 39 是說明半導體裝置的俯視圖；

圖 40 是說明半導體裝置的俯視圖；

圖 41A 至 41G 是說明半導體裝置的圖；

圖 42A 至 42D 是說明半導體裝置的圖；

圖 43A 至 43F 是說明半導體裝置的圖；

圖 44A 至 44C 是說明半導體裝置的圖；

圖 45A 和 45B 是說明半導體裝置的圖；

圖 46A 和 46B 是說明半導體裝置的圖；

圖 47A 和 47B 是說明半導體裝置的圖；以及

圖 48A 至 48D 是說明半導體裝置的圖。

【主要元件符號說明】

100：基板

102：導電膜

104：導電膜

106：絕緣層

108：導電膜

110：導電膜

112：半導體膜

114：絕緣層

116：導電層

117：導電層

119：接觸孔

120：閘極佈線

122：佈線

124：佈線

125：接觸孔

126：佈線

127：絕緣層

128：佈線

132：電極

136：電極

138：電極

140：儲存電容部

150：像素部

152：電晶體

154：儲存電容部

156：電晶體

158：儲存電容部

161：抗蝕劑掩模

162：抗蝕劑掩模

163：抗蝕劑掩模

164：抗蝕劑掩模

165：抗蝕劑掩模

168：抗蝕劑掩模

180：基板

182：基板

232 : 電 極
236 : 電 極
238 : 電 極
400 : 基 板
401 : 遮 光 部
402 : 繞 射 光 柵
403 : 灰 度 色 調 掩 模
411 : 基 板
412 : 半 透 光 部
413 : 遮 光 部
414 : 半 色 調 掩 模
580 : 基 板
581 : 薄 膜 電 晶 體
583 : 絕 緣 層
587 : 電 極 層
588 : 電 極 層
589 : 球 形 粒 子
594 : 空 洞
595 : 填 料
596 : 基 板
1000 : 行 動 電 話 機
1001 : 框 體
1002 : 顯 示 部
1003 : 操 作 按 鈕

1004 : 外部接統埠

1005 : 揚聲器

1006 : 麥克風

102a : 導電層

102b : 導電層

102c : 導電層

104a : 導電層

104b : 導電層

108a : 導電層

108b : 導電層

108c : 導電層

108d : 導電層

108e : 導電層

110a : 導電層

110b : 導電層

110c : 導電層

112a : 半導體層

112b : 半導體層

113a : n+區域

114a : 絕緣層

114b : 絕緣層

118a : 接觸孔

118b : 接觸孔

171a : 抗蝕劑掩模

171b：抗蝕劑掩模
171c：抗蝕劑掩模
172a：抗蝕劑掩模
172b：抗蝕劑掩模
172c：抗蝕劑掩模
181a：遮光層
181b：半透過層
183a：半透過層
183b：遮光層
2600：TFT基板
2601：對置基板
2602：密封材料
2603：像素部
2604：顯示元件
2605：著色層
2606：偏光板
2607：偏光板
2608：佈線電路部
2609：撓性印刷線路板
2610：冷陰極管
2611：反射板
2612：電路基板
2613：擴散板
2631：海報

2632：車廂廣告

2700：電子書

2701：框體

2703：框體

2705：顯示部

2707：顯示部

2711：軸部

2721：電源

2723：操作鍵

2725：揚聲器

4001：基板

4002：像素部

4003：信號線驅動電路

4004：掃描線驅動電路

4005：密封材料

4006：基板

4008：液晶層

4010：薄膜電晶體

4011：薄膜電晶體

4013：液晶元件

4015：連接端子電極

4016：端子電極

4018：FPC

4019：各向異性導電膜

4020：絕緣層
4021：絕緣層
4030：像素電極層
4031：對置電極層
4032：絕緣層
4051：基板
4501：基板
4502：像素部
4505：密封材料
4506：基板
4507：填料
4509：薄膜電晶體
4510：薄膜電晶體
4511：發光元件
4512：電場發光層
4513：電極層
4515：連接端子電極
4516：端子電極
4517：電極層
4519：各向異性導電膜
4520：隔壁
5080：像素
5081：電晶體
5082：液晶元件

5083：電容元件

5084：佈線

5085：佈線

5086：佈線

5087：佈線

5088：電極

5101：虛線

5102：實線

5103：虛線

5104：實線

5105：實線

5106：實線

5107：實線

5108：實線

5121：圖像

5122：圖像

5123：圖像

5124：區域

5125：區域

5126：區域

5127：向量

5128：圖像生成用向量

5129：區域

5130：物體

5131 : 區 域

5300 : 基 板

5301 : 像 素 部

5302 : 掃 描 線 驅 動 電 路

5303 : 信 號 線 驅 動 電 路

5400 : 基 板

5401 : 像 素 部

5402 : 掃 描 線 驅 動 電 路

5403 : 信 號 線 驅 動 電 路

5404 : 掃 描 線 驅 動 電 路

590a : 黑 色 區

590b : 白 色 區

6400 : 像 素

6401 : 開 關 用 電 晶 體

6402 : 驅 動 用 電 晶 體

6403 : 電 容 元 件

6404 : 發 光 元 件

6405 : 信 號 線

6406 : 掃 描 線

6407 : 電 源 線

6408 : 共 同 電 極

6420 : 像 素

6423 : 電 容 元 件

6426 : 佈 線

7001 : TFT

7002 : 發 光 元 件

7003 : 陰 極

7004 : 發 光 層

7005 : 陽 極

7011 : 驅 動 用 TFT

7012 : 發 光 元 件

7013 : 陰 極

7014 : 發 光 層

7015 : 陽 極

7016 : 遮 罩 膜

7017 : 導 電 膜

7021 : 驅 動 用 TFT

7022 : 發 光 元 件

7023 : 陰 極

7024 : 發 光 層

7025 : 陽 極

7027 : 導 電 膜

9400 : 通 信 裝 置

9401 : 框 體

9402 : 操 作 按 鈕

9403 : 外 部 入 力 端 子

9404 : 麥 克 風

9405 : 揚 聲 器

9406：發光部
9410：表示裝置
9411：框體
9412：顯示部
9413：操作按鈕
9600：電視裝置
9601：框體
9603：顯示部
9605：支架
9607：顯示部
9609：操作鍵
9610：遙控操作機
9700：數位相框
9701：框體
9703：顯示部
9881：框體
9882：顯示部
9883：顯示部
9884：揚聲器部
9885：操作鍵
9886：儲存媒體插入部
9887：連接端子
9888：感測器
9889：麥克風

99105833

10年2月5日 修正 頁

9890 : LED 燈

9891 : 框 體

9893 : 連 接 部

9900 : 投 幣 機

9901 : 框 體

9903 : 顯 示 部

4503a : 信 號 線 驅 動 電 路

4504a : 掃 描 線 驅 動 電 路

4518a : FPC

5121a : 圖 像

5121b : 圖 像

5122a : 圖 像

5122b : 圖 像

5123a : 圖 像

5123b : 圖 像

照刊

空白頁

七、申請專利範圍：

1.一種半導體裝置，包含：

包含具有透光性的第一導電層的第一電極；

與該第一電極電連接並包含該第一導電層和第二導電層的層疊結構的第一佈線，其中該第二導電層的電阻低於該第一導電層的電阻；

包含具有透光性的第三導電層的第二佈線；

在該第一電極、該第一佈線和該第二佈線上的絕緣層；

在該絕緣層上並包含具有透光性的第四導電層的第二電極；

與該第二電極電連接並包含該第四導電層和第五導電層的層疊結構的第三佈線，其中該第五導電層的電阻低於該第四導電層的電阻；

包含具有透光性的第六導電層的第三電極；

以夾著該絕緣層的方式設置在該第二佈線上的具有透光性的第七導電層；以及

在該第二電極和該第三電極上並與該第一電極以夾著該絕緣層的方式重疊的半導體層，

其中該第二佈線形成在與該第三佈線重疊的區域中，

其中該第二佈線包含該第三導電層和電阻低於該第三導電層的電阻的導電層的層疊結構，且

其中該第二導電層較該第一導電層厚。

2.如申請專利範圍第 1 項的半導體裝置，

其中該第二導電層的遮光性高於該第一導電層的遮光性，和

其中該第五導電層的遮光性高於該第四導電層的遮光性。

3.一種半導體裝置，包含：

包含具有透光性的第一導電層的第一電極；

與該第一電極電連接並包含該第一導電層和第二導電層的層疊結構的第一佈線，其中該第二導電層的電阻低於該第一導電層的電阻；

包含具有透光性的第三導電層的第二佈線；

在該第一電極、該第一佈線和該第二佈線上的絕緣層；

在該絕緣層上並包含具有透光性的第四導電層的第二電極；

與該第二電極電連接並包含該第四導電層和第五導電層的層疊結構的第三佈線，其中該第五導電層的電阻低於該第四導電層的電阻；

包含具有透光性的第六導電層的第三電極；

在該第二佈線上以夾著該絕緣層的方式設置的具有透光性的第七導電層；以及

在該第二電極和該第三電極上並與該第一電極以夾著該絕緣層的方式重疊的半導體層，

其中該第二佈線形成在與該第三佈線重疊的區域中，

其中該第二佈線包含該第三導電層和電阻低於該第三

導電層的電阻的導電層的層疊結構。

4.如申請專利範圍第 1 或 3 項的半導體裝置，其中像素電極與該第三電極電連接。

5.如申請專利範圍第 1 項或第 3 項的半導體裝置，其中該第七導電層與像素電極電連接。

6.如申請專利範圍第 1 項或第 3 項的半導體裝置，其中該第七導電層經由接觸孔與像素電極電連接，和其中該第二佈線形成在與該接觸孔重疊的區域中並包含該第三導電層和電阻低於該第三導電層的電阻的導電層的層疊結構。

7.如申請專利範圍第 1 項或第 3 項的半導體裝置，其中該半導體層的一部分在該第四導電層與該第五導電層之間。

8.如申請專利範圍第 1 項或第 3 項的半導體裝置，其中該第二導電層和該第五導電層具有遮光性。

9.如申請專利範圍第 1 項或第 3 項的半導體裝置，其中該第二導電層和該第五導電層各包含從由鋁（Al）、鎢（W）、鈦（Ti）、鉭（Ta）、鉬（Mo）、鎳（Ni）、鉑（Pt）、銅（Cu）、金（Au）、銀（Ag）、錳（Mn）及釹（Nd）組成的組中選擇的至少一種的金屬材料、化合物、合金或上述金屬的氮化物。

10.一種半導體裝置，包含：

包含具有透光性的第一導電層的閘極電極；

與該閘極電極電連接並包含該第一導電層和第二導電

層的層疊結構的閘極佈線，其中該第二導電層的電阻低於該第一導電層的電阻；

在該閘極電極和該閘極佈線上的第一絕緣層；

在該第一絕緣層上並包含具有透光性的第三導電層的第一電極；

與該第一電極電連接並包含該第三導電層和第四導電層的層疊結構的源極佈線，其中該第四導電層的電阻低於該第三導電層的電阻；

與該源極佈線重疊的電容佈線；

包含具有透光性的第五導電層的第二電極；

在該第一電極和該第二電極上並與該閘極電極以夾著該第一絕緣層的方式重疊的半導體層；

在該第一電極、該第二電極和該半導體層上的第二絕緣層；以及

在該第二絕緣層上並與該第二電極電連接的像素電極，

其中該電容佈線包含具有透光性的第六導電層和電阻低於該第六導電層的電阻的導電層的層疊結構。

11.如申請專利範圍第 10 項的半導體裝置，其中該第一絕緣層在該電容佈線上。

12.如申請專利範圍第 11 項的半導體裝置，還包含以夾著該第一絕緣層的方式設置在該電容佈線上的具有透光性的第七導電層，其中該第七導電層與該像素電極電連接。

13.如申請專利範圍第 11 項的半導體裝置，還包含經由接觸孔與該像素電極電連接的第七導電層，

其中該電容佈線與該接觸孔重疊並包含該第六導電層和電阻低於該第六導電層的電阻的導電層的層疊結構。

14.如申請專利範圍第 10 項的半導體裝置，其中該半導體層的一部分在該第三導電層與該第四導電層之間。

15.如申請專利範圍第 10 項的半導體裝置，其中該第二導電層和該第四導電層具有遮光性。

16.如申請專利範圍第 10 項的半導體裝置，其中該第二導電層和該第四導電層各包含從由鋁（Al）、鎢（W）、鈦（Ti）、鉭（Ta）、鉬（Mo）、鎳（Ni）、鉑（Pt）、銅（Cu）、金（Au）、銀（Ag）、錳（Mn）及釹（Nd）組成的組中選擇的至少一種的金屬材料、化合物、合金或上述金屬的氮化物。

圖 1

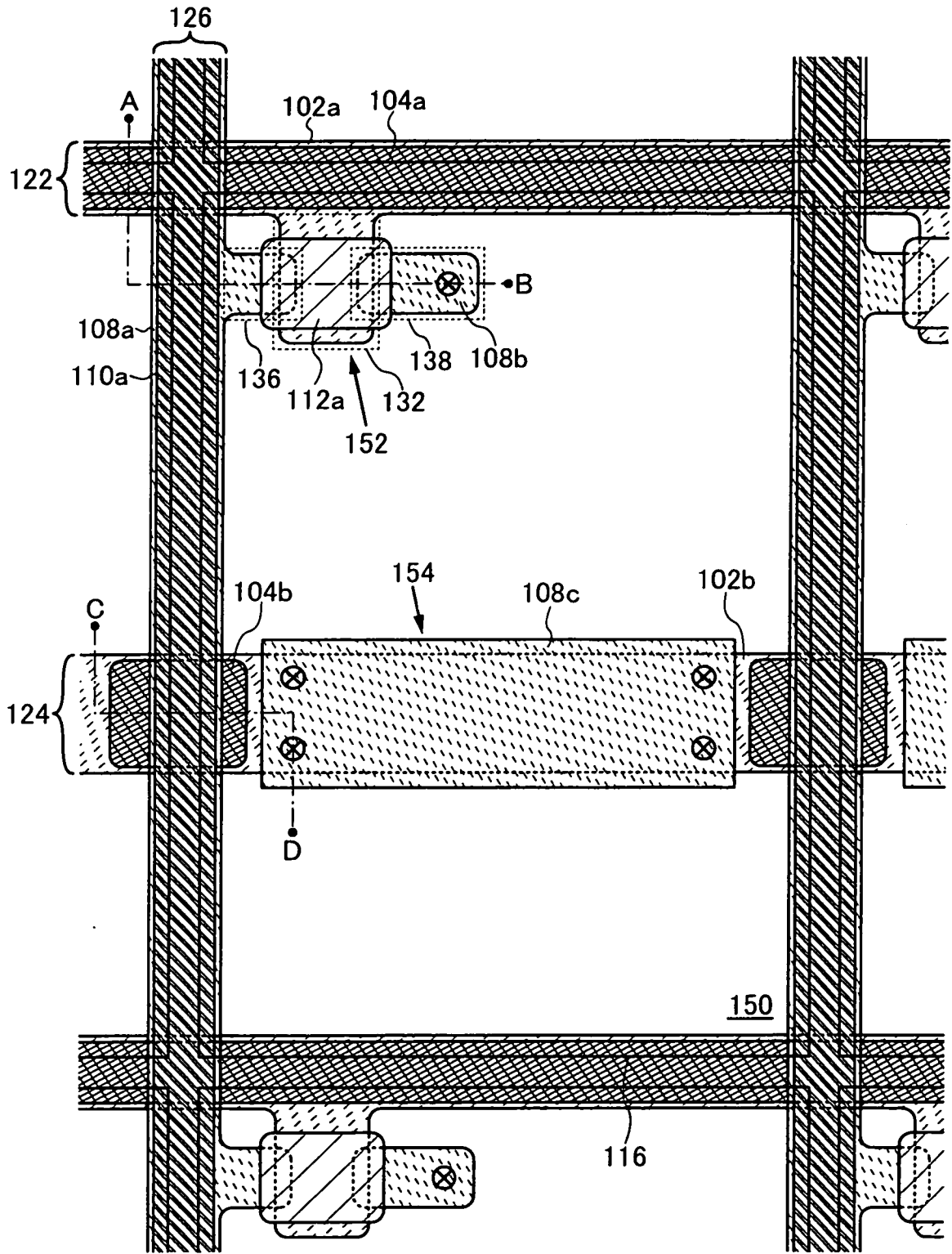


圖 2A

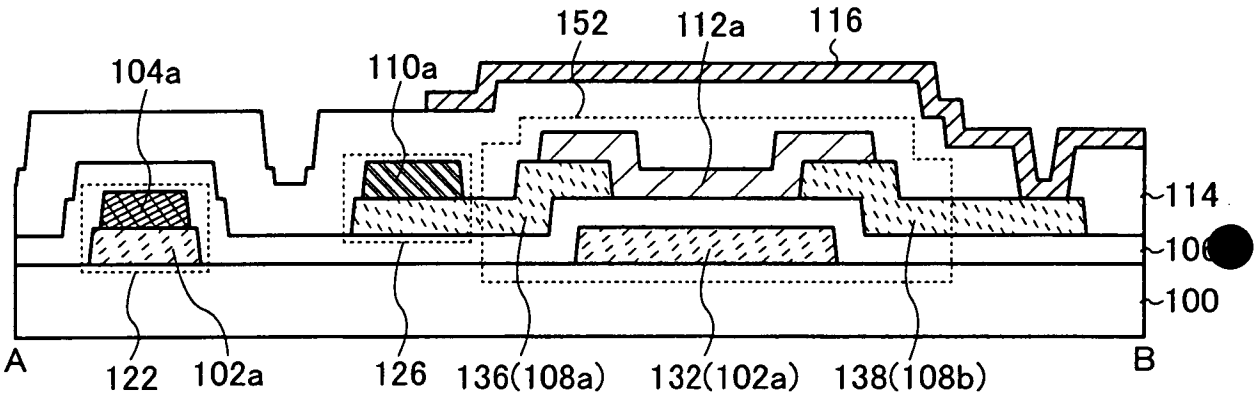


圖 2B

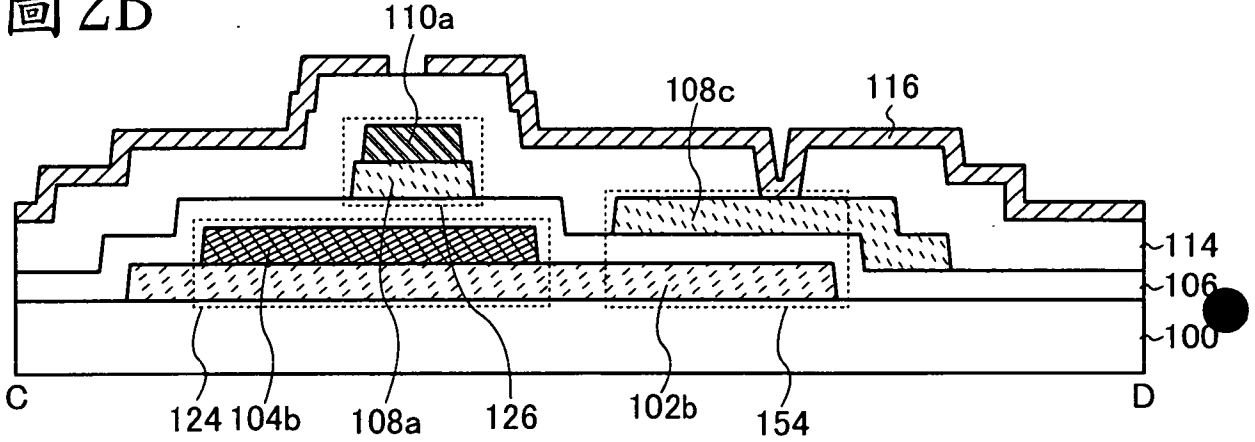


圖3A

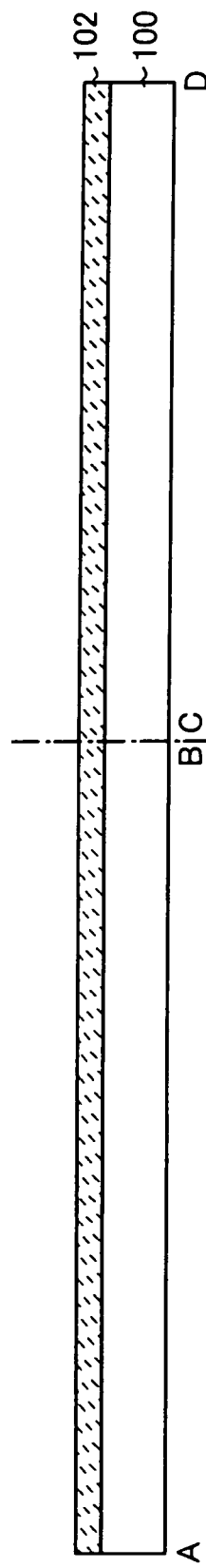


圖3B

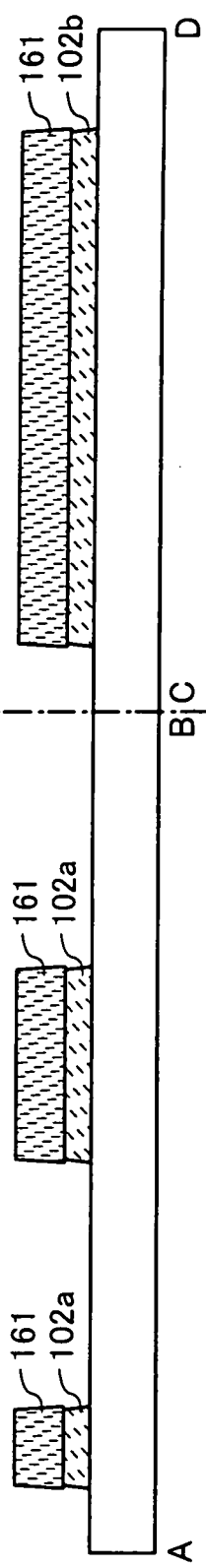


圖3C

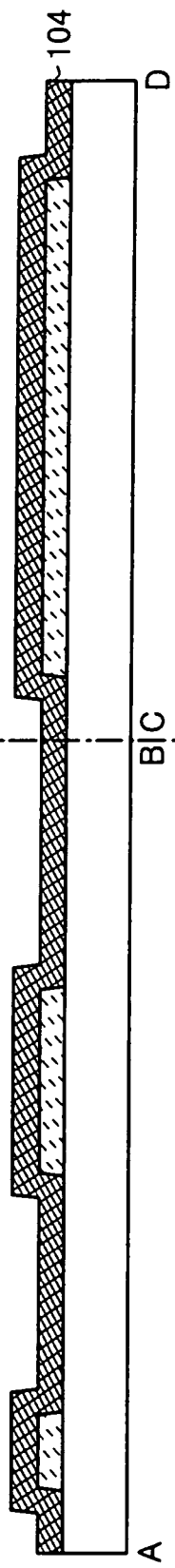


圖3D

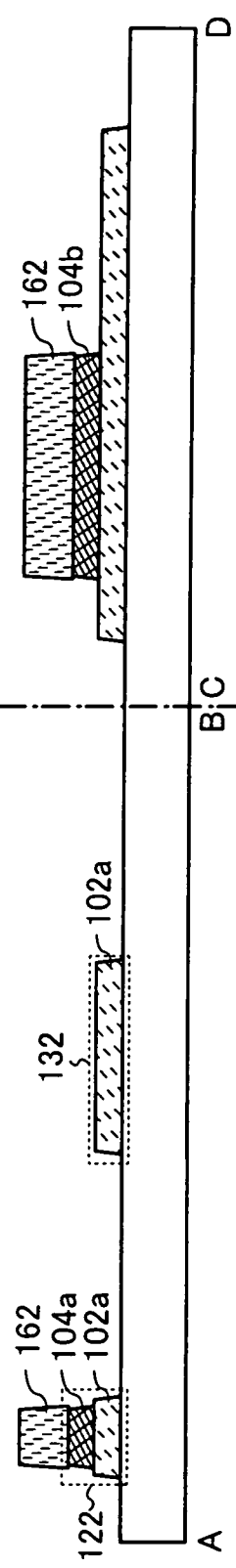
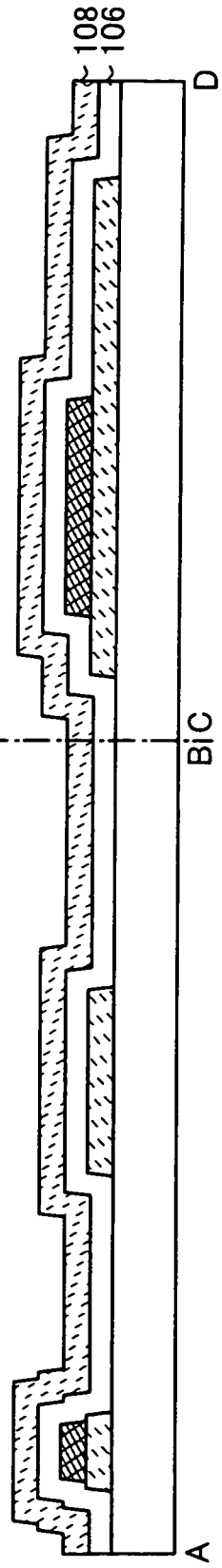


圖3E



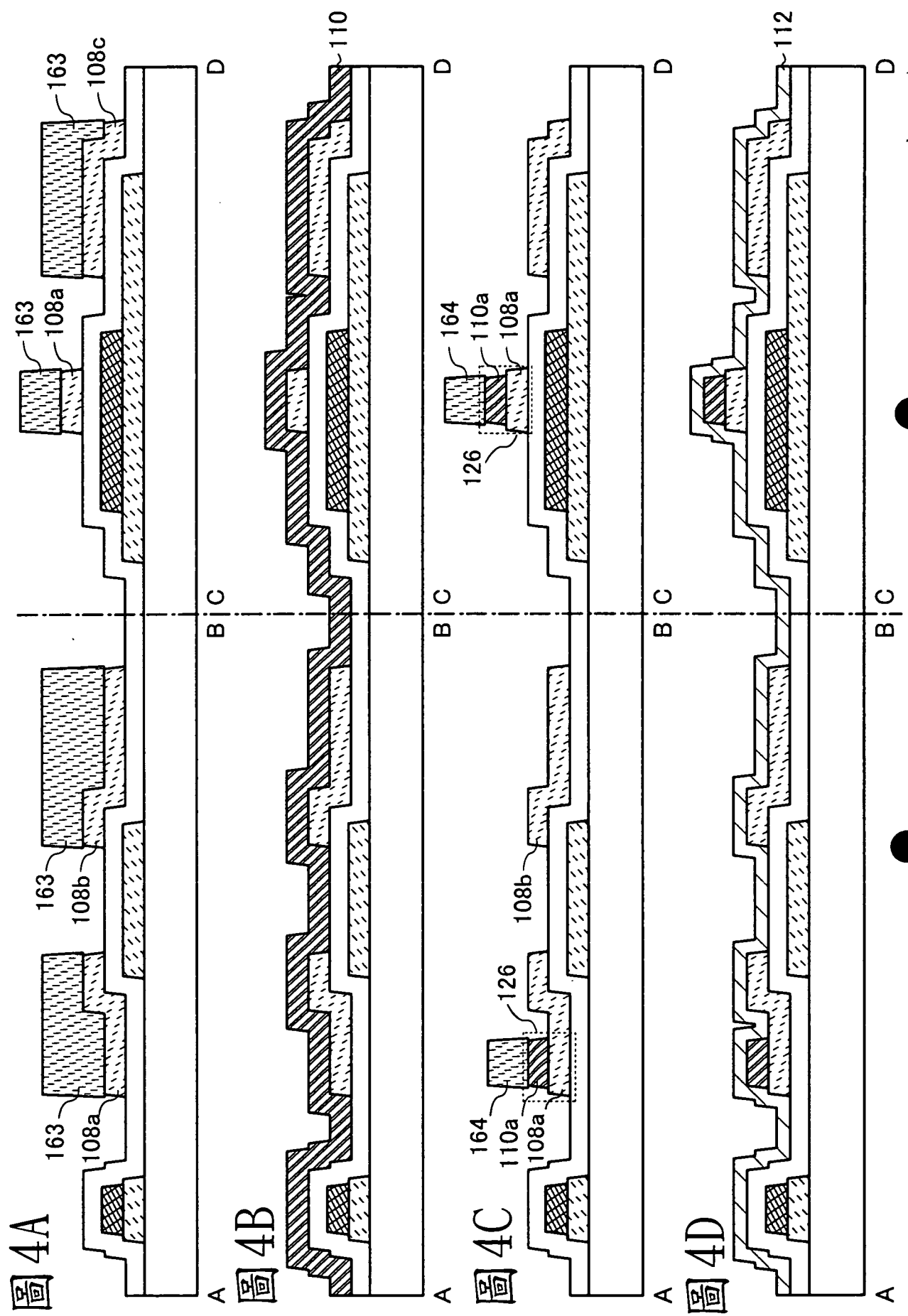


圖5A

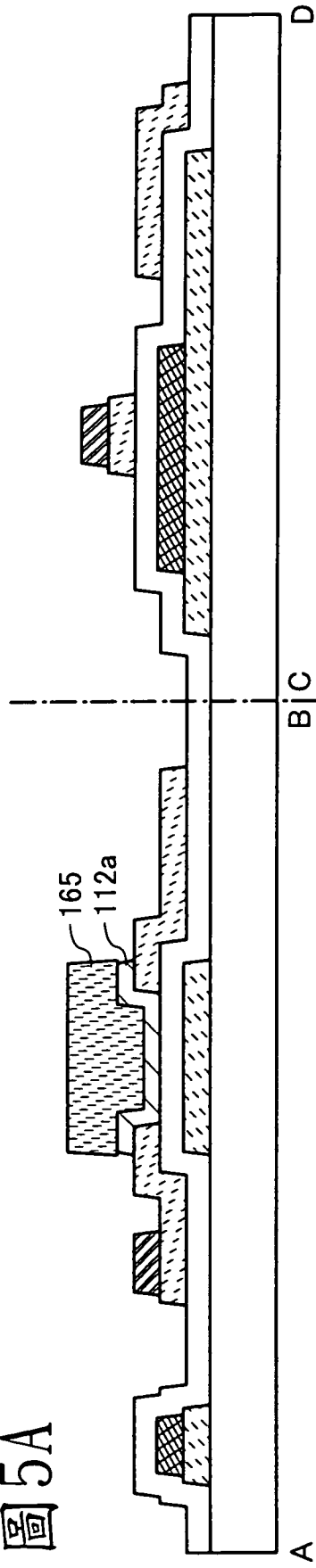


圖5B

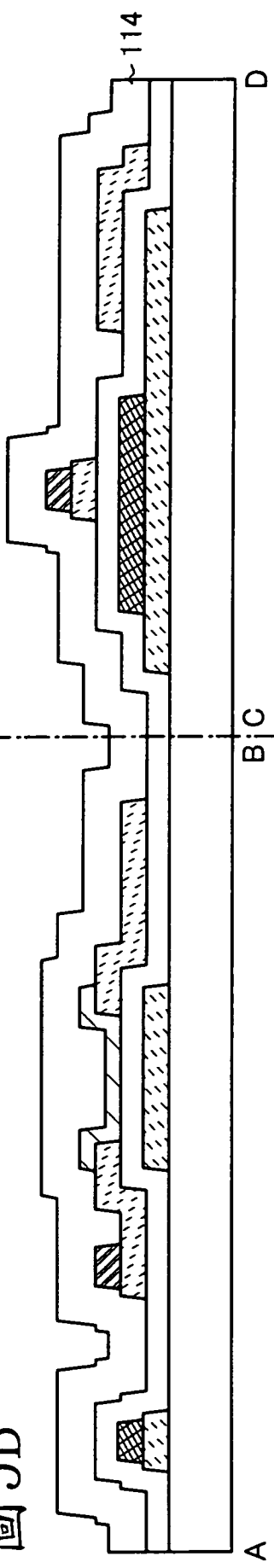


圖5C

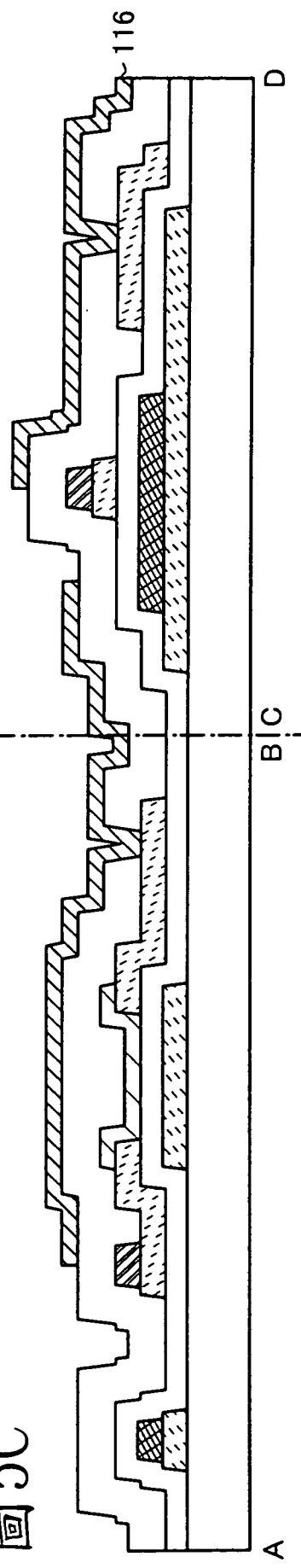


圖 6A-1

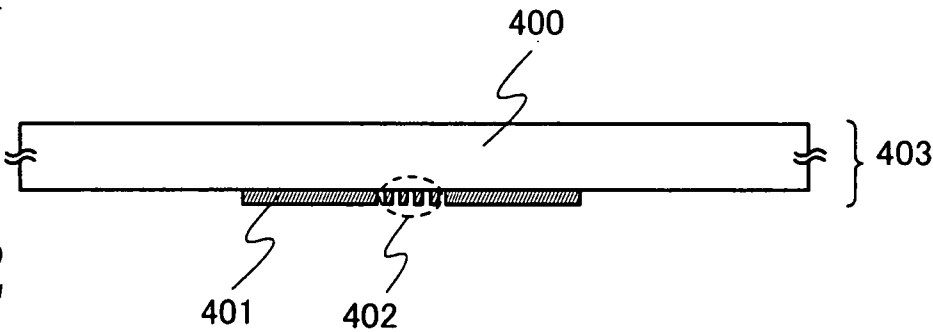


圖 6A-2

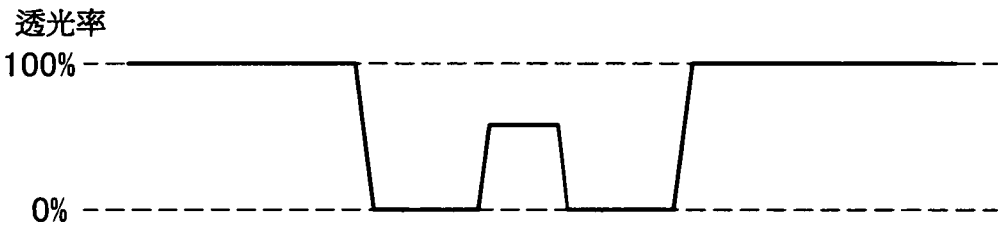


圖 6B-1

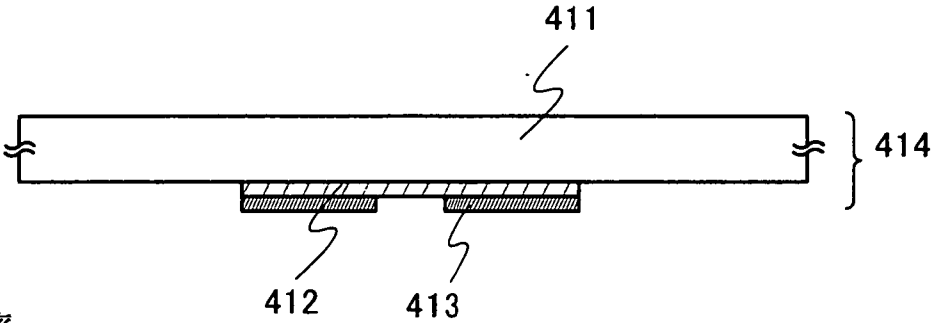


圖 6B-2

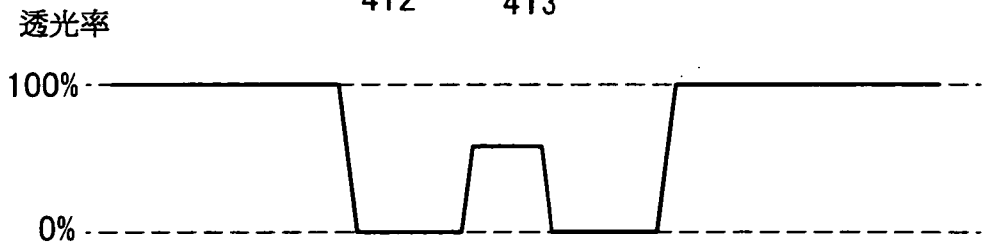


圖7A

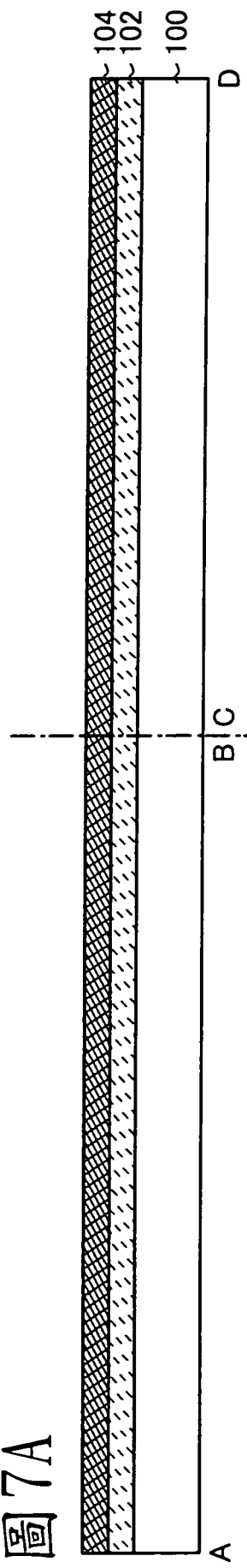


圖7B

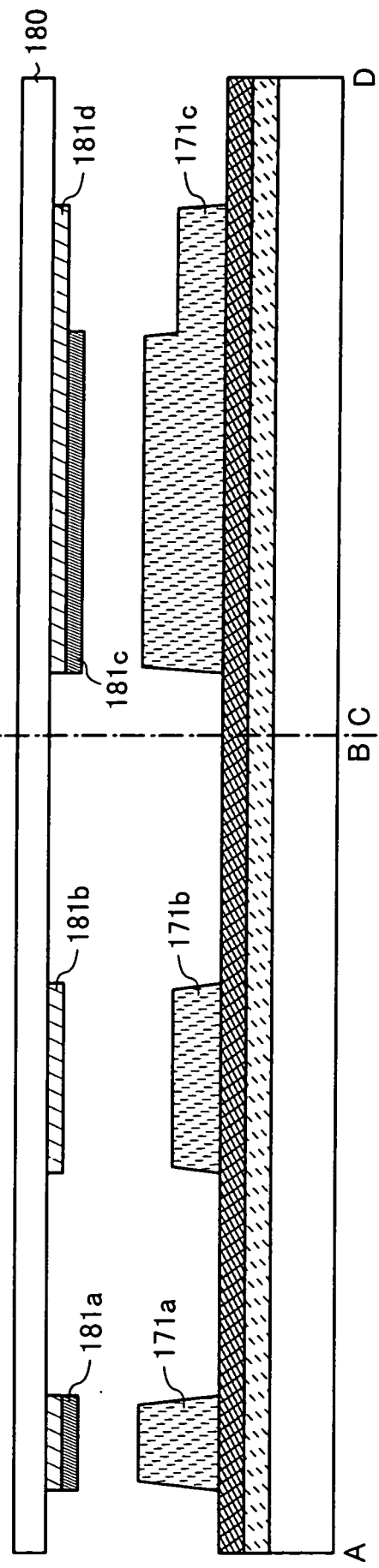


圖7C

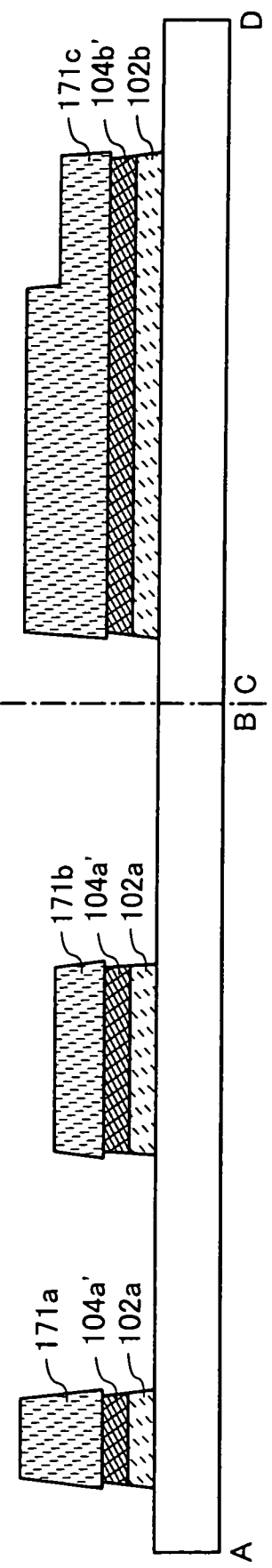


圖 8A

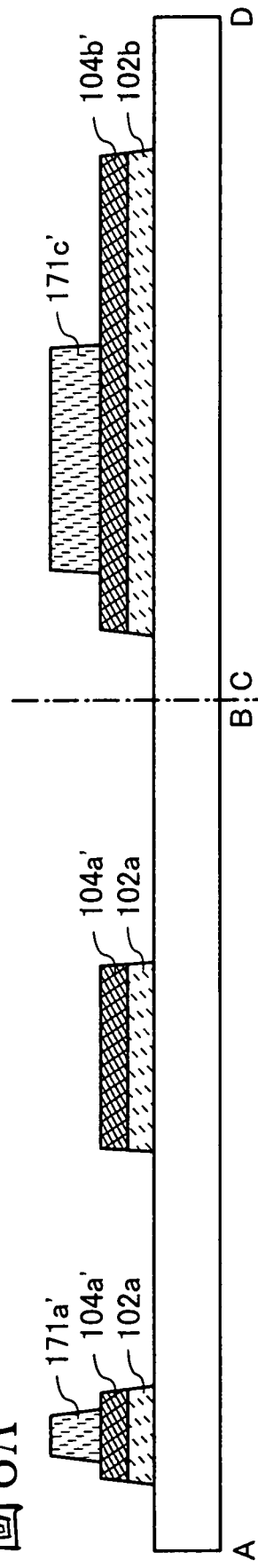


圖 8B

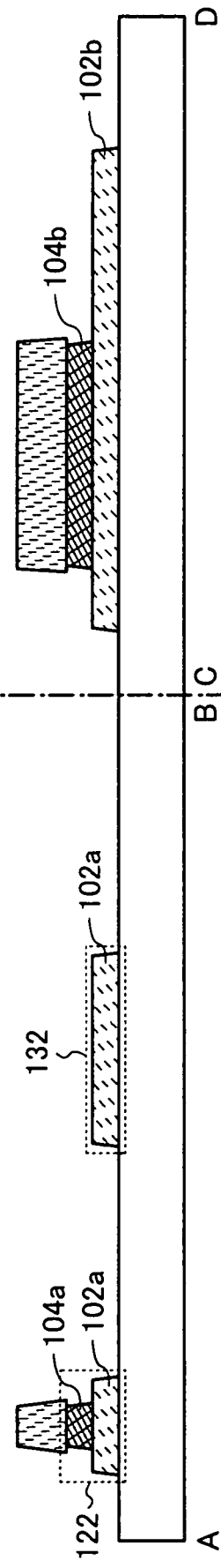


圖 8C

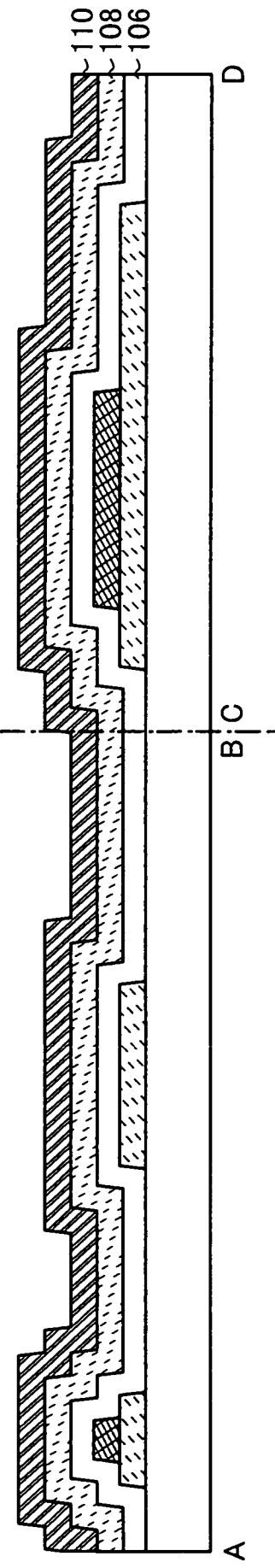


圖9A

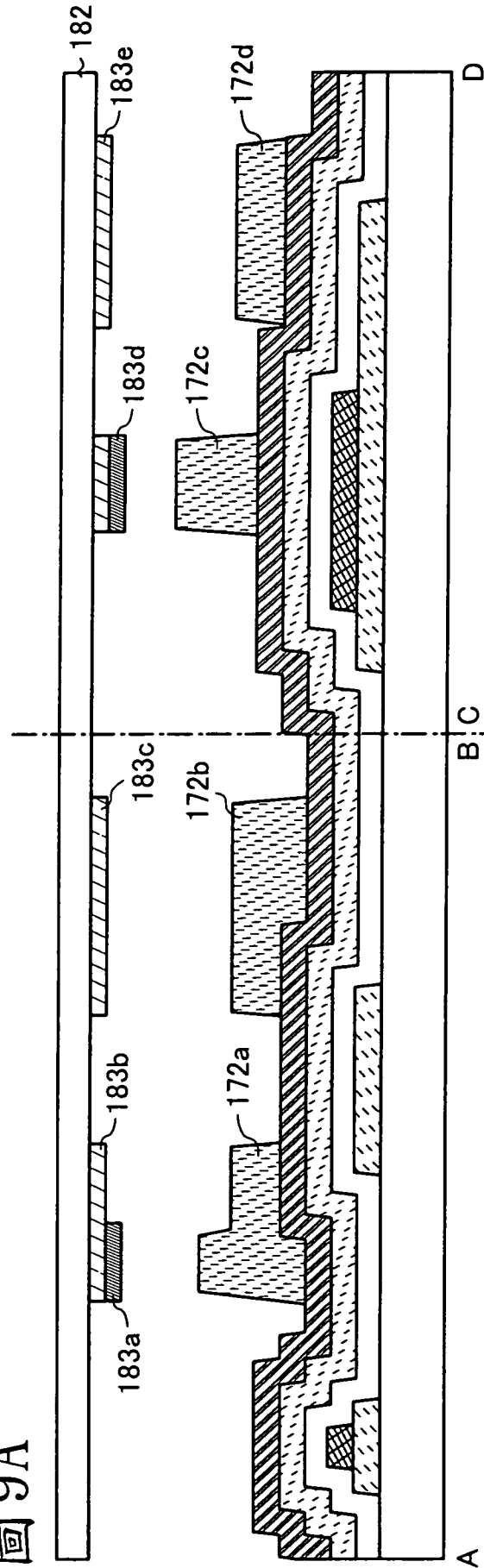


圖9B

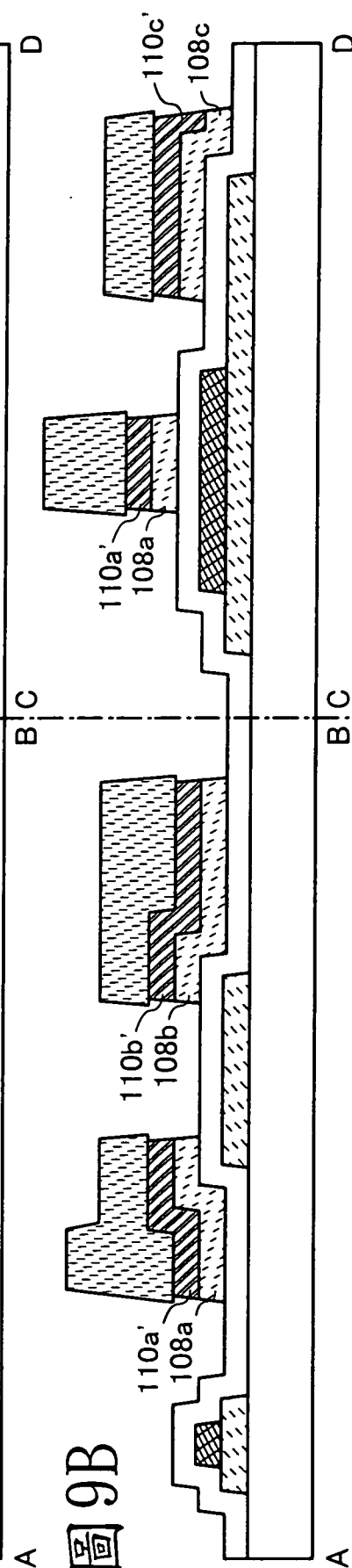


圖9C

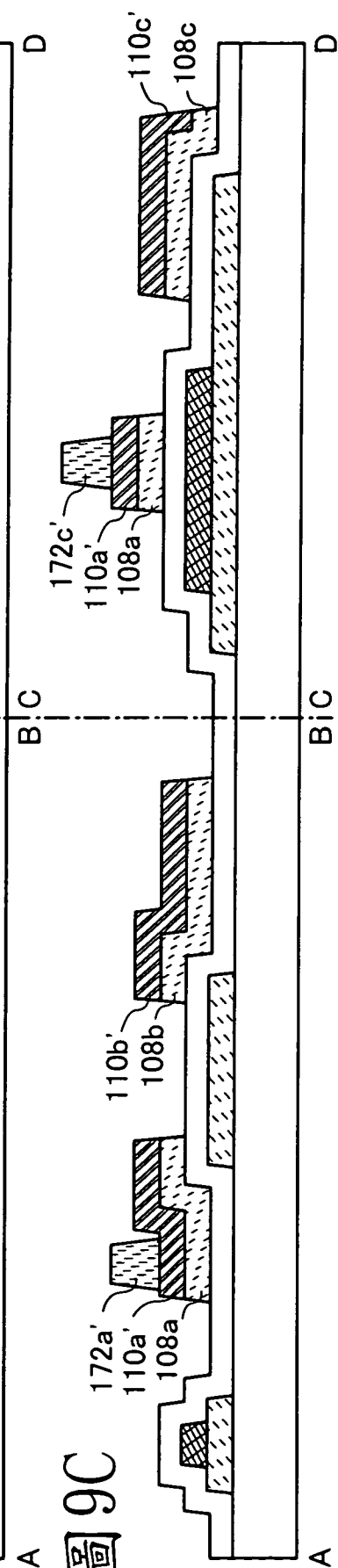


圖 10A

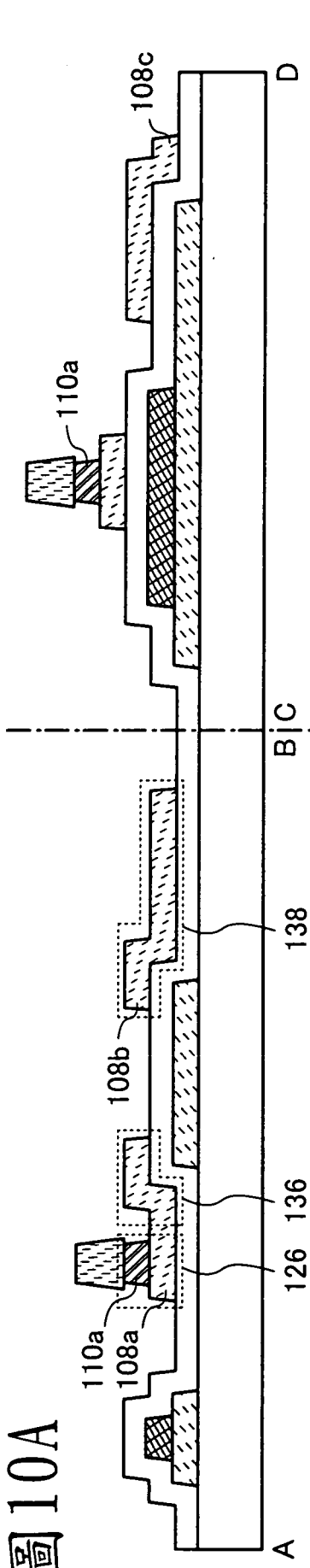


圖 10B

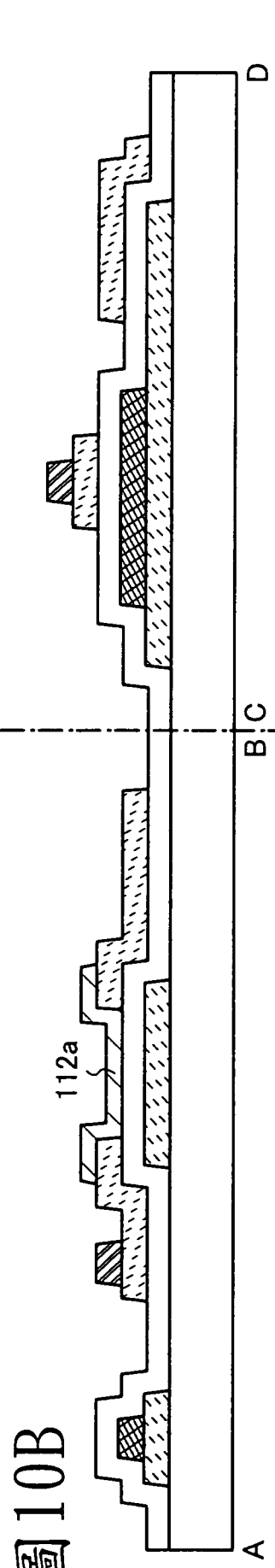


圖 10C

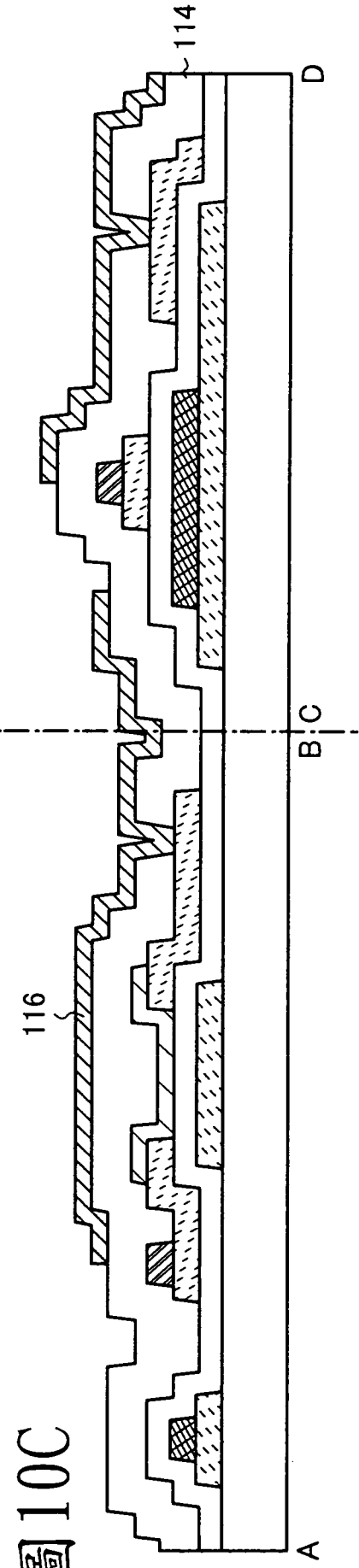


圖 11

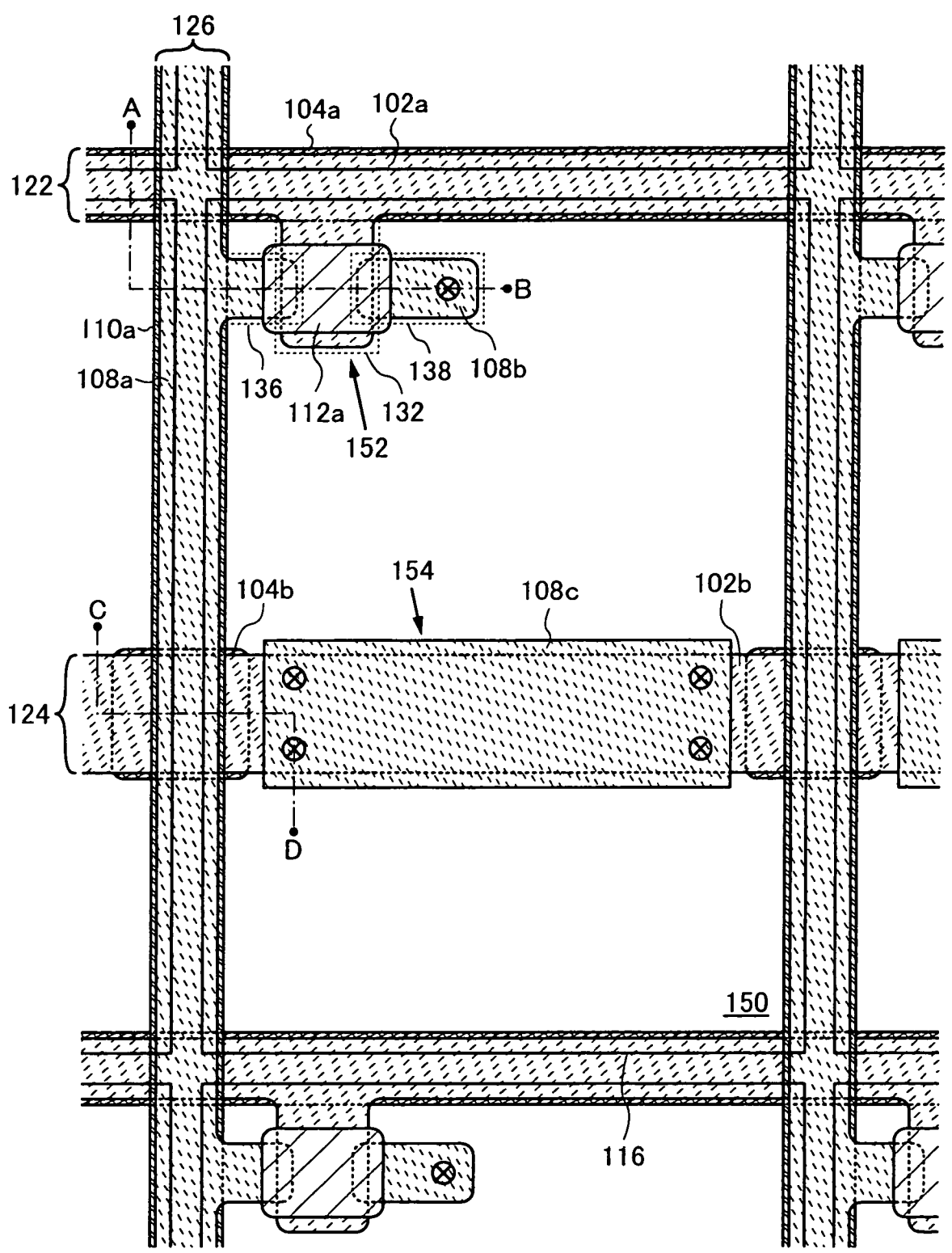


圖 12A

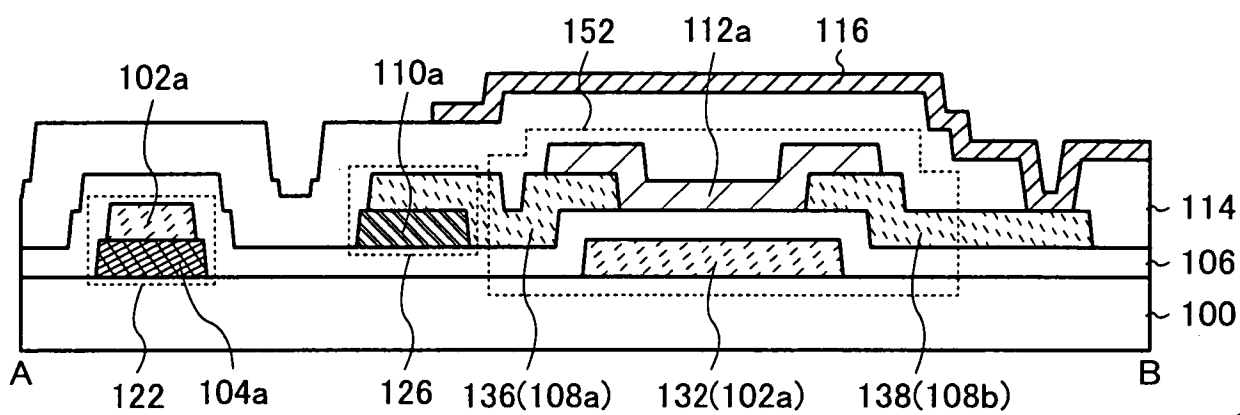


圖 12B

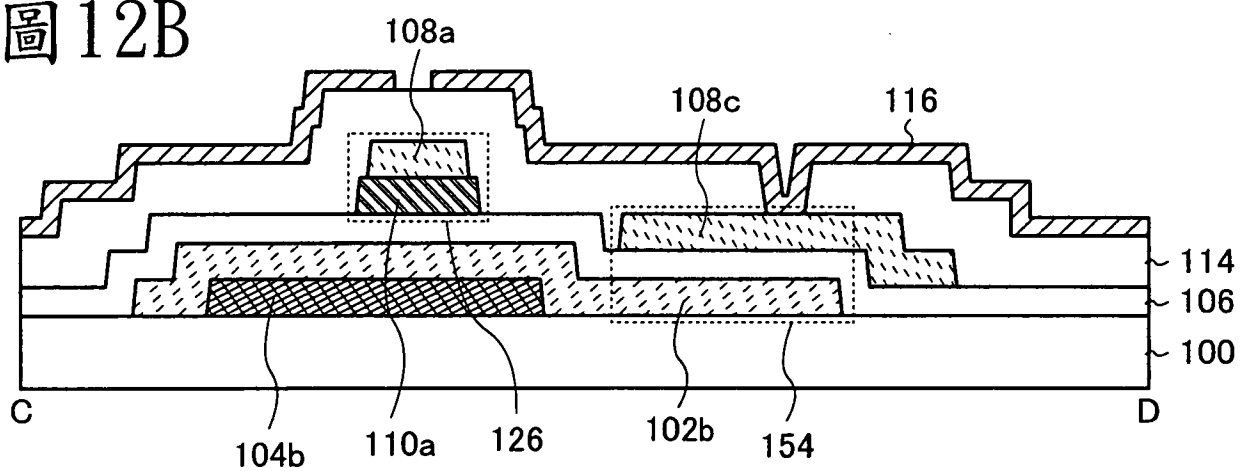


圖 13B

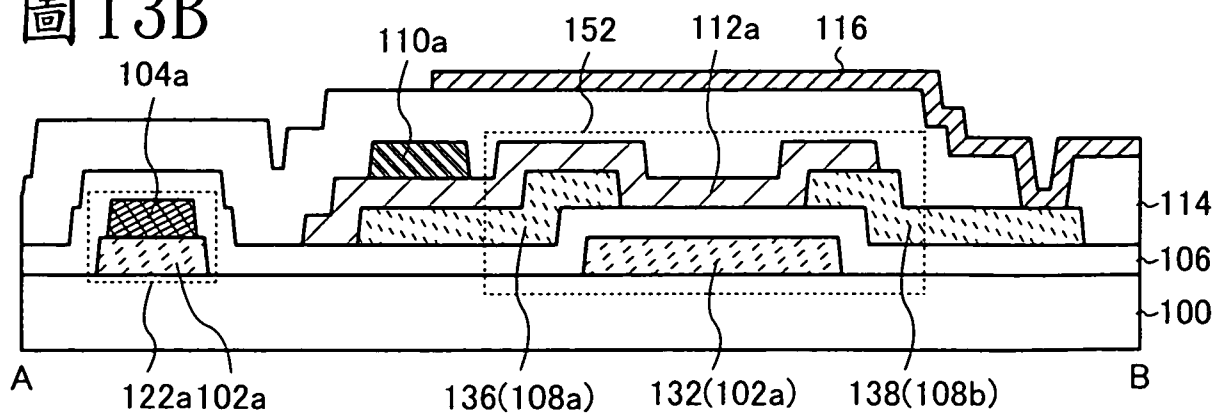


圖 14A

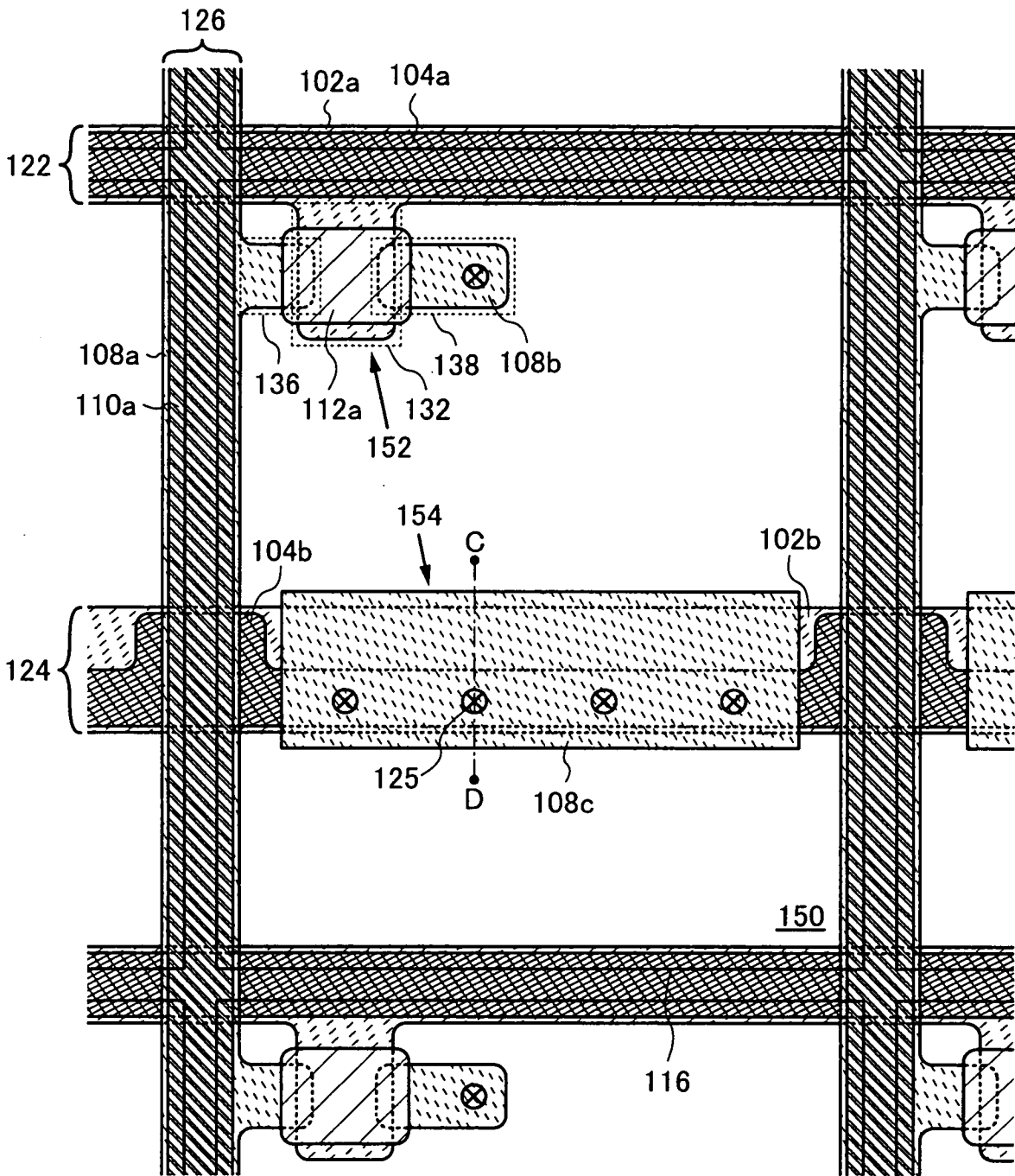


圖 14B

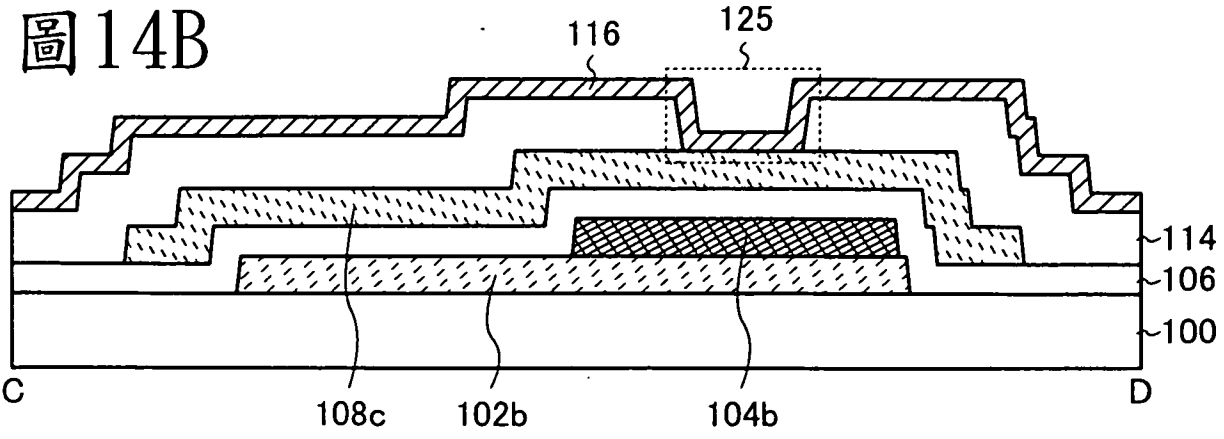


圖 15A

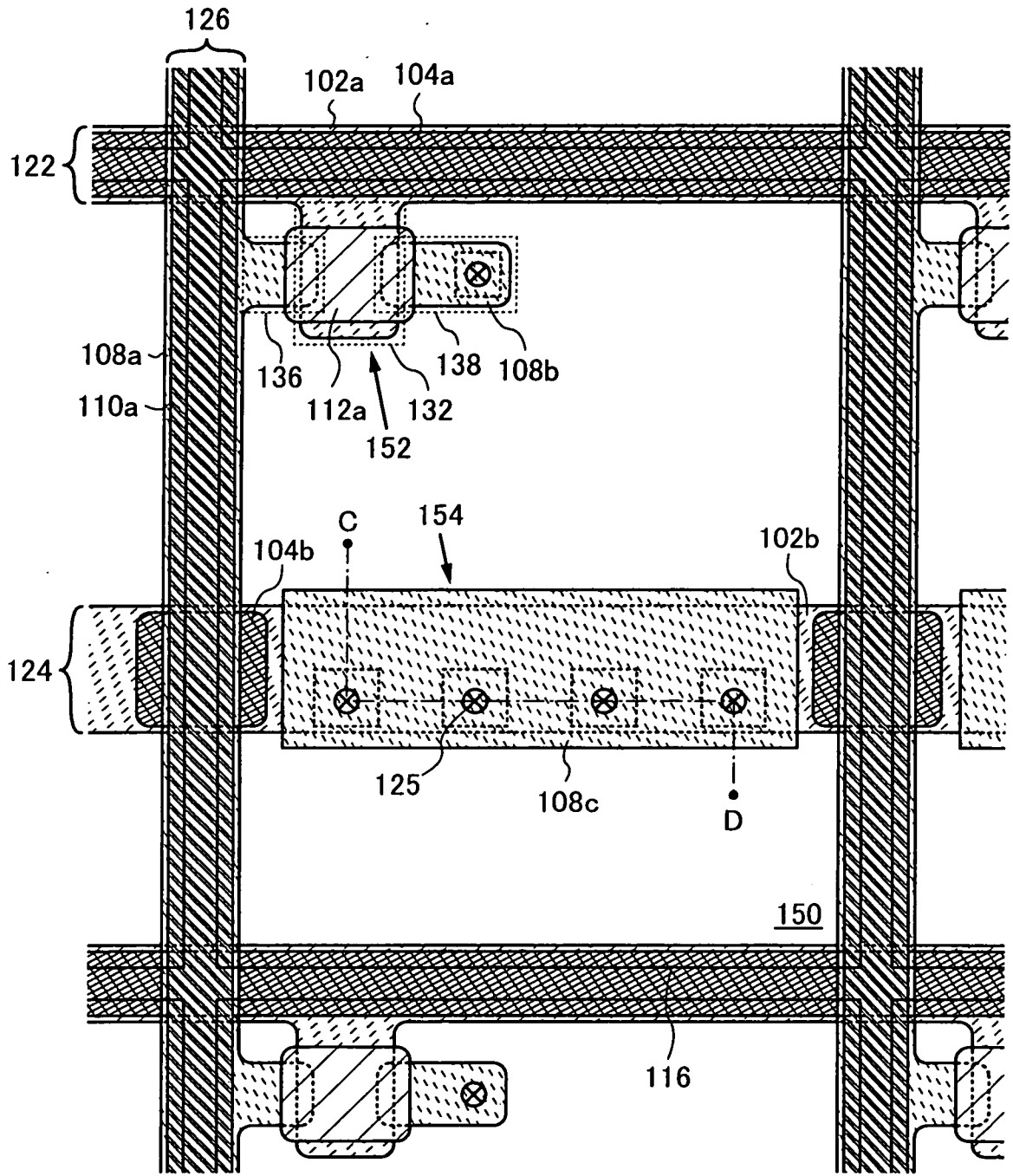
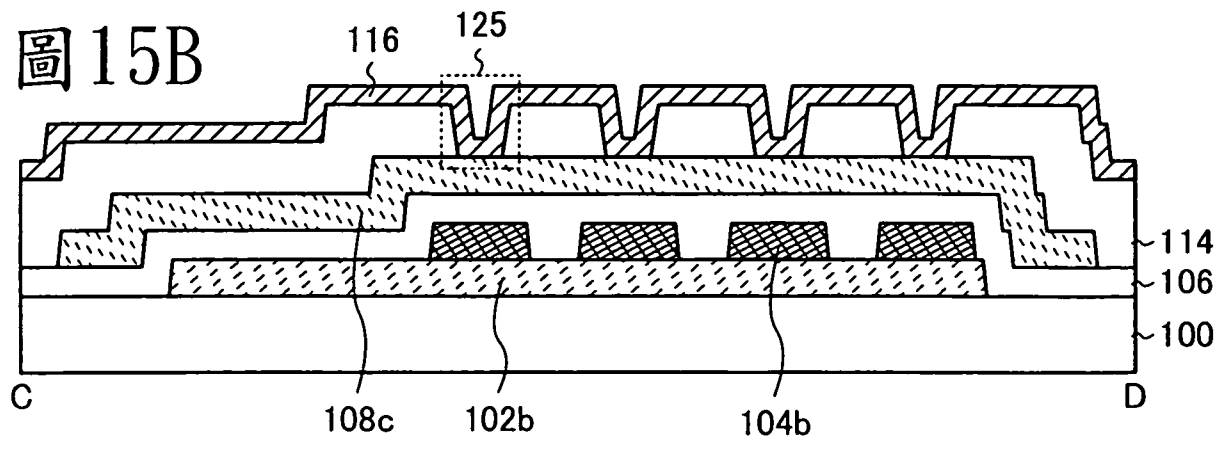


圖 15B



民國102年2月5日修正

圖 16A

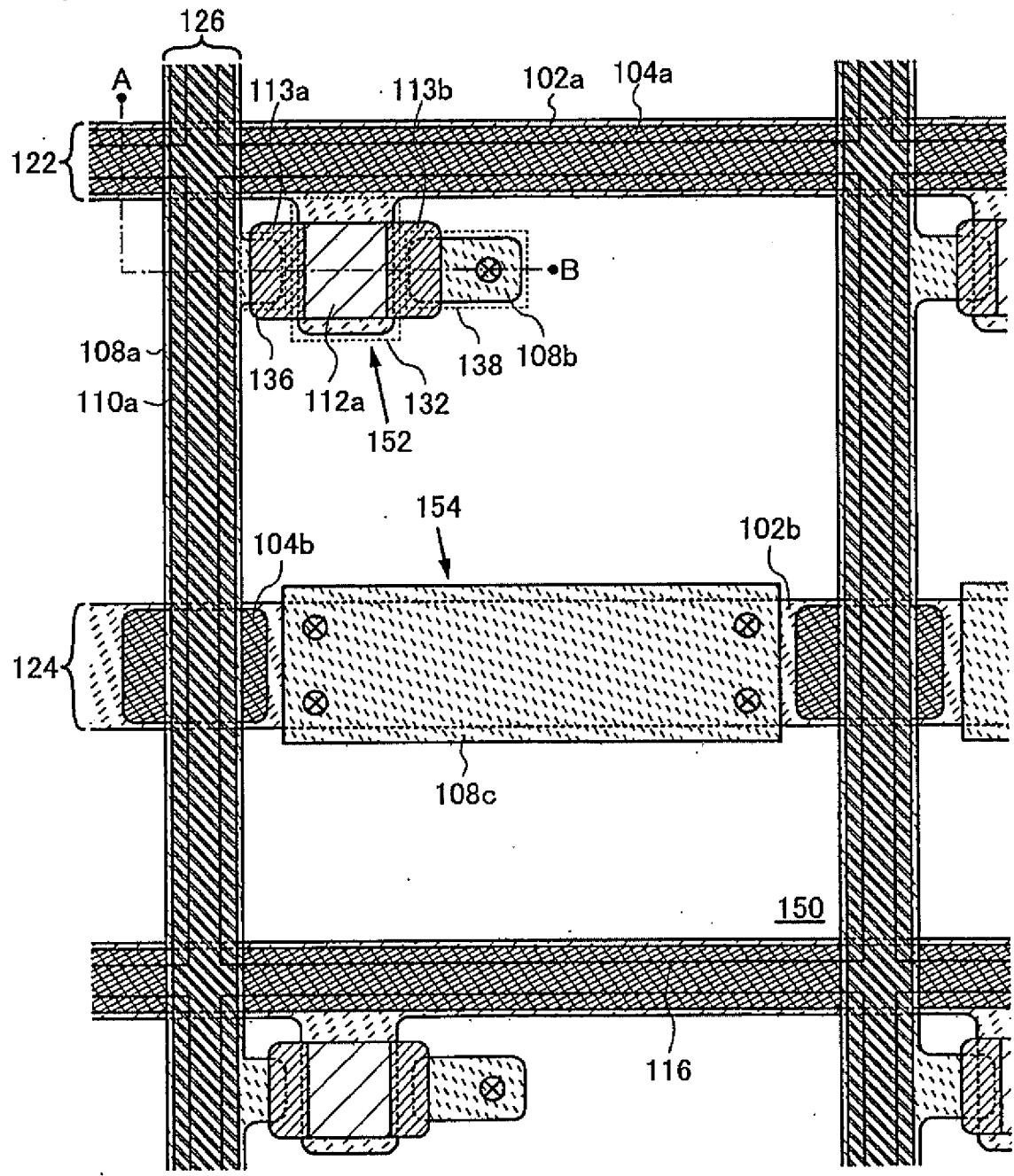


圖 16B

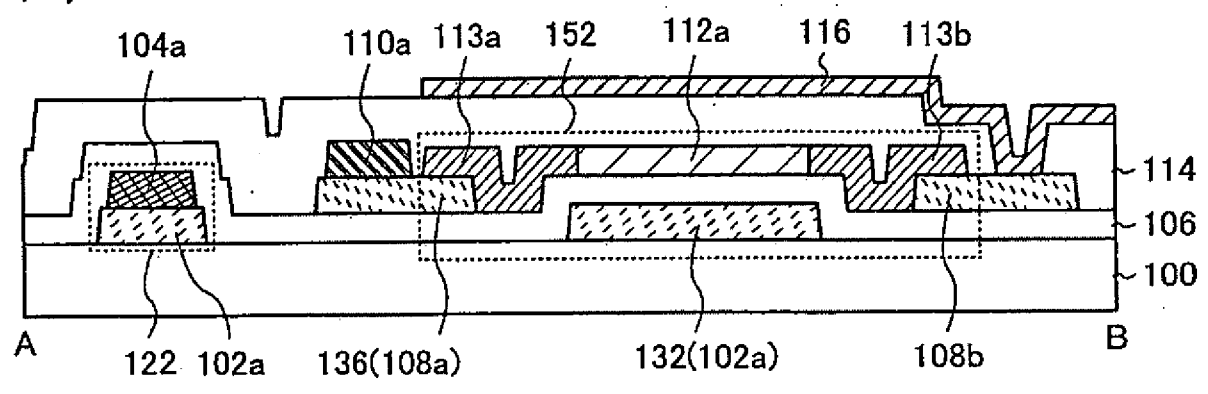


圖 17

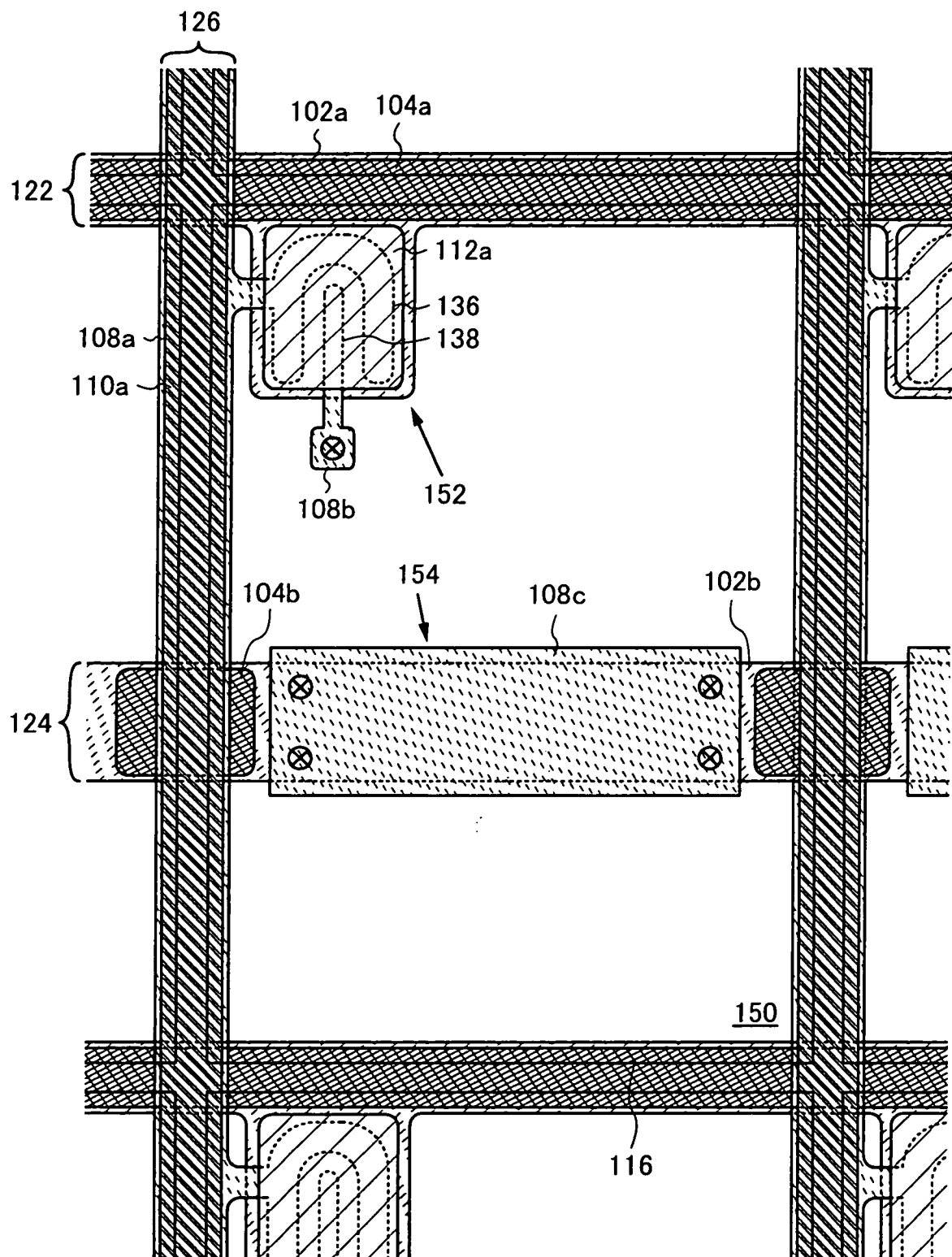


圖18

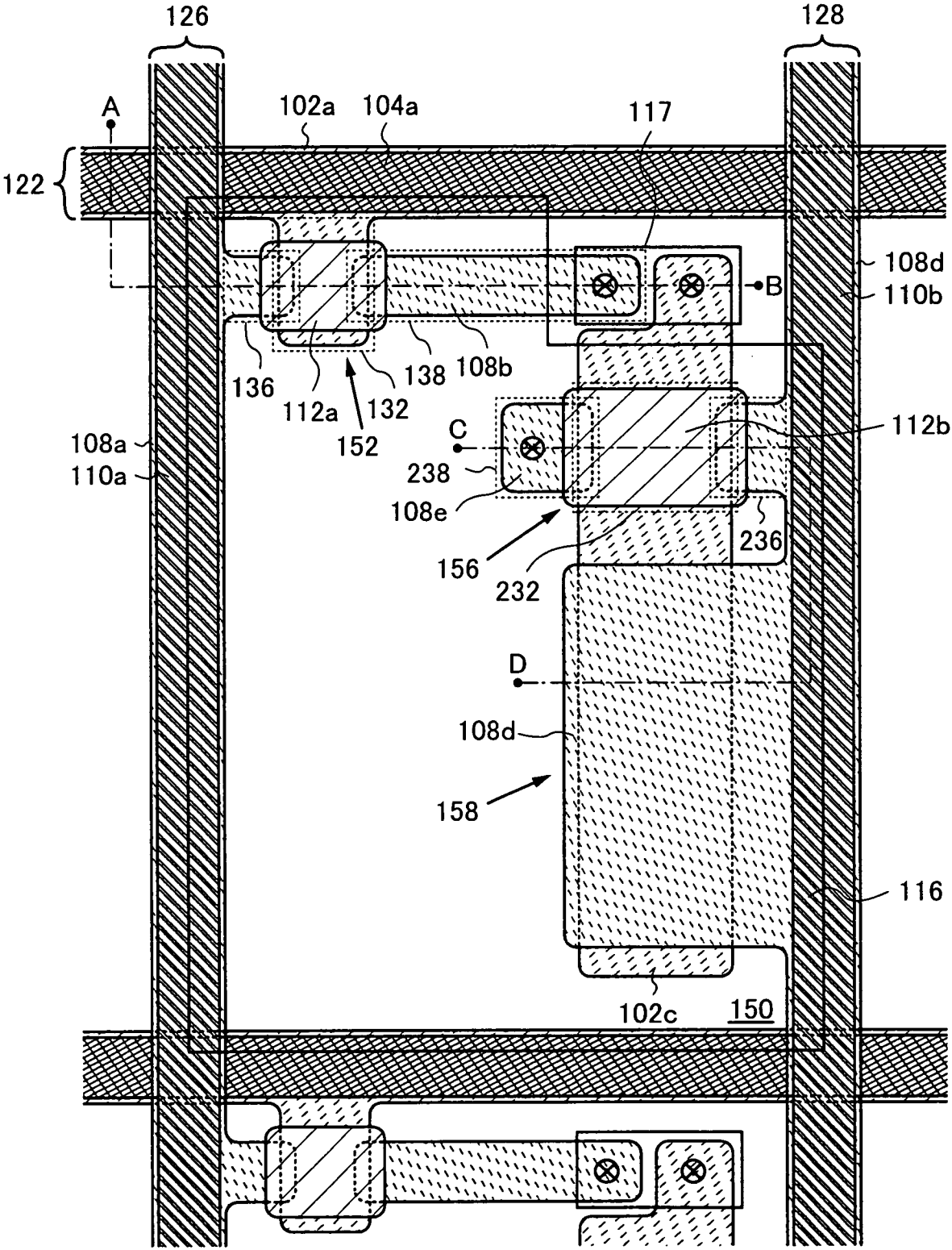


圖19A

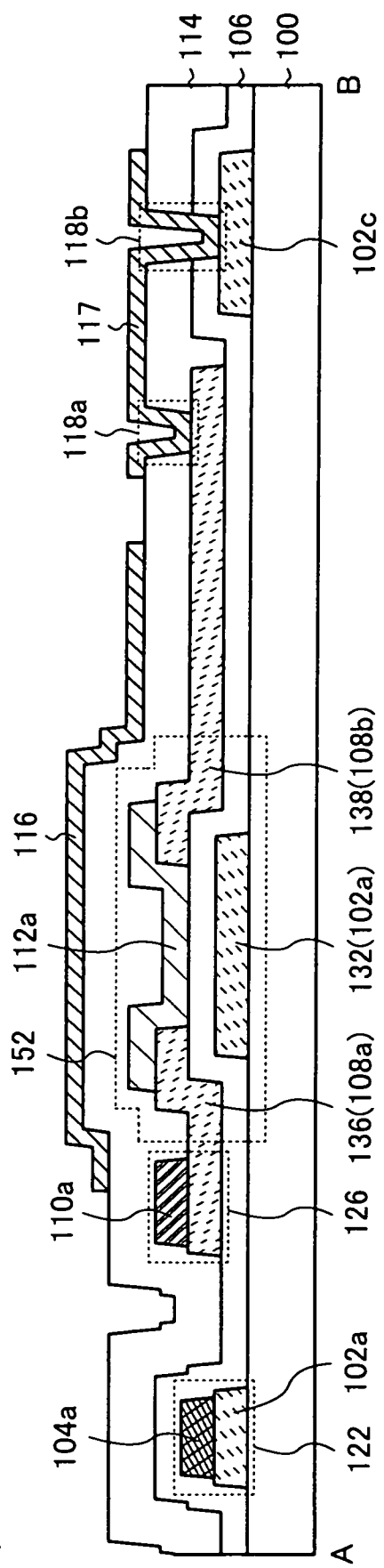


圖19B

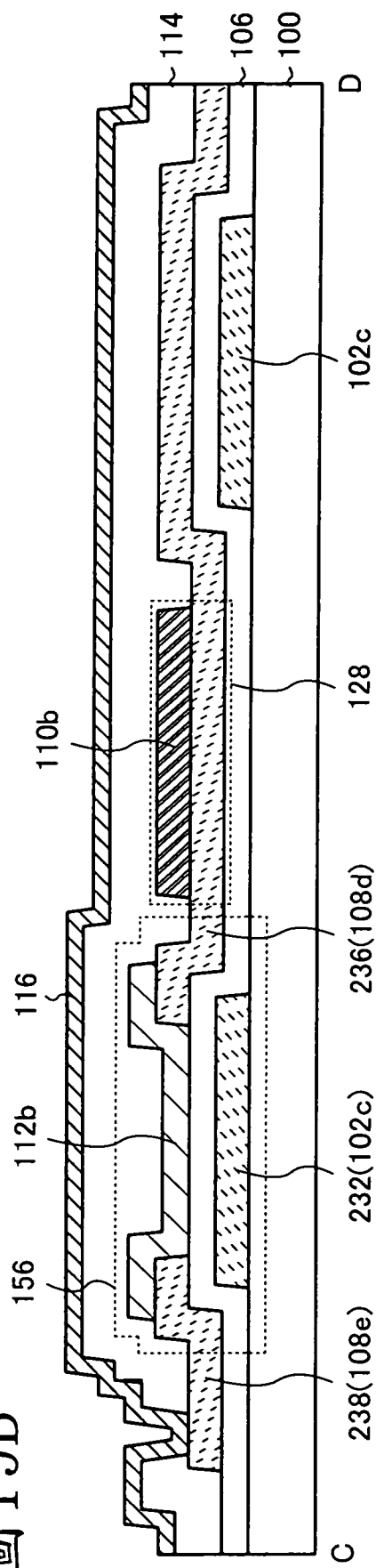


圖20

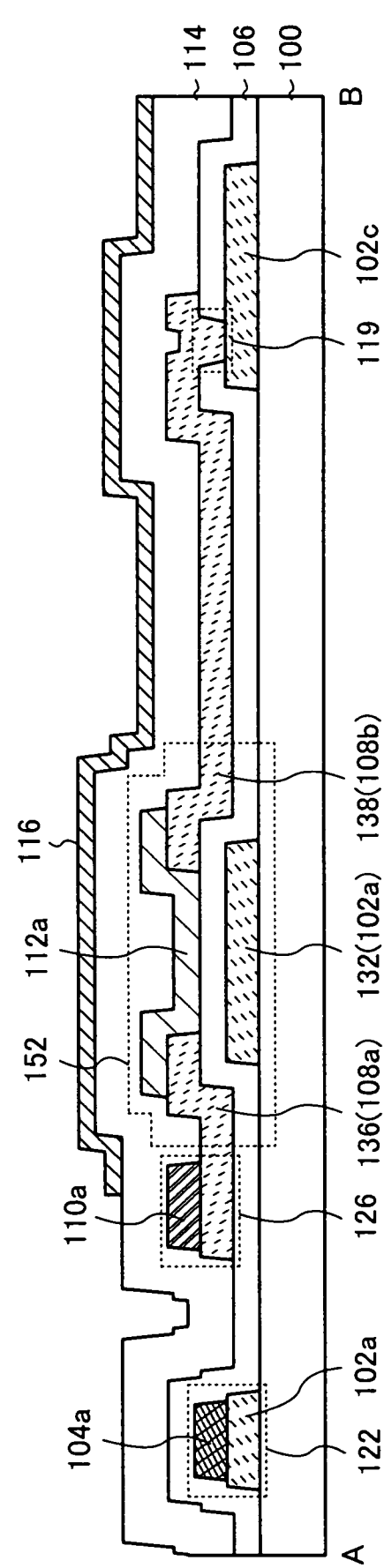


圖 21

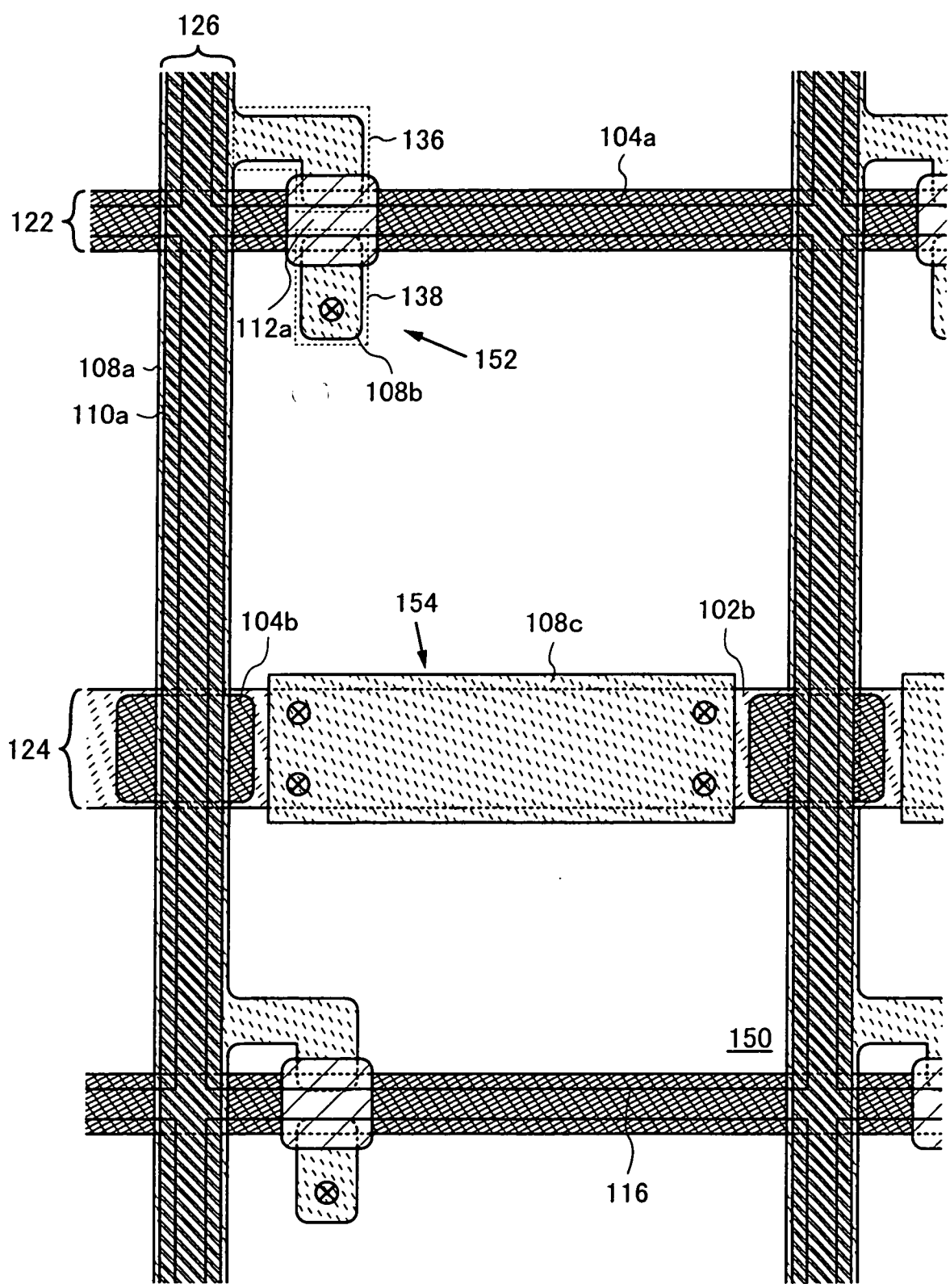


圖 22A

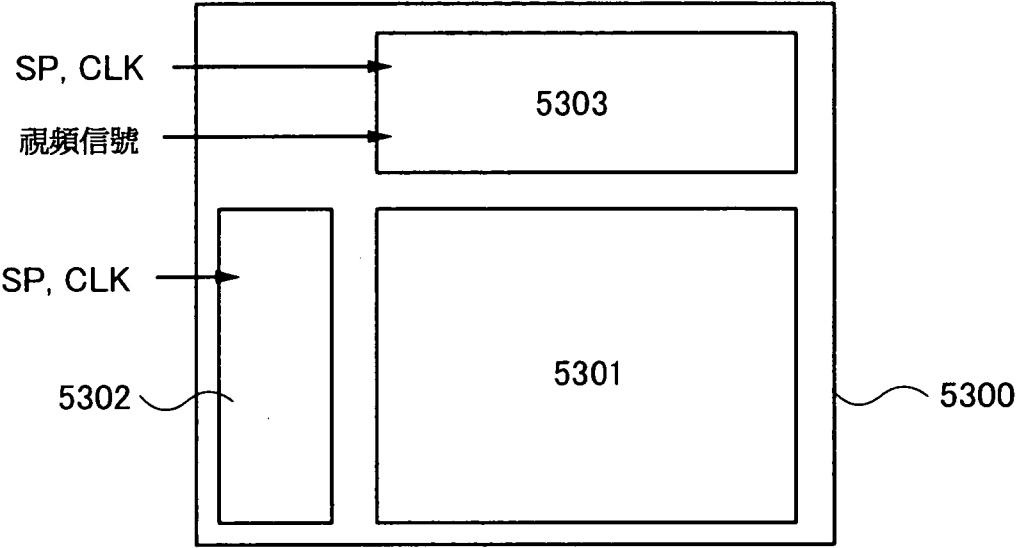


圖 22B

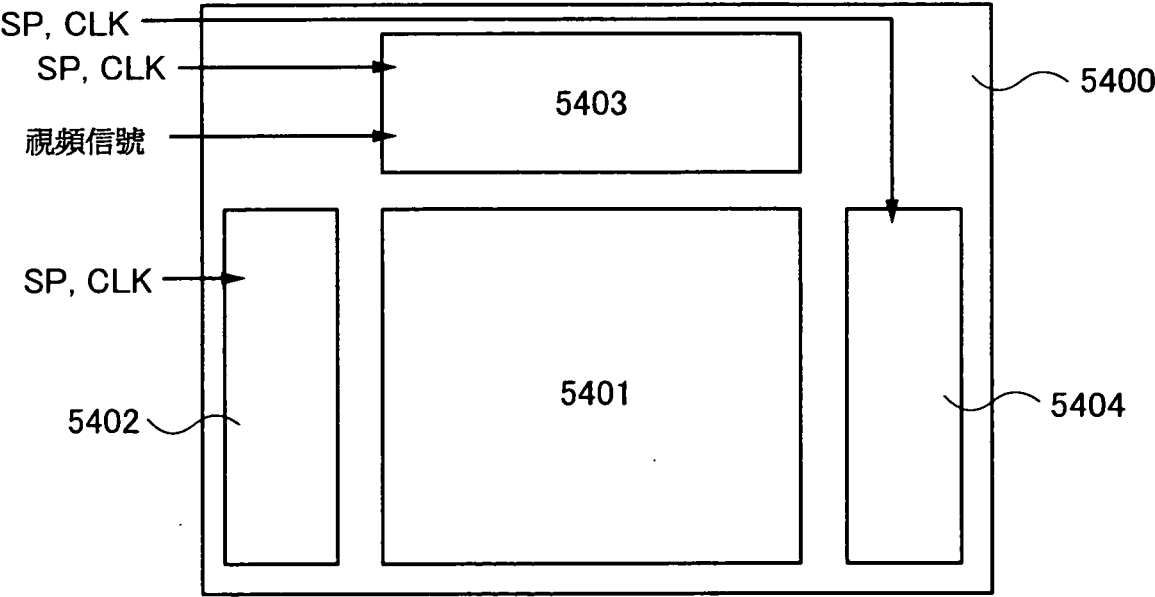


圖 23A

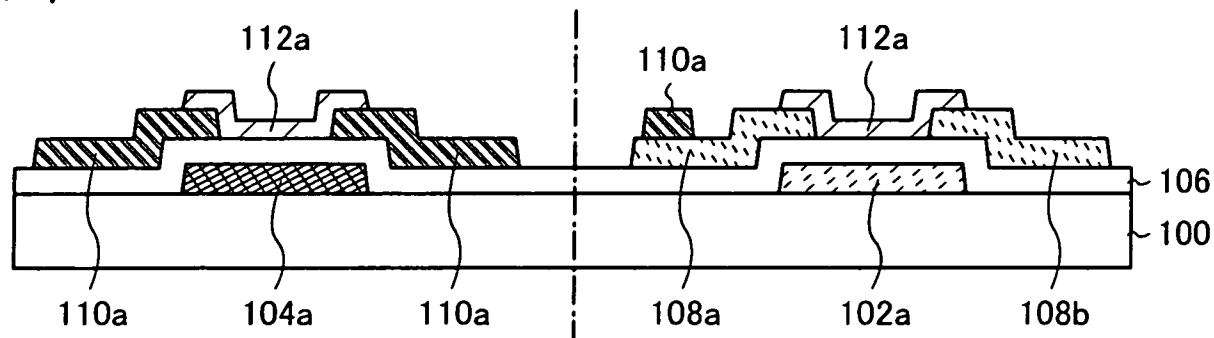
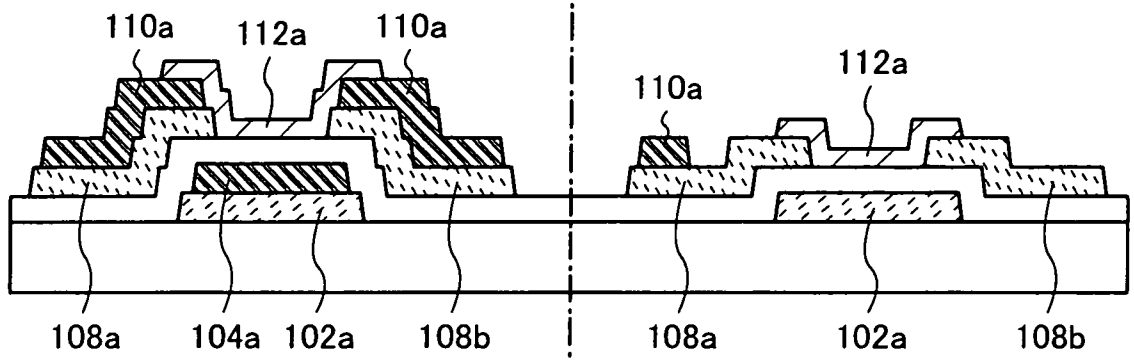


圖 23B



在驅動部中的TFT

在像素部中的TFT

圖24A-1

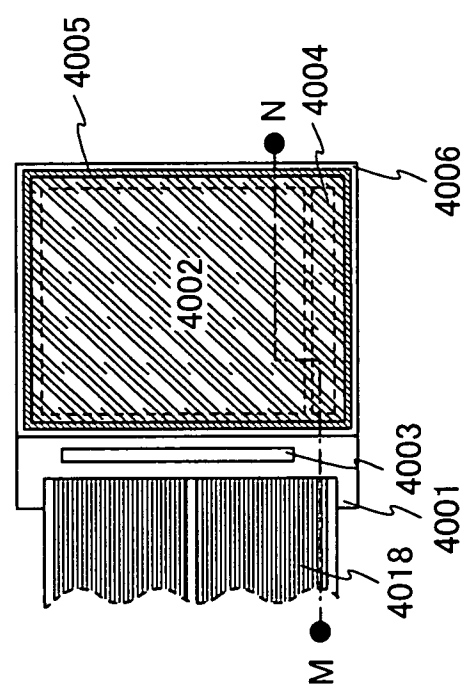


圖24A-2

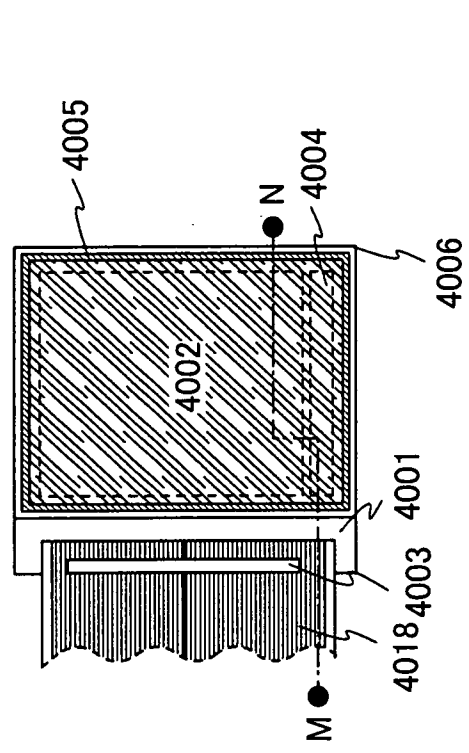


圖24B

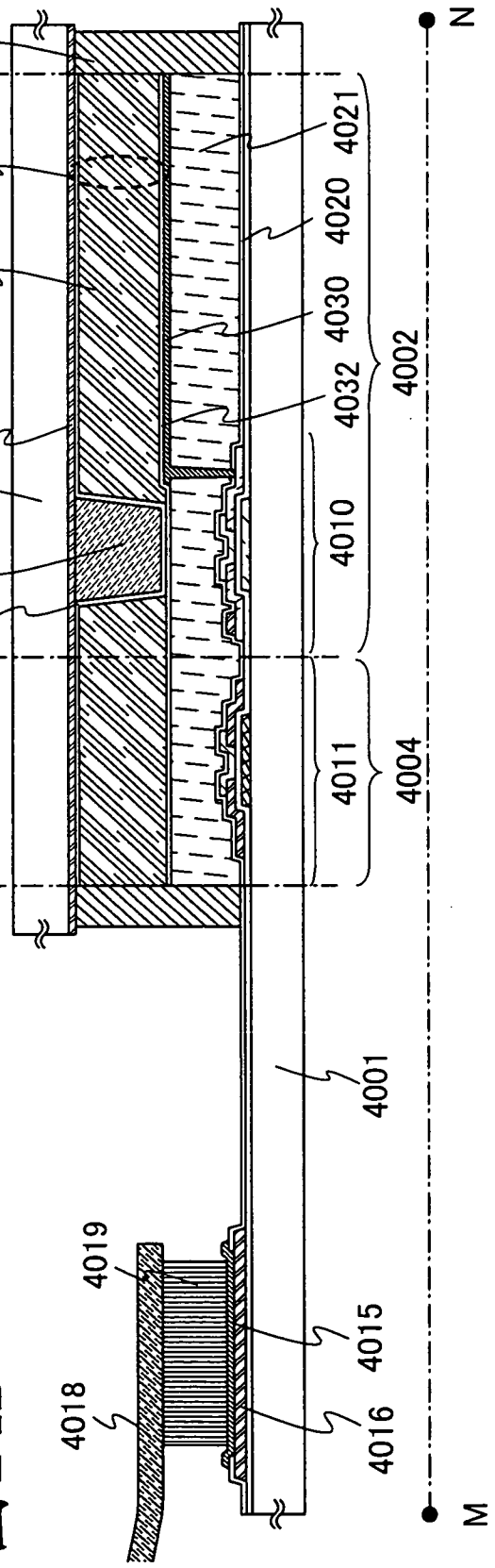


圖25

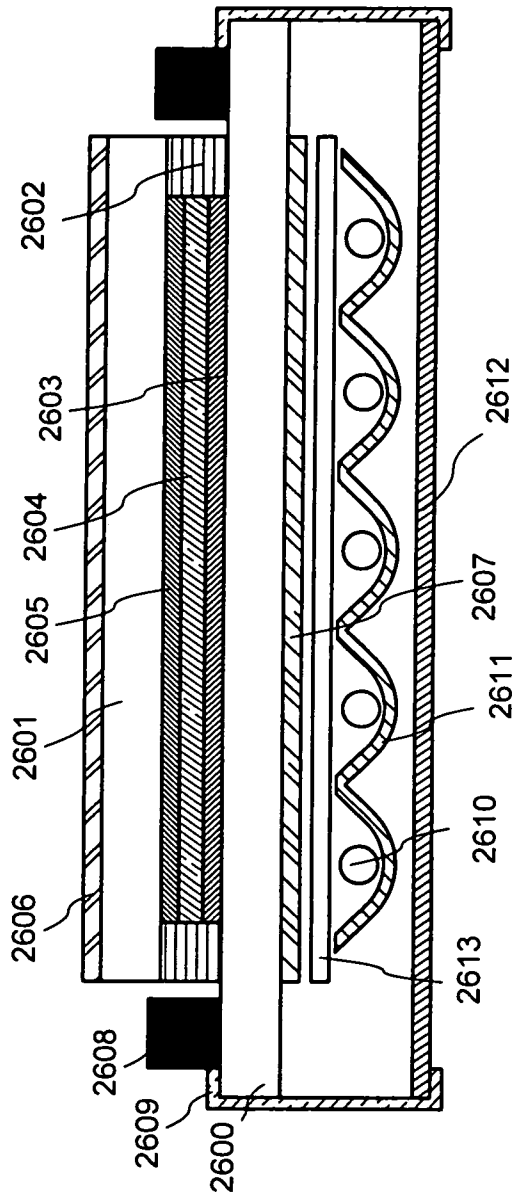


圖26

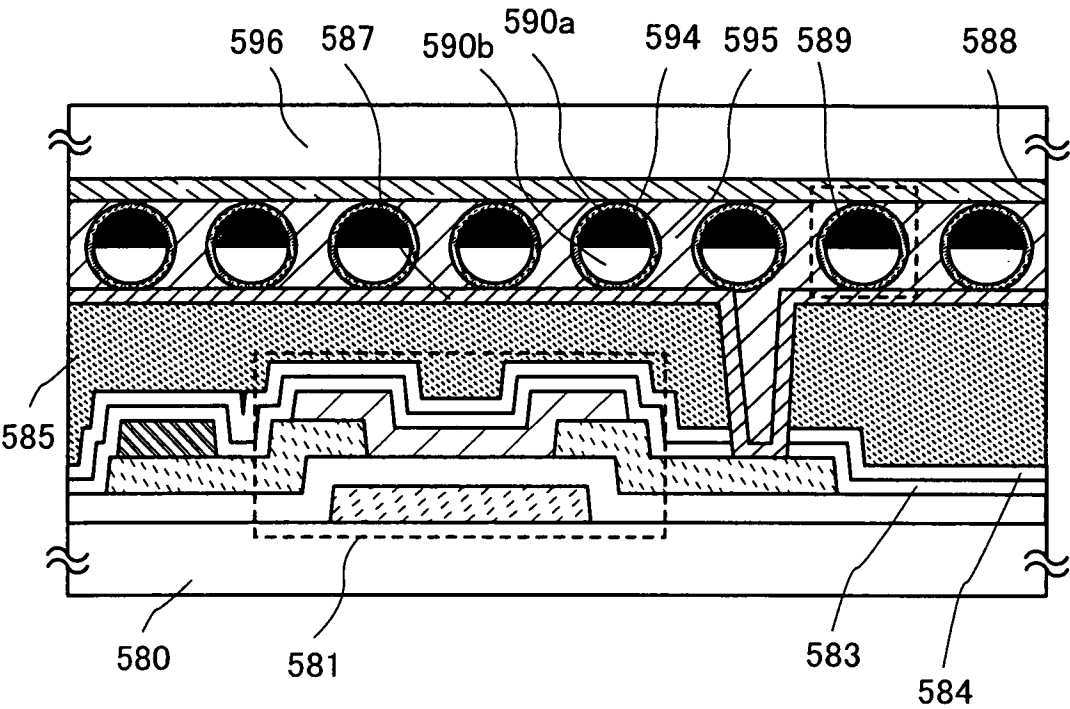


圖 27A

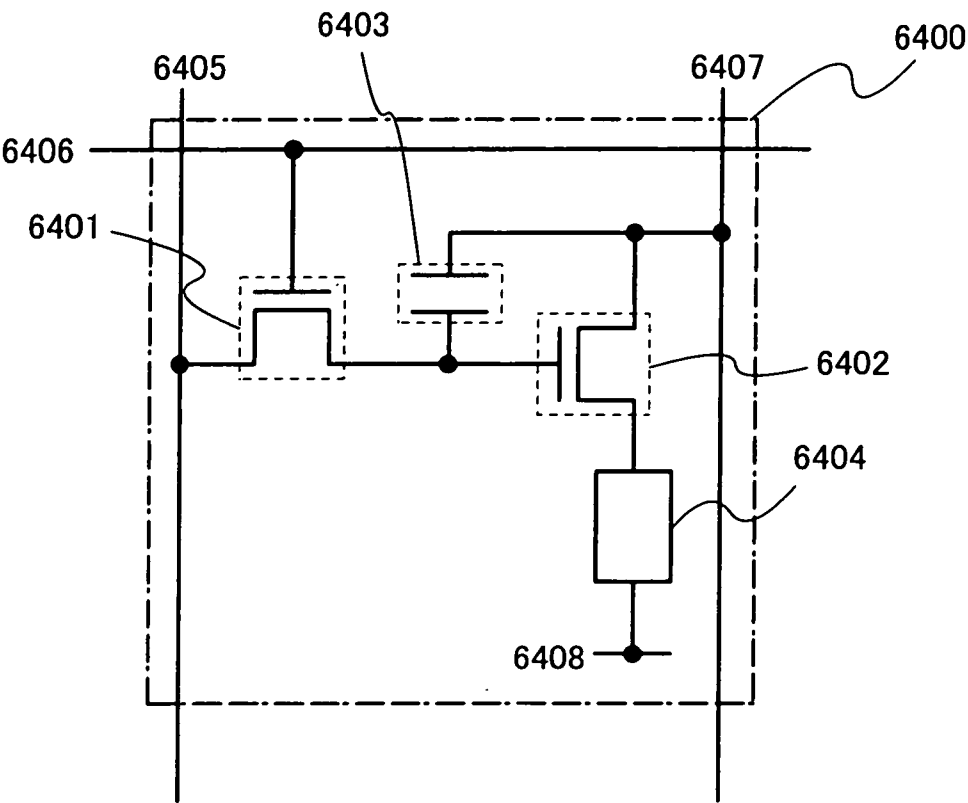


圖 27B

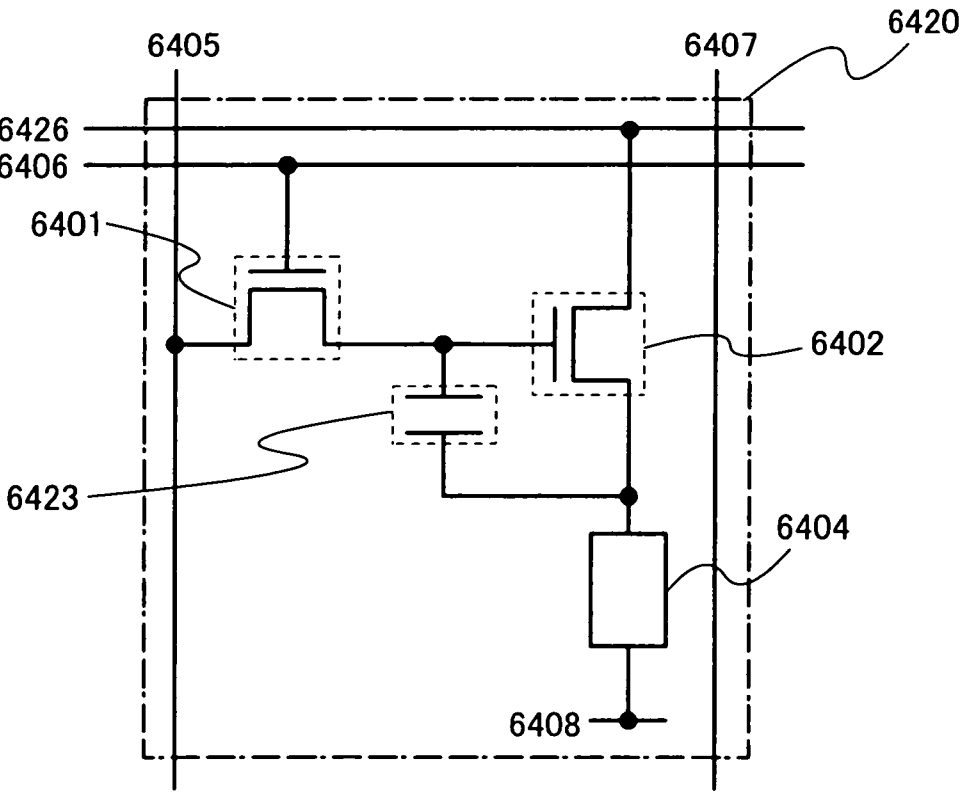


圖 28A

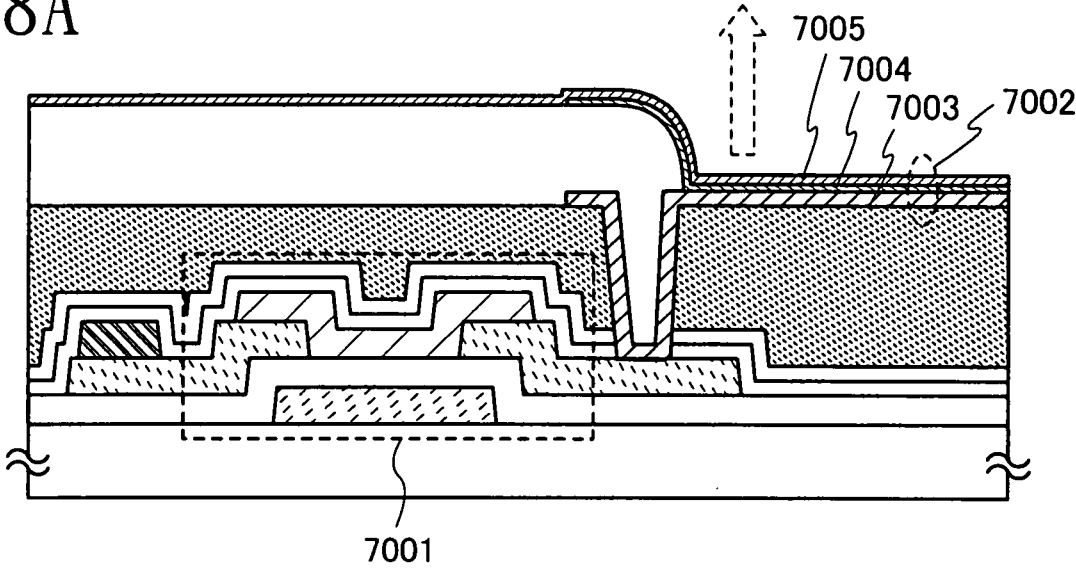


圖 28B

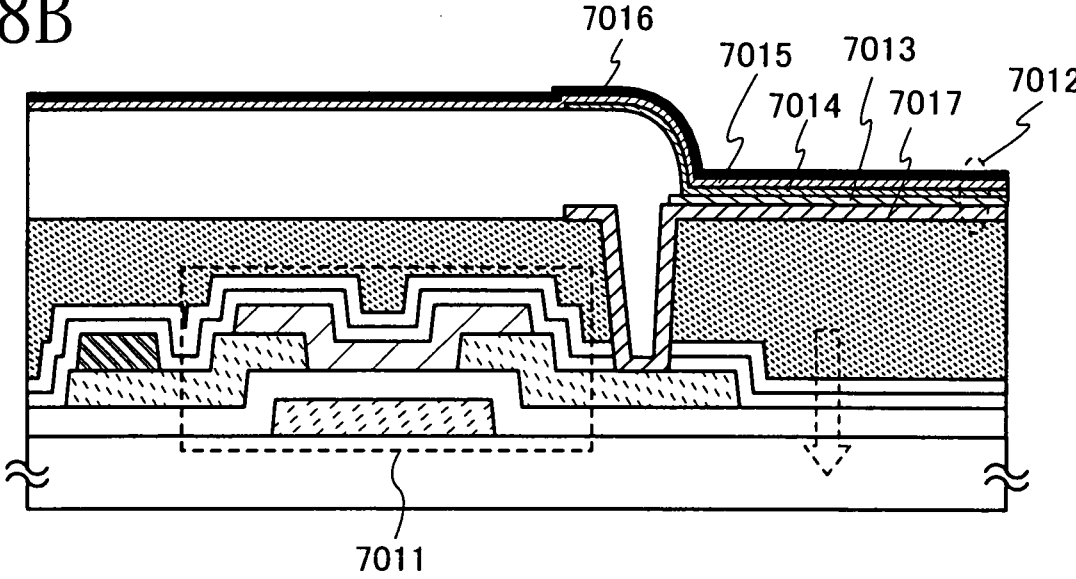


圖 28C

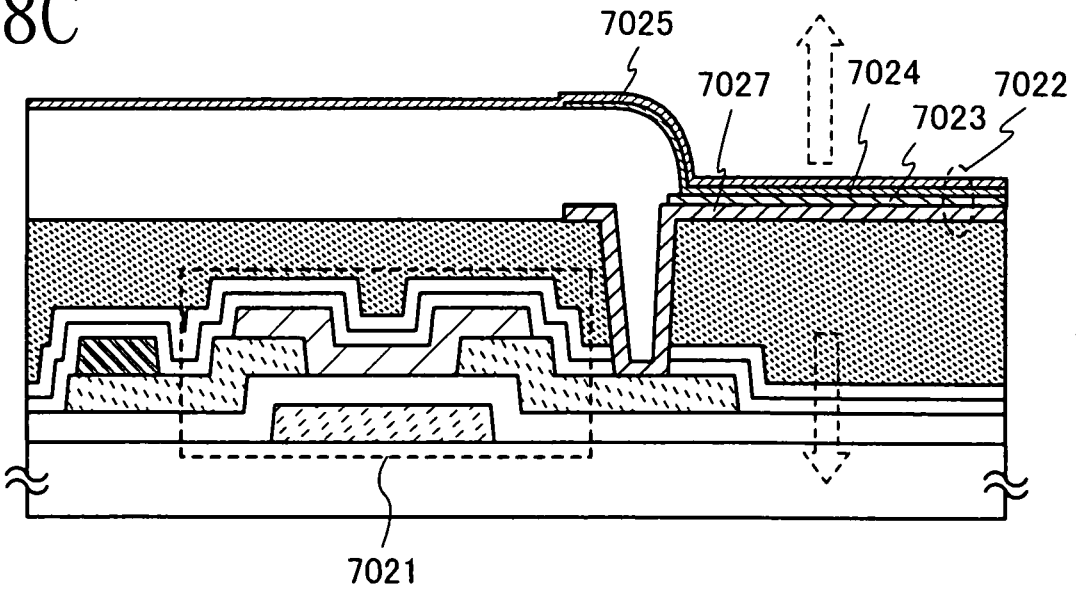


圖 29A

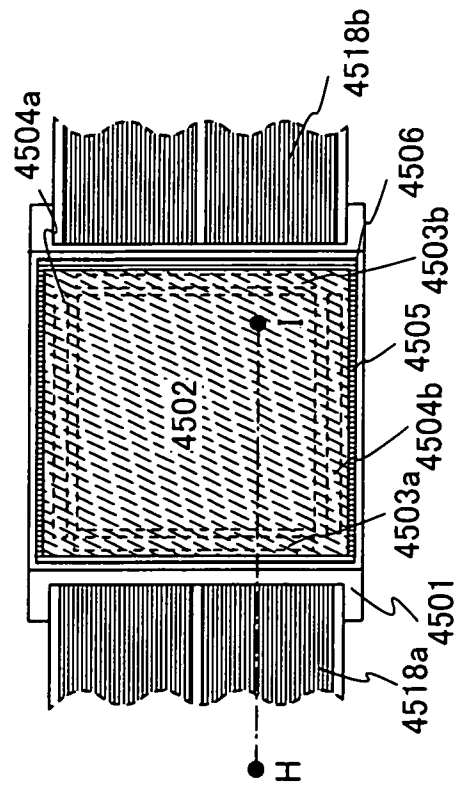


圖 29B

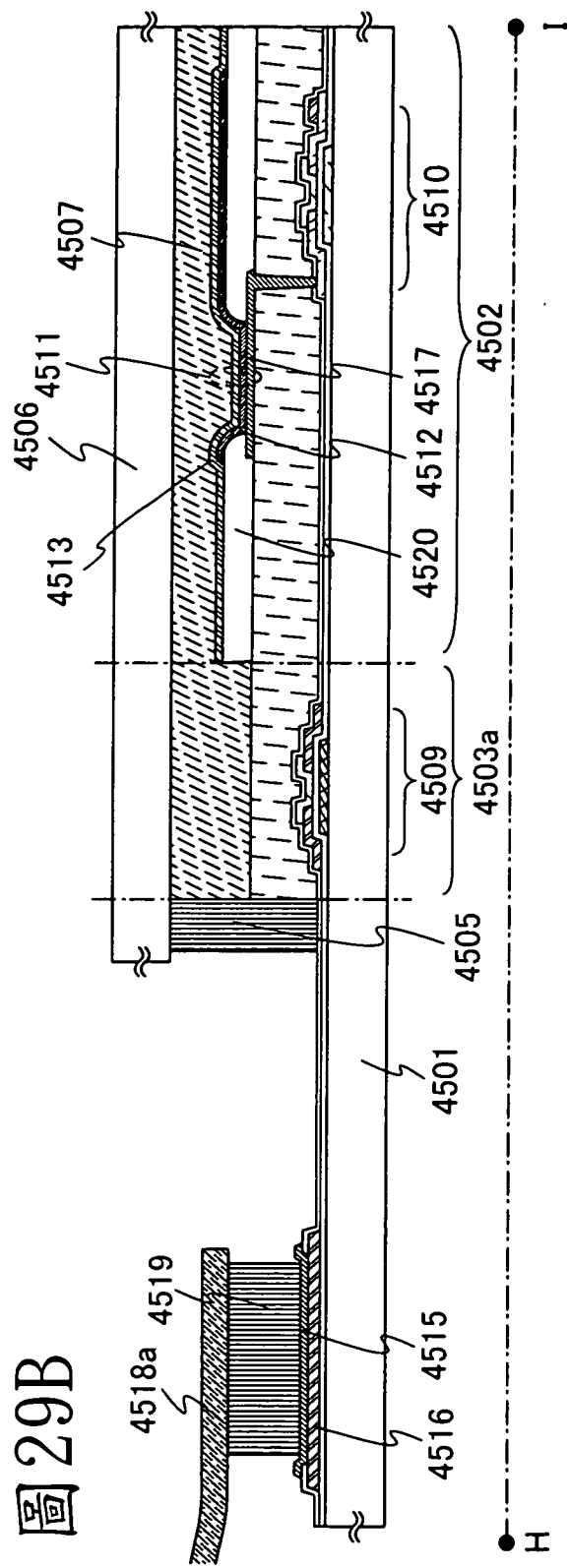


圖 30A



圖 30B

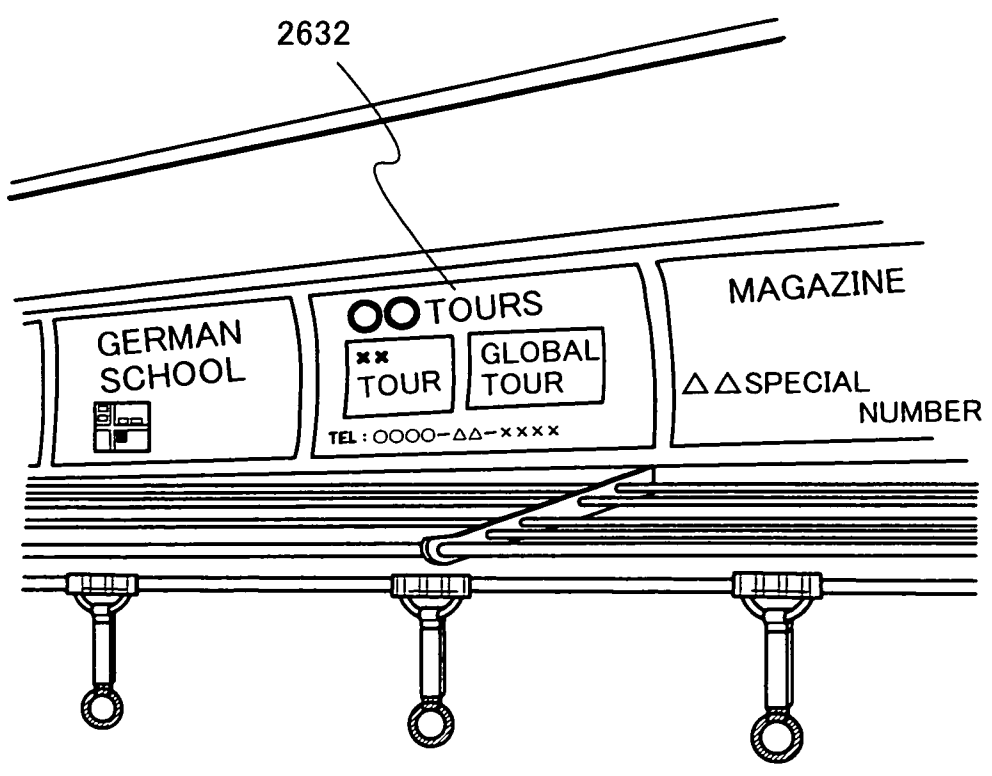


圖 31

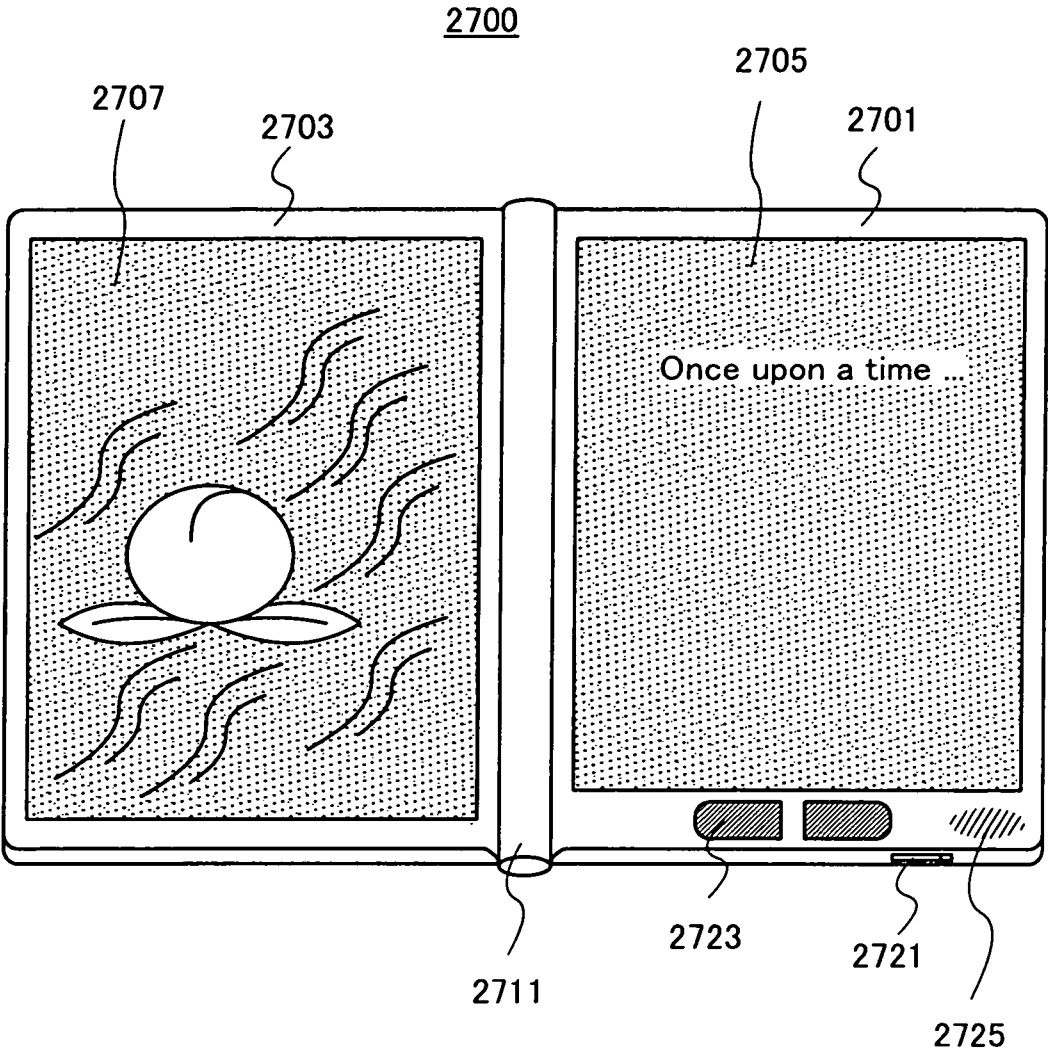


圖 32A

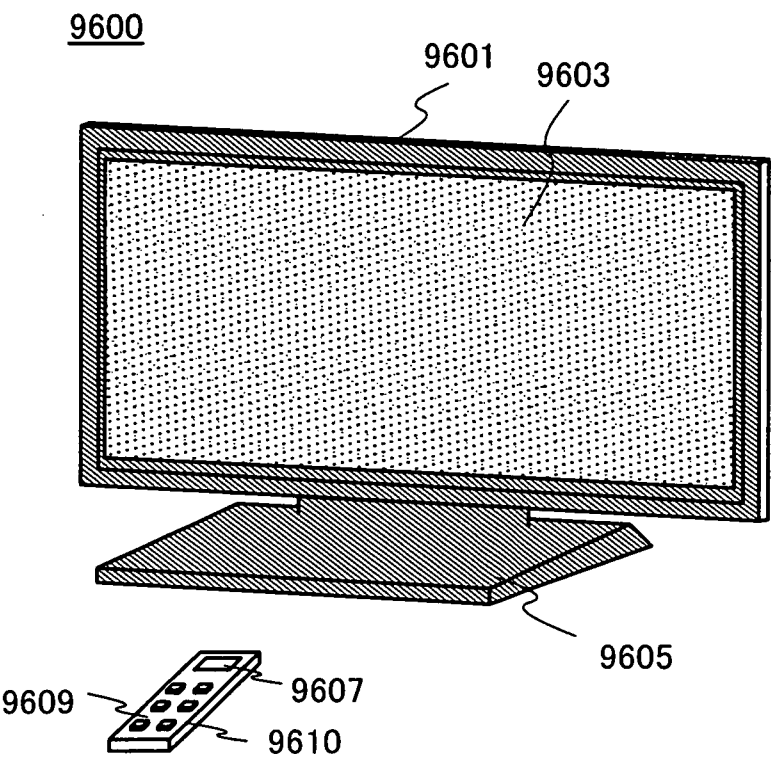


圖 32B

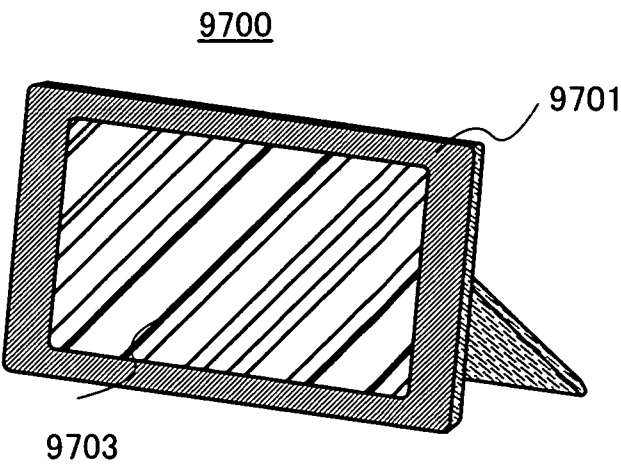


圖 33A

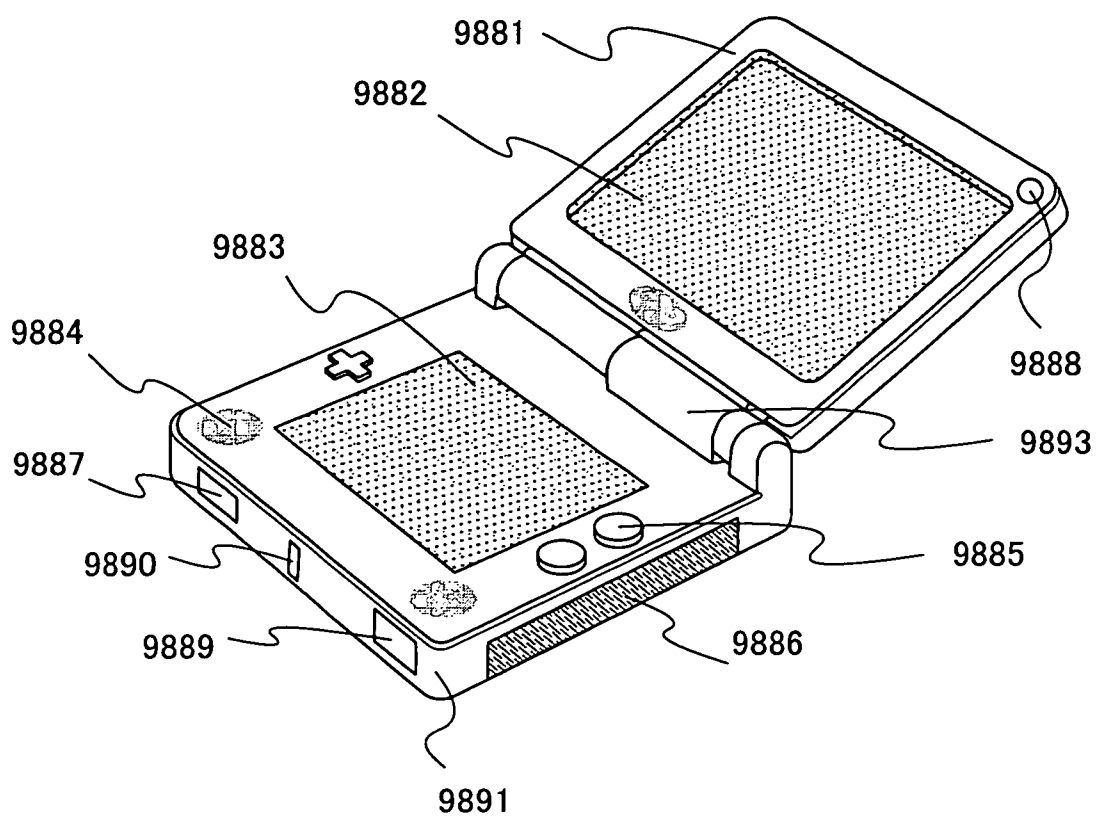


圖 33B

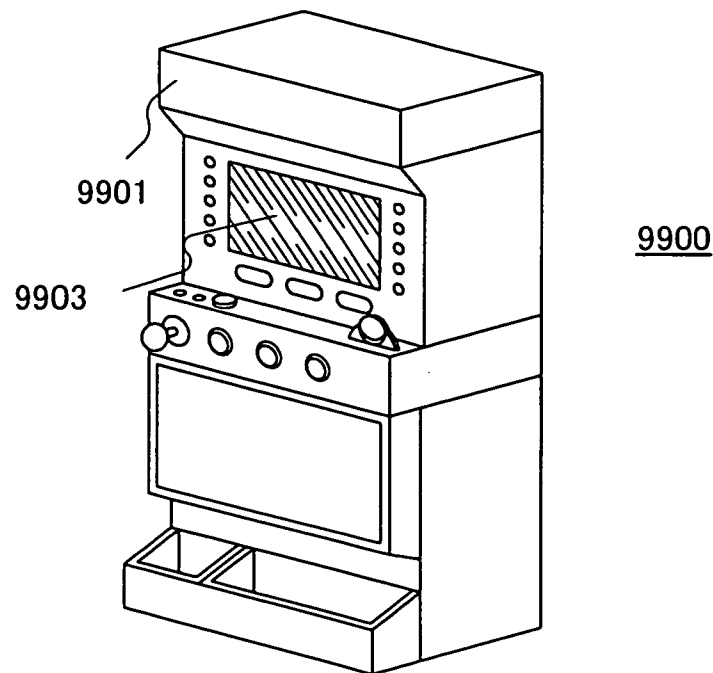


圖 34A

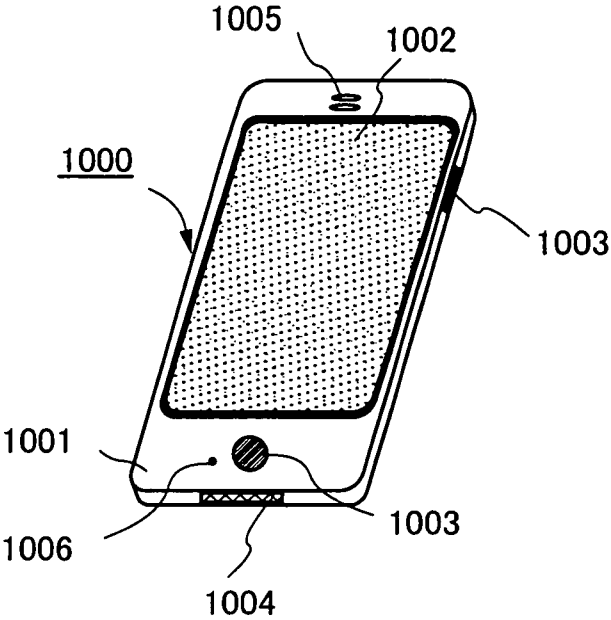


圖 34B

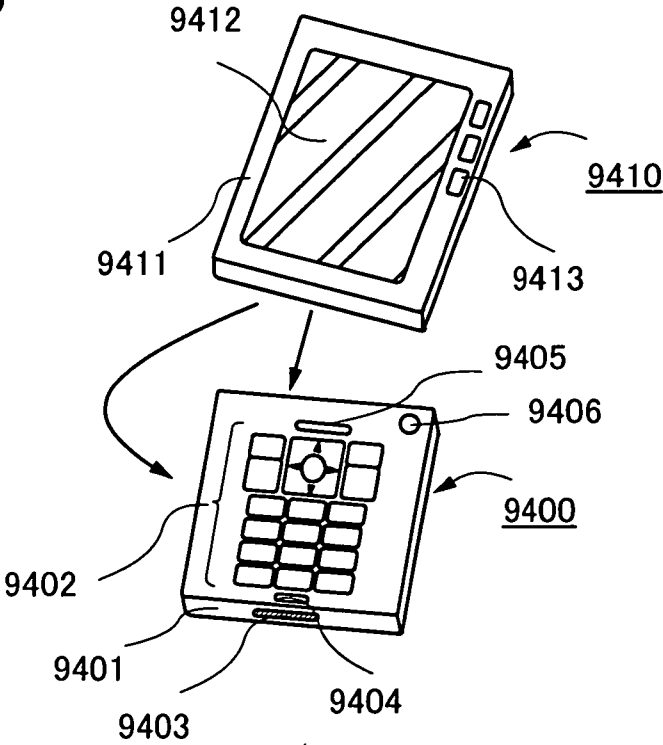


圖 35A

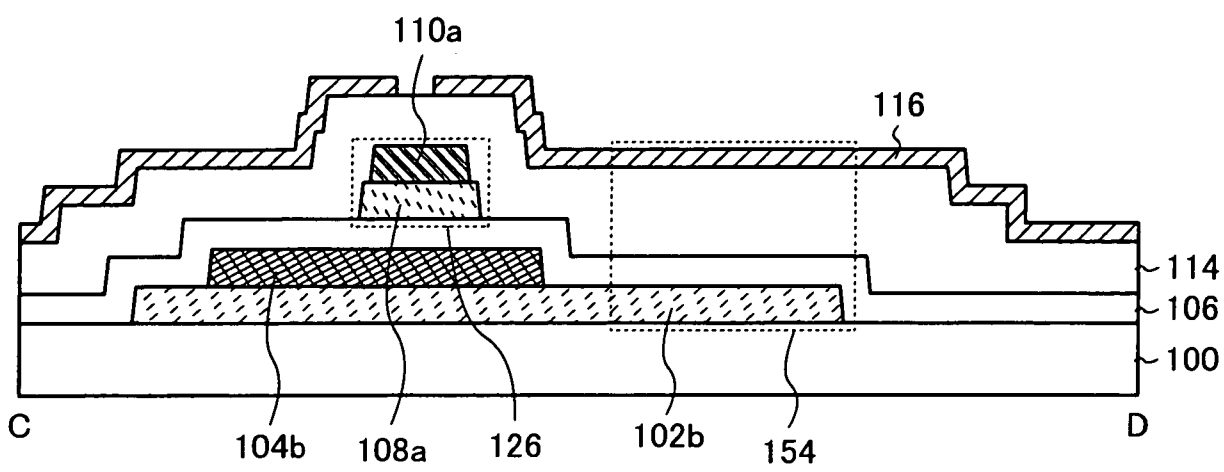


圖 35B

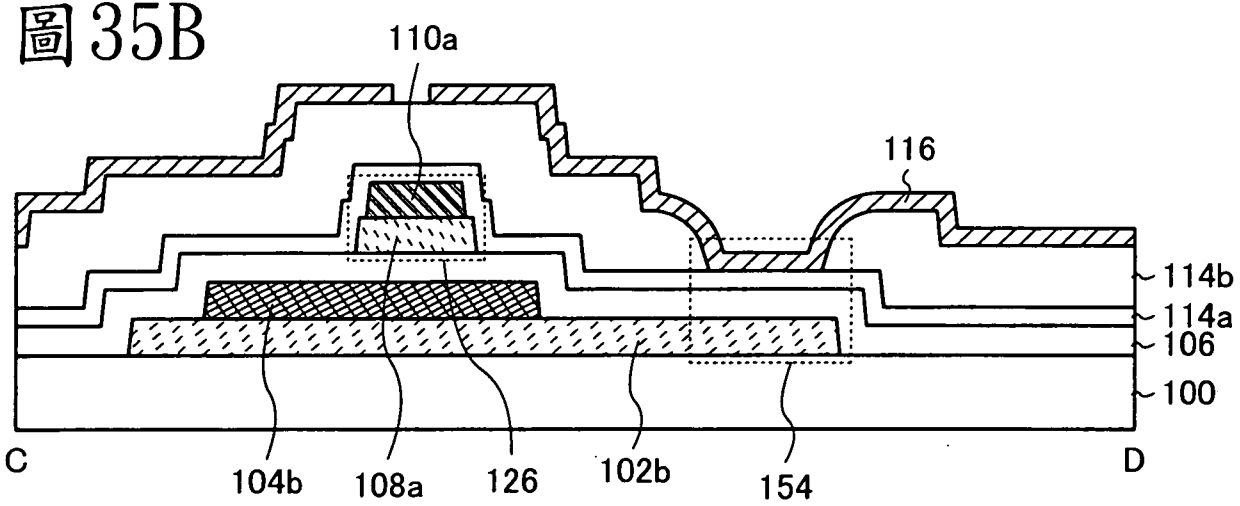


圖 36A

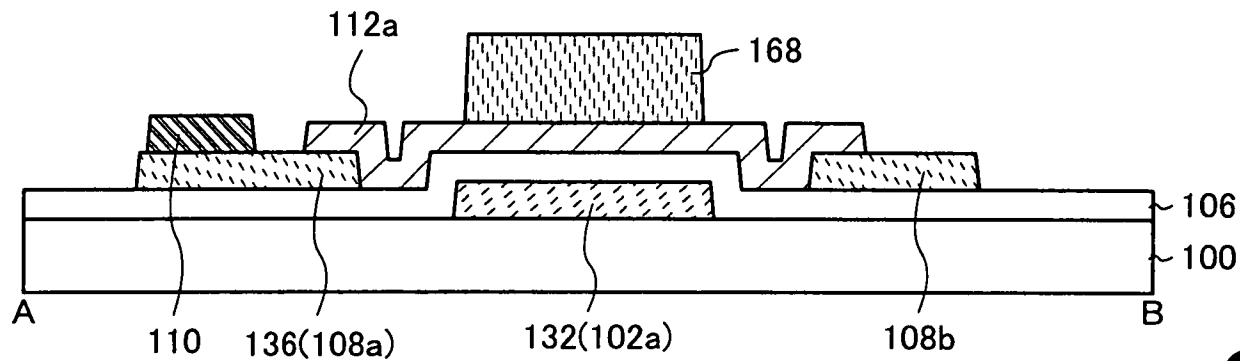


圖 36B

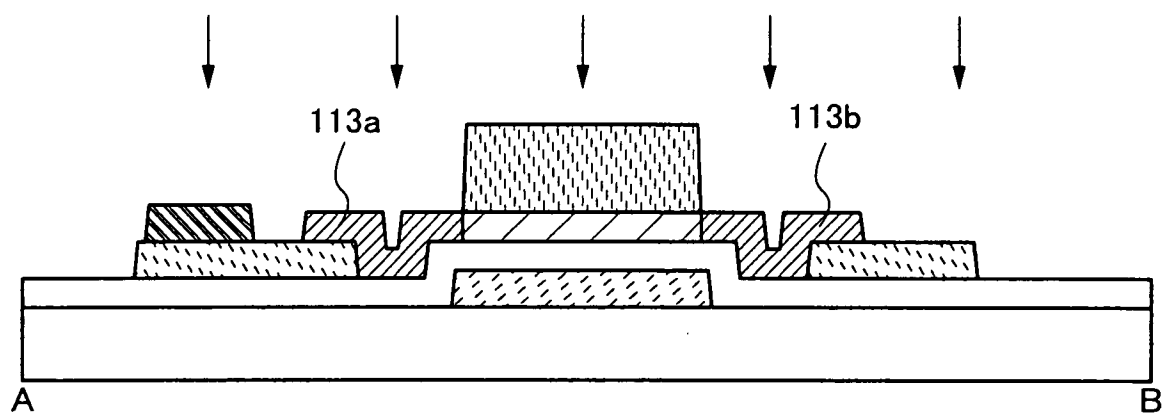


圖 37

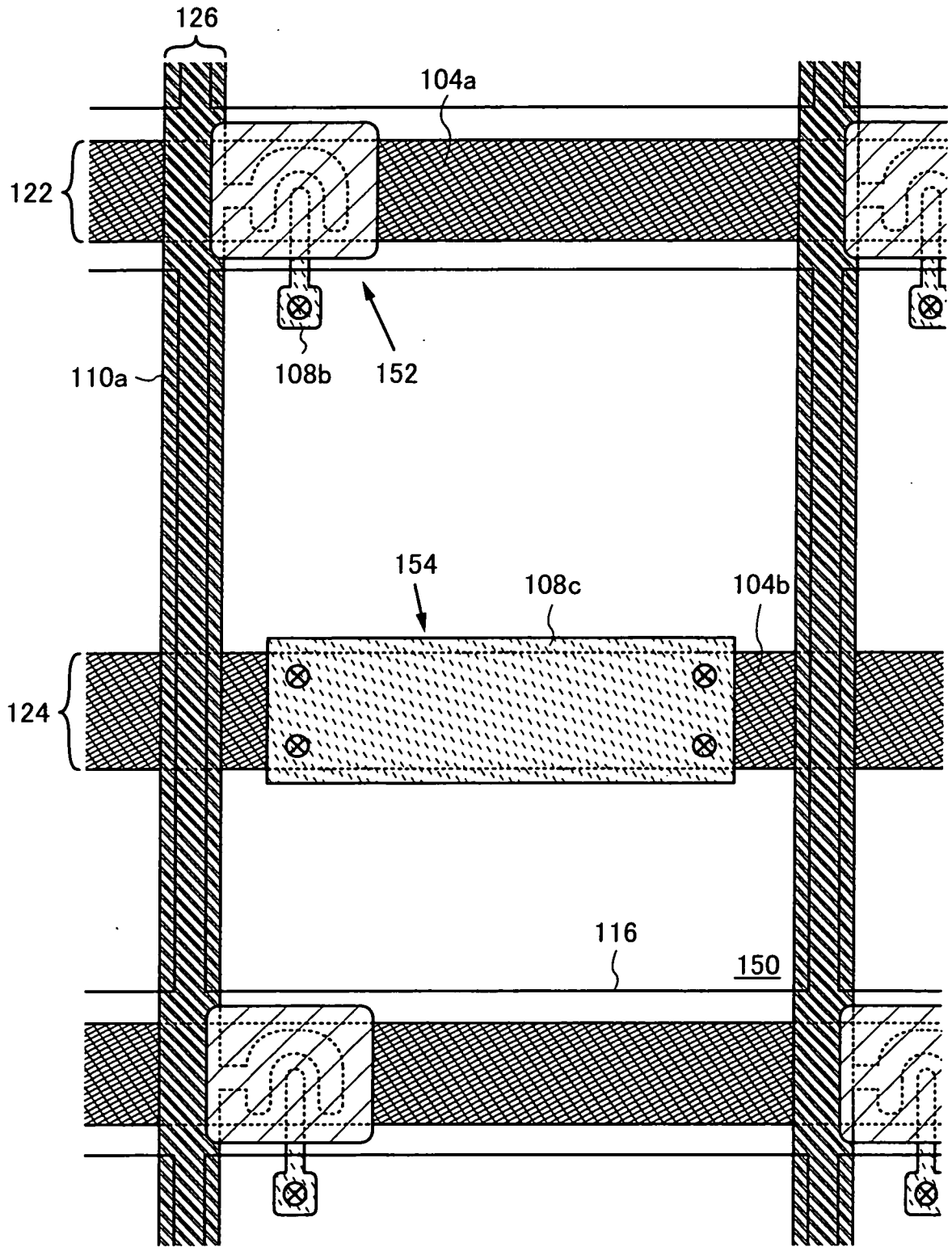
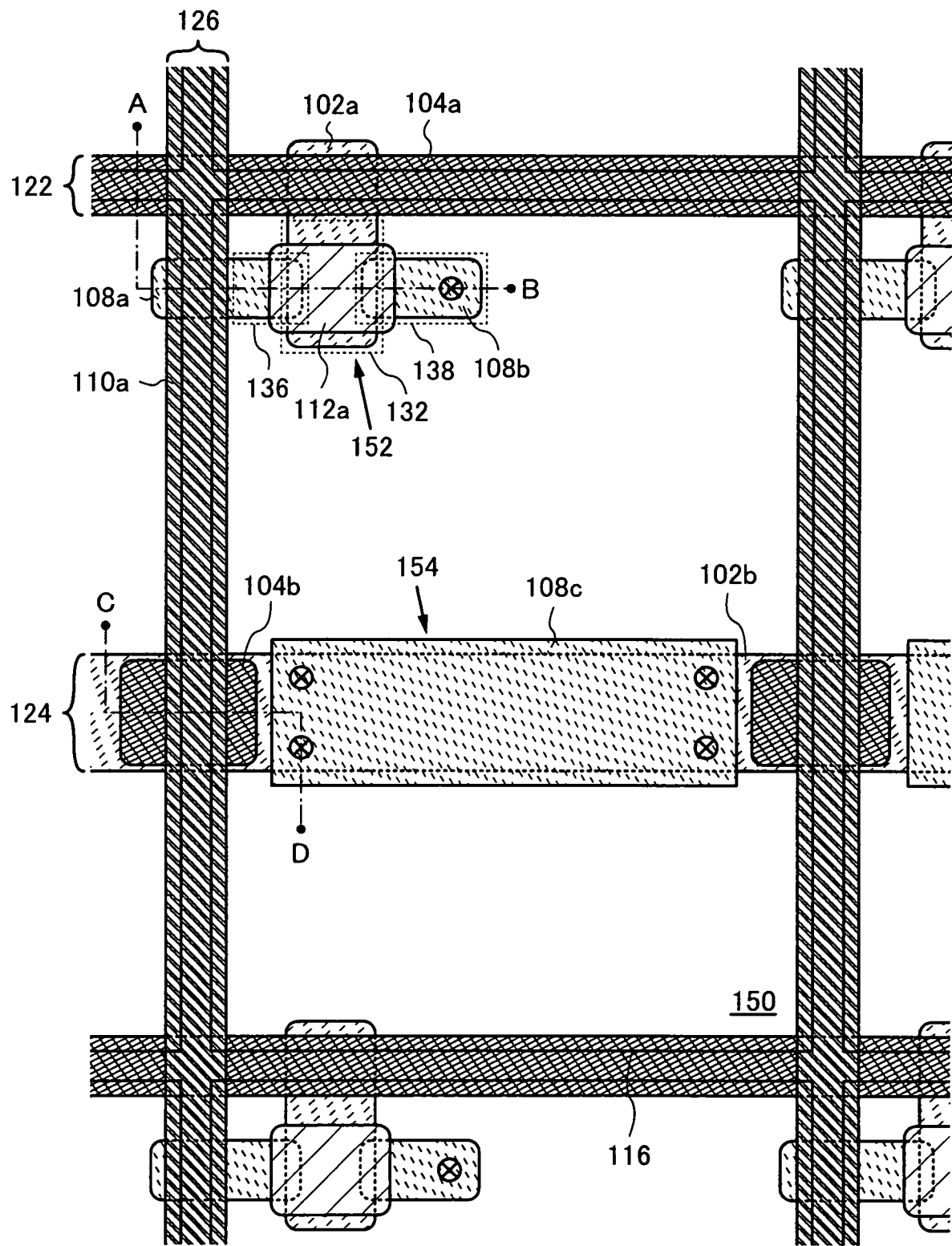


圖 38



150

圖 40

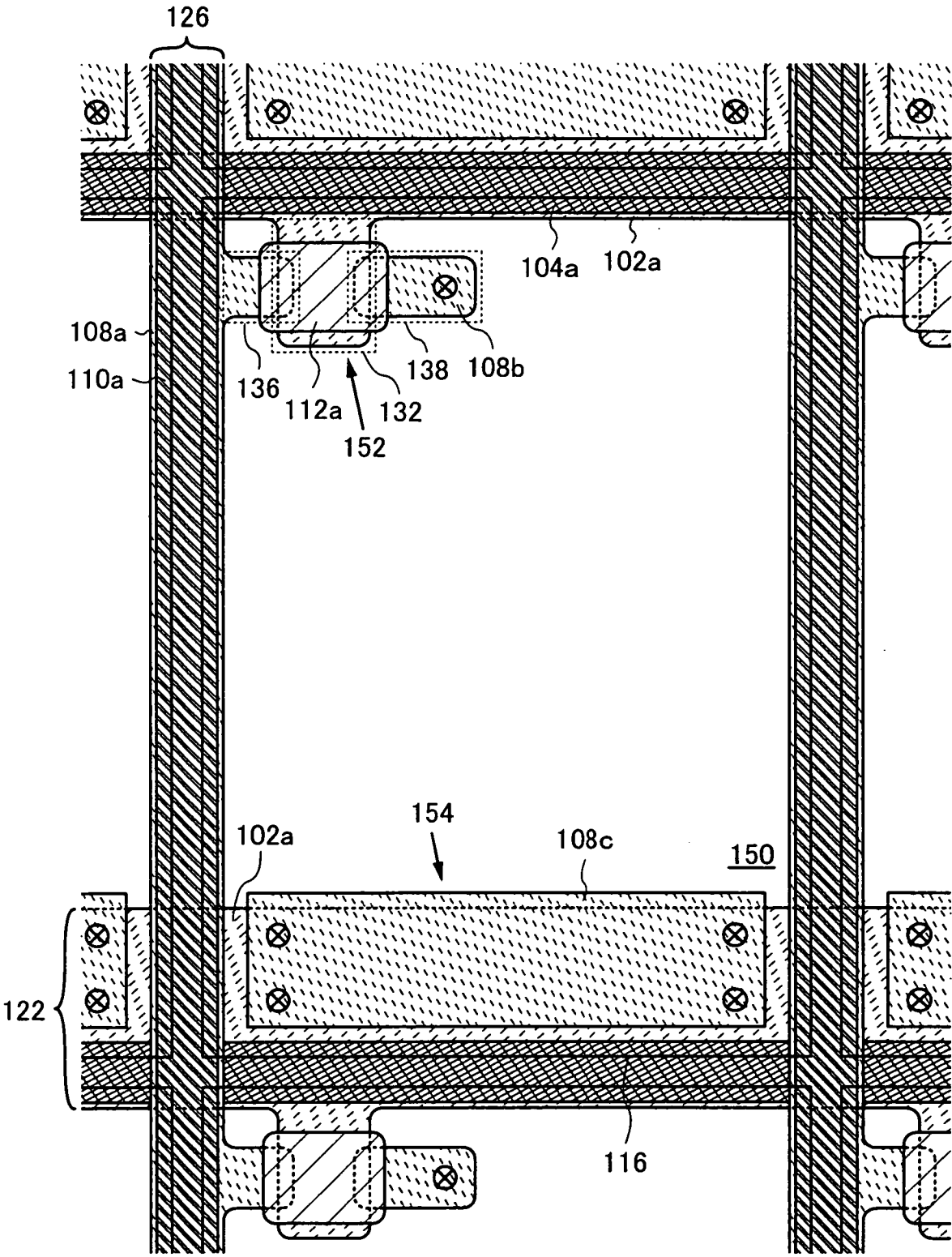


圖 41A

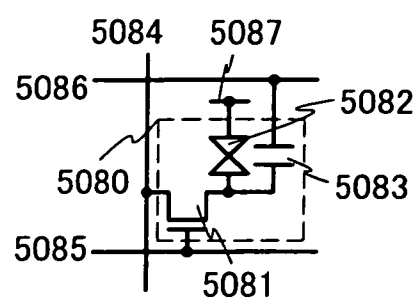


圖 41C

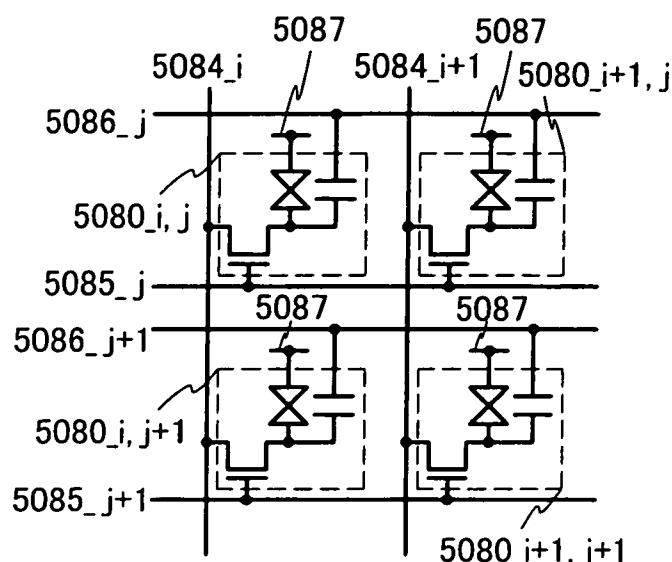


圖 41B

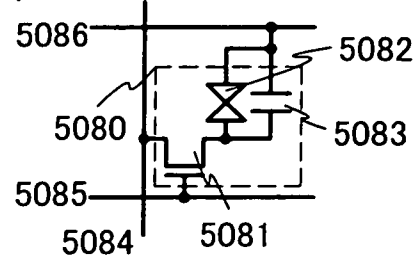


圖 41E

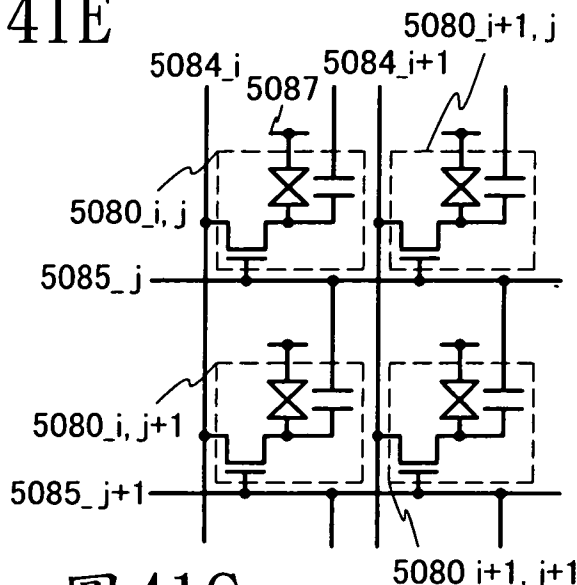


圖 41D

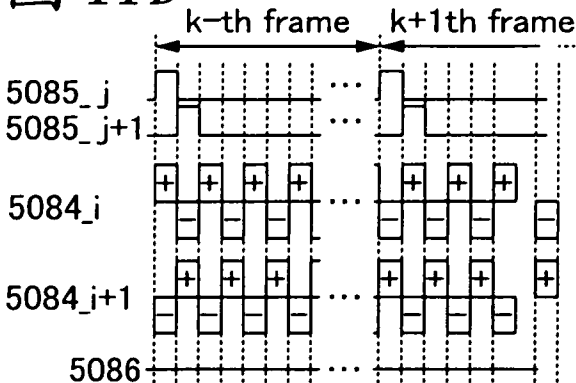


圖 41F

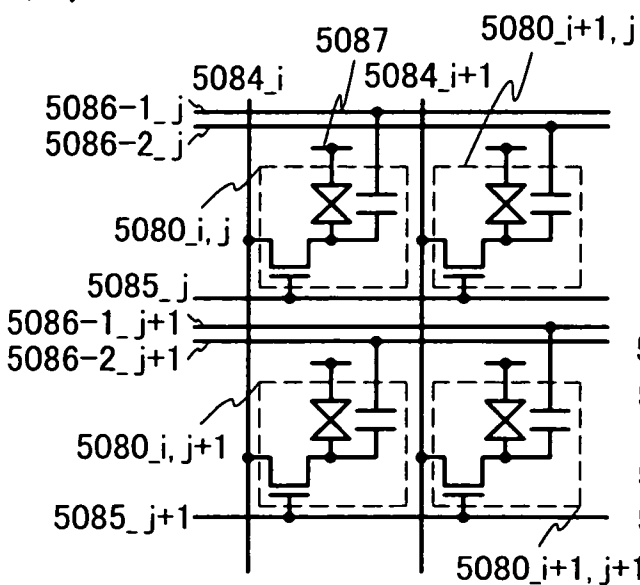


圖 41G

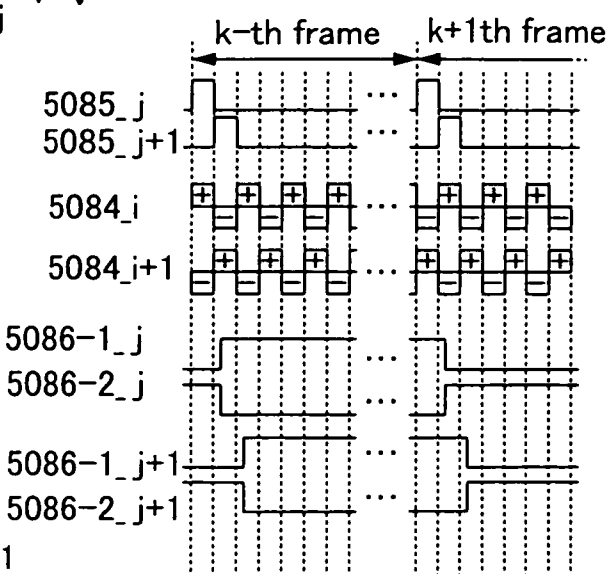


圖 42A

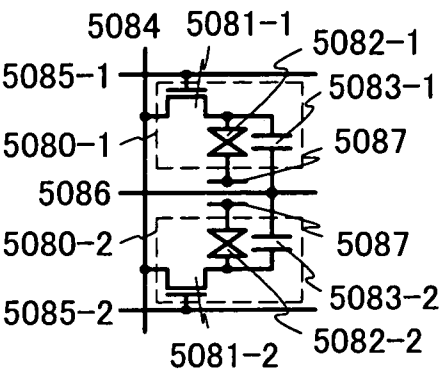


圖 42B

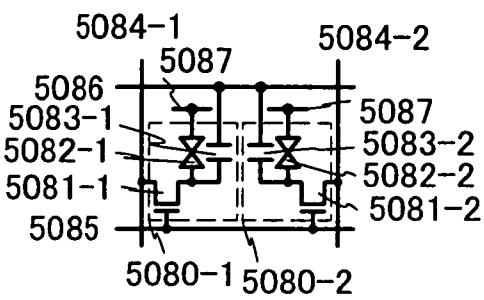


圖 42C

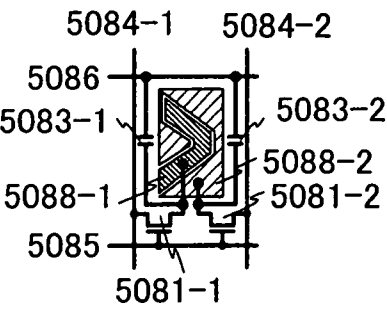


圖 42D

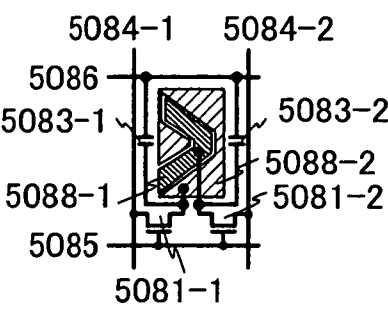


圖 43A

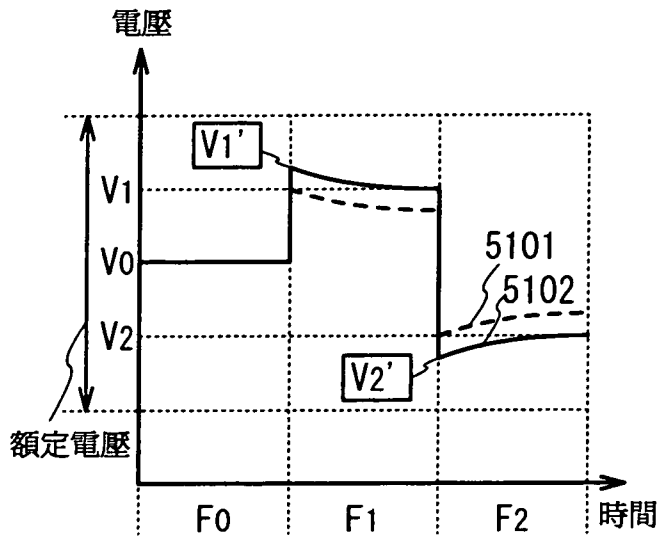


圖 43B

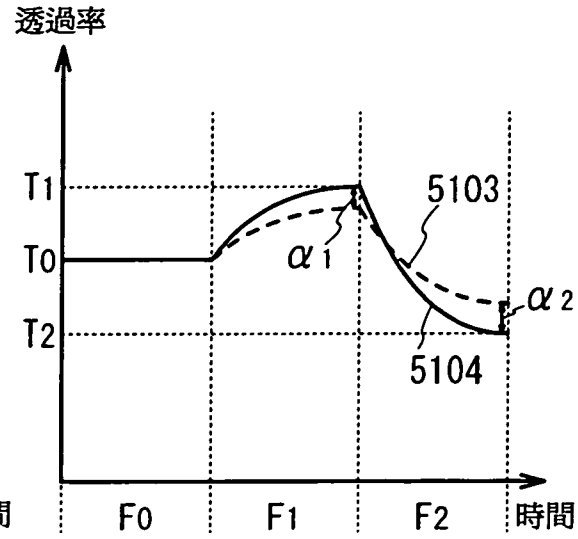


圖 43C

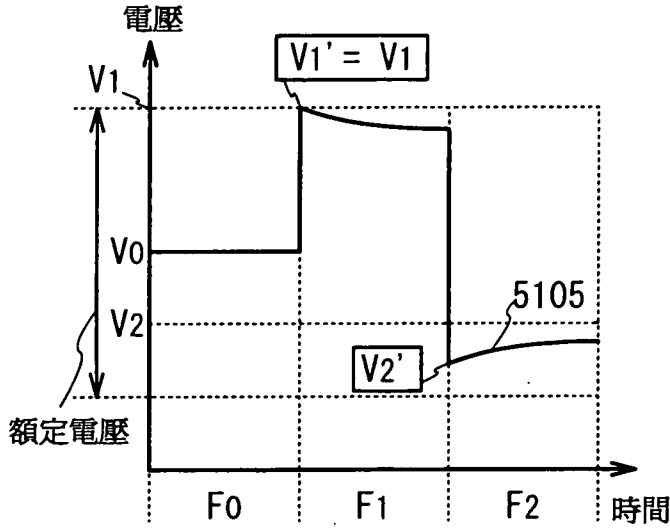


圖 43D

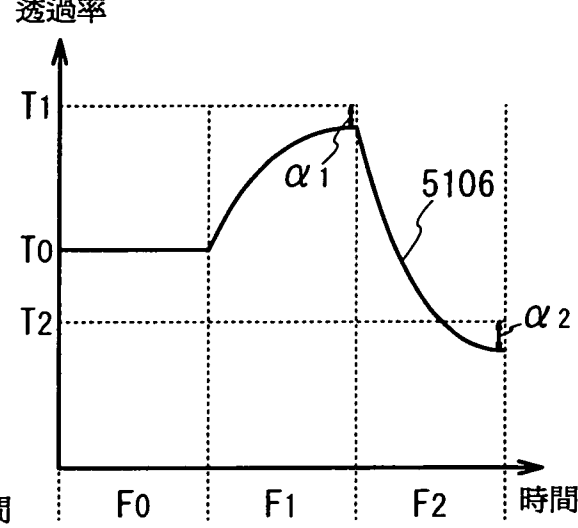


圖 43E

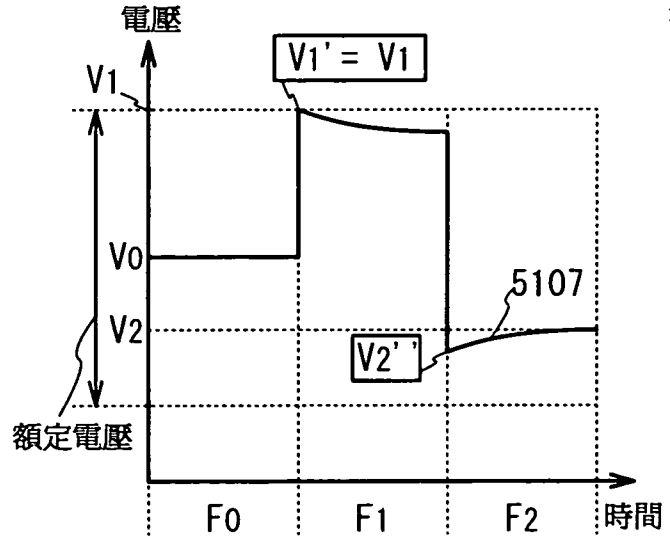


圖 43F

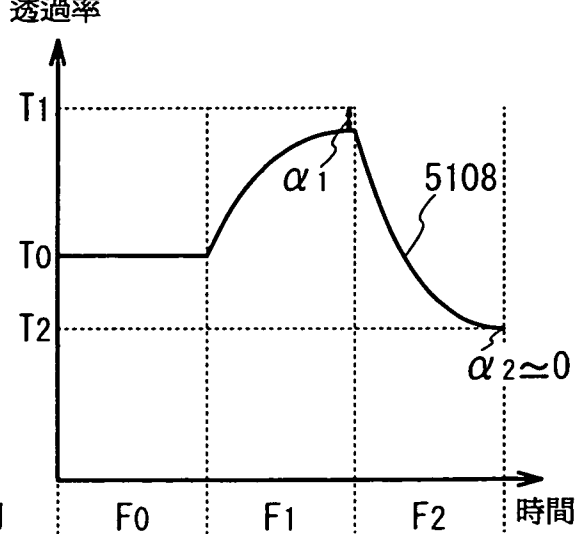


圖 44A

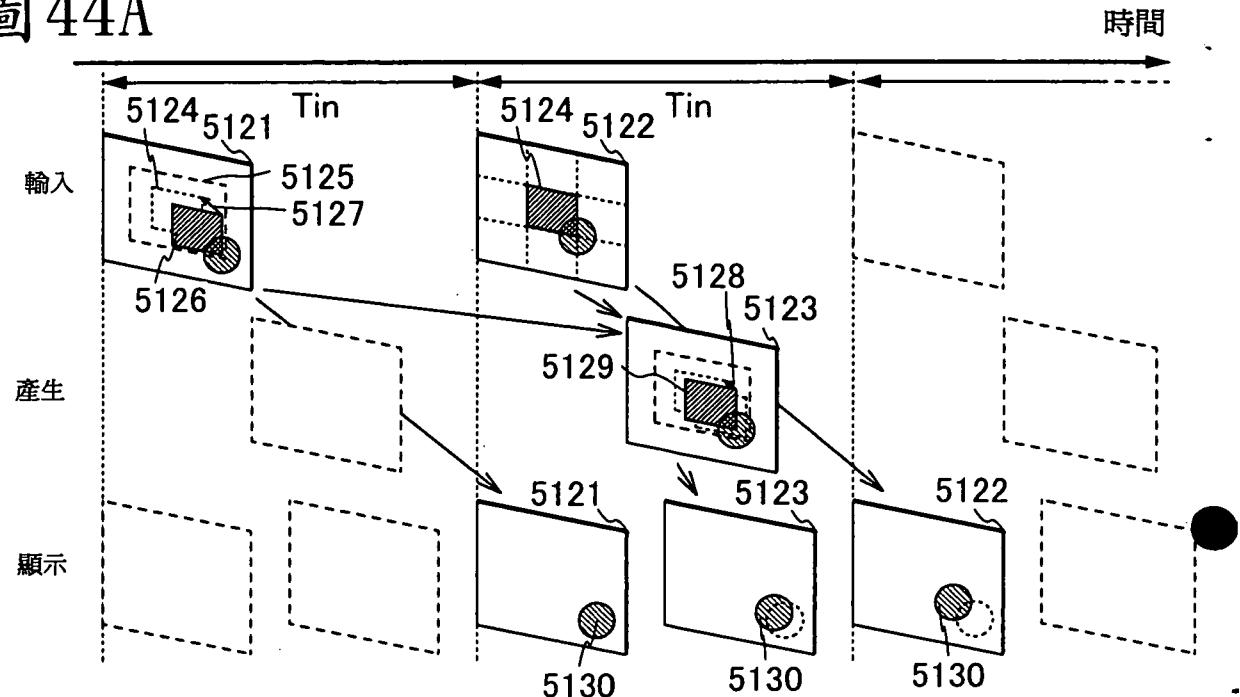


圖 44B

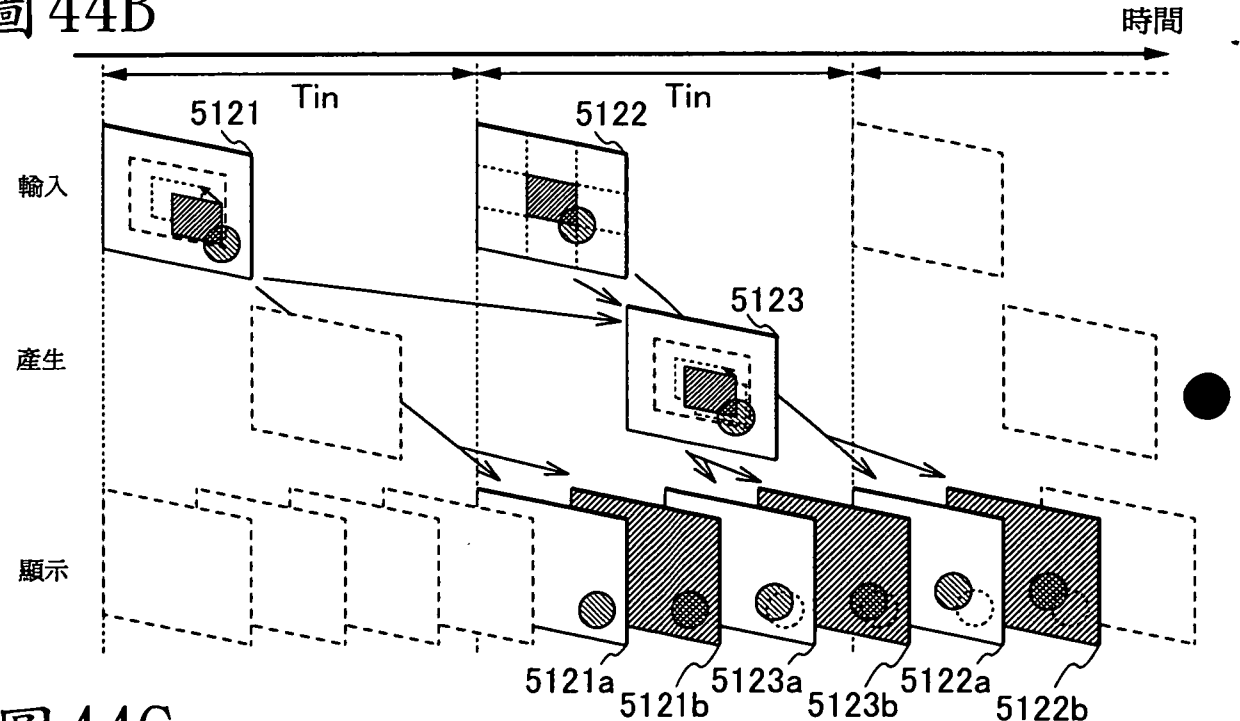


圖 44C

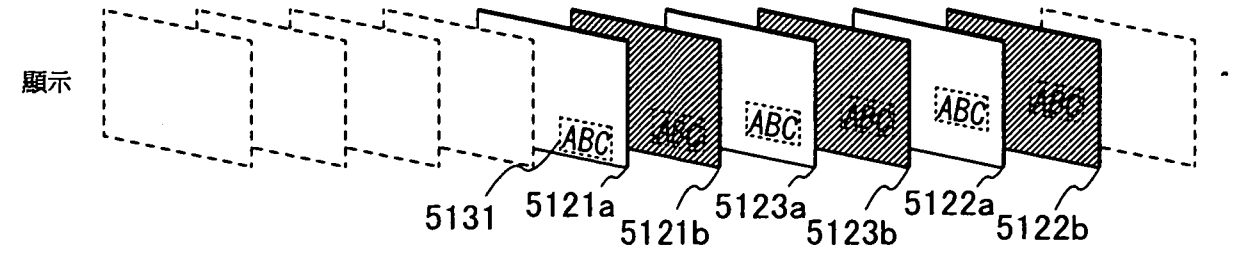


圖 46A

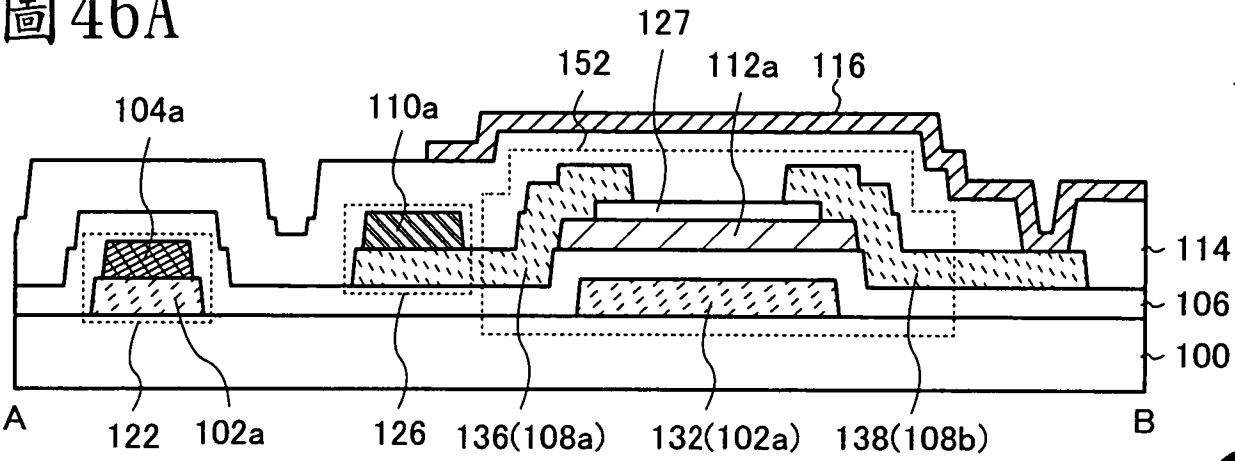


圖 46B

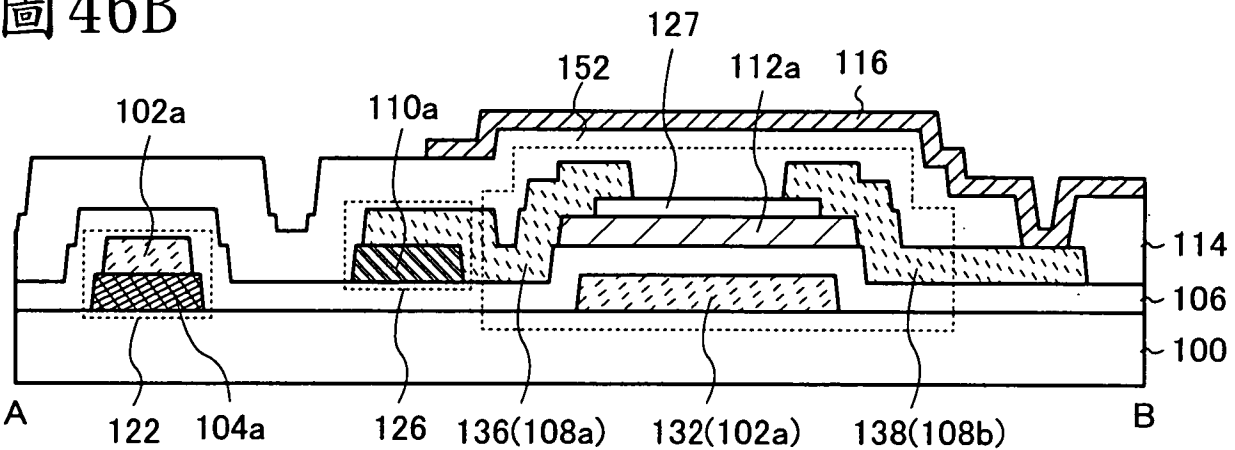


圖 47A

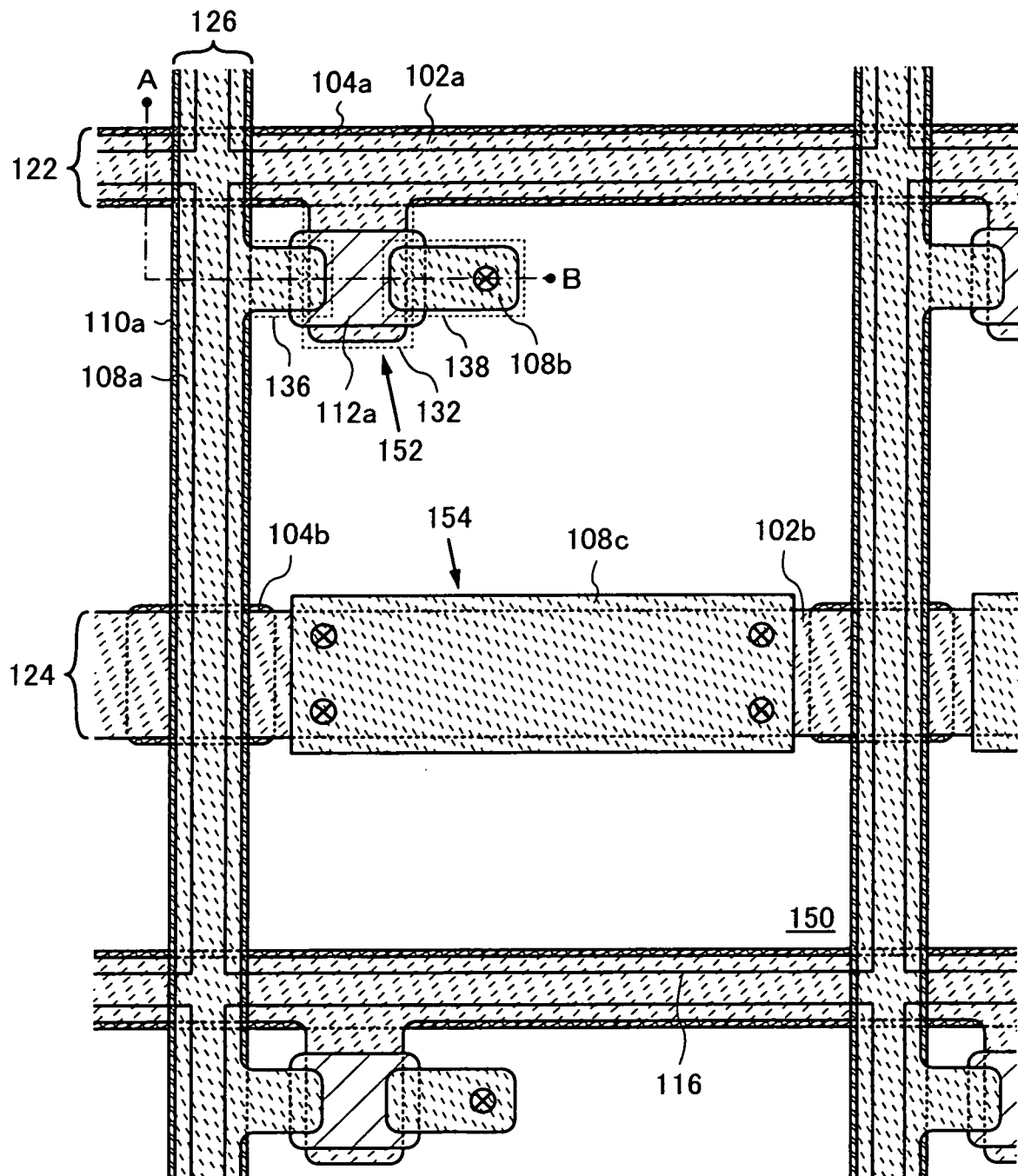


圖 47B

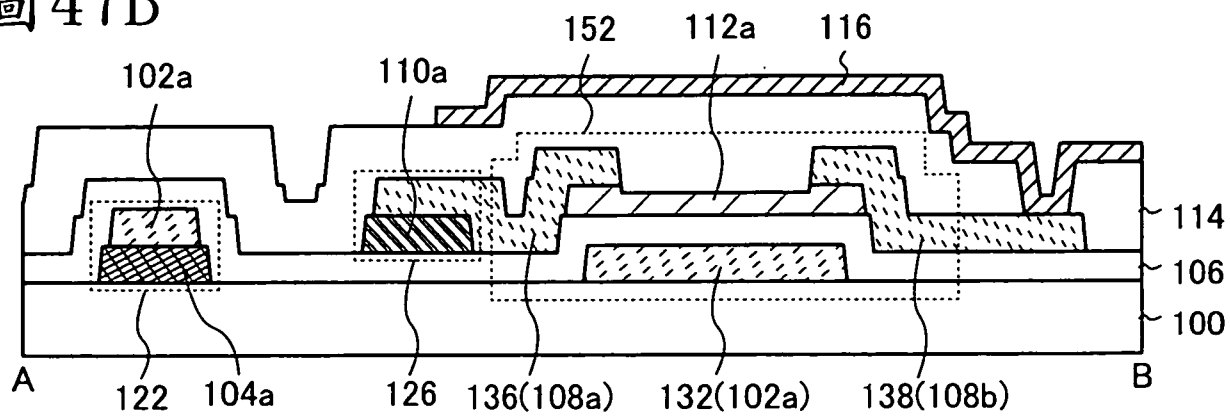


圖 48A

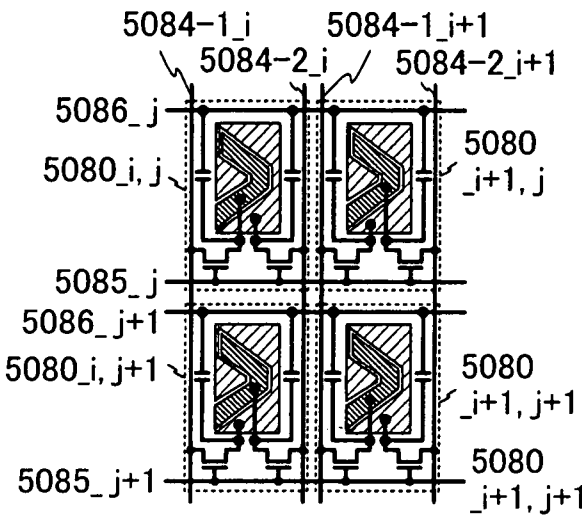


圖 48B

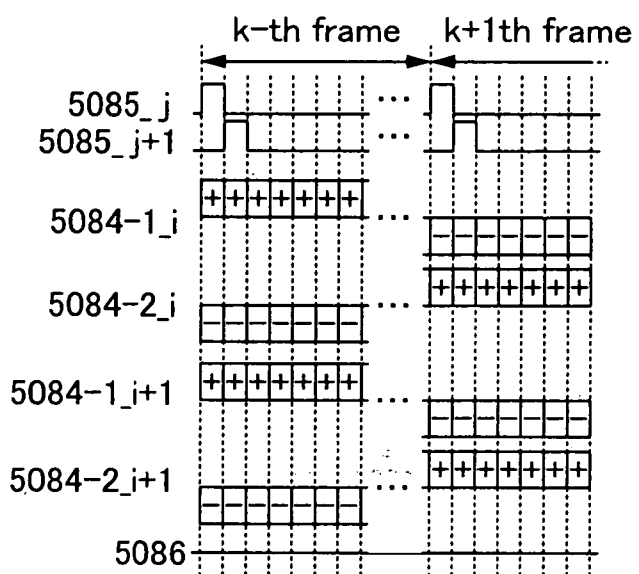


圖 48C

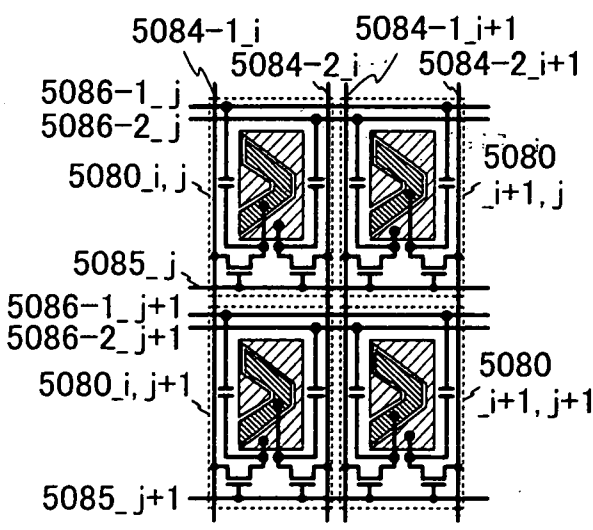


圖 48D

