

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2013年5月30日(30.05.2013)(10) 国際公開番号
WO 2013/076881 A1(51) 国際特許分類:
H04N 7/173 (2011.01)

(21) 国際出願番号: PCT/JP2012/000564

(22) 国際出願日: 2012年1月30日(30.01.2012)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2011-257534 2011年11月25日(25.11.2011) JP
特願 2011-265462 2011年12月5日(05.12.2011) JP(71) 出願人(米国を除く全ての指定国について): パナソニック株式会社(PANASONIC CORPORATION)
[JP/JP]; 〒5718501 大阪府門真市大字門真100
6 Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人(米国についてのみ): 西尾 歳朗
(NISHIO, Toshiro). 仁尾 寛(NIO, Yutaka).(74) 代理人: 特許業務法人 小笠原特許事務所
(OGASAWARA PATENT OFFICE); 〒5640063 大阪

府吹田市江坂町1丁目23番101号 大同生命江坂ビル13階 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

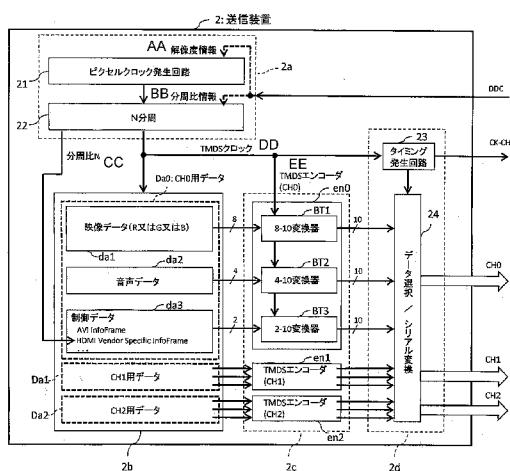
(84) (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

[続葉有]

(54) Title: TRANSMISSION DEVICE AND RECEPTION DEVICE FOR BASEBAND VIDEO DATA, AND TRANSMISSION/RECEPTION SYSTEM

(54) 発明の名称: ベースバンド映像データの送信装置および受信装置ならびに送受信システム

[図1]



- | | |
|-------------------------------------|-------------------------------|
| 2 Transmission device | en1 TMDS encoder (CH1) |
| 21 Pixel clock generation circuit | en2 TMDS encoder (CH2) |
| 22 N division | BT1 8-10 converter |
| 23 Timing generation circuit | BT2 4-10 converter |
| 24 Data selection/serial conversion | BT3 2-10 converter |
| Da0 Data for CH0 | AA Resolution information |
| Da1 Data for CH1 | BB Division ratio information |
| Da2 Data for CH2 | CC Division ratio N |
| da1 Video data (R, G, or B) | DD TMDS clock |
| da2 Audio data | EE TMDS encoder (CH0) |
| da3 Control data | |

(57) Abstract: A transmission device (2) wherein: a control unit (2a) reads, from information relating to a video specification, information about horizontal resolution and vertical resolution that can be processed by a reception device, and information about the frame rate that can be processed by the reception device, and controls the multiplexing with a video signal of information indicating the reduced frame rate that the reception device is capable of selecting within the possible processing range during the blanking period of the video signal; and a transmission unit (2d) transmits baseband video data at the reduced frame rate.

(57) 要約: 送信装置(2)において、制御部(2a)は、映像仕様に関する情報から受信装置が処理可能な水平解像度ならびに垂直解像度の情報、および、受信装置が処理可能なフレームレートの情報を読み取り、受信装置が処理可能な範囲から選択することのできる低減されたフレームレートを示す情報を映像信号のブランкиング期間に映像信号に多重する制御を行い、送信部(2d)は、低減されたフレームレートでベースバンド映像データを送信する。

WO 2013/076881 A1



OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG). 添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明 細 書

発明の名称 :

ベースバンド映像データの送信装置および受信装置ならびに送受信システム

技術分野

[0001] 本発明は少なくともベースバンド映像データの送受信が可能なベースバンド映像データ送受信システムに関する。より詳しくは、低消費電力で映像データを送受信可能なベースバンド映像音声データ送受信システムと、当該システムを構成する送信装置および受信装置とに関する。

背景技術

[0002] 近年、ベースバンド映像音声データ送受信システムの為の伝送仕様としてHDMI仕様が知られている。ベースバンドとは非圧縮を意味する。

[0003] HDMI仕様では3つのチャネルを用いて、映像データを伝送している。さらに各映像データに音声データまたは制御に用いるデータを時間軸多重して伝送を行っている（例えば非特許文献1、非特許文献2参照）。

[0004] 図9に、HDMI仕様に準拠した構成を備える送受信システム101の構成を示す。送受信システム101は、送信装置102および受信装置103を備えている。送信装置102としてはデジタルカメラ、ビデオカメラ、DVDプレーヤなどが、また、受信装置103としてはテレビ受像器、モニタなどが該当する。

[0005] 送信装置102はソース機器であり、マイクロコンピュータ102a、映像出力回路102b、TMDS出力回路102c、および、トランスマッタ102dを備えている。受信装置103はシンク機器であり、情報記憶部103a、TMDS入力回路103b、メモリ103c、および、同期信号発生部103dを備えている。

[0006] 送信装置102においては、マイクロコンピュータ102aが受信装置103のROMで構成される情報記憶部103aに格納されたEDID (Ex

tended Display Identification Data) を、 DDC (Display Data Channel) を介して読み込み、受信装置 103 が HDMI 仕様のどのような仕様に対応しているのかを確認している。 EID には、例えば受信装置 103 が表示することができるビデオフォーマットが記載されている。このビデオフォーマットは VIC (Video Identification Code : ビデオ識別コード) によって特定される（詳細は非特許文献 2 を参照）。ビデオフォーマットには解像度やフィールドレートが含まれる。

[0007] また、マイクロコンピュータ 102a は機器内の信号処理制御を行っており、例えば映像出力回路 102b に機器内部に備えられた記録媒体から記録データを読み出してメモリ上に映像データや音声データを展開する制御を行う。マイクロコンピュータ 102a は受信装置 103 から EID を受けとった後に、デジタルビデオ信号を生成する。また、当該デジタルビデオ信号のビデオフォーマットを特定する VIC を生成する。当該 VIC は AVI InfoFrame というパケットで伝送される。

[0008] TMDS 出力回路 102c は映像出力回路 102b から出力される非圧縮データのエンコードおよびパラレルシリアル変換を行う。トランスマッタ 102d は TMDS (Transition Minimized Differential Signaling) 方式により、シリアルデータを伝送路に出力する。

[0009] TMDS 伝送路においては、3つのデータチャネル (DATA0、DATA1、DATA2) および1つのクロックチャネルが用いられる。各データチャネルは R データ、 G データ、 B データのいずれかの映像データ、音声データ、および、制御データはトランスマッタ 102d により差動信号に変換されて伝送される。差動信号とは、1 信号の Hi / Lo を 2 信号の電圧差で表現する信号である。映像データは表示期間に割り当てられてラスタスキヤンデータとして伝送される。音声データおよび制御データは垂直ブランкиング期間および水平ブランкиング期間からなるブランкиング期間に割り当てら

れてパケットデータとして伝送される。制御データはAVI_InfoFrameパケットとして伝送される。

[0010] 受信装置103においては、TMDS入力回路103bが、図示しないレシーバによりTMDSデータおよびクロックを受信してシリアルパラレル変換を行った後に各データのデコードを行う。デコードされたデータはメモリ103c内の受信メモリに保持され、同期信号発生部103dが伝送されたピクセルクロックを基に、映像データが受信メモリからメモリ103c内のフレームメモリに書き込まれる。受信とともにAVI_InfoFrameパケットが解析される。フレームメモリに書き込まれたデータは、AVI_InfoFrameに記述されたビデオフォーマットに従い、同期信号発生部103dで生成される各種のタイミング信号によって映像表示に用いられ、受信メモリに保持された音声データは音声出力に用いられる。

先行技術文献

非特許文献

[0011] 非特許文献1：High-Definition Multimedia Interface Specification Version 1.3a (Nov 8 2006, HDMI Licensing, LLC)
非特許文献2：CEA-861-D (Jul 2006, Consumer Electronics Association)

発明の概要

発明が解決しようとする課題

[0012] しかしながら、上記従来の技術に従えば、静止画を送信する際にも同じ映像のフレームを送り続けることになる。TMDS方式の伝送では、1のデータと0のデータとで正負の電流がツイストペアケーブル内を入れ替わるように流れるようにしてNRZ (Non Return to Zero) 方式の交流伝送を行う。

[0013] 図10に示すように、トランスマッタTxでは、オープンドラインの2つ

の出力端子が、データDのときとデータ／Dのときとで入れ替わりON状態となる。電流源Iから出力される電流が、データDのときとデータ／Dのときとで、特性インピーダンス Z_0 の伝送路を介してレシーバRxの差動入力に接続された2つの終端抵抗 R_T のいずれを流れるかが異なり、差動入力電圧の正負が入れ替わるようになっている。2つの終端抵抗 R_T は基準電圧AVccに接続されている。

- [0014] このように、TMDS方式の传送では、各データが送受信されるごとに差動信号のスイングが発生する。しかも、TMDSでは传送特性を考慮して8ビットの映像信号をTMDSエンコーダにおいて10ビットに変換するため、当該スイングの回数は非常に多くなる。従って、静止画表示において同じ映像のフレームを送り続ける間に多数回の1と0との変化が繰り返し起こり、トランスマッタおよびレシーバの動作による無駄な消費電力およびケーブルの充放電に伴う電力損失が発生することになる。
- [0015] また、同じ画像を繰り返し送受信している間は、送受信データのエンコーダやデコーダも同じ動作を繰り返しており、無駄な消費電力を増加させる。
- [0016] 近年、上記のHDMIに代表されるデジタルインターフェースがデジタルカメラやスマートフォンなどの携帯機器に搭載されて高精細の映像を表示できるようになってきた。しかし携帯機器は電池で駆動しているため、連続的に映像表示のため出力していると、上述のように無駄な電力消費を伴って電源が早く消耗してしまう。
- [0017] 以上のように、ベースバンド映像データの传送を行う場合は、送受信を実際に用いる物理インターフェースの消費電力が問題となる。
- [0018] 本発明では、従来のHDMI仕様に親和性の高い形態であり、かつ、より消費電力を低減させるベースバンド映像データの送信装置および受信装置ならびに送受信システムを提供することを目的とする。

課題を解決するための手段

- [0019] 本発明の送信装置は、映像信号を含む信号を受信装置に送信する送信装置であって、前記受信装置が保有している処理可能な映像仕様に関する情報を

読み取り、前記受信装置が処理可能な前記映像信号を送信するように制御を行う制御部と、前記映像信号をベースバンド映像データとして送信する送信部とを備えており、前記映像信号が所定以上の複数フレームに亘って同じ映像を示す出力モードである場合に、前記制御部は、前記映像仕様に関する情報から前記受信装置が処理可能な水平解像度ならびに垂直解像度の情報、および、前記受信装置が処理可能なフレームレートの情報を読み取り、前記受信装置が処理可能な範囲から選択することのできる低減されたフレームレートを示す情報を前記映像信号のブランкиング期間に前記映像信号に多重する制御を行い、前記送信部は、前記低減されたフレームレートで前記ベースバンド映像データを送信する。

- [0020] また、前記送信装置において、前記低減されたフレームレートを示す情報は、低減前のフレームレートに対する分周比に関する情報であってもよい。
- [0021] また、前記送信装置は、前記送信部がクロックを送信する場合に、前記出力モードにおいて前記クロックの伝送レートを低減変更しなくてもよい。
- [0022] また、本発明の受信装置は、映像信号を含む信号を受信する受信装置であって、処理可能なフレームレートの情報を含む処理可能な映像仕様に関する情報を記憶する記憶部と、ベースバンド映像データからなる映像信号を含む信号を受信する受信部と、前記受信部によって受信した前記映像信号が書き込まれるフレームメモリと、前記受信部から前記フレームメモリに前記映像信号を書き込む第1のタイミングと、前記フレームメモリから前記映像信号を読み出す第2のタイミングと、を生成する同期信号発生部とを備えており、前記受信部は、受信した前記映像信号のブランкиング期間に水平解像度ならびに垂直解像度の情報、および、低減されたフレームレートを示す情報が重畳されている場合に、前記フレームレートを示す情報を前記同期信号発生部に出力し、前記同期信号発生部は、水平解像度ならびに垂直解像度の情報および、前記低減されたフレームレートを示す情報に従ったフレームレートで前記第1のタイミングを生成する。
- [0023] また、前記受信装置は、処理可能なフレームレートが2のべき乗で表され

る値を複数含む場合に、前記2のべき乗で表される各値に関するフレームレートの情報として、前記2のべき乗で表される値の最大値のみが前記記憶部に記憶されていてもよい。

[0024] また、前記受信装置は、処理可能な所定のフレームレートが特定の複数の映像仕様に共通である場合に、前記所定のフレームレートに関する情報が前記特定の複数の映像仕様にのみ適用されることを示すマスクフィールドが前記記憶部に記憶されていてもよい。

[0025] また、本発明の送受信システムは、映像信号を含む信号を送信する送信装置と、前記映像信号を含む信号を受信する受信装置とを備える送受信システムであって、前記送信装置は、前記受信装置が保有している処理可能な映像仕様に関する情報を読み取り、前記受信装置が処理可能な前記映像信号を送信するように制御を行う制御部と、前記映像信号をベースバンド映像データとして送信する送信部とを備えており、前記映像信号が所定の複数フレームに亘って同じ映像を示す出力モードである場合に、前記制御部は、前記映像仕様に関する情報から前記受信装置が処理可能な水平解像度ならびに垂直解像度の情報、および、前記受信装置が処理可能なフレームレートの情報を読み取り、前記受信装置が処理可能な範囲から選択することのできる低減されたフレームレートを示す情報を前記映像信号のブランкиング期間に前記映像信号に多重する制御を行い、前記送信部は、前記低減されたフレームレートで前記ベースバンド映像データを送信し、前記受信装置は、前記処理可能なフレームレートの情報を含む前記処理可能な映像仕様に関する情報を記憶する記憶部と、前記送信装置から送信された前記映像信号を含む信号を受信する受信部と、前記受信部によって受信した前記映像信号が書き込まれるフレームメモリと、前記受信部から前記フレームメモリに前記映像信号を書き込む第1のタイミングと、前記フレームメモリから前記映像信号を読み出す第2のタイミングと、を生成する同期信号発生部とを備えており、前記受信部は、受信した前記映像信号のブランкиング期間に水平解像度ならびに垂直解像度の情報、および、前記低減されたフレームレートを示す情報が重畠され

ている場合に、前記低減されたフレームレートを示す情報を前記同期信号発生部に出力し、前記同期信号発生部は、前記低減されたフレームレートを示す情報に従って前記低減されたフレームレートで前記第1のタイミングを生成する。

発明の効果

[0026] 本発明のベースバンド映像データの送信装置、受信装置、および、送受信システムによれば、従来のHDMI仕様に親和性の高い形態であり、かつ、より消費電力を低減させるベースバンド映像音声データ送受信システムを提供することができる。

図面の簡単な説明

[0027] [図1]図1は、本発明の実施形態を示すものであり、送信装置の構成を示すブロック図である。

[図2]図2は、本発明の実施形態を示すものであり、受信装置の構成を示すブロック図である。

[図3]図3は、本発明の実施形態を示すものであり、送受信装置の構成を示すブロック図である。

[図4]図4は、低減されたフレームレートで映像信号が伝送される様子を説明する図である。

[図5]図5は、低減されたフレームレートの情報が定義されたVSDBを含むEDIDの内容を説明する図である。

[図6]図6は、低減されたフレームレートの情報を記述したInfoFrameの内容を説明する図である。

[図7]図7は、図1の送信装置の動作を説明するフローチャートである。

[図8]図8は、図2の受信装置の動作を説明するフローチャートである。

[図9]図9は、従来技術を示すものであり、HDMI仕様の送受信を行う送受信システムの構成を示すブロック図である。

[図10]図10は、従来技術を示すものであり、TMDS方式の伝送路の構成を示す回路図である。

発明を実施するための形態

- [0028] 本発明の実施の形態を図面を参照しながら以下に説明する。
- [0029] なお、以下では、特に注記しない限り、HDMI仕様に適合した、送信装置および受信装置の概要を説明する。よって適宜HDMI仕様（非特許文献1、非特許文献2）を参照して以下の文言を解釈することができる。
- [0030] 図3に、本実施形態に係る、ベースバンド映像データからなる映像信号の送受信システム1の構成を示す。
- [0031] 送受信システム1は、送信装置2および受信装置3を備えている。送信装置2としてはデジタルカメラ、ビデオカメラ、DVDプレーヤなどが、また、受信装置3としてはテレビ受像器、モニタなどが該当する。
- [0032] 送信装置2はソース機器であり、マイクロコンピュータ2a、映像出力回路2b、TMDS出力回路2c、および、トランスマッタ2dを備えている。マイクロコンピュータ2aは制御部を構成しており、映像出力回路2b、TMDS出力回路2c、および、トランスマッタ2dは送信部を構成している。受信装置3はシンク機器であり、情報記憶部（記憶部）3a、TMDS入力回路3b、受信メモリ3c、同期信号発生部3d、および、フレームメモリ3eを備えている。TMDS入力回路3bおよび受信メモリ3cは受信部を構成している。
- [0033] 図1に、送信装置2の詳細な構成を示す。
- [0034] マイクロコンピュータ2aは、図示しないプロセッサおよびレジスタなどの他に、ピクセルクロック発生回路21およびN分周回路22を備えている。ピクセルクロック発生回路21は、マイクロコンピュータ2aの内部クロック発生回路が発生した内部クロックを用いて、基準とする映像仕様の解像度に合わせたレートのピクセルクロックを生成する。基準とする映像仕様の解像度は、後述する受信装置3の情報記憶部3aからDDCを介して読み出した映像仕様に関する情報のうち、受信装置3が処理可能な水平解像度ならびに垂直解像度の情報に従う。N分周回路22は、読み出した当該映像仕様に関する情報のうち、受信装置3が処理可能なフレームレートに関する情報

である分周比情報に従って規定されるフレームレートに従ったT M D S クロックを生成する。

- [0035] N分周回路22は、通常動画の映像データを受信装置3に送信する場合には、フレームレートに関する情報に規定された標準のフレームレートで規定されるT M D S クロックを生成する。すなわち、ピクセルクロック発生回路2aが生成したピクセルクロックに対して分周比1としたT M D S クロックを生成して後段の回路へ出力する。一方、N分周回路22は、送信装置2が静止画像、動画の一時停止画像、動画のスロー再生画像などの、所定以上の複数フレームに亘って同じ映像を示す出力モードである場合に、フレームレートに関する情報に規定された、標準のフレームレートよりもN分の1に低減されたフレームレートが存在すると、ピクセルクロック発生回路2aが生成したピクセルクロックをN分周したT M D S クロックを生成して後段の回路へ出力する。また、N分周回路22は、分周比情報に基づいてN分周動作を行う場合には分周比Nの情報を映像出力回路2bに出力する。
- [0036] 映像出力回路2bは、チャネルCH0用データD a 0、チャネルCH1用データD a 1、および、チャネルCH2用データD a 2保持する出力メモリを備えている。各チャネルのそれぞれにはR又はG又はBの映像データd a 1の伝送が割り当てられている。各チャネル用のデータは、当該映像データd a 1と、音声データd a 2と、制御データd a 3とを含んでいる。これらの各チャネル用データは、送信装置2が備える記録媒体から読み出された圧縮データがデコードにより展開されたものや、外部から入力されたデータである。各チャネル用の映像データd a 1は、受信装置3での表示駆動における表示期間に割り当てられたラスタスキャンデータである。各チャネルの音声データd a 2および制御データd a 3は、表示期間外の垂直ブランкиング期間および水平ブランкиング期間からなるブランкиング期間に時間軸多重されたパケットデータである。
- [0037] 制御データd a 3は、映像出力回路2bにおいて映像データまたは音声データの内容に応じて生成される。制御データd a 3には、映像の同期に用い

る同期信号、映像データや音声データの属性を示す属性データ、受信装置3の制御に用いられる制御信号などが含まれる。

- [0038] 属性データには受信装置3の制御に用いられる情報である `InfoFrame` というデータが含まれる。`InfoFrame` の中でも映像データ情報を用いて制御を行うために特化した `InfoFrame` として `AVI_InfoFrame` というものが存在する。`AVI_InfoFrame` の内部に記述されるデータとして `VIC` が存在する。`VIC` に表現される内容の一つには映像のフレームレートが含まれる。制御データ `da3` を受信した受信装置3は、通常はこの `VIC` に記述されたフレームレートで映像の表示を行う。
- [0039] そして、映像出力回路2bは、N分周回路22から分周比Nの情報を受け取った場合には、`VISIF (Vendor Specific InfoFrame)` 内に分周比Nの値を記述したデータを制御データ `da3` に附加する。
- [0040] このようにして、例えば、チャネルCH0用データ `Da0` には、映像データ `da1`、音声データ `da2`、同期信号および属性データからなる制御データ `da3` が含まれ、後述のようにチャネルCH0により伝送される。チャネルCH1用データ `Da1` には、映像データ `da1`、音声データ `da2`、制御信号および属性データからなる制御データ `da3` が含まれ、後述のようにチャネルCH1により伝送される。チャネルCH2用データ `Da2` には、映像データ `da1`、音声データ `da2`、制御信号および属性データからなる制御データ `da3` が含まれ、後述のようにチャネルCH2により伝送される。クロックチャネルCK-CHではTMDSクロックが伝送される。
- [0041] N分周回路22から出力されたTMDSクロックのタイミングで、8ビットパラレルの映像データ `da1`、4ビットパラレルの音声データ `da2`、および、2ビットパラレルの制御データ `da3` がTMDS出力回路2cに読み出される。TMDS出力回路2cは、チャネルCH0用のTMDSエンコーダ `en0`、チャネルCH1用のTMDSエンコーダ `en1`、および、チャネ

ルCH2用のTMDSENコーダen2を備えている。チャネルCH0用データDa0はTMDSENコーダen0に入力され、チャネルCH1用データDa1はTMDSENコーダen1に入力され、チャネルCH2用データDa2はTMDSENコーダen2に入力される。

- [0042] 各エンコーダは、8ビット→10ビット変換器BT1、4ビット→10ビット変換器BT2、および、2ビット→10ビット変換器BT3を備えている。映像データda1は8ビット→10ビット変換器BT1に入力されて10ビットのデータに符号化される。音声データda2は4ビット→10ビット変換器BT2に入力されて10ビットのデータに符号化される。制御データda3は2ビット→10ビット変換器BT3に入力されて10ビットのデータに符号化される。
- [0043] 10ビットに符号化された各データはトランスマッタ2dに出力される。トランスマッタ2dは、タイミング発生回路23およびデータ選択／シリアル変換部24を備えている。タイミング発生回路23は、N分周回路22から出力されたTMDSクロックから、トランスマッタ2dがTMDS伝送路に出力するデータのタイミング信号を生成する。
- [0044] データ選択／シリアル変換部24は、10ビットのパラレルデータである映像データda1、音声データda2、および、制御データda3を、TMDSクロックのタイミングで選択して伝送タイミングの順に並べることによりシリアルデータに変換する。そして、データ選択／シリアル変換部24は、生成したシリアルデータを前記タイミング信号によって1ビットずつ出力バッファからTMDS伝送路に出力する。データ選択／シリアル変換部24は、例えばシリアルライザにより実現可能である。
- [0045] 以上のようにして、各データが、チャネルCH0(DATA0)、チャネルCH1(DATA1)、および、チャネルCH2(DATA2)により伝送される。クロックチャネルCK-CHでは10ビットごとのタイミングを規定するTMDSクロックが伝送される。
- [0046] 図2に、受信装置3の詳細な構成を示す。

- [0047] 情報記憶部3aはEDIDを記憶している。EDIDには受信装置3がサポートするビデオフォーマット、機能、特性などの、受信装置3が処理可能な映像仕様に関する情報が記述されている。本実施形態では、EDIDのVSDB (Vendor Specification Data Block) に、新たに、標準のフレームレートの何分の1に低減されたフレームレートで受信可能であるかを記述する。記述された低減されたフレームレートが標準のフレームレートのN分の1であるとき、分周比情報としてNの値がDDCを介して送信装置2のマイクロコンピュータ2aにより読み出される。受信装置3が処理可能な垂直解像度ならびに水平解像度を示す解像度情報もマイクロコンピュータ2aにより読み出される。
- [0048] TMDS入力回路3bは、データ分離／パラレル変換部31およびTMDSデコーダ32を備えている。データ分離／パラレル変換部31は、TMDS伝送路を介してデータを図示しないレシーバにより受信し、受信した10ビットの各シリアルデータどうしをクロックチャネルから受信したTMDSクロックを用いて分離し、さらに内部クロックを用いてパラレルデータに変換する。データ分離／パラレル変換部31は、TMDSクロックをTMDSデコーダ32および同期信号発生部3dに出力する。データ分離／パラレル変換部31は、例えばデシリアライザにより実現可能である。
- [0049] TMDSデコーダ32は、10ビットのパラレルデータを8ビットのパラレルデータにデコードする。TMDSデコーダ32は、チャネルCH0用のTMDSデコーダd_e0、チャネルCH1用のTMDSデコーダd_e1、および、チャネルCH2用のTMDSデコーダd_e2を備えている。チャネルCH0用データはTMDSデコーダd_e0に入力され、チャネルCH1用データはTMDSデコーダd_e1に入力され、チャネルCH2用データはTMDSデコーダd_e2に入力される。
- [0050] 各デコーダは、10ビット－8ビット変換器BT1'、10ビット－4ビット変換器BT2'、および、10ビット－2ビット変換器BT3'を備えている。チャネルCH0用データは10ビット－8ビット変換器BT1'に

入力されて8ビットの映像データd a 1に復号される。チャネルCH 1用データは10ビット-4ビット変換器BT 2'に入力されて8ビットの音声データd a 2に復号される。チャネルCH 2用データは10ビット-2ビット変換器BT 3'に入力されて2ビットの制御データd a 3に復号される。こうしてデータD a 0、D a 1、D a 2が復号される。T M D Sデコーダ3 2は、受信した映像データを属性データまたは制御信号に基づいて、適宜加工する場合もある。

[0051] 8ビットに復号されたデータD a 0、D a 1、D a 2は受信メモリ3 cに保持される。同期信号発生部3 dはN倍回路3 3を備えている。N倍回路3 3は、受信メモリ3 cに保持されている制御データd a 3が水平解像度ならびに垂直解像度の情報および分周比Nの情報を保有していないか否かを確認する。N倍回路3 3は、制御データd a 3が分周比Nの情報を保有している場合には、データ分離／パラレル変換部3 1から出力されたT M D SクロックをN倍したピクセルクロックを生成する。N倍回路3 3は、制御データd a 3が分周比Nの情報を保有していない場合には、N=1としてピクセルクロックを生成する。同期信号発生部3 dは、この他に、制御データd a 3が保有している、送信装置2から受信した同期信号および制御信号の情報から、垂直同期信号および水平同期信号を含む、表示駆動に用いる各種のタイミング信号を生成する。

[0052] 同期信号発生部3 dは、N倍回路3 3によって生成したピクセルクロックのタイミング（第1のタイミング）で、受信メモリ3 cから1フレーム分の映像データを読み出してフレームメモリ3 eに書き込む。受信メモリ3 cに新しいフレームのデータが保持されるまでは、フレームメモリ3 eに同じ映像データd a 1が保持され、N倍回路3 3によって生成されたピクセルクロックのタイミング（第2のタイミング）で同じ映像データd a 1がN回繰り返し読み出されて表示装置への出画に用いられる。第1のタイミングは、ピクセルクロックのうちの、フレームメモリ3 eに同じ映像データd a 1が保持される間を除く期間のタイミングである点で、第2のタイミングとは

異なっている。受信メモリ 3 c に新しいフレームのデータが保持されるまでフレームメモリ 3 e に同じ映像データ d a 1 が保持されるように、制御データ d a 3 から読み出される分周比 N の情報がフレームメモリ 3 e にも供給される。

[0053] 上記の受信装置 3 には、情報記憶部 3 a が E D I D に記述する項目が追加されただけの構成であるとともに、N 遅倍回路 3 3 が同期クロックを発生させる周波数シンセサイザの分周比を変更するなどして実現可能な構成であることから、従来の受信装置の構成をほぼそのまま利用することができるという利点がある。

[0054] (消費電力低減の為の構成について)

以下に、図 1 ないし図 3 の構成により、従来の H D M I 仕様に情報を加えることで、消費電力低減を実現できることの説明を行う。

[0055] H D M I 仕様に適合した送信装置では、V I C を用いてフレームレートを受信装置へ送信している。ここで、静止画などの、所定以上の複数フレームに亘る同じ映像を出力する場合には、従来ならば同じ映像を当該フレームレートで表示し続けることになる。しかし、本実施の形態においては、送信装置 2 は従来のフレームレートよりも遅いレートで映像信号を伝送する。そして受信装置 3 は従来よりも遅いレートで伝送された映像信号を通常のフレームレートで出画する。このようにして、伝送路に流れるデータ数を削減しつつ、表示される映像のフレームレートを低下させないようにすることができる。伝送路に流れるデータ数を削減することができるので、送受信を実際に行う物理インターフェースの消費電力が低減される。

[0056] 図 4 は、送受信システム 1 によるフレームレートの低減を説明する概念図である。1 / 60 秒 (60 Hz) のフレームレートで送信している場合には約 16 ミリ秒ごとに映像データが伝送される。これに対して、例えば分周比 N = 8 の場合には、8 / 60 秒 (約 7.5 Hz) のフレームレートで送信することになるため、8 フレーム期間 = 133 ミリ秒の伝送間隔が空くことになる。例えば 4 k / 30 p の表示を行う場合に、通常のフレームレートでは

2. 97 Gbps の伝送レートであるが、N = 8 の場合にはその約 8 分の 1 の 370 Mbps の伝送レートとなる。

[0057] (EDIDへの新規データ記載について)

図 5 に、情報記憶部 3a が EDID として新たに通常のフレームレートの何分の 1 のフレームレートが受信可能であるかを記述する場合の具体例を示す。図 5 は、VSDB のデータ構造を示す。1 バイトの大きさからなるバイトブロックが順に並び、先頭ブロック側にヘッダ情報や記憶アドレスなどが定義されている。下位の n ブロック以降に示されるバイトブロックには、Rs v d (0) で表される予約ビット領域が存在している。本実施形態では、この予約ビット領域中に、低減されたフレームレートで処理が可能であることを示す「Low_Reflesh」を例えば 1 ビット分を用いて定義する。そして、さらに後段のブロックにおいて、処理可能な低減されたフレームレートがどのような値であるかを示す N の値が記述される。

[0058] ここでは N は送信装置 2 が TMDS クロックを生成するための分周比である。N = 2 であれば分周比として 2 のみが可能であることを示し、N = 8 であれば分周比として 2、4、8 の 3 通りを取りることが可能であることを示している。N を取り得る値の数だけ個別のバイトブロックに記述してもよいが、処理可能なフレームレートが 2 のべき乗で表される値を複数含む場合に、2 のべき乗で表される各値に関するフレームレートの情報として、2 のべき乗で表される値の最大値のみを記述することにより、EDID の記憶サイズの拡大を抑制することができる。EDID を記憶する ROM は一般に 256 バイト程度の記憶容量の小さい有限エリアしかないので、予約ビット領域に余裕が無いのが通常であり、本機能の実現の為に消費する記憶サイズの拡大の抑制によって、他の機能の実現の為に消費する記憶エリアの確保を可能であるという効果がある。

[0059] このように EDID 中に受信装置 3 が処理可能な低減されたフレームレートの情報を記述して送信装置 2 に読み取り可能とすることにより、送信装置 2 が受信装置 3 の受信可能ではないフレームレートの信号を送信してしまうこ

とが防止される。

[0060] また、処理可能な所定のフレームレートが特定の複数の映像仕様に共通である場合に、所定のフレームレートに関する情報が特定の複数の映像仕様にのみ適用されることを示すマスクフィールドが前記情報記憶部3aに記憶されるようにしてよい。例えば分周比Nが全てのVICリストに適用可能ではなく、そのうちの特定の複数のVICリストにのみ適用可能であるならば、全てのVIC番号から特定の複数のVIC番号のみを抜き出すマスクデータをマスクフィールドに記述するようにする。これにより、EDIDの記憶サイズの拡大をさらに抑制することができる。

[0061] (新たなInfoFrameの創設について)

前述したように、送信装置2では、属性データの一つとして新たなInfoFrameが定義される。当該InfoFrame(以下新InfoFrameと呼ぶ)にはフレームレートをどの程度遅くするのかについての記述が行われる。具体的な一例として、VICに記載したフレームレートの何分の1で映像信号を送信するのかをVSIFに記述する場合に、例えばVICに記載したフレームレートが60Hzであって、送信するフレームレートが7.5Hzであれば、新InfoFrameには8と記載する。

[0062] このようにすると次のような利点がある。すなわち、受信装置3はVICに記載されたフレームレートと新InfoFrameに記載された数値とを演算することで、容易に、どの程度フレームレートが低減されているのかを知ることができる。また、受信装置3は本来出画すべきフレームレートについては従来のHDMI仕様に適合した方式で知ることができる。

[0063] 図6に、VSIF内に分周比Nの値を記述する具体例を示す。1バイトの大きさからなるバイトブロックが順に並び、先頭ブロック側にヘッダ情報や記憶アドレスなどが定義されている。ブロックPB4の第5ビットから第7ビットにかけて、ビデオフォーマットの種類が記述されており、例えばビデオフォーマットの種類を「Low Refreshモード」であることを示す「100」として図6中のHDMI_Video_Formatフィール

ド3ビットを用いて記述する。この「100」は、例えばHDMIのビデオフォーマットの種類を定義するために予約された番号の中から選択して定義することが可能である。続くブロックPB5では、ブロックPB4で定義された「Low Refresh Mode」がどのような値のNになるのかが「D」として記述される。ここで、受信装置3のEDIDにおいて $N = 8$ のように複数の分周比が処理可能であることが示されている場合に、「D」として記述するNとしては、2、4、8のように受信装置3が処理可能な範囲から1つを選択することが可能である。

- [0064] いま、この新InfoFrameとは別に伝送されているAVI_InfoFrame内で伝送されるVIC値によって一意に定義されるフレームレート値がAであるとしたとき、この「D」値との組み合わせで、現在伝送されているHDMI信号のフレームレートは、AのD分の1 ($= A / D$) であることを表す。なお、伝送される映像の水平解像度及び垂直解像度は、もとのVIC値によって定義された値からの変更はない。
- [0065] もちろんVICおよび新InfoFrameを利用せずに、他の方式を用いて伝送される映像の出画すべきフレームレートと水平解像度及び垂直解像度とを別途、送信装置2が受信装置3に知らせててもよい。例えば信号線を増設して当該レートを伝える方式が考えられる。しかし新InfoFrameを用いた方式は従来のHDMI機器の構成を踏襲することが可能であり、かつ、演算量が少ないという利点がある。

[0066] (クロックチャネルの継続について)

従来のHDMI仕様によれば、クロックチャネルでは映像信号のクロックが伝送される。ここで、本実施の形態のように本来のフレームレートより遅いフレームレートで伝送系を構成する場合は、クロックも当然に遅くなる。前述の送受信システム1では、TMDSクロックをN分の1のレートで伝送した。しかしここで、クロックチャネルで伝送するクロックを本来の映像信号のクロックで伝送しても構わない。すなわち、例えば1080p/60Hzの映像であれば映像信号クロックは148.5MHzがクロックスピード

であるが、フレームレートを下げた場合もこのクロックを伝送し続けるということである。このようにすると、受信側でのクロック生成回路を従来と同じ構成で実現可能となる利点がある。

- [0067] T M D S クロックをN分の1のレートで伝送する場合も元のクロックレートのまま伝送する場合も、共に、クロックおよび映像データの送出は連続的に行われるものとする。元のクロックレートのまま伝送する場合には、元のN分の1のレートではない映像信号に切り替わった場合にも、受信側でのクロックの再引き込みの必要性がなくなり、シームレスな出画を可能とすることができる。制御データd a 3に分周比Nの情報を含ませたので、受信装置3側でフレームレートが低減されたことは認識可能であることから、クロックの伝送レートが変更されることは受信障害とはならない。
- [0068] 図7に、送信装置2の動作を説明するフローチャートを示す。これらの動作は制御プログラムあるいはハードアエア動作のいずれでも実現可能である。
- [0069] マイクロコンピュータ2aは、電源立ち上げ時やケーブルが接続された時等に受信装置3中にある情報記憶部3aから、低フレームレートで受信可能かどうかを読み取る（ステップS701）。読み取った結果、低フレームレートでの受信ができない場合は従来のHDMI伝送方式で伝送すべきであると判断する（S710）。映像信号出力回路2bの出力が静止画やフレームレートが低い等、低フレームレート伝送可能モードであるときに、本実施形態の低フレームレートモードでの伝送が開始される（S702）。
- [0070] マイクロコンピュータ2aは、各データと、クロックと、映像信号が低フレーム伝送モードであることの制御信号をブランкиング期間のパケット（infoFrame）に出力し（S703）、低フレームレート伝送モードでなかった場合は、従来のHDMI伝送方式で伝送すべきであると判断する（S710）。
- [0071] 次に図8に、受信装置3の動作を説明するフローチャートを示す。これらの動作は制御プログラムあるいはハードウエア動作のいずれでも実現可能で

ある。

- [0072] 伝送される映像信号のブランкиング期間のパケット（新 *I n f o F r a m e*）に低フレームレート伝送モードであることを示す情報が重畠されているかどうかの信号を読み取り（S 801）、低フレームレート伝送モードでなかった場合は従来のHDMI受信を行う（S 810）。
- [0073] 低フレームレート伝送モードのフラグを検出したら、送信装置2から伝送されてくる映像信号を受信メモリ3cの領域n+1にビデオ映像を書き込む（S 802）。このとき映像信号のフレームメモリ3eへの読み出し（表示）は、前回の映像更新時に記憶した受信メモリ3cの領域nのビデオデータを読み出している。
- [0074] 受信メモリ3cへの映像信号の書き込みが完了すると、受信メモリ3cの領域n+1から映像信号を表示するための同期信号発生回路3dで発生された同期信号によって、フレームメモリ3eから読み出し表示される（S 803）。
- [0075] 以上、本実施形態について説明した。
- [0076] 本実施形態の構成は、図1に記載の情報記憶部3aがCEC（*C o n s u m e r E l e c t r o n i c s C o n t r o l*）による通信で実施されるものも含む。
- [0077] なお、DP（*D i s p l a y P o r t*：ディスプレイポート）技術において行われる非圧縮映像データのメインリンクによる伝送において、ブランкиング期間に同様のデータを挿入してもよい。DPでは、シンクからソースへのEDIDの読み込みはAUXチャネルを通して行われる。非同期伝送であるのでクロックチャネルは存在しない。また、DVI（*D i g i t a l V i s u a l I n t e r f a c e*）において行われる非圧縮映像データのTMDS伝送において、ブランкиング期間に同様のデータを挿入してもよい。DVIでは、シンクからソースへのEDIDの読み込みはDDC（*D i d s p l a y D a t a C h a n n e l*）を通して行われる。これらの伝送仕様以外の非圧縮データ伝送であってもよいし、無線による非圧縮データ伝送

であってもよい。

[0078] また、送信装置と受信装置との通信の間にリピータが介在してもよい。

産業上の利用可能性

[0079] 本発明は、従来のHDMI仕様に適合させる形で、静止画を伝送する伝送方式として特に有用である。

符号の説明

- [0080] 1 送受信システム
- 2 送信装置
- 2 a マイクロコンピュータ
- 3 受信装置
- 3 a 情報記憶部
- 3 d 同期信号発生部
- 3 e フレームメモリ
- N 分周比

請求の範囲

- [請求項1] 映像信号を含む信号を受信装置に送信する送信装置であって、
前記受信装置が保有している処理可能な映像仕様に関する情報を読み取り、前記受信装置が処理可能な前記映像信号を送信するように制御を行う制御部と、
前記映像信号をベースバンド映像データとして送信する送信部とを備えており、
前記映像信号が所定以上の複数フレームに亘って同じ映像を示す出力モードである場合に、
前記制御部は、前記映像仕様に関する情報から前記受信装置が処理可能な水平解像度ならびに垂直解像度の情報、および、前記受信装置が処理可能なフレームレートの情報を読み取り、前記受信装置が処理可能な範囲から選択することのできる低減されたフレームレートを示す情報を前記映像信号のブランкиング期間に前記映像信号に多重する制御を行い、
前記送信部は、前記低減されたフレームレートで前記ベースバンド映像データを送信することを特徴とする送信装置。
- [請求項2] 前記低減されたフレームレートを示す情報は、低減前のフレームレートに対する分周比に関する情報であることを特徴とする請求項1に記載の送信装置。
- [請求項3] 前記送信部がクロックを送信する場合に、前記出力モードにおいて前記クロックの伝送レートは低減しないで伝送することを特徴とする請求項1または2に記載の送信装置。
- [請求項4] 映像信号を含む信号を受信する受信装置であって、
処理可能なフレームレートの情報を含む処理可能な映像仕様に関する情報を記憶する記憶部と、
ベースバンド映像データからなる映像信号を含む信号を受信する受信部と、

前記受信部によって受信した前記映像信号が書き込まれるフレームメモリと、

前記受信部から前記フレームメモリに前記映像信号を書き込む第1のタイミングと、前記フレームメモリから前記映像信号を読み出す第2のタイミングと、を生成する同期信号発生部とを備えており、

前記受信部は、受信した前記映像信号のブランкиング期間に水平解像度ならびに垂直解像度の情報、および、低減されたフレームレートを示す情報が重畳されている場合に、前記フレームレートを示す情報を前記同期信号発生部に出力し、

前記同期信号発生部は、水平解像度ならびに垂直解像度の情報および、前記低減されたフレームレートを示す情報に従ったフレームレートで前記第1のタイミングを生成することを特徴とする受信装置。

[請求項5]

処理可能なフレームレートが2のべき乗で表される値を複数含む場合に、前記2のべき乗で表される各値に関するフレームレートの情報として、前記2のべき乗で表される値の最大値のみが前記記憶部に記憶されていることを特徴とする請求項4に記載の受信装置。

[請求項6]

処理可能な所定のフレームレートが特定の複数の映像仕様に共通である場合に、前記所定のフレームレートに関する情報が前記特定の複数の映像仕様にのみ適用されることを示すマスクフィールドが前記記憶部に記憶されていることを特徴とする請求項4または5に記載の受信装置。

[請求項7]

映像信号を含む信号を送信する送信装置と、前記映像信号を含む信号を受信する受信装置とを備える送受信システムであって、

前記送信装置は、

前記受信装置が保有している処理可能な映像仕様に関する情報を読み取り、前記受信装置が処理可能な前記映像信号を送信するように制御を行う制御部と、

前記映像信号をベースバンド映像データとして送信する送信部と

を備えており、

前記映像信号が所定の複数フレームに亘って同じ映像を示す出力モードである場合に、

前記制御部は、前記映像仕様に関する情報から前記受信装置が処理可能な水平解像度ならびに垂直解像度の情報、および、前記受信装置が処理可能なフレームレートの情報を読み取り、前記受信装置が処理可能な範囲から選択することのできる低減されたフレームレートを示す情報を前記映像信号のブランкиング期間に前記映像信号に多重する制御を行い、

前記送信部は、前記低減されたフレームレートで前記ベースバンド映像データを送信し、

前記受信装置は、

前記処理可能なフレームレートの情報を含む前記処理可能な映像仕様に関する情報を記憶する記憶部と、

前記送信装置から送信された前記映像信号を含む信号を受信する受信部と、

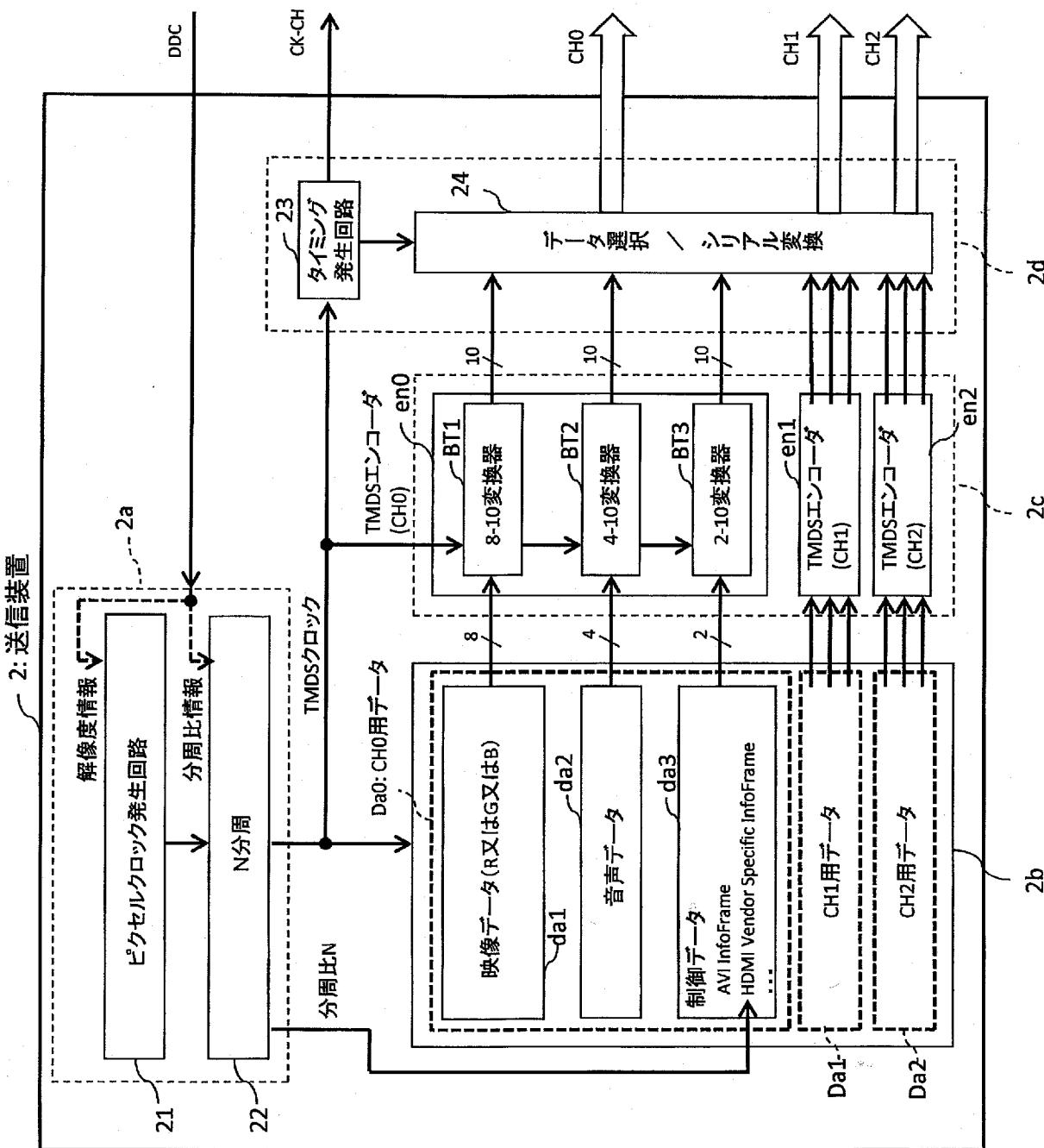
前記受信部によって受信した前記映像信号が書き込まれるフレームメモリと、

前記受信部から前記フレームメモリに前記映像信号を書き込む第1のタイミングと、前記フレームメモリから前記映像信号を読み出す第2のタイミングと、を生成する同期信号発生部とを備えており、

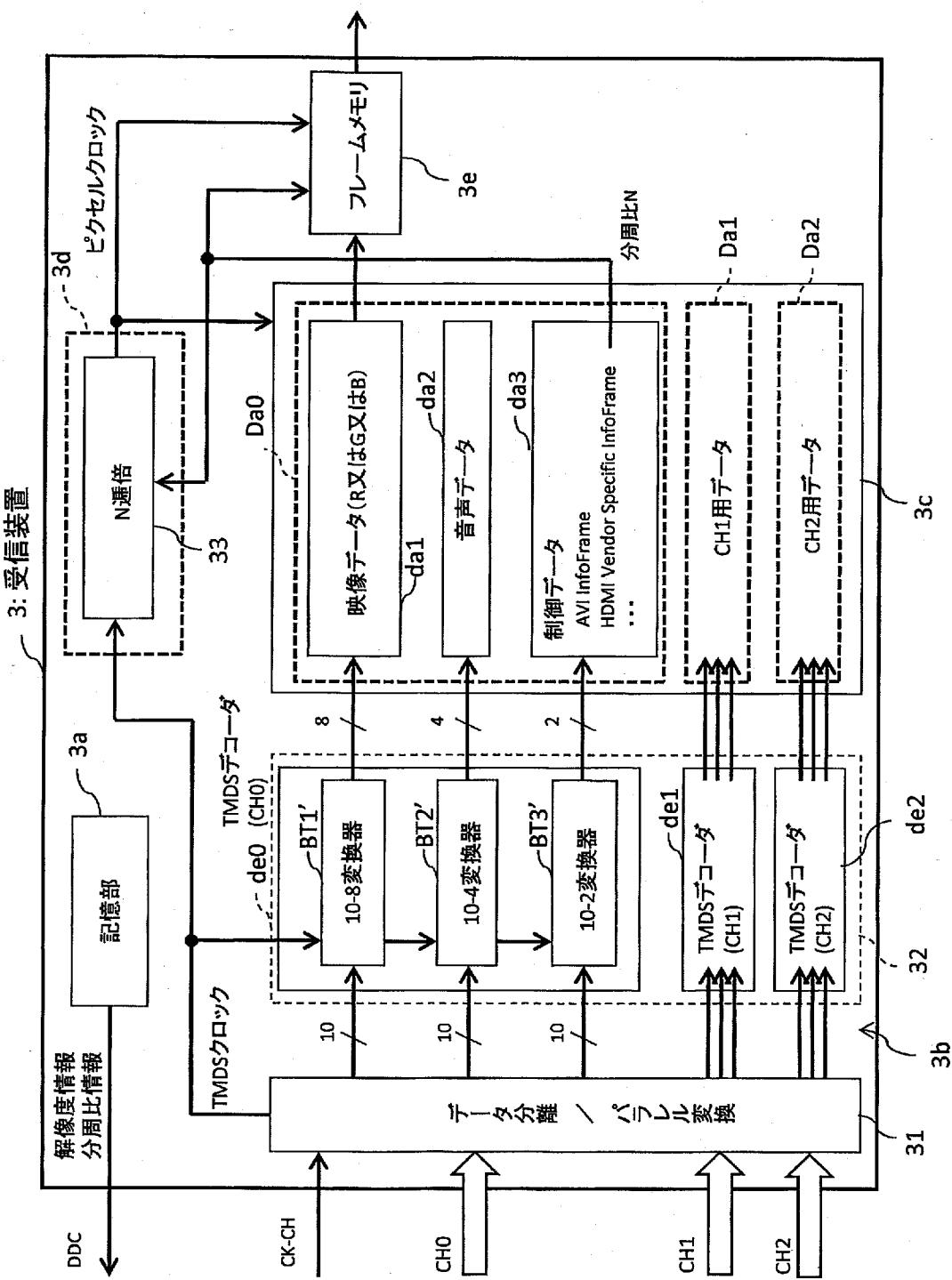
前記受信部は、受信した前記映像信号のブランкиング期間に水平解像度ならびに垂直解像度の情報、および、前記低減されたフレームレートを示す情報が重畠されている場合に、前記低減されたフレームレートを示す情報を前記同期信号発生部に出力し、

前記同期信号発生部は、前記低減されたフレームレートを示す情報に従って前記低減されたフレームレートで前記第1のタイミングを生成することを特徴とする送受信システム。

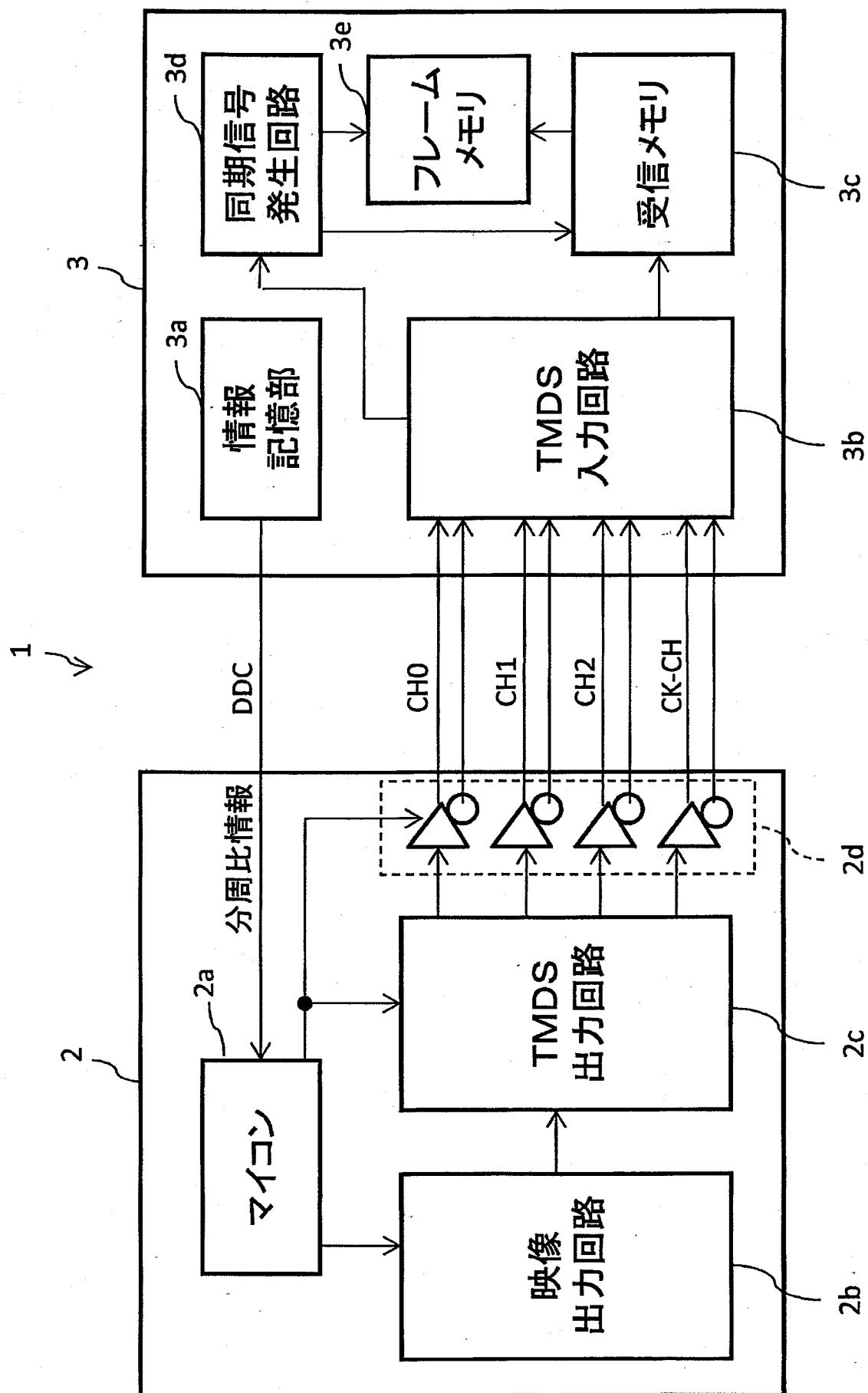
[図1]



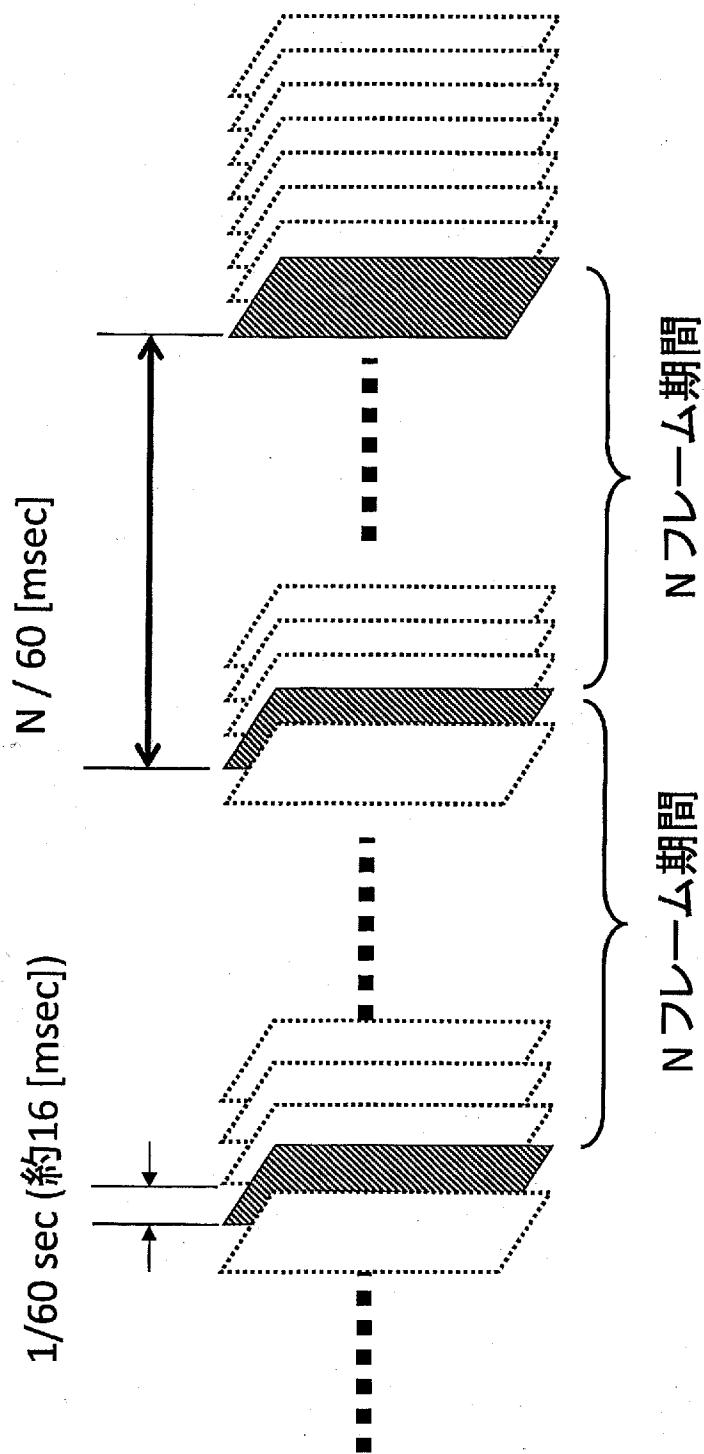
[図2]



[図3]



[図4]



[図5]

Byte #	7	6	5	4	3	2	1	0
0	Vendor-specific tag code (=3)				Length (=N)			
1								
2								
3								

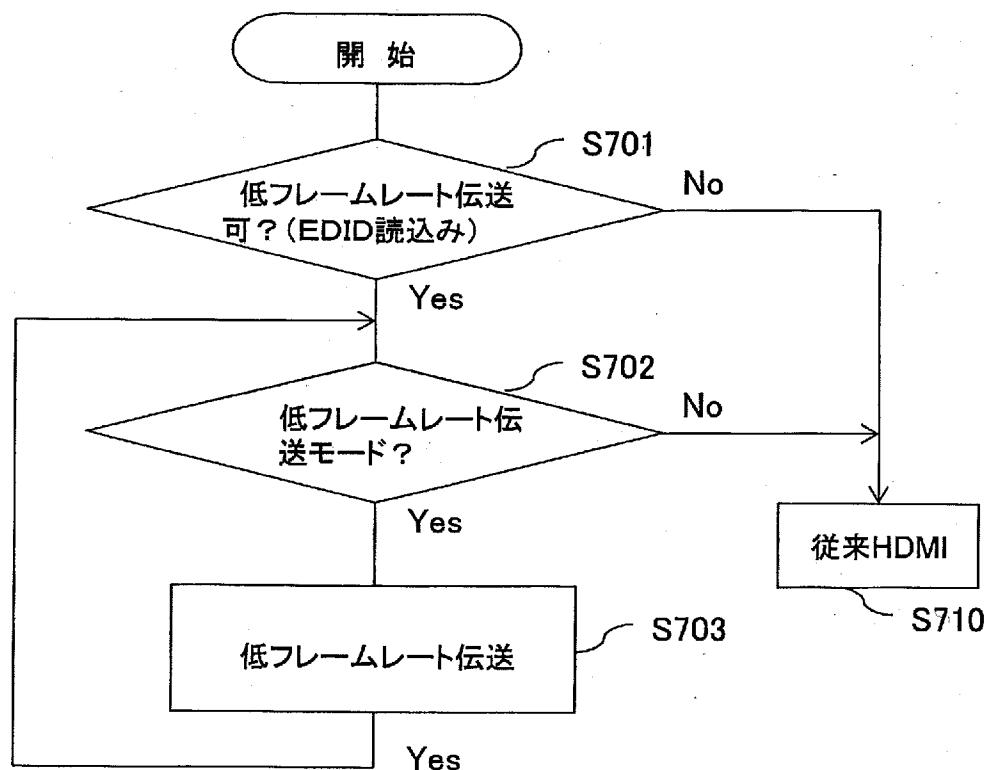
24-bit IEEE Registration Identifier (0X 00 0C 03)
(least significant byte first)

30

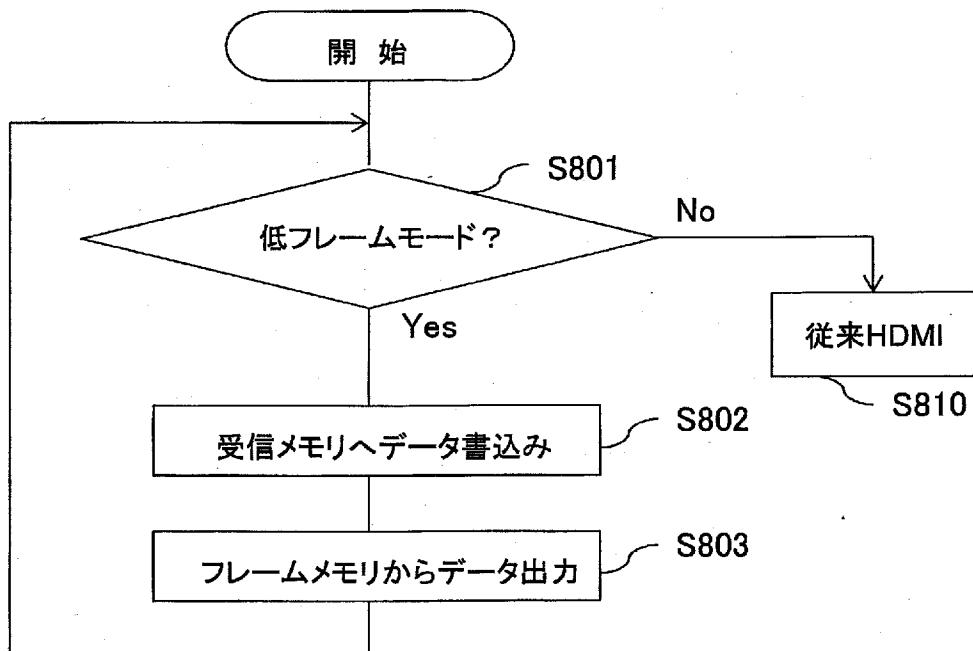
n	定義済	定義済	定義済	Low_Reflesh	Rsvd (0)	Rsvd (0)
n+1		定義済		定義済		
n+2			定義済			
...			...			

[図6]

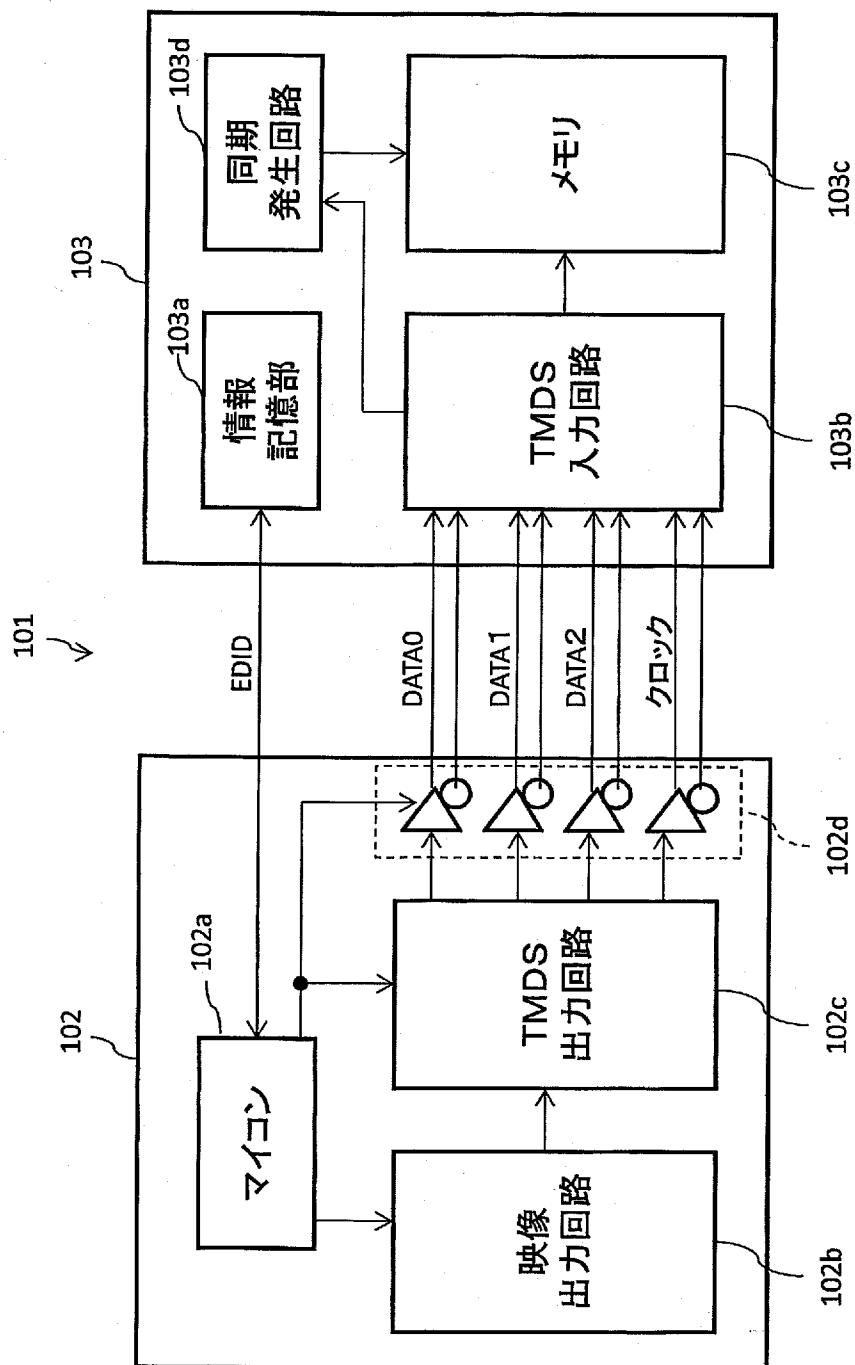
[図7]



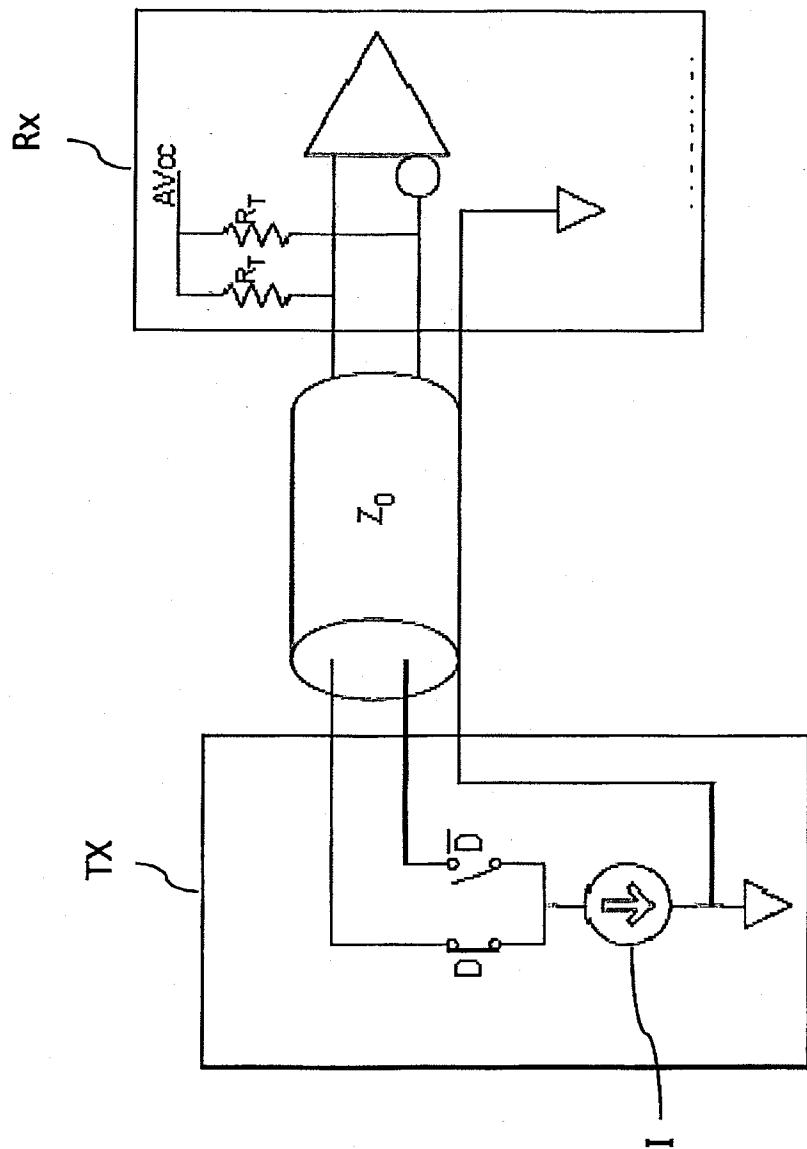
[図8]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/000564

A. CLASSIFICATION OF SUBJECT MATTER

H04N7/173 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H04N7/173

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
 Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2012
 Kokai Jitsuyo Shinan Koho 1971-2012 Toroku Jitsuyo Shinan Koho 1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-103806 A (Matsushita Electric Industrial Co., Ltd.), 01 May 2008 (01.05.2008), claim 1 (Family: none)	1-7
A	JP 2007-240741 A (Canon Inc.), 20 September 2007 (20.09.2007), paragraphs [0010], [0014] & US 2009/0033969 A1 & EP 1991981 A & WO 2007/105548 A1 & CN 101395656 A	1-7
A	JP 2008-187536 A (Canon Inc.), 14 August 2008 (14.08.2008), paragraphs [0004], [0008] & US 2008/0180551 A1 & CN 101237548 A	1-7

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:	
"A"	document defining the general state of the art which is not considered to be of particular relevance
"E"	earlier application or patent but published on or after the international filing date
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O"	document referring to an oral disclosure, use, exhibition or other means
"P"	document published prior to the international filing date but later than the priority date claimed
"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&"	document member of the same patent family

Date of the actual completion of the international search
08 February, 2012 (08.02.12)

Date of mailing of the international search report
21 February, 2012 (21.02.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/000564

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2009-272778 A (Canon Inc.) , 19 November 2009 (19.11.2009) , paragraphs [0006] to [0008] (Family: none)	1-7

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H04N7/173 (2011.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H04N7/173

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2012年
日本国実用新案登録公報	1996-2012年
日本国登録実用新案公報	1994-2012年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-103806 A (松下電器産業株式会社) 2008.05.01, 【請求項1】 (ファミリーなし)	1-7
A	JP 2007-240741 A (キヤノン株式会社) 2007.09.20, 段落【0010】、【0014】 & US 2009/0033969 A1 & EP 1991981 A & WO 2007/105548 A1 & CN 101395656 A	1-7

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」同一パテントファミリー文献

国際調査を完了した日

08.02.2012

国際調査報告の発送日

21.02.2012

国際調査機関の名称及びあて先

日本国特許庁（ISA/JP）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許序審査官（権限のある職員）

矢野 光治

5C 3783

電話番号 03-3581-1101 内線 3541

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-187536 A (キヤノン株式会社) 2008.08.14, 段落【0004】、【0008】 & US 2008/0180551 A1 & CN 101237548 A	1 - 7
A	JP 2009-272778 A (キヤノン株式会社) 2009.11.19, 段落【0006】 - 【0008】 (ファミリーなし)	1 - 7