(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第6390803号
(P6390803)

(45)発行日　平成30年9月19日(2018.9.19)　(24)登録日　平成30年8月31日(2018.8.31)

(51)Int.Cl.		F I		
H01L 23/48	***(2006.01)***	H01L	23/48	Q
H01L 21/52	***(2006.01)***	H01L	23/48	S
		H01L	21/52	A

請求項の数 8　(全 16 頁)

(21)出願番号　特願2017-561556(P2017-561556)
(86)(22)出願日　平成28年12月16日(2016.12.16)
(86)国際出願番号　PCT/JP2016/087477
(87)国際公開番号　WO2017/122491
(87)国際公開日　平成29年7月20日(2017.7.20)
審査請求日　平成30年6月29日(2018.6.29)
(31)優先権主張番号　特願2016-5501(P2016-5501)
(32)優先日　平成28年1月14日(2016.1.14)
(33)優先権主張国　日本国(JP)

早期審査対象出願

(73)特許権者　000006231
株式会社村田製作所
京都府長岡京市東神足１丁目１０番１号
(74)代理人　100142365
弁理士　白井　宏紀
(74)代理人　100103056
弁理士　境　正寿
(74)代理人　100146064
弁理士　吉田　玲子
(72)発明者　佐藤　朝彦
日本国　京都府長岡京市東神足１丁目１０番１号　株式会社村田製作所内
(72)発明者　小牧　孝泰
日本国　京都府長岡京市東神足１丁目１０番１号　株式会社村田製作所内

最終頁に続く

(54)【発明の名称】半導体モジュール

(57)【特許請求の範囲】
【請求項１】
基板と、
前記基板に設けられたパッド電極と、
前記パッド電極と接合されたリードと、
前記リードに載置された半導体素子と、
前記基板の少なくとも一部、前記リードの一部、および前記半導体素子をモールドする封止樹脂と、
を備える半導体モジュールであって、
前記リードには平面視で前記パッド電極よりも大きくかつ前記半導体素子よりも小さい開口部が形成され、
前記リードは前記パッド電極が前記開口部に収まるように前記基板に設けられ、
前記開口部には接合材が充填され、
前記半導体素子は前記開口部を覆うように前記リードに載置されている、
ことを特徴とする、半導体モジュール。
【請求項２】
前記リードの壁面および前記基板の上面の少なくとも一方には前記リードの外側と前記開口部とを連通させる連通部が形成されている、請求項１記載の半導体モジュール。
【請求項３】
前記基板の上面のうち前記リードの外側でかつ前記連通部の近傍の位置に設けられたラ

ンド電極をさらに備える、請求項２記載の半導体モジュール。
【請求項４】
前記ランド電極は平面視で前記リードの外縁に沿って延在する、請求項３記載の半導体モジュール。
【請求項５】
前記接合材ははんだであり、
前記リードの上面のはんだ濡れ性は前記リードの他の面のはんだ濡れ性よりも劣る、請求項１ないし４のいずれかに記載の半導体モジュール。
【請求項６】
前記基板に設けられた別パッド電極をさらに備え、
前記パッド電極の上面の前記基板からの高さは、前記別パッド電極の前記基板からの高さよりも高く、かつ前記リードの上面の前記基板からの高さよりも低い、請求項１ないし５のいずれかに記載の半導体モジュール。
【請求項７】
前記パッド電極の外側面は平面視で凹凸形状を有し、
前記開口部の内側面は前記パッド電極の外側面の凹凸形状と噛み合う凹凸形状を有する、請求項１ないし６のいずれかに記載の半導体モジュール。
【請求項８】
前記パッド電極は前記基板の上面に設けられ、
前記基板はその下面に前記封止樹脂から露出する金属板を有する、請求項１ないし７のいずれかに記載の半導体モジュール。
【発明の詳細な説明】
【技術分野】
【０００１】
この発明は、半導体モジュールに関し、特に、基板に設けられたパッド電極と、パッド電極と接合されたリードと、リードに載置された半導体素子と、基板の少なくとも一部，リードの一部，および半導体素子とをモールドする封止樹脂とを備える、半導体モジュールに関する。
【背景技術】
【０００２】
この種の半導体モジュールの一例が、特許文献１に開示されている。この開示によれば、放熱板上に絶縁層が配置され、当該絶縁層上のパッド電極（回路パターン層）にリードフレームがはんだで接続され、リードフレームのダイパッド部に半導体素子が搭載される。ここで、半導体素子とリードフレームとの間には、はんだフィレットが形成される。
【先行技術文献】
【特許文献】
【０００３】
【特許文献１】特許第３４２９９２１号公報
【発明の概要】
【発明が解決しようとする課題】
【０００４】
半導体素子の主たる材料はシリコンであり、リードフレームの材料は一般的にはＣｕである。したがって、半導体素子がリードフレームに搭載されかつはんだフィレットが形成された状態で樹脂モールドによって１パッケージ化されると、温度サイクル等の熱履歴によってモールド樹脂とはんだフィレットとの界面に剥離が生じ、この剥離を起点として、半導体素子およびリードフレームの各々とモールド樹脂との界面に剥離が広がるという課題がある。
【０００５】
モールド樹脂とはんだフィレットとの間で密着が弱くなり剥離が発生するメカニズムは以下のとおりである。つまり、基本的には、（１）はんだフィレットが各種ストレスで収

縮する、（２）半導体素子（シリコン材）とリードフレーム（Ｃｕ材）との線膨張係数差によって両者の接合部（この場合は、はんだフィレット部）に大きな応力が発生する、の２つが原因となって剥離が発生する。

【０００６】

より詳しく説明すると、たとえば空気は水中でも存在する。通常、空気はミクロな泡として存在しており、減圧されたり、攪拌されたり、熱の変化があったりすると、ミクロな泡が大きな泡に成長し、成長した泡が水面へ移動する。溶融後固体化するはんだの場合も同様（はんだフィレットにも空気が存在している）であり、溶融時は、大よそ１気圧、２４０℃前後の環境下で拮抗する圧力以下で、内部の気泡が成長する。

【０００７】

これが、温度サイクルそのほか経月的化学変化も込みで、気泡自体が金属酸化で食われる現象（気泡中の酸素がはんだとの酸化反応によって酸化物に変わり、これによって気泡が消失する現象）を発生させ、或いは、気泡がある程度の大きさまで集合し、応力集中ポイントに向かって系外排出される現象を発生させる。この現象によりはんだフィレットも収縮するので、はんだフィレットとモールド樹脂との密着性が悪化する。

【０００８】

加えて、半導体素子とリードフレームとの接合部（はんだフィレット部）には、温度サイクルが加わった場合に、シリコンとＣｕとの線膨張係数差に起因する応力が発生する。はんだフィレットとモールド樹脂との密着性ははんだフィレットの収縮によって悪化しているため、線膨張係数差に起因する応力によってはんだフィレットとモールド樹脂との界面に剥離が起こり、ここを起点に半導体素子およびリードフレームの各々とモールド樹脂との界面に剥離が広がることになる。

【０００９】

はんだフィレットとモールド樹脂との界面（図２３において破線で示す部分）に剥離が生じるまでの過程の一例を、図２４（Ａ）～図２４（Ｅ）に示す。最初は、モールド樹脂とはんだフィレットとが互いに密着しているが、熱サイクルがかかると、はんだに溶けている空気がミクロの泡となって現れる（図２４（Ａ），図２４（Ｂ）参照）。ミクロの泡は、はんだフィレットの表面に集まって大きな泡に成長し、その後に弾ける（図２４（Ｃ），図２４（Ｄ）参照）。この結果、はんだフィレットとモールド樹脂との界面に剥離ないし空洞が発生する（図２４（Ｅ）参照）。図２４は、現象を分かりやすく図示しているが、実際の剥離は１μｍ以下のわずかなものである。

【００１０】

こうして生じた剥離は、半導体パッケージの信頼性に問題を起こす原因となる。つまり、剥離によって生じた空間には時間経過とともに水分が蓄積されていくため、蓄積された水分によって半導体素子がショートまたは腐食し、或いは蓄積された水分が半導体素子の動作時に生じる高温によって水蒸気爆発を起こして半導体素子に致命的なダメージを与える。このように、従来構造では、半導体素子とモールド樹脂との間の剥離が製品の信頼性を著しく低下させてしまうおそれがある。

【００１１】

それゆえに、この発明の主たる目的は、製品の信頼性が低下する懸念を軽減することができる、半導体モジュールを提供することである。

【課題を解決するための手段】

【００１２】

この発明に係る半導体モジュールは、基板と、基板に設けられたパッド電極と、パッド電極と接合されたリードと、リードに載置された半導体素子と、基板の少なくとも一部、リードの一部、および半導体素子をモールドする封止樹脂と、を備える半導体モジュールであって、リードには平面視でパッド電極よりも大きくかつ半導体素子よりも小さい開口部が形成され、リードはパッド電極が開口部に収まるように基板に設けられ、開口部には接合材が充填され、半導体素子は開口部を覆うようにリードに載置されている、ことを特徴とする。

【００１３】
開口部は半導体素子によって覆われ、半導体素子，リードおよびパッド電極は開口部に充填された接合材によって一体的に接合される。これによって、接合材が半導体素子とリードとの隙間から漏れ出して封止樹脂に接触する懸念が軽減され、ひいては、漏れ出した接合材と封止樹脂との界面に剥離が生じたり、半導体素子およびリードの各々と封止樹脂との界面に剥離が広がったりする懸念、つまりは半導体モジュールの信頼性が低下する懸念が軽減される。
【００１４】
好ましくは、リードの壁面および基板の上面の少なくとも一方にはリードの外側と開口部とを連通させる連通部が形成されている。開口部内の余分な接合材は、真空リフロー炉を用いた製造時に連通部を経て排出される。これによって、半導体素子とリードとの間から余分な接合材が漏れ出し、漏れ出した接合材が封止樹脂と接触する懸念が軽減される。
【００１５】
さらに好ましくは、基板の上面のうちリードの外側でかつ連通部の近傍の位置に設けられたランド電極がさらに備えられる。連通部から排出された接合材は、ランド電極に吸着される。これによって、基板上の回路がショートする懸念を軽減することができる。
【００１６】
ランド電極は、平面視でリードの外縁に沿って延在させるようにしてもよい。半導体素子から発せられた熱は、ランド電極を経て基板から放出される。これによって、放熱性能を高めることができる。
【００１７】
好ましくは、接合材ははんだであり、リードの上面のはんだ濡れ性はリードの他の面のはんだ濡れ性よりも劣る。これによって、リードと半導体素子との間にはんだが進入する懸念を軽減することができる。
【００１８】
好ましくは、基板に設けられた別パッド電極がさらに備えられ、パッド電極の上面の基板からの高さは、別パッド電極の基板からの高さよりも高く、かつリードの上面の基板からの高さよりも低い。これによって、半導体素子をリードに接合する際に使用する接合材の量を抑えることができ、本願発明の構造を容易に作製することができる。
【００１９】
好ましくは、パッド電極の外側面は平面視で凹凸形状を有し、開口部の内側面はパッド電極の外側面の凹凸形状と噛み合う凹凸形状を有する。これによって、基板とリードとの位置合わせを容易化できるとともに、位置合わせ精度を高めることができる。
【００２０】
好ましくは、パッド電極は基板の上面に設けられ、基板はその下面に封止樹脂から露出する金属板を有する。これによって、半導体素子が発する熱の放熱性能を高めることができ、封止樹脂が基板から剥離する懸念を軽減できる。
【発明の効果】
【００２１】
この発明によれば、製品の信頼性が低下する懸念を軽減することができる。
【００２２】
この発明の上述の目的，その他の目的，特徴および利点は、図面を参照して行う以下の実施例の詳細な説明から一層明らかとなろう。
【図面の簡単な説明】
【００２３】
【図１】（Ａ）はこの実施例のパワー半導体モジュールの側面を示す側面図であり、（Ｂ）は当該パワー半導体モジュールのＡ－Ａ断面（図２（Ａ）に示すＡ－Ａ断面）を示す断面図であり、（Ｃ）は当該パワー半導体モジュールの上面を示す上面図である。
【図２】（Ａ）は当該パワー半導体モジュールの或る水平断面を示す断面図であり、（Ｂ）は当該パワー半導体モジュールの下面を示す下面図である。

【図３】（Ａ）は当該パワー半導体モジュールを構成するリードの上面を示す上面図であり、（Ｂ）は当該リードの側面を示す側面図である。
【図４】（Ａ）は基板上のパッド電極とリードとの位置関係を上方から示す図解図であり、（Ｂ）は（Ａ）に示す構造のＢ－Ｂ断面を示す図解図である。
【図５】（Ａ）は基板上のパッド電極にはんだ接合されたリードとリードの上面に実装されたパワー半導体素子との位置関係を上方から示す図解図であり、（Ｂ）は当該位置関係を側方から示す図解図である。
【図６】（Ａ）は図５（Ａ）に示す構造のＣ－Ｃ断面を示す断面図であり、（Ｂ）は図５（Ｂ）に示す構造のＤ－Ｄ断面を示す断面図である。
【図７】（Ａ）は他の実施例のパワー半導体モジュールを構成するリードの上面を示す上面図であり、（Ｂ）は当該リードの側面を示す側面図である。
【図８】基板上のパッド電極にはんだ接合されたリードとリードの上面に実装されたパワー半導体素子との位置関係を上方から示す図解図である。
【図９】（Ａ）は基板上のパッド電極にはんだ接合されたリードとリードの上面に実装されたパワー半導体素子との位置関係を側方から示す図解図であり、（Ｂ）は（Ａ）に示す構造のＥ－Ｅ断面を示す断面図である。
【図１０】その他の実施例のパワー半導体モジュールの或る水平断面を示す断面図である。
【図１１】基板上のパッド電極とリードとの位置関係の一例を上方から示す図解図である。
【図１２】基板上のパッド電極にはんだ接合されたリードとリードの上面に実装されたパワー半導体素子と基板上のランド電極との位置関係を上方から示す図解図である。
【図１３】（Ａ）は基板上のパッド電極にはんだ接合されたリードとリードの上面に実装されたパワー半導体素子との位置関係を側方から示す図解図であり、（Ｂ）は（Ａ）に示す構造のＦ－Ｆ断面を示す断面図である。
【図１４】さらにその他の実施例のパワー半導体モジュールの或る水平断面を示す断面図である。
【図１５】基板上のパッド電極とリードとの位置関係の一例を上方から示す図解図である。
【図１６】基板上のパッド電極にはんだ接合されたリードとリードの上面に実装されたパワー半導体素子と基板上のランド電極との位置関係を上方から示す図解図である。
【図１７】（Ａ）は他の実施例のパワー半導体モジュールを構成するリードの上面を示す上面図であり、（Ｂ）は（Ａ）に示す構造のＧ－Ｇ断面を示す断面図である。
【図１８】（Ａ）は図１７（Ａ），図１７（Ｂ）に示すリードが適用されたパワー半導体モジュールの或る垂直断面を示す断面図であり、（Ｂ）は図３（Ａ），図３（Ｂ）に示すリードが適用されたパワー半導体モジュールの或る垂直断面を示す断面図である。
【図１９】（Ａ）は図１７（Ａ），図１７（Ｂ）に示すリードと当該リードの上面に実装されたパワー半導体素子と基板上のランド電極との位置関係を上方から示す図解図であり、（Ｂ）は図３（Ａ），図３（Ｂ）に示すリードと当該リードの上面に実装されたパワー半導体素子と基板上のランド電極との位置関係を上方から示す図解図である。
【図２０】その他の実施例のパワー半導体モジュールの或る垂直断面を示す側面図である。
【図２１】（Ａ）はさらにその他の実施例のパワー半導体モジュールを構成するパッド電極およびランド電極とリードとの位置関係を上方から示す図解図であり、（Ｂ）は（Ａ）に示す構造のＨ－Ｈ断面を示す断面図である。
【図２２】（Ａ）は他の実施例のパワー半導体モジュールを構成するパッド電極およびランド電極とリードとの位置関係を上方から示す図解図であり、（Ｂ）は（Ａ）に示す構造のＩ－Ｉ断面を示す断面図である。
【図２３】従来のパワー半導体モジュールの構成の一部を示す図解図である。
【図２４】（Ａ）は従来のパワー半導体モジュールに剥離が発生する工程の一部を示す図

解図であり、（Ｂ）は当該工程の他の一部を示す図解図であり、（Ｃ）は当該工程のその他の一部を示す図解図であり、（Ｄ）は当該工程のさらにその他の一部を示す図解図であり、（Ｅ）は当該工程の他の一部を示す図解図である。

【発明を実施するための形態】

【００２４】

［実施例１］

図１（Ａ）～図１（Ｃ）および図２（Ａ）～図２（Ｂ）を参照して、この実施例のパワー半導体モジュール１０は、制御用の１つの集積回路１６，２つのパワー半導体素子２２等を組み込んで１パッケージ化した電源用パワー半導体モジュールであり、上面および下面が矩形をなす基板１２を含む。なお、図１（Ｂ）および図２（Ａ）にはチップ部品等は描かれていないが、実際には各種の部品が搭載されている。

【００２５】

基板１２は、上面および下面が矩形をなす金属板１２ｂ（材料はＣｕ）と、その上面に設けられた絶縁膜１２ａとによって形成される。絶縁膜１２ａの表面には、２つのパッド電極１４ａ，５つのパッド電極１４ｂ，２つのパッド電極１４ｃ，２本の配線１４ｌを含む回路パターンが設けられる。１つの集積回路１６，２つのパワー半導体素子２２，２本のリード１８ａ，１本のリード１８ｂ，５本のリード１８ｃは、当該回路パターンと電気的に接続される。なお、図１（Ｂ）および図２（Ａ）には全ての配線は描かれていないが、実際には各部品間を接続するための配線がなされている。

【００２６】

また、基板１２の側面および上面は封止樹脂２４によって封止される一方、基板１２の下面（厳密には金属板１２ｂの下面）は外部に露出する。パワー半導体モジュール１０で発生した熱の大部分は、このような基板１２を経て外部に放出される。

【００２７】

なお、この実施例では、基板１２の上面または下面が描く矩形の或る辺に沿ってＸ軸が割り当てられ、当該矩形の他の辺に沿ってＹ軸が割り当てられ、そして基板１２の厚み方向にＺ軸が割り当てられる。また、Ｘ軸，Ｙ軸およびＺ軸の原点は基板１２の中心に割り当てられる。

【００２８】

図１（Ｂ）および図２（Ａ）を参照して、パッド電極１４ａ～１４ｃおよび配線１４ｌはＣｕを材料とする。パッド電極１４ａ～１４ｃの各々の上面または下面は長方形をなし、配線１４ｌは帯状に形成される。また、パッド電極１４ａ～１４ｃおよび配線１４ｌの厚みは互いに一致し、配線１４ｌはパッド電極１４ｃと一体成形される。

【００２９】

パッド電極１４ａ～１４ｃのいずれについても、上面はＺ軸方向の正側を向き、下面はＺ軸方向の負側を向き、長方形の長辺および短辺はそれぞれＸ軸およびＹ軸に沿って延びる。ただし、パッド電極１４ｃの上面または下面の面積はパッド電極１４ｂの上面または下面の面積と一致する一方、パッド電極１４ａの上面または下面の面積はパッド電極１４ｂの上面または下面の面積よりも大きい。

【００３０】

２つのパッド電極１４ａは、Ｘ軸方向において原点よりも負側の位置に配され、原点を挟むようにＹ軸方向に並ぶ。５つのパッド電極１４ｂは、Ｘ軸方向において原点よりも若干正側の位置に配され、原点を跨ぐようにＹ軸方向に並ぶ。２つのパッド電極１４ｃは、Ｘ軸方向において原点よりも若干負側の位置に配されて、原点を挟むようにＹ軸方向に並ぶ。

【００３１】

２つの配線１４ｌの一方は、Ｙ軸方向の正側に配されたパッド電極１４ｃを基端としてＹ軸方向の負側に延在する。また、２つの配線１４ｌの他方は、Ｙ軸方向の負側に配されたパッド電極１４ｃを基端としてＹ軸方向の正側に延在する。集積回路１６は、原点を覆うように絶縁膜１２ａの表面に配され、２つの配線１４ｌと接続される。

【００３２】
リード１８ａ～１８ｃはいずれも、Ｎｉでめっき処理を施されたＣｕを材料として帯状に形成され、封止樹脂２４によってモールドされた一方端と、封止樹脂２４の外側に突出した他方端とを有する。ここで、リード１８ａ～１８ｃの上面はＺ軸方向の正側を向き、リード１８ａ～１８ｃの下面はＺ軸方向の負側を向く。また、リード１８ａおよび１８ｂの他方端はＸ軸方向の負側に突出し、リード１８ｃの他方端はＸ軸方向の正側に突出する。また、図１（Ｂ）から分かるように、リード１８ａ～１８ｃのいずれも、一方端の近傍でＺ軸方向に屈曲してからＸ軸方向に延在する。
【００３３】
２本のリード１８ａはそれぞれ、２つのパッド電極１４ａと電気的に接続され、６本のリード１８ｃのうちの５本はそれぞれ、５つのパッド電極１４ｂと電気的に接続される。このとき、リード１８ａの一方端は、はんだ等の導電性接合材２０によってパッド電極１４ａと接続され、リード１８ｃの一方端は、導電性のワイヤＷ３（材料はＡｌ）によってパッド電極１４ｂと接続される。なお、リード１８ｂおよび残りの１本のリード１８ｃは、回路パターンをなす図示しない電極と接続される。
【００３４】
２つのパワー半導体素子２２は、２つのリード１８ａにそれぞれ実装される。パワー半導体素子２２は具体的にはＦＥＴであり、上面または下面が長方形を描く直方体状の素子基板を有する。ゲート電極およびソース電極は素子基板の上面に露出し、ドレイン電極は素子基板の下面に露出する。
【００３５】
パワー半導体素子２２は、素子基板の上面および下面がＺ軸方向の正側および負側を向き、かつ上面または下面が描く長方形の長辺および短辺がＸ軸およびＹ軸に沿って延在する姿勢で、リード１８ａの一方端の上面に載置される。
【００３６】
ゲート電極は導電性のワイヤＷ２（材料はＡｌ）によってパッド電極１４ｃと接続され、ソース電極は導電性のワイヤＷ１（材料はＡｌ）によってリード１８ｂと接続される。また、ドレイン電極は、導電性接合材２０によってリード１８ａおよびパッド電極１４ａの各々と接続される。
【００３７】
図３（Ａ）～図３（Ｂ）を参照して、リード１８ａの一方端の幅（本実施形態においては、Ｙ軸方向の長さ）は、リード１８ａの他の部分の幅よりも広い。以下では、リード１８ａの一方端を“幅広部１８ｗ”と定義する。リード１８ａを平面視したとき（Ｚ軸方向から眺めたとき）、幅広部１８ｗの外縁は長方形をなし、当該長方形の長辺および短辺はそれぞれＸ軸およびＹ軸に沿って延在する。
【００３８】
幅広部１８ｗの外縁が描く長方形の長辺および短辺の長さは、パワー半導体素子２２を構成する素子基板の上面または下面がなす長方形の長辺および短辺の長さを上回る。
【００３９】
開口部ＯＰ１は、Ｚ軸方向の正側および負側に開口するように、幅広部１８ｗの上面または下面の中央に形成される。平面視したとき、開口部ＯＰ１は長方形をなし、当該長方形の長辺および短辺はそれぞれＸ軸およびＹ軸に沿って延在する。
【００４０】
また、開口部ＯＰ１がなす長方形の長辺および短辺の長さは、パッド電極１４ａの上面または下面がなす長方形の長辺および短辺の長さを上回り、かつパワー半導体素子２２を構成する素子基板の上面または下面がなす長方形の長辺および短辺の長さを下回る。
【００４１】
開口部ＯＰ１がこうして形成されることから、幅広部１８ｗは、Ｘ軸に沿う２つの壁ＷｘとＹ軸に沿う１つの壁Ｗｙとによって構成される。壁Ｗｘには、その一部をＺ軸方向の負側から切り欠いてなる切り欠きＣＴ１が形成される。切り欠き位置はＸ軸方向における

壁Ｗｘの中央であり、切り欠きの深さは壁Ｗｘの高さの略１／２である。切り欠きＣＴ１は、幅広部１８ｗの外側と開口部ＯＰ１の内側とを連通させる連通部とされる。

【００４２】

図４（Ａ）～図４（Ｂ）を参照して、リード１８ａは、パッド電極１４ａが開口部ＯＰ１に収まるように絶縁膜１２ａの表面に配される。また、図５（Ａ）～図５（Ｂ）を参照して、開口部ＯＰ１には導電性接合材２０が充填され、パワー半導体素子２２は開口部ＯＰ１を覆うように幅広部１８ｗに載置される。開口部ＯＰ１に充填された導電性接合材２０は、真空リフロー炉を用いてパワー半導体素子２２と接合される。

【００４３】

幅広部１８ｗには切り欠きＣＴ１が形成され、導電性接合材２０の接合には真空リフロー炉が用いられるため、開口部ＯＰ１の内側で溶融した導電性接合材２０は、パワー半導体素子２２と幅広部１８ｗとの隙間に進入するよりもむしろ、切り欠きＣＴ１に進入する（図６（Ａ），図６（Ｂ）参照）。

【００４４】

なお、この実施例では、壁Ｗｘの高さ（＝幅広部１８ｗの厚み）は５００μｍに調整され、切り欠きＣＴ１の深さは２００μｍ以上３００μｍ未満の範囲で調整される。また、パワー半導体素子２２の側面から壁ＷｘまたはＷｙの外面までの距離は、パワー半導体素子２２の実装位置の誤差の許容量（実装精度）を考慮して、５００μｍ以上に調整される。さらに、リード１８ａの厚みは、幅広部１８ｗを除いて、５００μｍ以上１ｍｍ未満の範囲で調整される。

【００４５】

以上の説明から分かるように、パッド電極１４ａは基板１２に設けられ、リード１８ａはパッド電極１４ａに接合される。また、パワー半導体素子２２は、リード１８ａに載置される。封止樹脂２４は、基板１２の少なくとも一部と、リード１８ａの一部と、パワー半導体素子２２とをモールドする。ここで、リード１８ａは、平面視でパッド電極１４ａよりも大きくかつパワー半導体素子２２よりも小さい開口部ＯＰ１を有し、かつパッド電極１４ａが開口部ＯＰ１に収まるように基板１２に設けられる。開口部ＯＰ１には導電性接合材２０が充填され、パワー半導体素子２２は開口部ＯＰ１を覆うようにリード１８ａに載置される。

【００４６】

このように、開口部ＯＰ１はパワー半導体素子２２によって覆われ、パワー半導体素子２２，リード１８ａおよびパッド電極１４ａは開口部ＯＰ１に充填された導電性接合材２０によって一体的に接合される。また、開口部ＯＰ１内の余分な導電性接合材２０は、真空リフロー炉を用いた製造時に切り欠きＣＴ１を経て排出される。

【００４７】

これによって、導電性接合材２０がパワー半導体素子２２とリード１８ａとの隙間から漏れ出して封止樹脂２４に接触する懸念が軽減され、ひいては、こうして漏れ出た導電性接合材２０と封止樹脂２４との界面に剥離が生じたり、パワー半導体素子２２およびリード１８ａの各々と封止樹脂２４との界面に剥離が広がったりする懸念、つまりは半導体モジュール１０の信頼性が低下する懸念が軽減される。

［実施例２］

【００４８】

実施例１では、幅広部１８ｗをなす壁Ｗｘの一部をＺ軸方向の負側から切り欠いてなる切り欠きＣＴ１が、連通部とされる（図３（Ａ）～図３（Ｂ）参照）。これに対して、この実施例では、幅広部１８ｗをなす壁Ｗｘの外面から内面に貫通させてなる貫通孔ＨＬ１が、連通部とされる（図７（Ａ）～図７（Ｂ）参照）。貫通孔ＨＬ１の形成位置は壁Ｗｘの中央であり、Ｚ軸方向における貫通孔ＨＬ１の寸法は壁Ｗｘの高さの略１／２（２００μｍ以上３００μｍ未満）である。

【００４９】

なお、連通部の形状以外の構造は実施例１のパワー半導体モジュール１０と同様である

ため、重複した説明は省略する。

【００５０】

図８，図９（Ａ）～図９（Ｂ）をさらに参照して、リード１８ａの開口部ＯＰ１には導電性接合材２０が充填され、パワー半導体素子２２は開口部ＯＰ１を覆うように幅広部１８ｗに載置される。導電性接合材２０は、真空リフロー炉を用いてパワー半導体素子２２と接合される。幅広部１８ｗには貫通孔ＨＬ１が形成され、導電性接合材２０の接合には真空リフロー炉が用いられるため、開口部ＯＰ１の内側で溶融した導電性接合材２０は、パワー半導体素子２２と幅広部１８ｗとの隙間に進入するよりもむしろ、貫通孔ＨＬ１に進入する。

【００５１】

これによって、導電性接合材２０がパワー半導体素子２２とリード１８ａとの隙間から漏れ出して封止樹脂２４に接触する懸念が軽減され、ひいては、こうして漏れ出た導電性接合材２０と封止樹脂２４との界面に剥離が生じたり、パワー半導体素子２２およびリード１８ａの各々と封止樹脂２４との界面に剥離が広がったりする懸念、つまりは半導体モジュール１０の信頼性が低下する懸念が軽減される。

［実施例３］

【００５２】

図１０を参照して、この実施例のパワー半導体モジュール１０は、切り欠きＣＴ１から排出された導電性接合材２０を吸着する４つのランド電極１４ｄ（材料はＣｕ）が絶縁膜１２ａの表面に設けられる点を除き、実施例１のパワー半導体モジュール１０と同様である。したがって、同様の構造に関する重複した説明は省略する。

【００５３】

図１１をさらに参照して、いずれのランド電極１４ｄについても、上面または下面は長方形をなす。また、上面および下面はそれぞれＺ軸方向の正側および負側を向き、長方形の長辺および短辺はそれぞれＸ軸およびＹ軸に沿って延びる。さらに、ランド電極１４ｄの上面または下面の面積は、パッド電極１４ｂ，１４ｃの上面または下面の面積と一致する。

【００５４】

絶縁膜１２ａの表面には２つのリード１８ａが設けられるところ、各リード１８ａには２つのランド電極１４ｄが割り当てられる。一方のランド電極１４ｄは幅広部１８ｗに設けられた一方の切り欠きＣＴ１に近接する位置に配され、他方のランド電極１４ｄは幅広部１８ｗに設けられた他方の切り欠きＣＴ１に近接する位置に配される。

【００５５】

図１２，図１３（Ａ）～図１３（Ｂ）から分かるように、真空リフロー炉で溶融した導電性接合材２０の一部が切り欠きＣＴ１から排出された場合、当該導電性接合材２０はランド電極１４ｄに吸着される。これによって、はんだボールが絶縁膜１２ａの表面で生成されたり、絶縁膜１２ａの表面に形成された回路パターンがはんだボールによってショートする懸念が軽減される。

【００５６】

また、半導体素子２２とランド電極１４ｄは導電性接合材２０で接合されるため、半導体素子２２で発生した熱は、ランド電極１４ｄを介し、基板１２を構成する金属板１２ｂを経て外部に放出される。つまり、ランド電極１４ｄは放熱を促進する部材としても機能し、これによって本願発明の半導体モジュールの冷却性能が向上する。

【００５７】

なお、図１３（Ｂ）から分かるように、ランド電極１４ｄに吸着した導電性接合材２０は、モールド時に封止樹脂２４に接触することとなる。しかし、一般的に、ランド電極１４ｄは銅材であり、リード１８ａも銅材であるため、上述の接触部分に発生する応力は極めて小さく、導電性接合材２０と封止樹脂２４との界面に剥離を引き起こす可能性は小さい。

【００５８】

また、仮に当該部分に剥離が生じたとしても、剥離が生じる部分は、パワー半導体素子２２と幅広部１８ｗとの接触部ではなく、幅広部１８ｗとランド電極１４ｄとの接合部であり、パワー半導体素子２２の信頼性に影響を与えるものではない。換言すると、接合材のうち、パワー半導体素子２２に直接接している領域と、封止樹脂２４との間の剥離ではないため、本実施形態の構造であっても、半導体モジュールの信頼性の低下を抑制することができる。

［実施例４］

【００５９】

図１４を参照して、この実施例のパワー半導体モジュール１０は、切り欠きＣＴ１から排出された導電性接合材２０を吸着する２つのランド電極１４ｅ（材料はＣｕ）が絶縁膜１２ａの表面に設けられる点を除き、実施例１のパワー半導体モジュール１０と同様である。したがって、同様の構造に関する重複した説明は省略する。

【００６０】

図１５をさらに参照して、いずれのランド電極１４ｅについても、上面および下面は、Ｚ軸方向の正側および負側を向き、略Ｕ字をなすように幅広部１８ｗの外縁に沿って延在する。真空リフロー炉で溶融した導電性接合材２０の一部が切り欠きＣＴ１から排出された場合（図１６参照）、当該導電性接合材２０は、ランド電極１４ｅに吸着する。したがって、半導体素子２２とランド電極１４ｅは導電性接合材２０で接合されるため、半導体素子２２で発生した熱は、ランド電極１４ｅを介し、基板１２を構成する金属板１２ｂを経て外部に放出される。つまり、ランド電極１４ｅは、放熱を促進する部材としても機能し、これによって本願発明の半導体モジュールの冷却性能が向上する。

【００６１】

切り欠きＣＴ１から排出された導電性接合材２０をランド電極１４eに吸着させることで、絶縁膜１２ａの表面に形成された回路パターンがショートする懸念が軽減される。また、この実施例のランド電極１４ｅの面積は、図１１または図１２に示す２つのランド電極１４ｄの合計面積よりも大きいため、冷却性能がさらに向上する。

［実施例５］

【００６２】

上述の実施例では、リード１８ａは、Ｃｕを材料とする素体の表面にＮｉを材料とするめっき処理を施すことで作製される。これに対して、この実施例では、リード１８ａは、以下の手順で作製される。つまり、まず開口部ＯＰ１が形成されていない状態で素体の全面にめっき処理が施される。続いて、開口部ＯＰ１が形成されるとともに、幅広部１８ｗの上面にＡｒスパッタ処理（ＲＦ入射５００Ｗ，真空度１３Ｐａ，スパッタ時間８秒，Ａｒガス流量５ｍｌ／秒）が施される。

【００６３】

幅広部１８ｗの上面に存在しているＮｉ水和物は、Ａｒスパッタ処理によって飛散する。Ａｒスパッタ処理の後にリード１８ａを大気中に晒すと、その瞬間に幅広部１８ｗの上面の全域がＮｉＯ化する。図１７（Ａ）～図１７（Ｂ）に示すように、開口部ＯＰ１の内側面にはＣｕ面が現れ、幅広部１８ｗの上面にはＡｒスパッタ処理面が表れる。Ｃｕ面はグレースケールで示し、Ａｒスパッタ処理面は網掛けで示す。

【００６４】

幅広部１８ｗの上面にＡｒスパッタ処理を施すことで、幅広部１８ｗの上面のはんだ濡れ性はめっき処理を施された面のはんだ濡れ性よりも大幅に劣らせることができる。また、開口部ＯＰ１の内側面にＣｕを露出させることで、開口部ＯＰ１の内側面のはんだ濡れ性はめっき処理を施された面のはんだ濡れ性と変わらない。

【００６５】

この結果、実施例５の構造を採用すれば、パワー半導体素子２２とリード１８ａとの隙間に導電性接合材２０が進入してしまう懸念（図１８（Ｂ），図１９（Ｂ）参照）を軽減することができ、高度にコントロールされた製造プロセスを必要とせずに、本願発明の構造を容易に作製することが可能となる（図１８（Ａ），図１９（Ａ）参照）。

【００６６】
なお、リード１８ａ以外の構造は上述の実施例のパワー半導体モジュール１０と同様であるため、重複した説明は省略する。また、はんだ濡れ性は、酸素プラズマ処理等によっても劣化する。したがって、はんだ濡れ性を劣化させる方法は、Ａｒスパッタ処理に限られない。
［実施例６］
【００６７】
上述の実施例では、パッド電極１４ａの厚みは、パッド電極１４ｂ，１４ｃの厚みと一致する。これに対して、この実施例では、パッド電極１４ａの厚みがパッド電極１４ｂ，１４ｃの厚みを上回る（図２０参照）。具体的には、パッド電極１４ａの厚みは、リード１８ａを構成する幅広部１８ｗの厚みの略３／４である。なお、パッド電極１４ａ以外の構造は上述の実施例のパワー半導体モジュール１０と同様であるため、重複した説明は省略する。
【００６８】
パッド電極１４ａの厚みを上述のように設定することで、開口部ＯＰ１に充填する導電性接合材２０の量を抑えることができる。これは導電性接合材２０の量の微調整を可能とし、これによって製造時のプロセス管理が容易になる。
［実施例７］
【００６９】
実施例３では、パッド電極１４ａの上面または下面は長方形をなし、リード１８ａに設けられた開口部ＯＰ１もまた長方形をなす。これに対して、この実施例では、パッド電極１４ａの外側面に凹部ＣＣ１が形成され、この凹部ＣＣ１と噛み合う凸部ＣＶ１が開口部ＯＰ１の内側面に形成される（図２１（Ａ），図２１（Ｂ）参照）。この場合、切り欠きＣＴ１およびランド電極１４ｄは、凸部ＣＶ１を回避する位置に形成される。
【００７０】
なお、パッド電極１４ａおよびリード１８ａ以外の構造は実施例３のパワー半導体モジュール１０と同様であるため、重複した説明は省略する。
【００７１】
このように、パッド電極１４ａの外側面は凹凸形状を有し、開口部ＯＰ１の内側面はパッド電極１４ａの外側面の凹凸形状と噛み合う凹凸形状を有する。これによって、基板１２とリード１８ａとの位置合わせを容易化できるとともに、位置合わせ精度を高めることができる。
［実施例８］
【００７２】
実施例７では、パッド電極１４ａの外側面に単一の凹部ＣＣ１が形成され、この凹部ＣＣ１と噛み合う単一の凸部ＣＶ１が開口部ＯＰ１の内側面に形成される。これに対して、この実施例では、２つの凹部ＣＣ２がパッド電極１４ａの外側面に形成され、これらの凹部ＣＣ２と噛み合う２つの凸部ＣＶ２が開口部ＯＰ１の内側面に形成される（図２２（Ａ），図２２（Ｂ）参照）。この場合も、切り欠きＣＴ１およびランド電極１４ｄは、凸部ＣＶ２を回避する位置に形成される。これによって、基板１２とリード１８ａとの位置合わせをさらに容易化でき、位置合わせ精度をさらに高めることができる。
［変形例］
【００７３】
上述の実施例では、基板１２は、金属板１２ｂと、その上面に設けられた絶縁膜１２ａとによって形成される。また、基板１２の下面（金属板１２ｂの下面）は封止樹脂２４によって覆われることなく外部に露出する。しかし、金属板１２ｂに代えて樹脂基板を採用するようにしてもよく、基板１２の下面は封止樹脂２４によって覆うようにしてもよい。
【００７４】
また、上述の実施例では、リード１８ａに切り欠きＣＴ１または貫通孔ＨＬ１を形成するようにしている。しかし、切り欠きＣＴ１または貫通孔ＨＬ１に代えて、リード１８ａ

の外側と開口部ＯＰ１とを連通させる溝を基板１２の上面に形成するようにしてもよい。この場合、当該溝が連通部として機能する。

【００７５】

なお、実施例１ないし実施例８およびその変形例の構成は、矛盾しない範囲で適宜組み合わせることができることは言うまでもない。

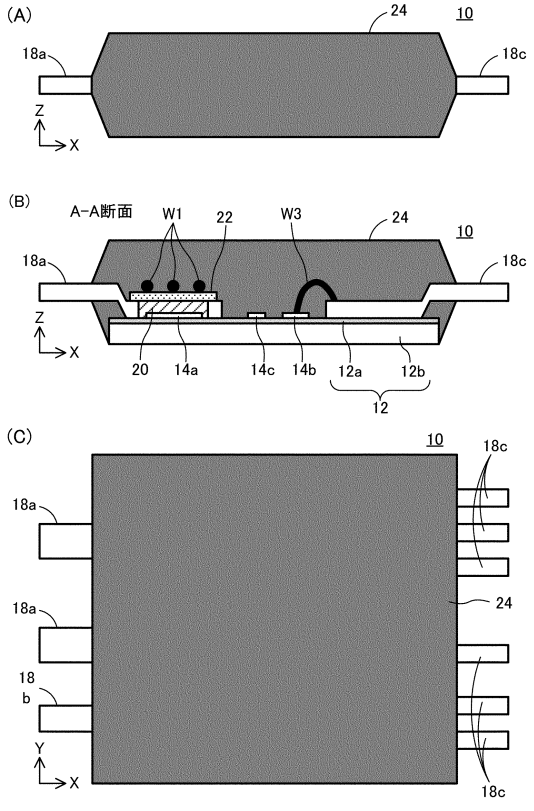
【符号の説明】

【００７６】

１０　…パワー半導体モジュール（半導体モジュール）
１２　…基板
１２ｂ　…金属板
１４ａ～１４ｃ　…パッド電極
１４ｄ，１４ｅ　…ランド電極
１８ａ～１８ｃ　…リード
２０　…導電性接合材（接合材）
２２　…パワー半導体素子（半導体素子）
２４　…封止樹脂
ＯＰ１　…開口部
ＣＴ１　…切り欠き（連通部）
ＨＬ１　…貫通孔（連通部）

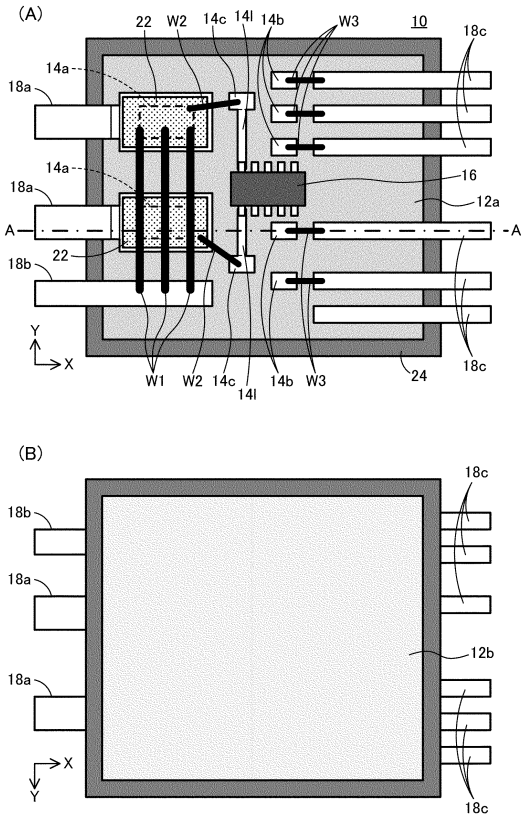
【図１】

図1



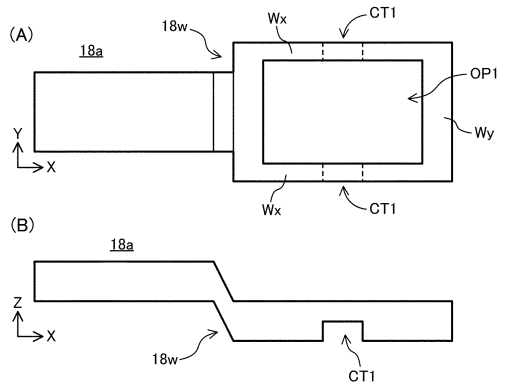
【図２】

図2



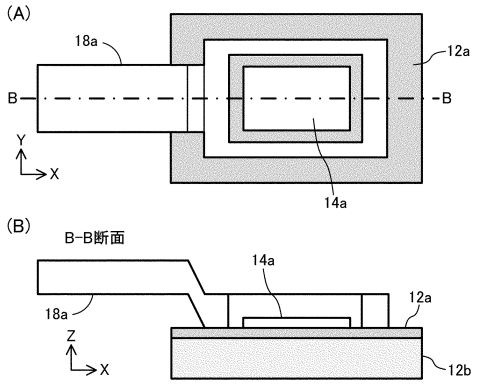
【図３】

図3



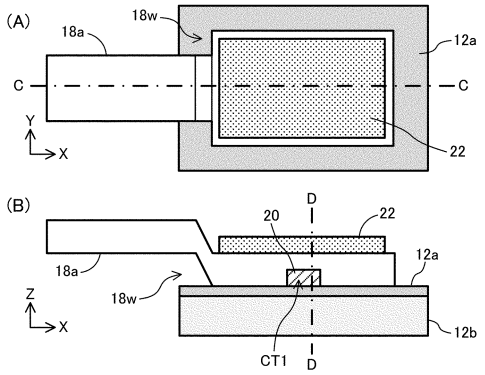
【図４】

図4



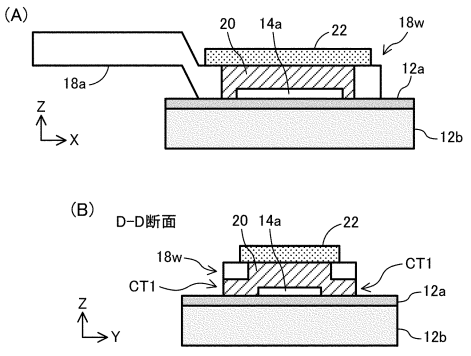
【図５】

図5



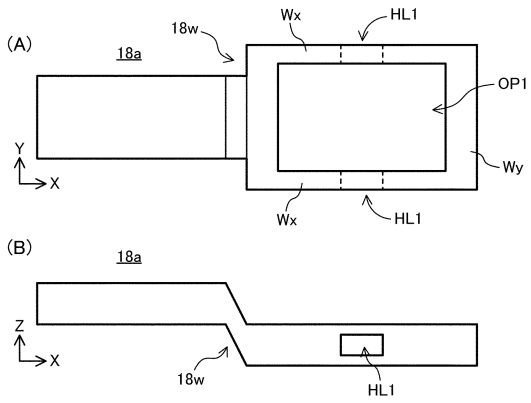
【図６】

図6



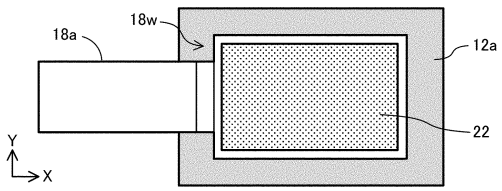
【図７】

図7



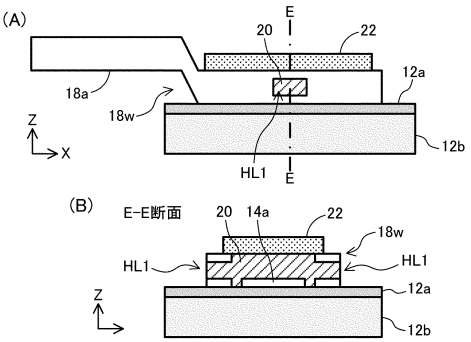
【図８】

図8



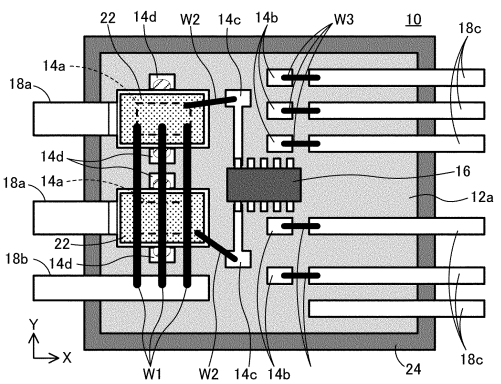
【図９】

図9



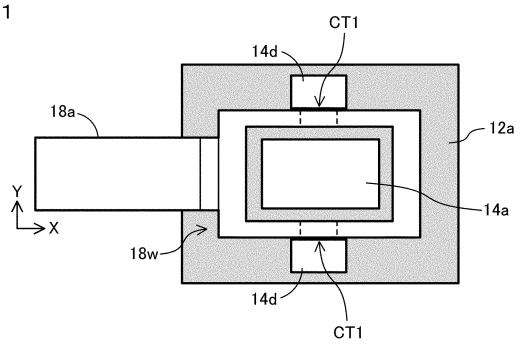
【図１０】

図10



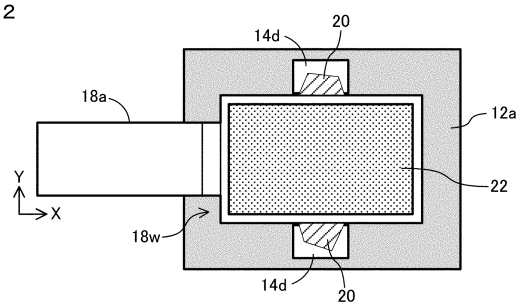
【図１１】

図11



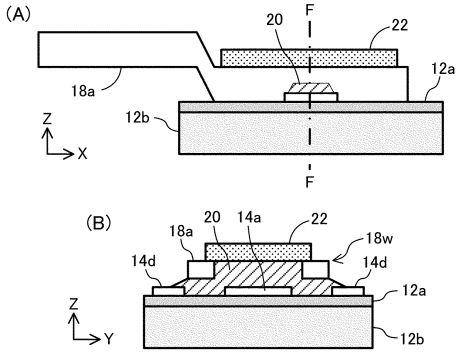
【図１２】

図12



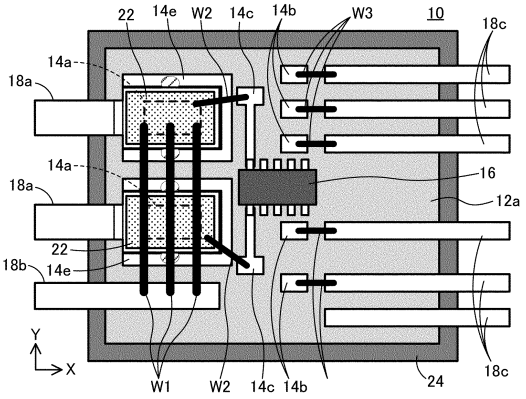
【図１３】

図13



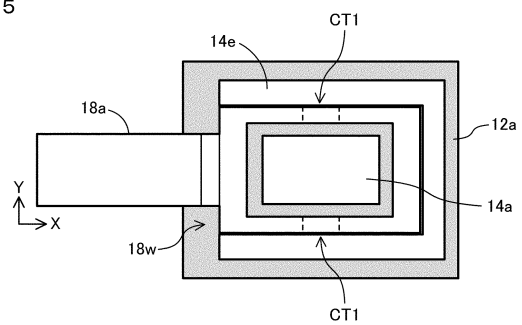
【図１４】

図14



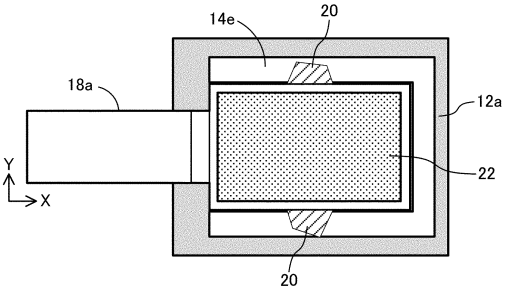
【図１５】

図15



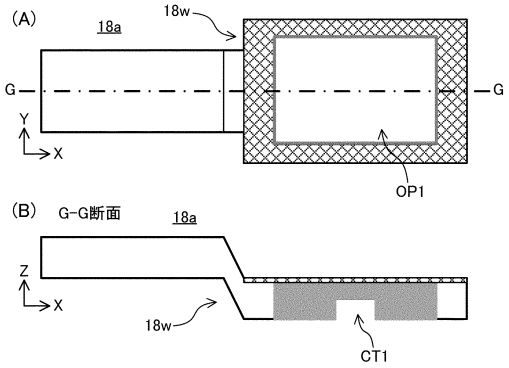
【図１６】

図16



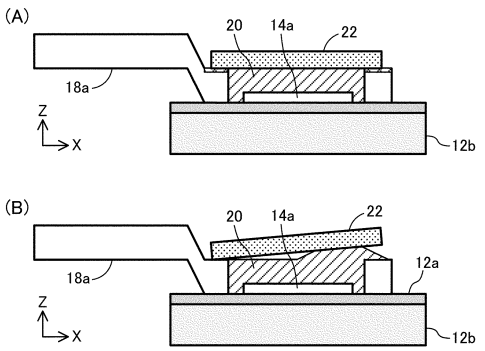
【図１７】

図17

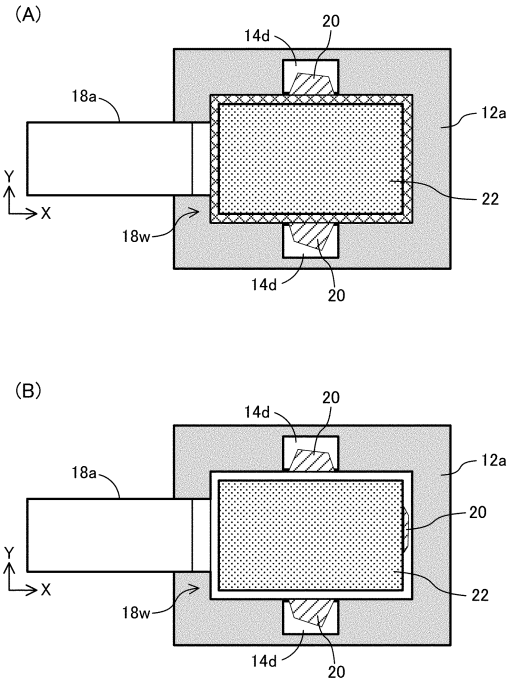


【図１８】

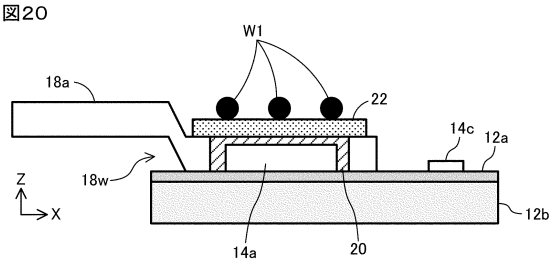
図18



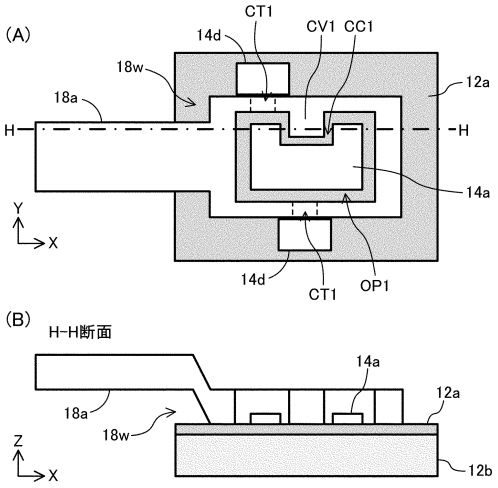
【図１９】
図19



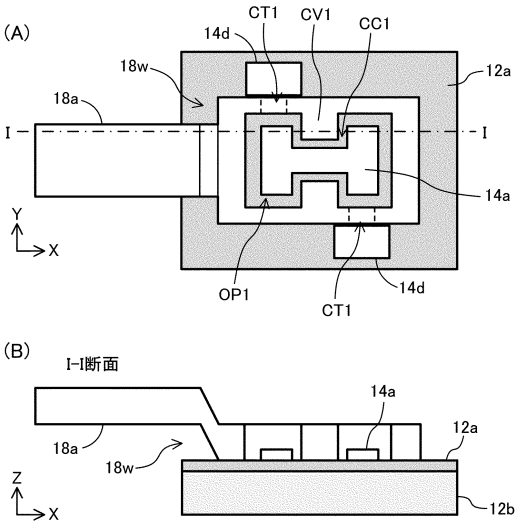
【図２０】
図20



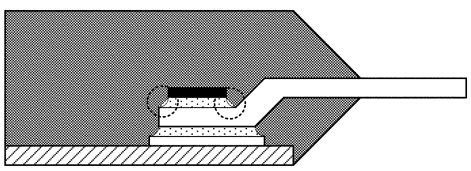
【図２１】
図21



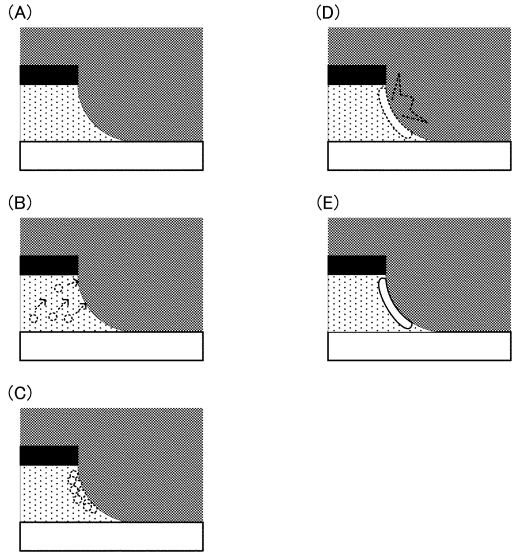
【図２２】
図22



【図２３】
図23



【図２４】
図24



フロントページの続き

審査官　木下　直哉

(56)参考文献　米国特許出願公開第２０１３／０１０５９５５（ＵＳ，Ａ１）
実開平３－８３９５２（ＪＰ，Ｕ）
特開昭５９－２０７６４５（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０１Ｌ　２３／４８－２３／５０
Ｈ０１Ｌ　２１／５２