

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 7 月 3 日(03.07.2014)



(10) 国際公開番号

WO 2014/103530 A1

- (51) 国際特許分類:
H05K 3/46 (2006.01)
- (21) 国際出願番号: PCT/JP2013/080253
- (22) 国際出願日: 2013 年 11 月 8 日(08.11.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-282059 2012 年 12 月 26 日(26.12.2012) JP
- (71) 出願人: 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 0 番 1 号 Kyoto (JP).
- (72) 発明者: 郷地 直樹(GOUCHI Naoki); 〒6178555 京都府長岡京市東神足 1 丁目 1 0 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 特許業務法人プロフィック特許事務所 (PROFIC PC); 〒5410054 大阪府大阪市中央区南本

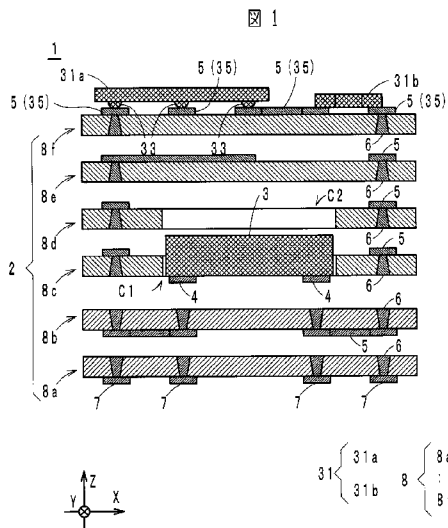
町 4 丁目 2 番 2 1 号 イヨビルディング Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

[続葉有]

(54) Title: SUBSTRATE WITH BUILT-IN COMPONENT

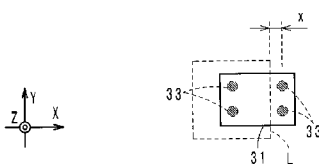
(54) 発明の名称: 部品内蔵基板



(57) Abstract: In order to allow high-density mounting of a surface-mount component on a surface of a multilayered substrate, a substrate with a built-in component (1) comprises: a multilayered substrate (2) constituted by laminating a plurality of thermoplastic sheets in a prescribed direction; a built-in component (3) incorporated in the multilayered substrate (2); a surface-mount component (31) mounted on the surface of the multilayered substrate (2) using a bump (33). The surface-mount component (31) is arranged so that, when viewed from a prescribed direction, the surface-mount component (31) overlaps with an outline (L) of the built-in component (3), and the bump (33) of the surface-mount component (31) is separate from the outline (L) of the built-in component (3) by 50 μm or more.

(57) 要約: 表面実装部品をより高密度に多層基板表面に実装可能とするために、部品内蔵基板 (1) は、複数の熱可塑性シートを所定方向に積層してなる多層基板 (2) と、多層基板 (2) に内蔵された内蔵部品 (3) と、多層基板 (2) の表面に bumps (33) を用いて実装された表面実装部品 (31) と、を備え、所定方向からの平面視で、表面実装部品 (31) が前記内蔵部品 (3) の外形線 (L) に掛かり、かつ該表面実装部品 (31) の bumps (33) が該内蔵部品 (3) の外形線 (L) から 50 μm 以上離れるように、表面実装部品 (31) が配置されている。

図 4



WO 2014/103530 A1



(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, 添付公開書類:
MR, NE, SN, TD, TG).

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称： 部品内蔵基板

技術分野

[0001] 本発明は、熱可塑性材料からなる多層基板に内蔵された内蔵部品と、その表面に実装された表面実装部品と、を備えた部品内蔵基板に関する。

背景技術

[0002] 従来、この種の部品内蔵基板としては、例えば、下記特許文献１に記載のものがある。この部品内蔵基板は多層基板を備えている。多層基板内には、内蔵部品としてのセラミックキャパシタが埋設され、該多層基板表面（具体的には上面）において内蔵部品の直上には、素子搭載領域が規定される。素子搭載領域は、積層方向からの平面視で、内蔵部品の外形線に内包されるように設けられる。この素子搭載領域には、導体パターン等からなる端子接続部が形成され、表面実装部品が実装される。

先行技術文献

特許文献

[0003] 特許文献１：特開２００６－３１０５４４号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、上記のように素子搭載領域を設けると、表面実装部品を多層基板表面上に高密度に配置しづらくなるという問題点があった。

[0005] それゆえに、本発明の目的は、表面実装部品をより高密度に多層基板表面に実装可能な部品内蔵基板を提供することである。

課題を解決するための手段

[0006] 上記目的を達成するために、本発明の一局面は、部品内蔵基板であって、複数の熱可塑性シートを所定方向に積層してなる多層基板と、前記多層基板に内蔵された内蔵部品と、前記多層基板の表面に bumps を用いて実装された表面実装部品と、を備え、前記所定方向からの平面視で、前記表面実装部品

が前記内蔵部品の外形線に掛かり、かつ該表面実装部品のバンプが該内蔵部品の外形線から $50\mu\text{m}$ 以上離れるように、前記表面実装部品が配置されている。

発明の効果

[0007] 上記局面によれば、表面実装部品をより高密度に多層基板表面に実装可能な部品内蔵基板を提供することができる。

図面の簡単な説明

[0008] [図1]本発明の一実施形態に係る部品内蔵基板の縦断面図である。

[図2A]図1の部品内蔵基板の製造方法の最初の工程を示す模式図である。

[図2B]図2Aの次工程を示す模式図である。

[図2C]図2Bの次工程を示す模式図である。

[図2D]図2Cの次工程を示す模式図である。

[図2E]完成した部品内蔵基板を示す縦断面図である。

[図3]多層基板における表面実装部品の配置関係を示す模式図である。

[図4]内蔵部品の側面からバンプまでのX軸方向距離を示す図である。

[図5]圧着前の内蔵部品の側面とキャビティの外縁の距離を示す図である。

[図6]内蔵部品側面からバンプまでのX軸方向距離に対する不良率を示すグラフである。

[図7A]表面実装部品が外形線に掛かるが、バンプが外形線から $50\mu\text{m}$ 以上離れる場合の第一例を示す平面図である。

[図7B]表面実装部品が外形線に掛かるが、バンプが外形線から $50\mu\text{m}$ 以上離れる場合の第二例を示す平面図である。

[図7C]表面実装部品が外形線に掛かるが、バンプが外形線から $50\mu\text{m}$ 未満の範囲内に設けられる場合の第一例を示す平面図である。

[図7D]表面実装部品が外形線に掛かるが、バンプが外形線から $50\mu\text{m}$ 未満の範囲内に設けられる場合の第二例を示す平面図である。

[図8]変形例に係る部品内蔵基板の縦断面図である。

発明を実施するための形態

[0009] (はじめに)

まず、図中のX軸、Y軸およびZ軸について説明する。X軸、Y軸およびZ軸は互いに直交する。Z軸は、熱可塑性シートの積層方向を示す。便宜上、Z軸の負方向側および正方向側を下側および上側とする。また、X軸は熱可塑性シートの左右方向を示す。特に、X軸の正方向側および負方向側を右側および左側とする。また、Y軸は、熱可塑性シートの前後方向を示す。特に、Y軸の正方向側および負方向側を奥方向および手前方向とする。

[0010] (実施形態に係る部品内蔵基板の構成)

図1は、本発明の第一実施形態に係る部品内蔵基板の縦断面を示す図である。図1において、部品内蔵基板1は、多層基板2と、少なくとも一つの内蔵部品3と、複数のパターン導体5と、複数のビア導体6と、複数の外部電極7と、を備えている。また、この部品内蔵基板1は、複数の表面実装型の部品（以下、表面実装部品という）31を備えている。

[0011] 多層基板2は、複数の熱可塑性シート8（図示は、第一から第六熱可塑性シート8a～8f）からなる積層体であり、好ましくはフレキシブル性を有する。シート8a～8fは、電気絶縁性を有する可撓性材料（例えば、ポリイミドや液晶ポリマー等の熱可塑性樹脂）からなる。液晶ポリマーは、高周波特性に優れかつ吸水性が低いことから、シート8a～8fの材料として好ましい。また、各シート8a～8fは、Z軸の正方向側からの平面視で互いに同じ矩形形状を有しており、10～100[μm]程度の厚みを有する。

[0012] シート8aは、部品内蔵基板1をマザー基板（図示せず）に実装した際、複数のシート8a～8fの中でマザー基板に最も近接する。このシート8aの下面には、マザー基板上のランド電極の位置に合うように、銅等の導電性材料からなる複数の外部電極7が形成される。

[0013] また、シート8aには、複数のビア導体6が形成される。各ビア導体6は、例えば、錫および銀の合金等の導電性材料からなる。これらビア導体6は、内蔵部品3と表面実装部品31とからなる電子回路を、マザー基板のランド電極と電氣的に接続するために用いられ、シート8aをZ軸方向に貫通す

るように形成される。なお、図 1 には、図面が見づらくなならないように、一部のビア導体 6 にのみ参照符号が付けられている。

[0014] シート 8 b は、シート 8 a における Z 軸の正方向側の主面に積層される。このシート 8 b における Z 軸の負方向側の主面には、銅等の導電性材料からなるパターン導体 5 が形成される。パターン導体 5 は、内蔵部品 3 の外部電極 4（後述）やシート 8 c のパターン導体 5 等と、少なくとも一つのビア導体 6 を介して電氣的に接続するために用いられる。また、シート 8 b にも、上記同様のビア導体 6 が形成される。

[0015] シート 8 c，8 d は、シート 8 b，8 c における Z 軸の正方向側の主面に積層される。このシート 8 c，8 d の Z 軸の正方向側の主面には、各表面実装部品 3 1 とマザー基板のランド電極とを電氣的に接続するために、複数のパターン導体 5 が形成される。また、シート 8 c，8 d にも、上記同様のビア導体 6 が形成される。また、Z 軸方向からの平面視（以下、上面視という）で、シート 8 c，8 d の中央部分には、後述の内蔵部品 3 を収容するためのキャビティ C 1，C 2 が形成される。

[0016] シート 8 e は、シート 8 d の Z 軸の正方向側の主面に積層され、キャビティ C 2 の開口を閉止する。シート 8 e の Z 軸の正方向側の主面には、シート 8 f のビア導体 6 を介して表面実装部品 3 1 とマザー基板のランド電極とを電氣的に接続するパターン導体 5 が形成される。また、シート 8 e にも、上記同様、複数のビア導体 6 が形成される。

[0017] また、シート 8 f は、シート 8 e の Z 軸の正方向側の主面に積層される。シート 8 f の Z 軸の正方向側の主面には、表面実装部品 3 1 の実装に用いられるランド電極 3 5 がパターン導体 5 の一例として形成される。また、シート 8 f にも複数のビア導体 6 が形成される。複数のビア導体 6 は、シート 8 f のランド電極 3 5 の真下に、該シート 8 f を Z 軸方向に貫通するように形成される。

[0018] 内蔵部品 3 は、例えばアンテナコイルである。このアンテナコイルは、フェライト基板表面または内部に、X 軸（または Z 軸）と平行な軸を中心とし

て螺旋状に巻回されたコイルを有する公知の構造を含む。また、内蔵部品 3 の下面には複数の外部電極 4 が設けられる。複数の外部電極 4 は、シート 8 b に形成されたビア導体 6 と接合し、これを介してシート 8 b のパターン導体 5 と電氣的に接続される。内蔵部品 3 は、製造時にキャビティ C 1, C 2 に收容される。それゆえ、キャビティ C 1, C 2 は、内蔵部品 3 よりも若干大きなサイズになっている。

[0019] なお、本実施形態では、内蔵部品 3 はアンテナコイルとして説明する。しかし、これに限らず、内蔵部品 3 は、I C チップや他の受動部品でも構わない。

[0020] また、表面実装部品 3 1 は、自身の表面に設けられた端子電極上のバンプ 3 3 を用いて、多層基板 2 の Z 軸の正方向側の主面に形成されたランド電極 3 5 に実装される。本実施形態では、表面実装部品 3 1 として、13.56 MHz 帯の NFC (Near Field Communication) に用いられる R F I C チップ 3 1 a と、上記内蔵部品 3 と共に共振回路を構成するチップコンデンサ 3 1 b と、が例示される。

[0021] 複数のパターン導体 5 は、基本的には、多層基板 2 内に形成され、配線導体として用いられる。また、本実施形態のように、多層基板 2 に表面実装部品 3 1 を実装する場合には、多層基板 2 の表面にもパターン導体 5 がランド電極 3 5 として形成される。なお、パターン導体 5 は、配線導体やランド電極 3 5 に限らず、コンデンサやコイルを形成するためのパターン導体であっても構わない。

[0022] 以上説明したような内蔵部品 3 と表面実装部品 3 1 とは、パターン導体 5 およびビア導体 6 によって接続され、所定の電子回路が構成される。この電子回路は、本実施形態では、R F I C チップ 3 1 a と、これに接続された共振回路とからなる。共振回路は、R F I C チップ 3 1 a に対し並列に接続された内蔵部品（つまり、アンテナコイル）3 およびチップコンデンサ 3 1 b である。

[0023] （部品内蔵基板の製造方法）

次に、部品内蔵基板 1 の製造方法について、図 2 A～図 2 E を参照して説明する。以下では、一つの部品内蔵基板 1 の製造過程を説明するが、実際には、大判のシートが積層及びカットされることにより、大量の部品内蔵基板 1 が同時に製造される。

[0024] まず、表面のほぼ全域にわたり銅箔が形成された大判のシートが必要な枚数だけ準備される。この大判のシートは、部品内蔵基板 1 の完成後にいずれかのシート 8 となる。図 1 の部品内蔵基板 1 を作成するには、シート 8 a～8 f に対応する大判のシート 9 a～9 f（図 2 A を参照）が準備される。また、各シート 9 a～9 f は 10～100 [μm] 程度の厚みを有する液晶ポリマーである。また、銅箔の厚みは、例えば、6～35 [μm] である。なお、銅箔の表面は、防錆のために亜鉛等で鍍金され、平坦化されることが好ましい。

[0025] 次に、フォトリソグラフィ工程により不要な部分の銅箔を除去して、図 2 A に示すように、少なくとも一枚のシート 9 a の一方面（例えば、下面）に複数の外部電極 7 が形成される。また、同様に、シート 9 b の一方面（例えば、下面）に、パターン導体 5 が形成される。同様に、大判のシート 9 c～9 f の一方面（例えば、Z 軸の正方向側の主面）にもパターン導体 5 が形成される。

[0026] 次に、図 2 B に示すように、シート 9 a においてビア導体 6 が形成されるべき位置に、外部電極 7 が形成されていない面側からレーザービームが照射される。これによって、外部電極 7 は貫通しないが、シート 9 a は貫通する貫通孔が形成され、その後、各貫通孔に導電性ペーストが充填される。

[0027] また、シート 9 b において、ビア導体 6 が形成されるべき位置に、パターン導体 5 が形成されていない面側からレーザービームが照射される。こうしてできた各貫通孔に導電性ペーストが充填される。同様にして、シート 9 c～9 f の所定位置にも貫通孔が形成され、各貫通孔に導電性ペーストが充填される。

[0028] 次に、図 2 C に示すように、シート 9 e においてパターン導体 5 が形成さ

れていない面に、内蔵部品 3 が位置決めされる。さらに、各シート 9 c, 9 d の所定領域が金型により打ち抜き加工され、貫通孔 C 1, C 2 が形成される。なお、貫通孔 C 1, C 2 を用いて内蔵部品 3 が位置決めされてもよい。この場合、貫通孔 C 1, C 2 に内蔵部品 3 が挿入される。

[0029] 次に、図 2 D に示すように、シート 9 a ~ 9 f が、下から上へとこの順番に積み重ねられる。ここで、シート 9 a は、外部電極 7 の形成面が Z 軸の負方向側を向いた状態で、また、シート 9 b は、パターン導体 5 の形成面が Z 軸の負方向側を向いた状態で積層される。また、シート 9 c ~ 9 f は、パターン導体 5 の形成面が Z 軸の正方向側を向いた状態で積層される。

[0030] その後、積み重ねられたシート 9 a ~ 9 f に、Z 軸の両方向から熱および圧力が加えられる。この加熱・加圧によって、シート 9 a ~ 9 f を軟化させて圧着および一体化する。同時に、各ビアホール内の導電性ペーストを固化させ、これによって、ビア導体 6 が形成される。

[0031] また、リフロー等により、表面実装部品 3 1 がシート 9 f のランド電極 3 5 上にバンプ 3 3 を用いて実装された後、一体化されたシート 9 a ~ 9 f は所定サイズにカットされ、これによって、図 2 E に示すような部品内蔵基板 1 が完成する。

[0032] (表面実装部品の実装性)

表面実装部品 3 1 がバンプ 3 3 で多層基板 2 に実装される場合、その実装性は、多層基板 2 においてバンプ 3 3 直下の部分の平滑性に影響される。ここで、リフロー時等、圧着後の熱によって、多層基板 2 には可塑性が出現することがある。

[0033] また、本件発明者の検討の結果、多層基板 2 に内蔵部品 3 を内蔵する場合、下記 (1), (2) のことが判明した。

[0034] (1) 内蔵部品 3 の側面 (より具体的には、Z 軸に略平行な側面) 近傍では、キャビティ C 1, C 2 の影響で熱可塑性樹脂の充填が不十分な場合がある。

(2) 熱可塑性樹脂が内蔵部品 3 の側面に沿って Z 軸方向に滑りやすく

なっている。

[0035] ここで、仮に、上面視で表面実装部品 3 1 の bumps 3 3 が内蔵部品 3 の外形線に掛かるように、表面実装部品 3 1 が配置されてしまうと、bumps 3 3 の直下の部分に表面実装部品 3 1 の自重がかかり、内蔵部品 3 の側面近傍では熱可塑性樹脂の充填が不十分であり、かつ熱可塑性樹脂が内蔵部品 3 の側面に沿って Z 軸方向に滑りやすくなっていることから、bumps 3 3 の直下およびその近傍で窪みが生じやすくなり、表面実装部品 3 1 の接合不良や実装不良が生じやすくなることが判明した。

[0036] そこで、本部品内蔵基板 1 では、まず、多層基板 2 の表面上のスペースに複数の表面実装部品 3 1 をより高密度に実装するために、図 3 に示すように、上面視で、表面実装部品 3 1 は、外形線 L に内包されるのではなく、内蔵部品 3 の外形線 L に掛かるように配置される。より具体的には、上面視で、外形線 L を挟んで内蔵部品 3 の内側および外側の両方に表面実装部品が掛かるように配置される。それに加えて、図 3 に示すように、上面視で、表面実装部品 3 1 の bumps 3 3 が内蔵部品 3 の外形線 L に掛からず、かつ bumps 3 3 が内蔵部品 3 の外形線 L から $50\mu\text{m}$ 離れると、接合不良を低減できることが明らかになった。

[0037] 本件発明者は、上記のような表面実装部品 3 1 の配置の効果を検証すべく、下記の測定を行った。具体的には、内蔵部品 3 の側面（外形線 L）から bumps 3 3 までの X 軸方向距離 x （図 4 参照）に対する不良率を測定した。ここで、 x が 0 の場合、上面視で、bumps 3 3 が内蔵部品 3 の外形線 L に掛かっていることを意味する。また、この測定は、圧着前の内蔵部品 3 の側面とキャビティ C 1, C 2 の外縁の距離 d （図 5 参照）が $100\mu\text{m}$ 、 $150\mu\text{m}$ 、 $200\mu\text{m}$ という条件ごとに実施された。この測定結果を、図 6 に示す。図 6 においては、 $d = 100\mu\text{m}$ の場合の不良率は◆で、 $d = 150\mu\text{m}$ の場合の不良率は■で、 $d = 200\mu\text{m}$ の場合の不良率は▲で示される。これら測定結果によれば、 d の値に関わらず、bumps 3 3 が内蔵部品 3 の外形線 L から $50\mu\text{m}$ 離れると、不良率が約 20% 以下と極端に低下しているこ

とが分かる。

[0038] ここで、図 7 A、図 7 B には、上面視で、表面実装部品 3 1 が内蔵部品 3 の外形線 L に掛かるが、バンプ 3 3 は内蔵部品 3 の外形線 L から $50\ \mu\text{m}$ 以上離れる場合の例が示され、これらの場合に、多層基板 2 の表面上のスペースを有効利用でき、かつ接合不良を低減することができる。それに対し、図 7 C、図 7 D には、上面視で、表面実装部品 3 1 が内蔵部品 3 の外形線 L に掛かるが、バンプ 3 3 は内蔵部品 3 の外形線 L から $50\ \mu\text{m}$ 未満の範囲内に設けられる場合の例が示され、これらの場合には上記技術的効果を奏しない。

[0039] (変形例)

図 1 の例では、内蔵部品 3 がアンテナコイルであるとして説明した。しかし、これに限らず、図 8 に示すように、内蔵部品 3 は単にフェライトであり、該フェライトの周囲に、パターン導体 5 およびビア導体 6 でコイルを形成しても構わない。なお、図 8 では、図示の都合上、ビア導体 6 は点線矢印にて示されている。

産業上の利用可能性

[0040] 本発明に係る部品内蔵基板は、表面実装部品をより高密度に多層基板表面に実装可能であり、例えばスマートフォンのような電子機器等に好適である。

符号の説明

- [0041]
- 1 部品内蔵基板
 - 2 多層基板
 - 3 内蔵部品
 - 3 1 表面実装基板
 - 3 3 バンプ
 - 3 5 ランド電極

請求の範囲

[請求項1]

複数の熱可塑性シートを所定方向に積層してなる多層基板と、
前記多層基板に内蔵された内蔵部品と、
前記多層基板の表面に bumps を用いて実装された表面実装部品と、
を備え、

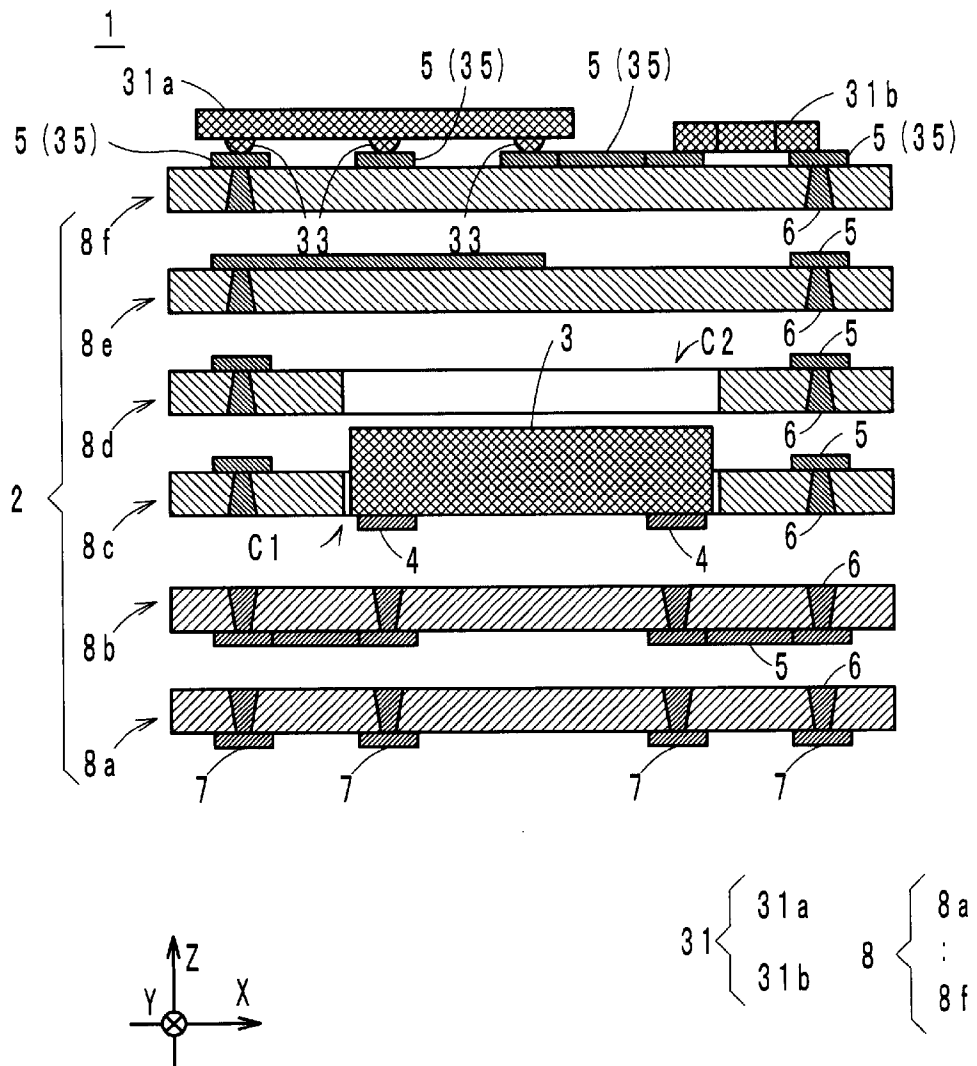
前記所定方向からの平面視で、前記表面実装部品が前記内蔵部品の
外形線に掛かり、かつ該表面実装部品の bumps が該内蔵部品の外形線
から $50\mu\text{m}$ 以上離れるように、前記表面実装部品が配置されている
、部品内蔵基板。

[請求項2]

前記熱可塑性シートは液晶ポリマーからなる、請求項1に記載の部
品内蔵基板。

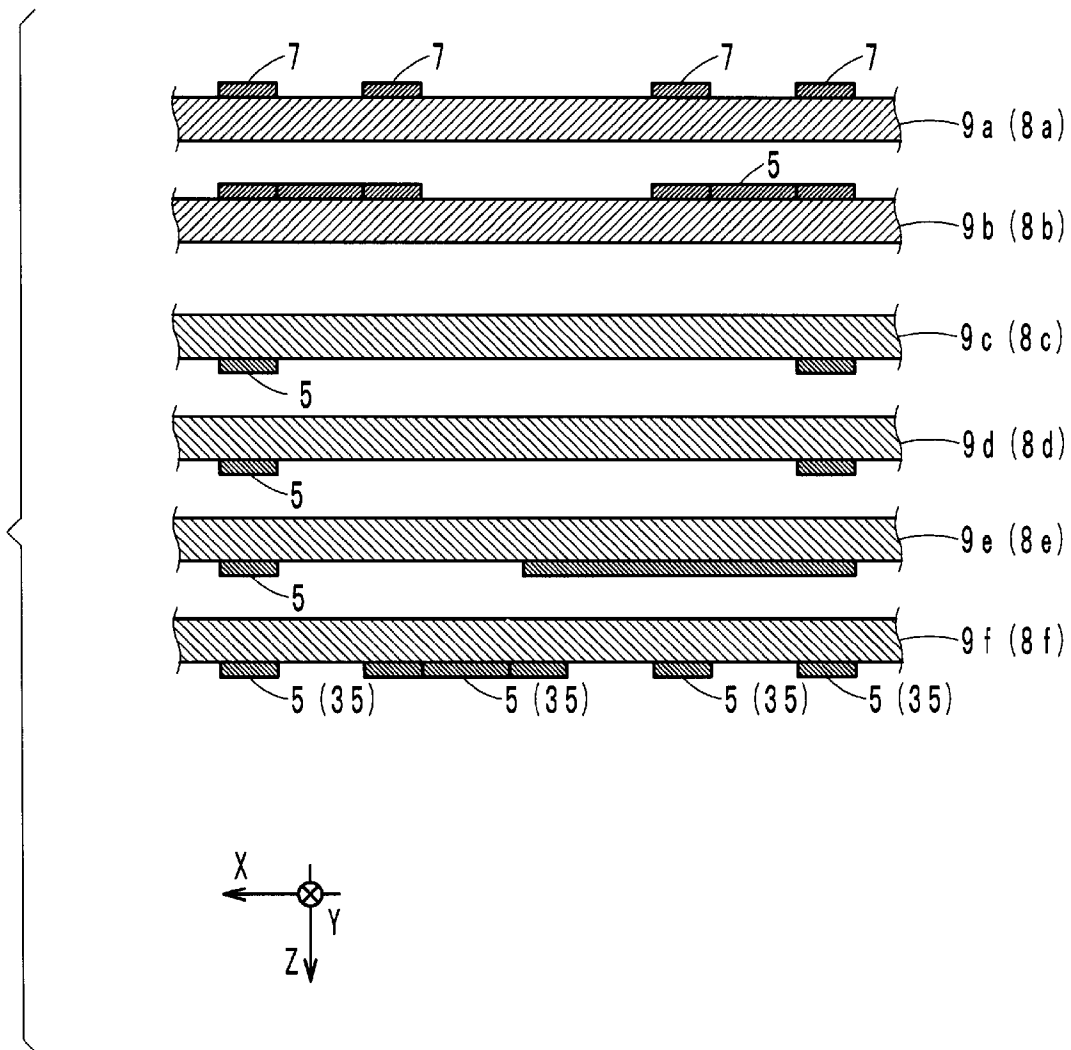
[図1]

図 1



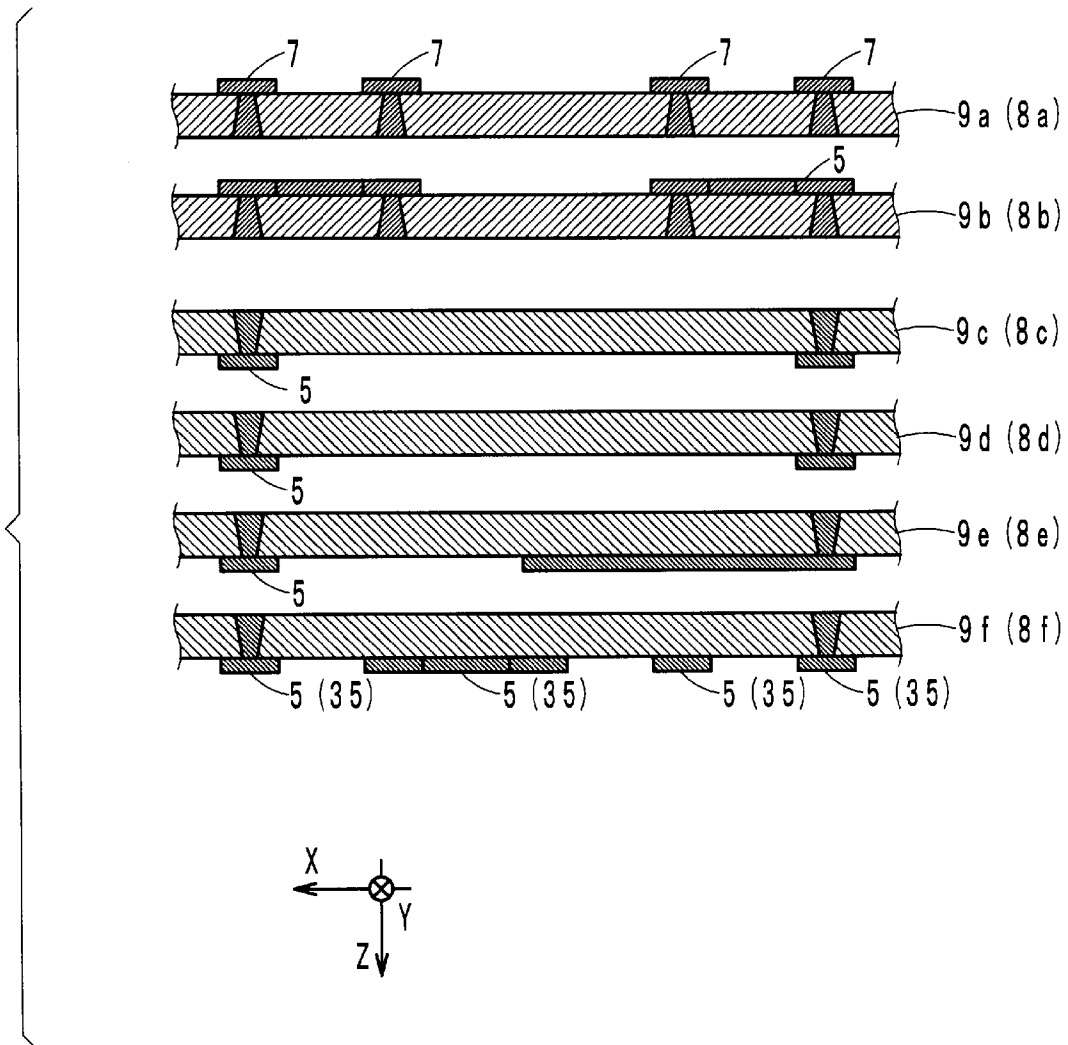
[図2A]

図 2 A



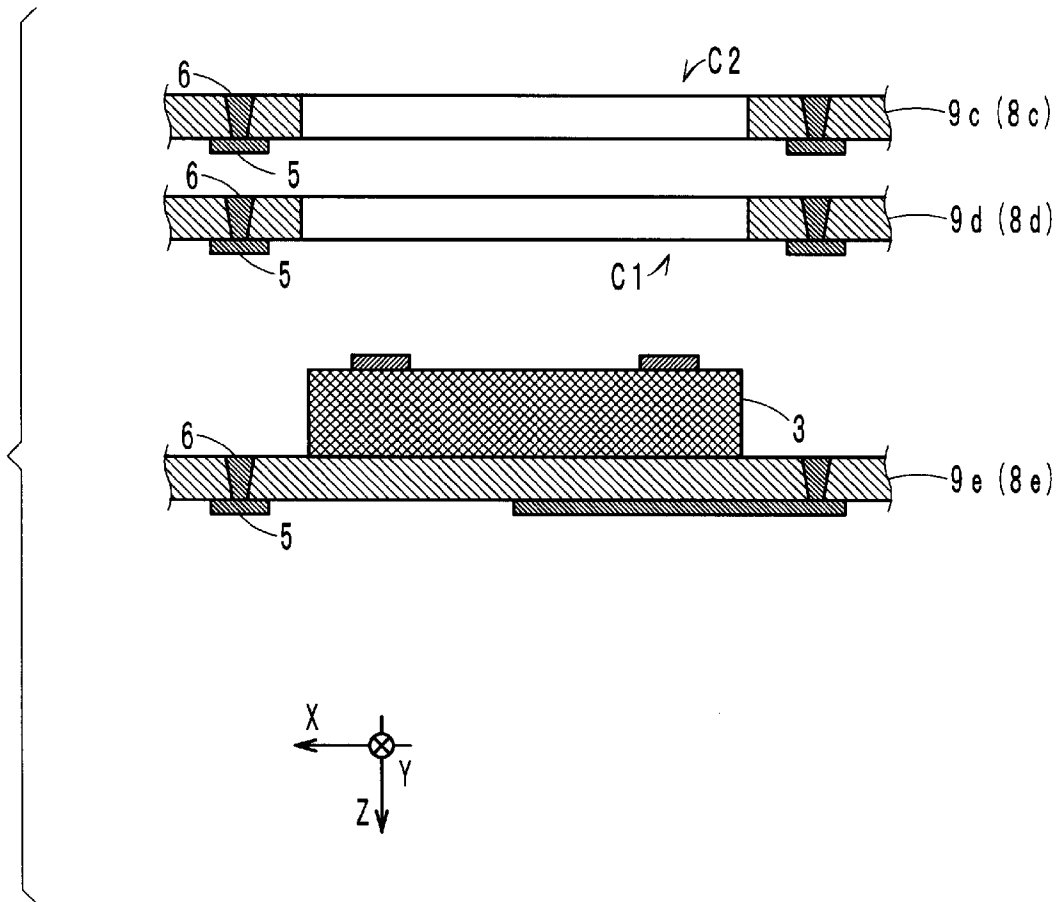
[図2B]

図 2 B



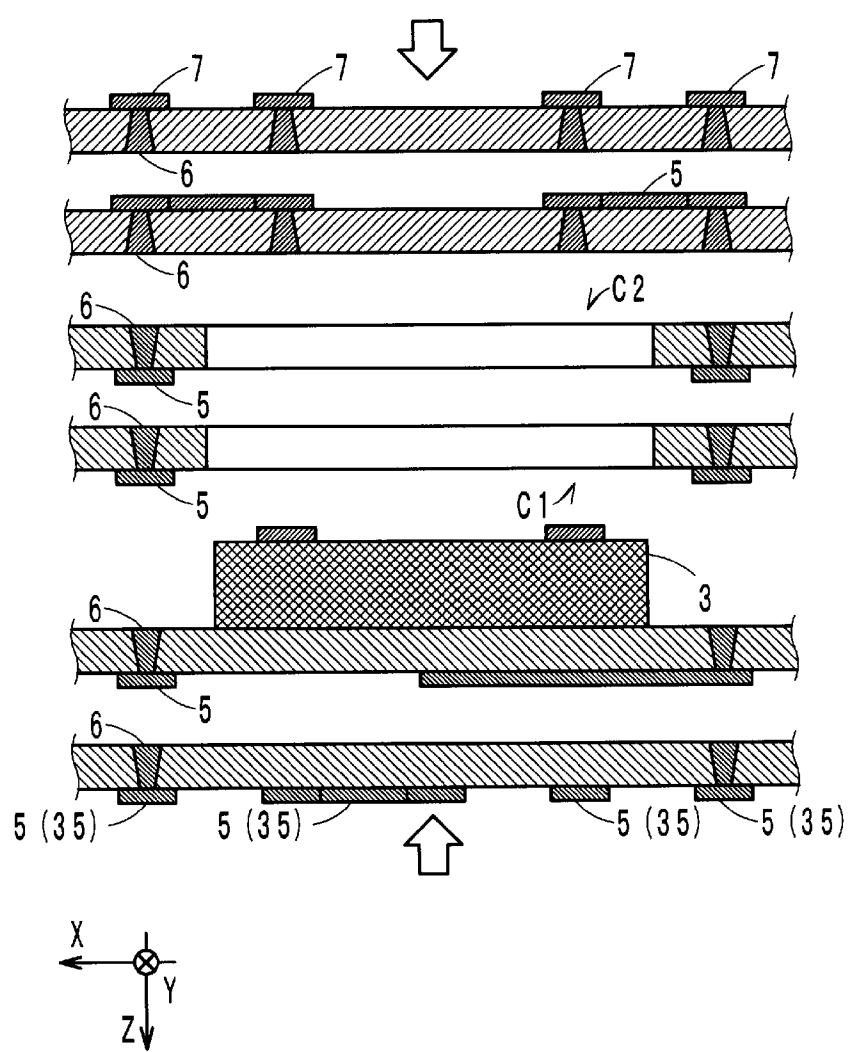
[図2C]

図 2 C



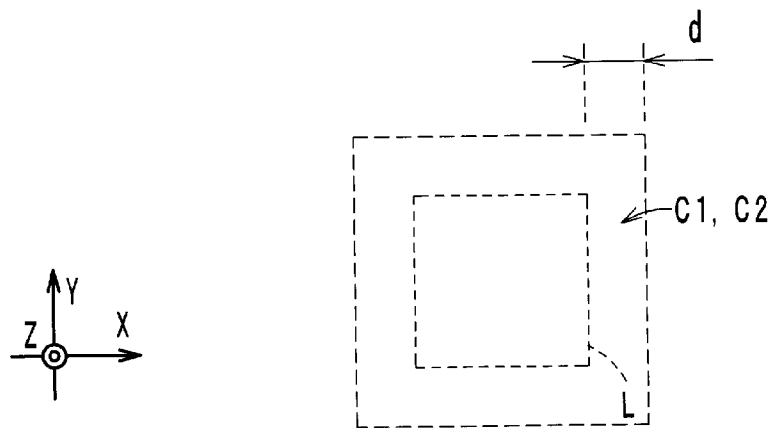
[図2D]

図 2 D



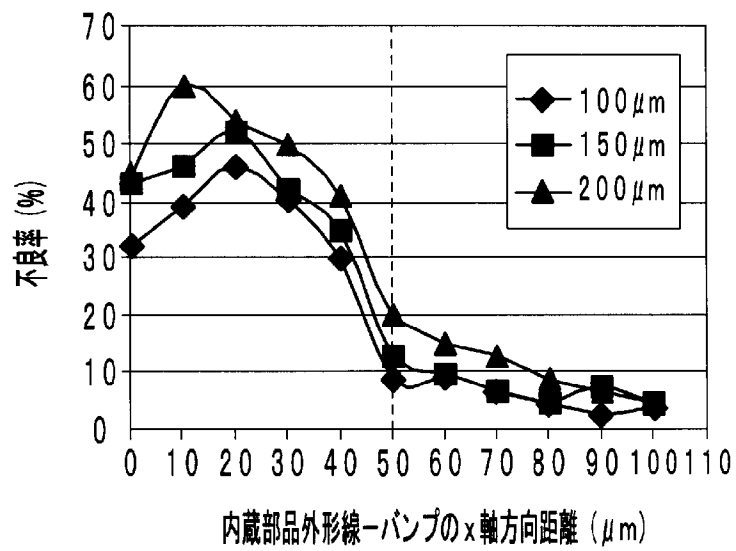
[図5]

図 5



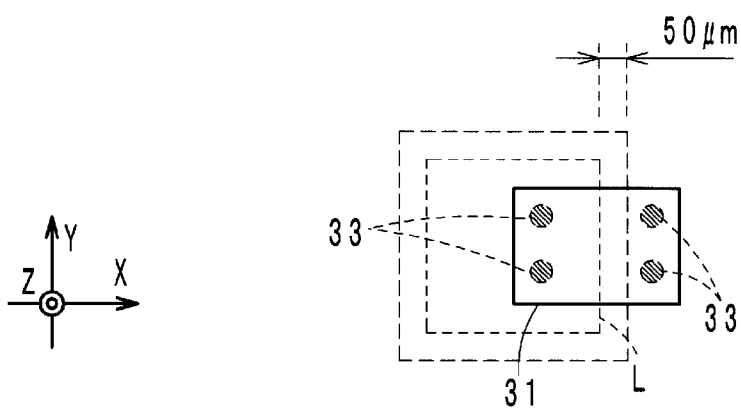
[図6]

図 6



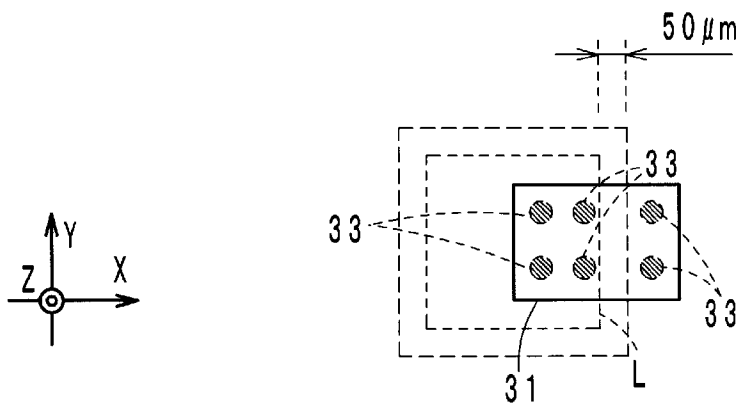
[図7A]

図 7 A



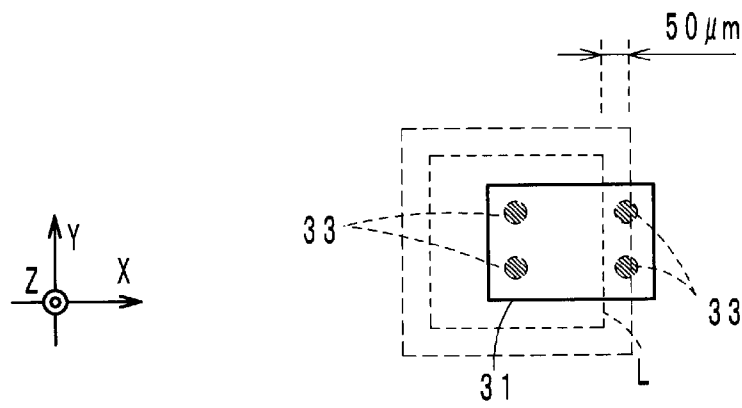
[図7B]

図 7 B



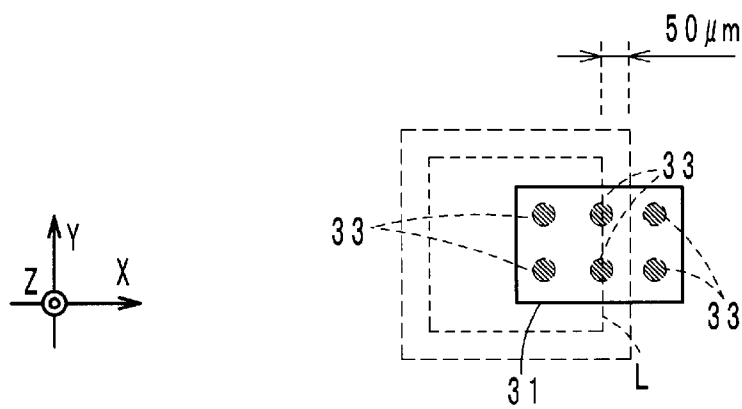
[図7C]

図 7 C



[図7D]

図 7 D



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/080253

A. CLASSIFICATION OF SUBJECT MATTER

H05K3/46(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K3/46, H05K1/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-7896 A (Ibiden Co., Ltd.), 10 January 2003 (10.01.2003), entire text; all drawings (Family: none)	1-2
A	JP 2009-164592 A (Ibiden Co., Ltd.), 23 July 2009 (23.07.2009), entire text; all drawings & US 2009/0174081 A1	1-2

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
19 December, 2013 (19.12.13)

Date of mailing of the international search report
14 January, 2014 (14.01.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H05K3/46(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H05K3/46, H05K1/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2003-7896 A（イビデン株式会社）2003.01.10, 全文, 全図 (ファミリーなし)	1 - 2
A	JP 2009-164592 A（イビデン株式会社）2009.07.23, 全文, 全図 & US 2009/0174081 A1	1 - 2

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 9 . 1 2 . 2 0 1 3

国際調査報告の発送日

1 4 . 0 1 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

沼生 泰伸

3 S

3 8 2 5

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 3 9 1