



(12) 发明专利

(10) 授权公告号 CN 101425520 B

(45) 授权公告日 2013. 03. 27

(21) 申请号 200810172802. 5

审查员 韩冰

(22) 申请日 2008. 10. 29

(30) 优先权数据

108792/07 2007. 10. 29 KR

(73) 专利权人 三星显示有限公司

地址 韩国京畿道

(72) 发明人 金寿桢 金洸贤 李南锡 许政旭
郑智允

(74) 专利代理机构 北京市柳沈律师事务所
11105

代理人 陶凤波

(51) Int. Cl.

H01L 27/12(2006. 01)

H01L 23/522(2006. 01)

G02F 1/1362(2006. 01)

(56) 对比文件

CN 1908789 A, 2007. 02. 07,

JP 特开 2002-296621 A, 2002. 10. 09,

CN 1601362 A, 2005. 03. 30,

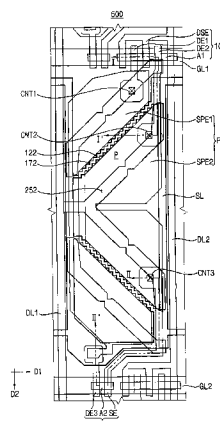
权利要求书 2 页 说明书 12 页 附图 13 页

(54) 发明名称

阵列基板和具有阵列基板的显示面板

(57) 摘要

本发明涉及阵列基板和具有阵列基本的显示面板。一种阵列基板包括：栅极线；数据线，基本垂直于该栅极线交叉设置；第一开关元件，电连接至该栅极线和该数据线；像素电极，电连接至该第一开关元件且形成于像素区域中，该像素电极具有开口图案；以及光阻挡布线，对应于该开口图案设置，该光阻挡布线包括凹凸图案。



1. 一种阵列基板,包括:
栅极线;
数据线,交叉该栅极线;
第一开关元件,电连接至该栅极线和该数据线;
像素电极,电连接至该第一开关元件,该像素电极包括开口图案;以及
光阻挡布线,对应于该开口图案设置,该光阻挡布线包括凹凸图案。
2. 如权利要求 1 所述的阵列基板,其中当从平面图观察时,该开口图案和该光阻挡布线相对于该栅极线沿对角线方向设置。
3. 如权利要求 2 所述的阵列基板,其中该开口图案的形状与该光阻挡布线的形状基本相同。
4. 如权利要求 2 所述的阵列基板,其中该开口图案的宽度是 $3.5\mu\text{m}$ 至 $10\mu\text{m}$ 。
5. 如权利要求 2 所述的阵列基板,其中当从平面图观察时,该凹凸图案设置于所述光阻挡布线的第一边缘部分和所述光阻挡布线的与该第一边缘部分基本相对的第二边缘部分中的至少一个上。
6. 如权利要求 5 所述的阵列基板,其中当从平面图观察时,该凹凸图案包括单位形状,该单位形状具有远离该光阻挡布线的第一边缘部分和该光阻挡布线的与该第一边缘部分基本相对的第二边缘部分中的至少一个延伸的凸起形状。
7. 如权利要求 5 所述的阵列基板,其中当从平面图观察时,该凹凸图案包括单位形状,该单位形状具有从该光阻挡布线的第一边缘部分和该光阻挡布线的与该第一边缘部分基本相对的第二边缘部分中的至少一个向内凹陷的凹陷形状。
8. 如权利要求 5 所述的阵列基板,其中该凹凸图案包括单位形状,该单位形状具有彼此成角度设置的第一倾斜部分和第二倾斜部分,以及
交叉部分,该第一倾斜部分和该第二倾斜部分在该交叉部分处相交,且该交叉部分具有角形状或圆化形状之一。
9. 如权利要求 8 所述的阵列基板,其中该第一倾斜部分和该第二倾斜部分之间的角度是 60° 到 120° 。
10. 如权利要求 8 所述的阵列基板,其中该第一和第二倾斜部分每个的长度是 $5\mu\text{m}$ 到 $10\mu\text{m}$ 。
11. 如权利要求 8 所述的阵列基板,其中除了该凹凸图案之外,该光阻挡布线的直的部分的宽度是 $2\mu\text{m}$ 到 $4\mu\text{m}$ 。
12. 如权利要求 2 所述的阵列基板,还包括:
存储线,设置得所述像素电极交叠其至少一部分,该存储线电连接至该光阻挡布线。
13. 如权利要求 12 所述的阵列基板,其中该像素电极包括第一子电极和通过该开口图案与该第一子电极间隔开的第二子电极,且其中该第一子电极形成得在至少三个侧面基本围绕该第二子电极。
14. 如权利要求 13 所述的阵列基板,其中该光阻挡布线的边缘部分接触该第一子电极的边缘部分和该第二子电极的边缘部分中的至少一个。
15. 如权利要求 13 所述的阵列基板,其中该光阻挡布线还包括交叠部分,其交叠该第一子电极和该第二子电极中的至少一个。

16. 如权利要求 13 所述的阵列基板, 其中该第一开关元件包括:

双源电极, 其交叠该栅极线且连接至该数据线;

第一漏电极, 与该双源电极间隔开且接触该第一子电极; 以及

第二漏电极, 与该双源电极间隔开且接触该第二子电极。

17. 如权利要求 16 所述的阵列基板, 还包括:

第二开关元件, 包括接触该第二子电极的源电极和被该第一子电极交叠的第三漏电极。

18. 一种阵列基板, 包括:

设置在基底上的第一和第二栅极线;

数据线, 交叉该第一和第二栅极线;

像素电极, 包括第一子电极和通过开口图案与该第一子电极间隔开的第二子电极, 该开口图案相对于该第一和第二栅极线沿对角方向形成;

储存线, 被该第一和第二子电极交叠, 其中部分该储存线设置得基本平行于该第一和第二栅极线以及该数据线之一;

光阻挡布线, 设置得对应于该开口图案, 其中该光阻挡布线电连接至该储存线, 该光阻挡布线包括凹凸图案;

双开关元件, 电连接至该第一栅极线和该数据线, 该双开关元件包括接触该第一子电极的第一漏电极和接触该第二子电极的第二漏电极; 以及

开关元件, 电连接至该第二栅极线和该数据线, 该开关元件包括接触该第二子电极的源电极和被该第一子电极交叠的第三漏电极。

19. 一种显示面板, 包括:

阵列基板, 包括:

开关元件, 电连接至设置于基底上的栅极线和设置于该基底上的数据线;

像素电极, 电连接至该开关元件, 该像素电极具有相对于该栅极线沿对角线形成的第一开口图案; 以及

光阻挡布线, 设置得对应于该开口图案, 该光阻挡布线包括凹凸图案, 该凹凸图案具有彼此成角度设置的第一倾斜部分和第二倾斜部分; 以及

对向基板, 设置得基本相对于该阵列基板, 该对向基板包括其上形成有第二开口图案的公共电极, 其中该第二开口图案与该第一开口图案定义液晶畴域。

20. 如权利要求 19 所述的显示面板, 其中该第一倾斜部分和该第二倾斜部分之间的角度是 60 度到 120 度。

21. 如权利要求 20 所述的显示面板, 还包括:

第一偏振板, 附到该阵列基板, 该第一偏振板具有第一偏振轴; 以及

第二偏振板, 附到该对向基板, 该第二偏振板具有基本垂直于该第一偏振轴的第二偏振轴,

其中该第一倾斜部分相对于该第一偏振轴以 0 度到 45 度角设置, 该第二倾斜部分相对于该第二偏振轴以 0 度到 45 度角设置。

阵列基板和具有阵列基板的显示面板

技术领域

[0001] 本发明涉及一种阵列基板和具有该阵列基板的显示面板。更特别地,本发明涉及用于液晶显示器 (LCD) 的阵列基板和具有该阵列基板的显示面板。

背景技术

[0002] 通常,液晶显示面板包括阵列基板、对向基板和液晶层。阵列基板包括用于驱动多个像素区域每个的多个开关元件例如薄膜晶体管 (TFT)、及电连接到薄膜晶体管的多个像素电极。对向基板面向阵列基板且包括多个彩色滤光片 (color filter)。液晶层设置在阵列基板和对向基板之间。

[0003] 液晶层包括具有光 and 电性质的液晶分子,例如各向异性折射率和各向异性介电常数。当数据电压施加到阵列基板的像素电极时,在像素电极和对向基板的公共电极之间产生电场,从而改变液晶层中液晶分子的取向。当液晶分子的取向被改变时,液晶层的光透射率发生改变。液晶的这种性质可用来显示图像。为了增加 LCD 面板的视角,发展了图案化垂直配向 (patterned vertical alignment, PVA) 模式的 LCD 装置,其具有形成在像素电极中的开口图案。近来,像素电极被划分为两个子电极 (sub-electrode) 以实现 PVA 模式 LCD 装置,从而不同的电压可分别施加到两个子电极。为了施加不同的电压到子电极,可使用两个不同的 TFT 或一个 TFT 和一个升压电容 (voltage up capacitor)。

[0004] 在具有包括多个子电极的像素电极的阵列基板中,在子电极彼此间隔开的区域中开口率下降。为了增大开口率,连接到存储线的金属图案形成在间隔区域中。

[0005] 但是,靠近金属图案的液晶分子是倾斜的。特别地,当金属图案相对于像素区域的栅极线沿倾斜方向形成时,液晶分子布置于金属图案中从而液晶分子的方向相对于偏振轴 (polarizing axis) 被扭曲。因此,从液晶面板下部提供的背光通过间隔区域泄漏,由此产生光泄漏。光泄漏会降低 LCD 面板的显示质量。

发明内容

[0006] 本发明一示例性实施例提供一种阵列基板,其通过最小化光泄漏而提高了显示质量。

[0007] 本发明的示例性实施例还提供一种显示面板,其具有上述阵列基板示例性实施例。

[0008] 在本发明一示例性实施例中,阵列基板包括:栅极线、交叉该栅极线的数据线、电连接至该栅极线和数据线的第一开关元件、电连接至第一开关元件并包括开口图案的像素电极、以及与该开口图案对应地设置的光阻挡布线。该光阻挡布线包括凹凸图案。

[0009] 在一示例性实施例中,当从平面图观察时,该开口图案和该光阻挡布线可相对于所述栅极线沿对角线方向设置。

[0010] 在一示例性实施例中,该开口图案的形状可基本等于该光阻挡布线的形状。

[0011] 在一示例性实施例中,当从平面图观察时,该凹凸图案可设置在该光阻挡布线的

第一边缘部分和该光阻挡布线的与该第一边缘部分基本相对的第二边缘部分中的至少一个上。

[0012] 在一示例性实施例中,该阵列基板还可包括设置得像素电极交叠其至少一部分的储存线,该储存线电连接至该光阻挡布线。

[0013] 在本发明另一示例性实施例中,阵列基板包括:设置在基底上的第一和第二栅极线、基本垂直于该第一和第二栅极线设置的数据线、包括第一子电极和通过相对于该第一和第二栅极线沿对角方向形成的开口图案与该第一子电极间隔开的第二子电极的像素电极、被第一和第二子电极交叠的储存线(其中部分储存线可设置得基本平行于第一和第二栅极线以及数据线之一)、对应于该开口图案设置的光阻挡布线(其中该光阻挡布线可电连接至该储存线)、包括凹凸图案的凹凸布线、电连接至第一栅极线和数据线的双开关单元(其包括接触第二子电极的第一漏电极)、以及电连接至第二栅极线和数据线的开关元件(其包括接触第二子电极的源电极和第三漏电极,该第三漏电极交叠该第一子电极)。

[0014] 在本发明又一示例性实施例中,显示面板包括:阵列基板,包括电连接至设在基底上的栅极线和设在该基底上的数据线的开关元件、电连接至该开关元件的像素电极(该像素电极具有相对于该栅极线沿对角线形成于其上的第一开口图案)、以及对应于该开口图案设置的光阻挡布线(其包括凹凸图案,该凹凸图案具有彼此成一角度设置的第一倾斜部分和第二倾斜部分);以及基本对立于该阵列基板设置的对向基板,该对向基板包括其上形成有第二开口图案的公共电极,其中该第二开口图案与该第一开口图案定义液晶畴域(domain)。

[0015] 在一示例性实施例中,该第一倾斜部分和该第二倾斜部分之间的角度可以是约 60 度到约 120 度。

[0016] 在一示例性实施例中,该显示面板还可包括附到该阵列基板的第一偏振板以及附到该对向基板的第二偏振板,该第一偏振板具有第一偏振轴且该第二偏振板具有基本垂直于该第一偏振轴的第二偏振轴,其中该第一倾斜部分相对于该第一偏振轴以大约 0 度到大约 45 度角设置,该第二倾斜部分相对于该第二偏振轴以大约 0 度到大约 45 度角设置。

[0017] 根据阵列基板的示例性实施例和具有该阵列基板示例性实施例的显示面板的示例性实施例,光阻挡布线对应于开口图案设置,由此沿偏振轴方向排列液晶分子。因此,光泄漏被最小化,显示面板的对比度增加,从而显示质量可被提高。

附图说明

[0018] 通过结合附图参考下面的详细描述,本发明的以上和其他优点会变得显然,附图中:

[0019] 图 1 是平面图,示出根据本发明的显示面板的示例性实施例;

[0020] 图 2 是放大平面图,示出图 1 的光阻挡布线的示例性实施例;

[0021] 图 3 是放大平面图,示出图 2 的光阻挡布线示例性实施例与像素电极示例性实施例之间的位置;

[0022] 图 4 至图 9 是放大平面图,示出根据本发明的光阻挡布线的示例性实施例;

[0023] 图 10 是沿图 1 的线 I-I' 和线 II-II' 的横截面图;

[0024] 图 11A 和图 15 是平面图,示出制造图 1 和图 10 所示的阵列基板示例性实施例的

方法示例性实施例；

[0025] 图 11B、图 12、图 13 和图 14 是横截面图，示出图 10 的阵列基板的示例性实施例；

[0026] 图 16 是平面图，示出根据本发明的阵列基板的另一示例性实施例。

具体实施方式

[0027] 下面将参照附图更充分地描述本发明，附图中示出本发明的实施例。但是，本发明可以以许多不同的形式体现，且不应解释为局限于这里阐述的实施例。而是，提供这些实施例以使本公开彻底和完整，且向本领域技术人员充分传达本发明的范围。相似的附图标记始终表示相似的元件。

[0028] 应理解，当一元件被称为在另一元件或层“上”时，它可以直接在另一元件上，或者其间可存在居间元件。相反，当一元件被称为“直接在”另一元件“上”时，则没有居间元件存在。这里使用时，术语“和 / 或”包括相关所列项的一个或更多的任意和全部组合。

[0029] 将理解，尽管术语第一、第二、第三等可在这里用来描述各种元件、部件、区域、层和 / 或部分，但是这些元件、部件、区域、层和 / 或部分不应被这些术语限制。这些术语仅用于将一个元件、部件、区域、层或部分与另一元件、部件、区域、层或部分区别开。因此，下面描述的第一元件、部件、区域、层或部分亦可被称为第二元件、部件、区域、层或部分而不偏离本发明的教导。

[0030] 空间相关术语例如“下面”、“下方”、“下”、“上方”、“上”等可在这里用来简单描述图中所示的一个元件或特征相对于另一元件（或多个元件）或特征（或多个特征）的关系。将理解，空间相关术语意在涵盖除了图示取向之外器件在使用或操作中的不同取向。例如，如果图中的器件被倒置，则描述为在其它元件或特征下方或下面的元件会取向为在其他元件或特征上方。因此，示范性术语“下方”可涵盖上方和下方两种取向。器件可另外地取向（旋转 90 度或在其它取向），相应地理解这里使用的空间相关描述语。

[0031] 这里使用的术语仅用于描述特定实施例，而无意限制本发明。这里使用时，单数形式“一”、“一个”和“该”意在也包含复数形式，除非上下文清楚地另外描述。还将理解，本说明书中使用时术语“包括”和 / 或“由... 构成”指明所述特征、区域、整体、步骤、操作、元件和 / 或部件的存在，但是不排除一个或更多其它特征、区域、整体、步骤、操作、元件、部件、和 / 或它们的组的存在或添加。

[0032] 这里参照示意性示出本发明理想实施例的横截面示意图来描述本发明的示例性实施例。如此，由于例如制造技术和 / 或容差，所示形状的变化是可以预期的。因此，本发明的实施例不应理解为局限于这里示出的区域的特定形状，而是将包括例如制造导致的形状偏差。例如，示出或描述为平的区域通常可具有粗糙和 / 或非线性特征。此外，示出的尖角可被圆化。因此，图中所示区域本质上是示意性的，它们的形状无意示出区域的精确形状且无意限制本发明的范围。

[0033] 除非另外定义，这里使用的所有术语（包括技术术语和科学术语）具有本发明所属领域的一般技术人员一般理解的含义。还将理解，术语例如一般使用的字典中定义的那些应理解为具有与其在相关领域背景中的含义相同的意义，不应以理想化或过于正式的意义理解，除非这里明确如此定义。

[0034] 下面将参照附图对本发明进行更详细的描述。

[0035] 图 1 是平面图,示出根据本发明的显示面板 500 的示例性实施例。

[0036] 图 1 主要示出形成在第一基底上的元件,还示出形成于面向第一基底的第二基底上的第二开口图案 252 的定位。

[0037] 参照图 1,根据本发明的显示面板 500 的示例性实施例包括第一和第二栅极线 GL1 和 GL2、第一和第二数据线 DL1 和 DL2、第一开关元件 10、其中形成有第一开口图案 172 的像素电极 PE、以及光阻挡布线 122。显示面板 500 还包括储存线 SL、第二开关元件 20 和第二开口图案 252。

[0038] 第一栅极线 GL1 沿显示面板 500 的第一方向 D1 延伸,第二栅极线 GL2 基本平行于第一栅极线 GL1 设置且在与第一方向 D1 不同的 D2 方向上与第一栅极线 GL1 间隔开。第一方向 D1 可基本垂直于第二方向 D2。

[0039] 第一数据线 DL1 沿第二方向 D2 延伸从而交叉第一和第二栅极线 GL1 和 GL2。第二数据线 DL2 基本平行于第一数据线 DL1 设置且在第一方向 D1 上与第一数据线 DL1 间隔开。第二数据线 DL2 也交叉第一和第二栅极线 GL1 和 GL2。尽管数据线 DL1 和 DL2 交叉栅极线 GL1 和 GL2,但它们从其电绝缘。

[0040] 第一开关元件 10 电连接至第一栅极线 GL1 和第二数据线 DL2。第一开关元件 10 通过施加到第一栅极线 GL1 的第一栅极信号导通。第一开关元件 10 电连接至像素电极 PE。

[0041] 第一开关元件 10 包括从第二数据线延伸且交叠第一栅极线 GL1 的双源电极 (dual source electrode) DSE、第一漏电极 DE1 和第二漏电极 DE2。双源电极 DSE 可形成 W 形。第一漏电极 DE1 和第二漏电极 DE2 与双源电极 DSE 间隔开。第一和第二漏电极 DE1 和 DE2 电连接至像素电极 PE。

[0042] 第一有源图案 A1 设置在双源电极 DSE 和第一漏电极 DE1 之间,也在设置在双源电极 DSE 和第二漏电极 DE2 之间。第一和第二漏电极 DE1 和 DE2 通过第一有源图案 A1 电连接至双源电极 DSE,从而当第一栅极信号施加到第一栅极线 GL1 时,施加到第二数据线 DL2 的数据信号可被传送到第一和第二漏电极 DE1 和 DE2。

[0043] 在一示例性实施例中,像素电极 PE 可设置在像素区域 P 内。例如,像素电极 PE 可形成于第一和第二数据线 DL1 和 DL2 以及第一和第二栅极线 GL1 和 GL2 界定的区域中,然而形成像素电极 PE 的区域也可被另外地定义。当从上面看时,像素区域 P 可具有矩形形状。第一开口图案 172 形成于像素区域 P 中以形成像素区域 P 的液晶畴域 (domain)。像素电极 PE 包括第一子电极 SPE1 和第二子电极 SPE2。

[0044] 第一开口图案 172 相对于第一和第二栅极线 GL1 和 GL2 沿倾斜方向形成于像素区域 P 中,如平面图所示。第一开口图案 172 沿第三方向延伸,其中第三方向设置于第一方向 D1 和第二方向 D2 之间。例如,第一开口图案 172 可沿着与第一和第二栅极线 GL1 和 GL2 以及第一和第二数据线 DL1 和 DL2 成约 45 度角的第三方向延伸。第一开口图案 172 可具有由两条对角线定义的 V 形或 U 形。

[0045] 第一子电极 SPE1 可形成为在至少三个侧面围绕第二子电极 SPE2。第一子电极 SPE1 与第二子电极 SPE2 间隔开第一开口图案 172 的宽度。第一子电极 SPE1 通过第一接触孔 CNT1 接触第一漏电极 DE1。第二子电极 SPE2 通过第二接触孔 CNT2 接触第二漏电极 DE2。因此,第一和第二子电极 SPE1 和 SPE2 电连接至第一开关元件 10。

[0046] 光阻挡布线 122 形成于形成第一开口图案 172 的区域中。在一示例性实施例中,

光阻挡布线 122 可电耦接至储存线 SL。光阻挡布线 122 顺着第一开口图案 172 沿第一开口图案 172 的长度方向延伸。

[0047] 下面,将参照图 2 和图 3 进一步详细描述根据本发明的光阻挡布线 122 的示例性实施例。

[0048] 图 2 是放大平面图,示出图 1 的光阻挡布线的示例性实施例。

[0049] 参照图 1 和图 2,根据本发明的光阻挡布线 122 的示例性实施例形成于形成第一开口图案 172 的区域中。光阻挡布线 122 顺着第一开口图案 172 沿第一开口图案 172 的长度方向延伸。在一示例性实施例中,光阻挡布线 122 的宽度是约 $5\mu\text{m}$ 至约 $10\mu\text{m}$ 。

[0050] 光阻挡布线 122 包括凹凸图案,该凹凸图案形成于沿第一开口图案 172 的长度方向延伸的第一边缘部分 ED1 和与第一边缘部分 ED1 相反的第二边缘部分 ED2 处。第一边缘部分 ED1 邻近第一子电极 SPE1,第二边缘部分 ED2 邻近第二子电极 SPE2。

[0051] 凹凸图案包括多个单位形状 121。单位形状 121 通过第一和第二边缘部分 ED1 和 ED2 形成以定义根据本发明的光阻挡布线 122 的示例性实施例的凹凸图案。单位形状 121 被重复设置以定义凹凸图案。凹凸图案可包括单位形状 121 的形成于第一边缘部分 ED1 处的第一图案、以及单位形状 121 的形成于第二边缘部分 ED2 处的第二图案。当从平面图观察时,第一和第二图案可彼此连接。于是,根据本发明的光阻挡布线 122 的示例性实施例的形状可包括基本 Z 字形 (zigzag shape)。在一示例性实施例中,光阻挡布线 122 的宽度 w 可为约 $5\text{--}10\mu\text{m}$,除了凹凸图案以外,光阻挡布线 122 的直部分的宽度 k 可为约 $2\text{--}4\mu\text{m}$ 。

[0052] 单位形状 121 包括彼此成角度设置的第一倾斜部分 121a 和第二倾斜部分 121b。当从平面图观察时,单位形状 121 可具有凸形,其中第一和第二倾斜部分 121a 和 121b 朝光阻挡布线 122 的外侧突出。第一倾斜部分 121a 可沿第二方向 D2 延伸,第二倾斜部分 121b 可沿第一方向 D1 延伸。第一倾斜部分 121a 和第二倾斜部分 121b 可在交叉点相交。

[0053] 第一倾斜部分 121a 的第一长度 x 和第二倾斜部分 121b 的第二长度 y 每个可为约 $4\text{--}10\mu\text{m}$ 。具有基本相同面积的单位形状可重复设置以定义凹凸图案。供选地,具有基本不同面积的单位形状可重复设置以定义凹凸图案。作为一个例子,单位形状的第一和第二长度 x 和 y 可朝向像素电极 PE 的中心部分减小。作为另一例子,单位形状的第一和第二长度 x 和 y 可朝向像素电极 PE 的中心部分增大。作为一个例子,第一和第二长度 x 和 y 可基本彼此相等。作为另一例子,第一和第二长度 x 和 y 可基本彼此不同。

[0054] 在一示例性实施例中,距离 z 可为约 $3\text{--}10\mu\text{m}$,其定义于单位形状的形成于光阻挡布线 122 的第一边缘部分 ED1 中的第一倾斜部分 121a 与单位形状的形成于光阻挡布线 122 的第二边缘部分 ED2 中的第二倾斜部分 121b 之间。在一示例性实施例中,距离 z 可等于第一长度 x 和第二长度 y 。考虑到光阻挡布线 122 的光阻挡功能,距离 z 可等于或大于约 $3\mu\text{m}$ 。

[0055] 第一边缘部分 ED1 的第一和第二倾斜部分 121a 和 121b 的交叉部分与第二边缘部分 ED2 的第一和第二倾斜部分 121a 和 121b 的交叉部分之间的距离可基本等于第一开口图案 172 的宽度 w 。在一示例性实施例中,开口图案 172 的宽度 w 可为约 $3.5\text{--}10\mu\text{m}$ 。

[0056] 在一示例性实施例中,第一倾斜部分 121a 和第二倾斜部分 121b 之间的交叉角 θ 可以是大约 45 度到约 135 度。当交叉角 θ 小于约 45 度或大于约 135 度时,由于单位形状形成的凹凸图案,光阻挡布线 122 的总形状为基本矩形形状,从而液晶不沿显示面板 500 的

偏振轴方向布置。

[0057] 在一示例性实施例中,交叉角 θ 可以是大约 60 度到大约 120 度。在一示例性实施例中,交叉角 θ 可以是大约 90 度。根据本发明一示例性实施例,通过光阻挡布线 122,液晶分子可沿显示面板 500 的偏振轴方向布置。

[0058] 在一示例性实施例中,光阻挡布线 122 的宽度 w 等于或小于第一开口图案 172 的宽度。即,光阻挡布线 122 的第一和第二边缘部分 ED1 和 ED2 分别靠近第一子电极 SPE1 和第二子电极 SPE2 形成。在该示例性实施例中,光阻挡布线 122 未与第一和第二子电极 SPE1 和 SPE2 交叠。

[0059] 在一供选示例性实施例中,光阻挡布线 122 可与像素电极 PE 交叠。

[0060] 图 3 是放大平面图,示出图 2 的光阻挡布线的示例性实施例与像素电极之间的位置。

[0061] 参照图 3,第一边缘部分 ED1 交叠部分第一子电极 SPE1,第二边缘部分 ED2 交叠部分第二子电极 SPE2。在图 3 中,A 表示第一边缘部分 ED1 和第一子电极 SPE1 发生交叠的区域。下面将描述交叠部分。

[0062] 示出光阻挡布线 122 和像素电极 PE 彼此交叠的交叠区域的 A 区域可用作辅助储存电容器 C_{st} 。考虑该交叠区域的尺寸设计阵列基板 100,使得电容的变化可被最小化,其产生于阵列基板 100 的制造工艺期间的未对准。例如,在一示例性实施例中,当第一开口图案 172 的宽度 w 是大约 $5\mu m$ 时,交叉部分与第一子电极 SPE1 的端部之间的距离 a 可以是大约 $1.5-1.8\mu m$ 。这里,交叉部分由第一倾斜部分 121a 和第二倾斜部分 121b 定义。

[0063] 再参照图 1,储存线 SL 形成于像素区域 P 中。储存线 SL 包括基本平行于第一和第二栅极线 GL1 和 GL2 的部分以及基本平行于第一和第二数据线 DL1 和 DL2 的部分。储存线 SL 形成于第一栅极线 GL1 和第二栅极线 GL2 之间。在一示例性实施例中,储存线 SL 可包括例如 U 形。储存线 SL 交叠部分像素电极 PE。储存线 SL 连接至光阻挡布线 122。

[0064] 第二开关元件 20 电连接至第二栅极线 GL2 和储存线 SL。第二开关元件 20 通过施加到第二栅极线 GL2 的第二栅极信号导通。第二开关元件 20 包括源电极 SE 和第三漏电极 DE3。源电极 SE 和第三漏电极 DE3 交叠第二栅极线 GL2。源电极 SE 通过第三接触孔 CNT3 和第二子电极 SPE2 接触。第三漏电极 DE3 交叠储存线 SL 和第一子电极 SPE1。储存线 SL 和第三漏电极 DE3 可定义降压电容器 (voltage down capacitor) C_{down} ,第三漏电极 DE3 和第一子电极 SPE1 可定义升压电容器 C_{up} (见后面的图 10)。

[0065] 第二有源图案 A2 形成于第二栅极线 GL2 上。源电极 SE 和第三漏电极 DE3 形成于第二有源图案 A2 上。第三漏电极 DE3 通过第二有源图案 A2 电连接至源电极 SE。

[0066] 第二开口图案 252 形成于公共电极层 (未示出),公共电极层设置地基本相对于像素电极 PE。第二开口图案 252 不直接交叠第一开口图案 172,由此与第一开口图案 172 形成液晶畴域。第二开口图案 252 包括 V 形图案和围绕 V 形图案的对角线形图案。第一开口图案 172 可设在 V 形图案和对角线形图案之间。

[0067] 下面将描述不同的电压施加到第一子电极 SPE1 和第二子电极 SPE2 的过程。施加到第一子电极 SPE1 的电压定义为第一电压,施加到第二子电极 SPE2 的电压定义为第二电压。

[0068] 当第一栅极信号施加到第一栅极线 GL1 时,第一子电极 SPE1 的第一电压基本等于

第二子电极 SPE2 的第二电压,然后第一第二电压逐渐增大。然后,当第一栅极信号不施加到第一栅极线 GL1 时,第一子电极 SPE1 的第一电压基本等于第二子电极 SPE2 的第二电压,然后第一和第二电压逐渐降低且维持在基本恒定的电压。

[0069] 然后,当第二栅极信号施加到第二栅极线 GL2 时,第一子电极 SPE1 的第一电压逐渐增大到维持在一恒定电压。但是,第二子电极 SPE2 的第二电压基本维持在第二栅极信号施加到第二栅极线 GL2 之前它具有的值。

[0070] 最后,当第二栅极信号不施加到第二栅极线 GL2 时,第一子电极 SPE1 的第一电压和第二子电极 SPE2 的第二电压维持在彼此不同的值。结果,第一子电极 SPE1 的第一电压相对高于第二子电极 SPE2 的第二电压。即,第一和第二子电极 SPE1 和 SPE2 通过第一开关元件 10 接收相同的电压,但是第一子电极 SPE1 的第一电压通过第二开关元件 20 被增大,从而第一子电极 SPE1 和第二子电极 SPE2 可接收基本不同的电压。

[0071] 图 4 至图 9 是放大平面图,示出根据本发明的光阻挡布线的示例性实施例。

[0072] 如图 4 所示的多个光阻挡布线可用在图 1 的显示面板 500 的示例性实施例中。因此,相同的附图标记用来表示与图 1 和图 2 所示的那些相同或相似的部件,涉及以上元件的进一步说明将被省略。

[0073] 参照图 4,根据本发明的光阻挡布线 122 的示例性实施例包括多个单位形状 121,其连续且重复地设置在显示面板 500 上。在本示例性实施例中,单位形状 121 具有基本凸起形状。光阻挡布线 122 可包括单位形状 121 的形成在第一边缘部分 ED1 处的第一图案以及单位形状 121 的形成在第二边缘部分 ED2 处的第二图案。在一示例性实施例中,第一和第二图案可基本对称地设置在显示面板 500 上。

[0074] 在一示例性实施例中,第一倾斜部分 121a 和第二倾斜部分 121b 的交叉角 θ 可以是大约 45 度到大约 135 度。在另一示例性实施例中,交叉角 θ 可以是大约 60 度到大约 120 度。在一示例性实施例中,交叉角 θ 是大约 90 度。

[0075] 如图 5 到图 8 所示的多个光阻挡布线可用于图 1 的显示面板 500 的示例性实施例中。因此,相同的附图标记用来表示与图 1 和图 2 所示的那些相同或相似的部件,涉及以上元件的进一步说明将被省略。

[0076] 参照图 5,根据本发明的光阻挡布线 122 的另一示例性实施例包括凹凸图案,其中多个单位形状 121 连续且重复地设置在第一边缘部分 ED1 处。在本示例性实施例中,单位形状 121 可具有凸起形状。

[0077] 在本示例性实施例中,光阻挡布线 122 的第一边缘部分 ED1 与第一子电极 SPE1 (图 5 未显示) 的边缘部分接触,从而光阻挡布线 122 可以不交叠第一子电极 SPE1。在一示例性实施例中,第二边缘部分 ED2 可交叠第二子电极 SPE2 的边缘部分。在一供选示例性实施例中,第二边缘部分 ED2 可以不交叠第二子电极 SPE2 的边缘部分。

[0078] 在一供选示例性实施例中,光阻挡布线 122 的第一边缘部分 ED1 可以还包括交叠第一子电极 SPE1 的边缘部分的部分。该交叠部分可形成用于定义辅助储存电容器的电极。在一示例性实施例中,第二边缘部分 ED2 可以交叠第二子电极 SPE2 的边缘部分。在一供选示例性实施例中,第二边缘部分 ED2 可以不交叠第二子电极 SPE2 的边缘部分。

[0079] 参照图 6,根据本发明的光阻挡布线 122 的又一示例性实施例包括第一图案和第二图案定义的凹凸图案。第一图案是单位形状 121 连续且重复地设置在第一边缘部分 ED1

处。第二图案是单位形状 121 连续且重复地设置在第二边缘部分 ED2 处。单位形状 121 可形成于凹凸布线 122 的基本相对的侧面。在本示例性实施例中,凹凸布线 122 的第一和第二图案包括设置于单位形状 121 之间的多个基本平坦部分 121c。在一示例性实施例中,设在凹凸图案的第一边缘部分 ED1 处的单位形状 121 对应于第二边缘部分 ED2 上的平坦部分 121c,设在第二边缘部分 ED2 处的单位形状 121 对应于第一边缘部分 ED1 上的平坦部分 121c。

[0080] 参照图 7,根据本发明的光阻挡布线 122 的又一示例性实施例包括设置在显示面板 500 上的多个单位形状 121。单位形状 121 具有凹陷形状,其中第一倾斜部分 121a 和第二倾斜部分 121b 朝着光阻挡布线 122 的内侧凹进。在本示例性实施例中,光阻挡布线 122 包括单位形状 121 的形成于第一边缘部分 ED1 处的第一图案以及单位形状 121 的形成于第二边缘部分 ED2 处的第二图案。在一示例性实施例中,单位形状 121 可包括设在凹凸布线 122 的两边缘 ED1 和 ED2 上的单位形状 121 之间的多个基本平坦部分 121c。在该示例性实施例中,设在第一边缘 ED1 上的第一图案可设成对应于第二边缘 ED2 上的平坦部分 121c,设在第二边缘 ED2 上的第二图案可设成对应于第一边缘 ED1 上的平坦部分 121c。

[0081] 在一示例性实施例中,第一倾斜部分 121a 和第二倾斜部分 121b 的交叉角 θ 可以是大约 45 度到大约 135 度。在另一示例性实施例中,交叉角 θ 是大约 60 度到大约 120 度。在又一示例性实施例中,交叉角 θ 是大约 90 度。

[0082] 参照图 8,根据本发明的光阻挡布线 122 的又一示例性实施例包括凹凸图案,其中多个单位形状 121 连续且重复地设置在第一边缘部分 ED1 处。在本示例性实施例中,单位形状 121 具有凹陷形状。

[0083] 在图 5 和图 8 中,凹凸图案形成于光阻挡布线 122 的第一边缘部分 ED1 处。在一供选示例性实施例中,凹凸图案可形成于光阻挡布线 122 的第二边缘部分 ED2 处。

[0084] 参照图 9,第一倾斜部分 121a 和第二倾斜部分 121b 的交叉区域可以被圆化。在这样的示例性实施例中,光阻挡布线 122 的总体形状可以是波浪形。第一倾斜部分 121a 和第二倾斜部分 121b 的交叉区域通过设计或由于形成光阻挡布线 122 的光刻工艺而可以被圆化。

[0085] 与图 9 的单位形状类似,图 2 至 8 所示的凹凸图案的单位形状 121 每个的供选示例性实施例可以在第一和第二倾斜部分 121a 和 121b 之间的交叉区域被圆化。

[0086] 根据本发明一示例性实施例,液晶分子可通过光阻挡布线 122 排列成相对于显示面板 500 的偏振轴方向基本平行。因此,光泄漏可被最小化,对比度可得到提高,于是改善显示质量。

[0087] 图 10 是沿图 1 的线 I-I' 和线 II-II' 取得的横截面图。

[0088] 参照图 1 和图 10,显示面板 500 的示例性实施例包括阵列基板 100、对向基板 200 和液晶层 300。显示面板 500 还包括第一偏振板 410 和第二偏振板 420。

[0089] 阵列基板 100 包括形成于第一基底 110 上的第一和第二栅极线 GL1 和 GL2、第一和第二数据线 DL1 和 DL2、开关元件 10、像素电极 PE、光阻挡布线 122、储存线 SL、第二开关元件 20、第一有源图案 A1 和第二有源图案 A2。阵列基板 110 还可包括形成于第一基底 110 上的栅极绝缘层 120 和形成于栅极绝缘层 120 上的钝化层 160。

[0090] 在一示例性实施例中,第一基底 110 可具有基本平坦形状。在一示例性实施例中,

第一基底 110 包括透明材料例如玻璃、石英、合成树脂或其它类似材料。

[0091] 栅极图案形成于第一基底 110 上。该栅极图案包括第一和第二栅极线 GL1 和 GL2、储存线 SL 和光阻挡布线 122。在一示例性实施例中,栅极金属层可形成于第一基底 110 上,然后栅极金属层可通过已知的光刻工艺被图案化以形成栅极图案。

[0092] 栅极绝缘层 120 形成于包括栅极图案的第一基底 110 上。栅极绝缘层 120 的示例性实施例可包括例如硅氧化物 (SiO_x)、硅氮化物 (SiN_x) 和其它类似材料。

[0093] 第一和第二有源图案 A1 和 A2 形成于栅极绝缘层 120 上。在一示例性实施例中,第一和第二有源图案 A1 和 A2 可包括硅。在一示例性实施例中,第一和第二有源图案 A1 和 A2 可包括非晶硅 (a-Si) 和通过向硅基材掺杂具有高浓度的 N^+ 杂质而形成的 N^+ 非晶硅 (n+a-Si)。第一和第二有源图案 A1 和 A2 也包括下面更详细讨论的欧姆接触层。

[0094] 源极图案形成于具有第一和第二有源图案 A1 和 A2 的第一基底 110 上。源极图案包括第一和第二数据线 DL1 和 DL2 以及第一和第二开关元件 10 和 20。在一示例性实施例中,源极金属层形成于具有第一和第二有源图案 A1 和 A2 的第一基底 110 上,通过光蚀刻工艺图案化源极金属层以形成源极图案。储存线 SL 和第三漏电极 DE3 一起可定义降压电容器 C_{down} 。

[0095] 钝化层 160 形成于具有源极图案的第一基底 110 上。第一、第二和第三接触孔 CNT1、CNT2 和 CNT3 形成穿过钝化层 160。第一接触孔 CNT1 暴露第一漏电极 DE1 的第一端部,第二接触孔 CNT2 暴露第二漏电极 DE2 的第一端部,第三接触孔 CNT3 暴露第二开关元件 20 的源电极 SE 的第一端部。在一示例性实施例中,钝化层 160 可包括硅氧化物 (SiO_x) 或硅氮化物 (SiN_y)。

[0096] 像素电极 PE 形成于具有钝化层 160 的第一基底 110 上。像素电极 PE 可包括透光且导电的材料。在一示例性实施例中,像素电极 PE 包括氧化铟锡 (ITO)、氧化铟锌 (IZO)、非晶氧化铟锡 (a-ITO) 和其它类似材料。第三漏电极 DE3 和像素电极 PE 的第一子电极 SPE1 可定义升压电容器 C_{up} 。

[0097] 在一示例性实施例中,对向基板 200 包括第二基底 210,形成于第二基底 210 上的光阻挡图案 220,彩色滤光片 230 和公共电极层 250。在一示例性实施例中,第二开口图案 252 形成于公共电极层 250 上。对向基板 200 还可包括保护层 (overcoating layer) 240。

[0098] 在一示例性实施例中,第二基底 210 可具有基本相对于第一基底 110 设置的基本平坦形状。在一示例性实施例中,第二基底 210 包括透明材料,其示例性实施例包括玻璃、石英、合成树脂和其它类似材料。

[0099] 光阻挡图案 220 形成于第二基底 210 上。在一示例性实施例中,光阻挡图案 220 可形成于第二基底 210 上对应于形成第一和第二栅极线 GL1 和 GL2、第一和第二数据线 DL1 和 DL2 以及第一和第二开关元件 10 和 20 的区域。在一示例性实施例中,光阻挡图案 220 可包括金属例如铬 (Cr)、有机材料或其它类似材料。在另一示例性实施例中,光阻挡图案 220 可包括含有各种颜料的墨。

[0100] 彩色滤光片 230 可对应于像素电极 PE 形成在第一基底 210 上。部分彩色滤光片 230 可交叠光阻挡图案 220。在一示例性实施例中,彩色滤光片 230 可包括包含颜料的有机材料。在该示例性实施例中,颜料可表现色彩例如红色、绿色、蓝色和其它类似颜色。在一示例性实施例中,彩色滤光片 230 可通过光蚀刻 (photo etching) 工艺或喷墨印刷工艺形

成。

[0101] 保护层 240 形成于第二基底 210 上以覆盖光阻挡图案 220 和彩色滤光片 230。在一示例性实施例中,保护层 240 可包括有机材料例如丙烯酸树脂 (acrylic resin)。

[0102] 公共电极层 250 形成于具有保护层 240 的第二基底 210 上。公共电极层 250 包括第二开口图案 252。在一示例性实施例中,公共电极层 250 可包括与像素电极 PE 的材料类似的透光且导电的材料。

[0103] 液晶层 300 设在阵列基板 100 和对向基板 200 之间且包括液晶分子 (未显示)。液晶分子可根据施加在像素电极 PE 和公共电极层 250 之间的电场排列。排列的液晶分子可控制从外界施加的光的透射率。该光可以由布置在显示面板 500 下部的背光提供。

[0104] 在一示例性实施例中,第一偏振板 410 与阵列基板 100 结合。第一偏振板 410 附到第一基底 110 的第一表面。第一基底 110 的第二表面面对第二基底 210。第一偏振板 410 具有第一偏振轴。在一示例性实施例中,第一偏振轴的方向可以是如图 1 所示的第二方向 D2。单位形状的第一倾斜部分 121a 可相对于第一偏振轴成大约 0 度到大约 45 度角。例如,第一倾斜部分 121a 可以沿第一偏振轴方向形成。供选示例性实施例包括第一偏振板 410 设置在阵列基板 100 下方而没有与之结合的配置。

[0105] 在一示例性实施例中,第二偏振板 420 与对向基板 200 结合以面对第一偏振板 410。第二偏振板 420 附到第二基底 210 的第一表面。第二基底 210 的第二表面面对第一基底 110。第二偏振板 420 具有第二偏振轴。在一示例性实施例中,第二偏振轴的方向可以基本垂直于第一偏振轴的方向。例如,第二偏振轴的方向可以是图 1 所示的第一方向 D1。在一示例性实施例中,单位形状的第二倾斜部分 121b 可相对于第二偏振轴成大约 0 度到大约 45 度角。在该示例性实施例中,第二倾斜部分 121b 可相对于第一倾斜部分 121a 成大约 45 度到 135 度角。例如,第二倾斜部分 121b 可沿第二偏振轴方向形成。

[0106] 根据本发明的示例性实施例,液晶分子通过光阻挡布线 122 可沿第一偏振轴方向和 / 或第二偏振轴方向排列。因此,最小化光泄漏,提高了对比度,由此改善了显示质量。

[0107] 图 11A 和图 15 是平面图,示出制造图 1 和图 10 的阵列基板示例性实施例的方法示例性实施例。图 11B、图 12、图 13 和图 14 是横截面图,示出图 10 的阵列基板的示例性实施例。

[0108] 在图 11 至图 15 中,相同的附图标记表示与图 1 和图 10 中相同的元件,因此将省略对相同元件的详细描述。

[0109] 参照图 11A 和 11B,栅极图案形成于第一基底 110 上。在一示例性实施例中,栅极金属层 (未显示) 形成于第一基板 110 上。在该示例性实施例中,栅极金属层通过已知的光刻工艺被图案化以形成栅极图案。栅极图案包括第一和第二栅极线 GL1 和 GL2、储存线 SL 以及光阻挡布线 122。

[0110] 第一栅极线 GL1 和第二栅极线 GL2 基本彼此平行。储存线 SL 和光阻挡布线 122 形成于第一栅极线 GL1 和第二栅极线 GL2 之间。光阻挡布线 122 相对于第一和第二栅极线 GL1 和 GL2 沿基本对角线方向形成。光阻挡布线 122 连接到储存线 SL。

[0111] 参照图 12,栅极绝缘层 120、有源层 140 和源极金属层 150 形成于包括栅极图案的第一基底 110 上。

[0112] 例如,栅极绝缘层 120 形成于具有栅极图案的第一基底 110 上,从而栅极绝缘层

120 覆盖栅极图案。

[0113] 有源层 140 形成于具有栅极绝缘层 120 的第一基底 110 上。在一示例性实施例中,有源层 140 可包括半导体层 142 和欧姆接触层 144,其中半导体层 142 设置在欧姆接触层 144 上。在一示例性实施例中,半导体层 142 包括非晶硅 (a-Si),欧姆接触层 144 包括 n+ 非晶硅 (n+a-Si)。在一示例性实施例中,在非晶硅层 (a-Si) 中掺杂高浓度的 n+ 杂质以形成欧姆接触层 144。

[0114] 然后,源极金属层 150 形成于包括有源层 140 的第一基底 110 上。

[0115] 参照图 13,第一有源图案 A1、第二有源图案 A2 和源极图案形成于第一基底 110 上。

[0116] 在一示例性实施例中,有源层 140 和源极金属层 150 利用包括半透明部分和狭缝部分的一掩模通过光蚀刻工艺被图案化,从而第一和第二有源图案 A1 和 A2 以及源极图案可被形成。源极图案包括第一数据线 DL1、第二数据线 DL2、第一开关元件 10 和第二开关元件 20。在一示例性实施例中,第一开关元件 10 包括双源电极 DSE、第一漏电极 DE1 和第二漏电极 DE2,第二开关元件 20 包括源电极 SE 和第三漏电极 DE3。

[0117] 在一示例性实施例中,第一有源图案 A1 的半导体层 142 可暴露在双源电极 DSE 和第一漏电极 DE1 之间,且可暴露在双源电极 DSE 和第二漏电极 DE2 之间。第二有源图案 A2 的半导体层 142 可暴露在源电极 SE 和第三漏电极 DE3 之间。

[0118] 在一供选示例性实施例中,第一和第二有源图案 A1 和 A2 利用一掩模形成,然后源极金属层 150 被形成。然后,源极金属层 150 利用所述一掩模和另一掩模被构图,从而可形成源极图案。

[0119] 参照图 14,钝化层 160 和透明电极层 170 形成于具有源极图案的第一基底 110 上。

[0120] 钝化层 160 形成于具有源极图案的第一基底 110 上,然后钝化层 160 被图案化以形成第一接触孔 CNT1、第二接触孔 CNT2 和第三接触孔 CNT3。在一示例性实施例中,该图案化可通过光蚀刻工艺实现。

[0121] 然后,透明电极层 170 形成于具有钝化层 160 的第一基底 110 上。透明电极层 170 可通过第一、第二和第三接触孔 CNT1、CNT2 和 CNT3 分别接触第一、第二和第三漏电极 DE1、DE2 和 DE3。

[0122] 参照图 15,透明电极层 170 可被图案化以形成像素电极 PE。在一示例性实施例中,图案化可通过光蚀刻工艺进行。像素电极 PE 包括第一开口图案 172、第一子电极 SPE1、以及与第一子电极 SPE1 间隔开第一开口图案 172 的宽度的第二子电极 SPE2。第一子电极 SPE1 接触第一和第二漏电极 DE1 和 DE2,从而第一子电极 SPE1 电连接至第一和第二开关元件 10 和 20。第二子电极 SPE2 接触源电极 SE,从而第二子电极 SPE2 电连接至第一开关元件 10。

[0123] 图 16 是平面图,示出根据本发明的阵列基板的另一示例性实施例。

[0124] 图 16 的阵列基板示例性实施例基本类似于图 1 的显示面板中的阵列基板,除了像素电极的性质不同之外。因此,图 16 中使用相同的附图标记来表示与图 1 和图 2 所示的那些相同或相似的部件,且因此省略其详细描述。

[0125] 参照图 16,阵列基板 100 包括第一和第二栅极线 GL1 和 GL2、第一和第二数据线 DL1 和 DL2、第一开关元件 10、其上形成有第一开口图案 172 的像素电极、光阻挡布线 122、

储存线 SL、以及第二开关元件 20。

[0126] 光阻挡布线 122 相对于第一和第二栅极线 GL1 和 GL2 沿对角线方向形成。光阻挡布线 122 包括具有沿对角线方向的多个单位形状的凹凸图案。光阻挡布线 122 连接至储存线 SL。

[0127] 像素电极 PE 包括第一子电极 SPE1、第二子电极 SPE2 和第一开口图案 172。第一子电极 SPE1 可通过第一开口图案 172 与第二子电极 SPE2 间隔开。第一开口图案 172 形成于光阻挡布线 122 的区域中。不同于前面的示例性实施例，第一开口图案 172 包括与所述凹凸图案基本相同地成形的多个凹凸图案。在一示例性实施例中，第一开口图案 172 的凹凸图案可与光阻挡布线 122 的凹凸图案具有一一对应关系。

[0128] 如上所述，具有凹凸图案的光阻挡布线 122 和第一开口图案 172 被形成，从而液晶分子可通过光阻挡布线 122 沿着第一偏振轴方向和 / 或第二偏振轴方向排列。因此，最小化漏光，提高了对比度，由此改善显示质量。

[0129] 尽管已经描述了本发明的示例性实施例，但要理解的是，本发明不应被这些实施例限制，在所附权利要求定义的本发明的思想和范围内，本领域普通技术人员能进行各种改变和修改。

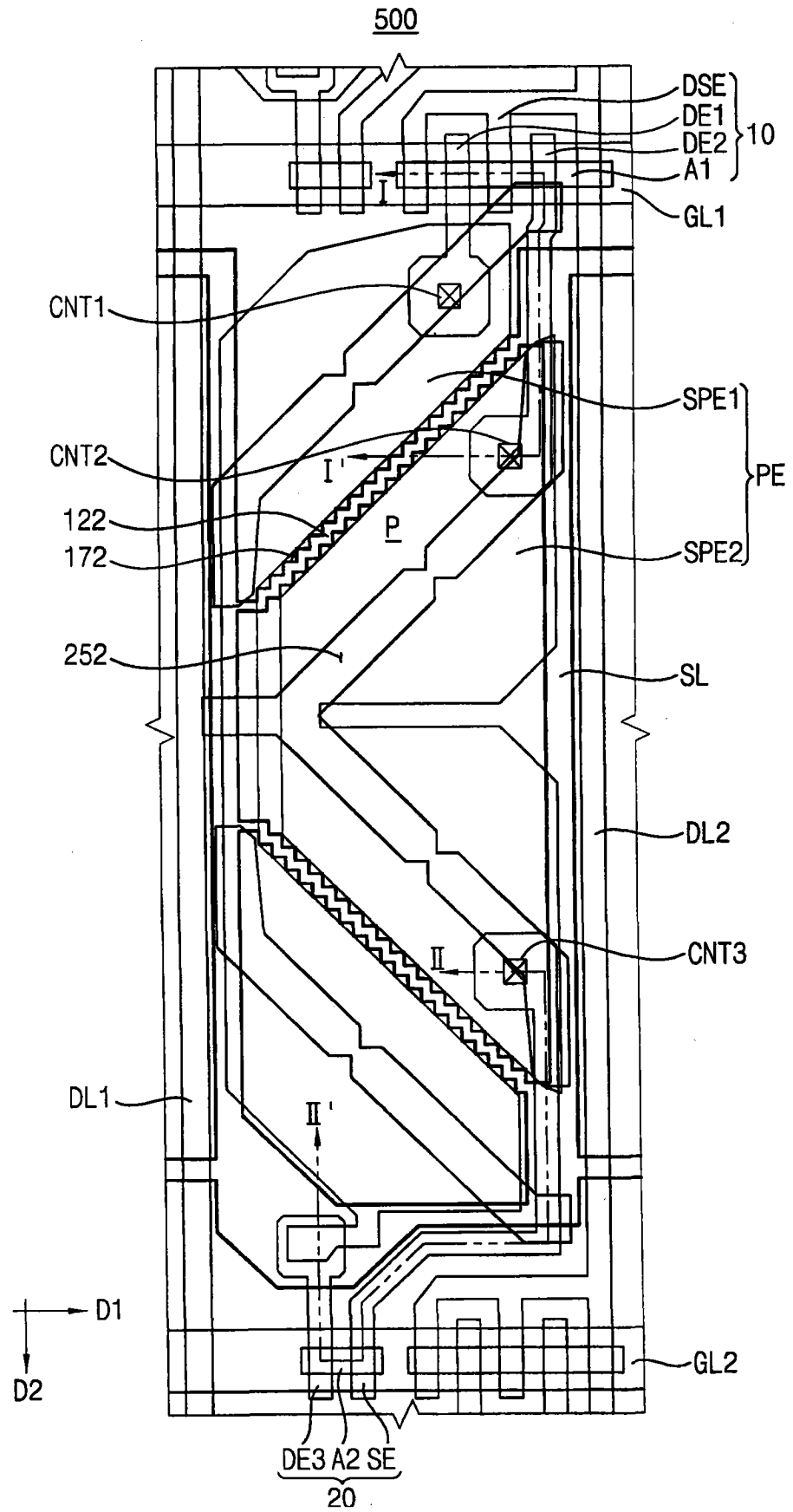


图 1

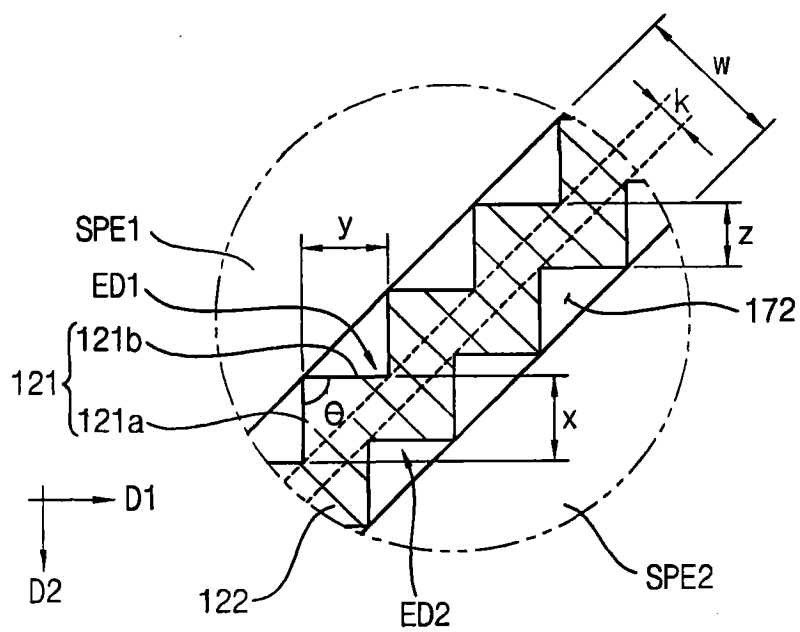


图 2

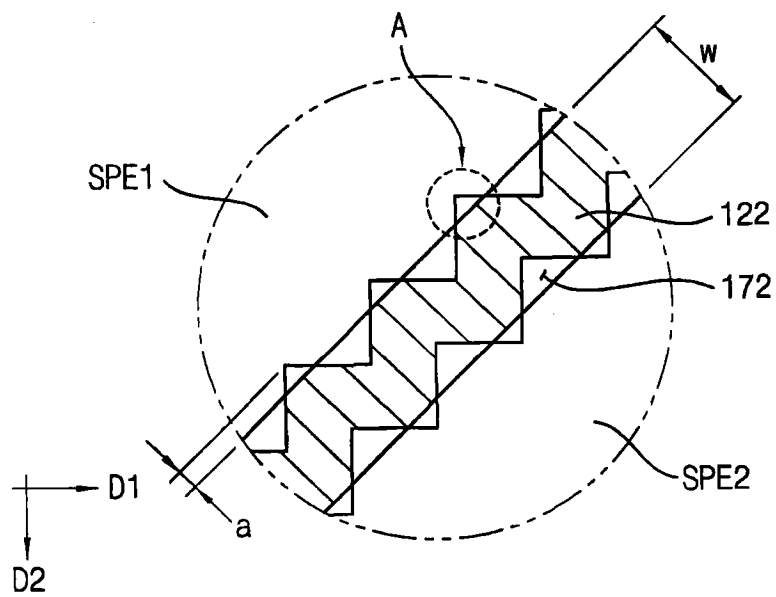


图 3

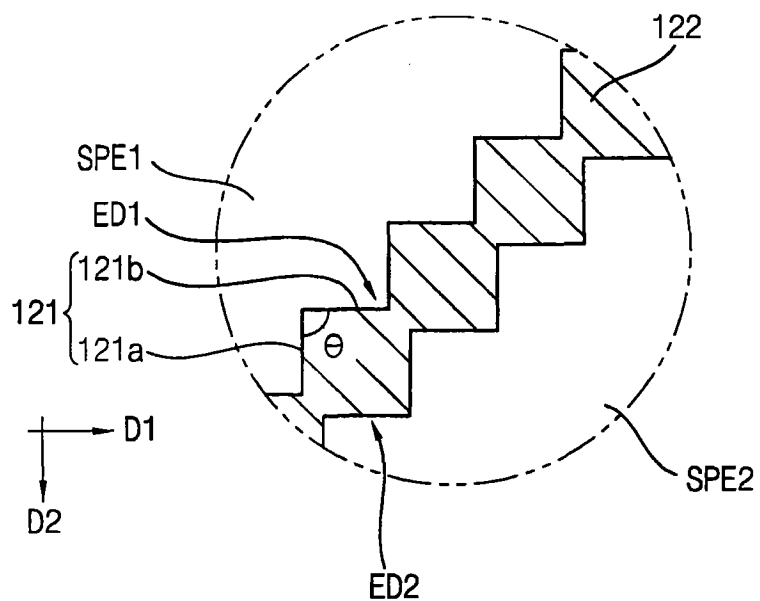


图 4

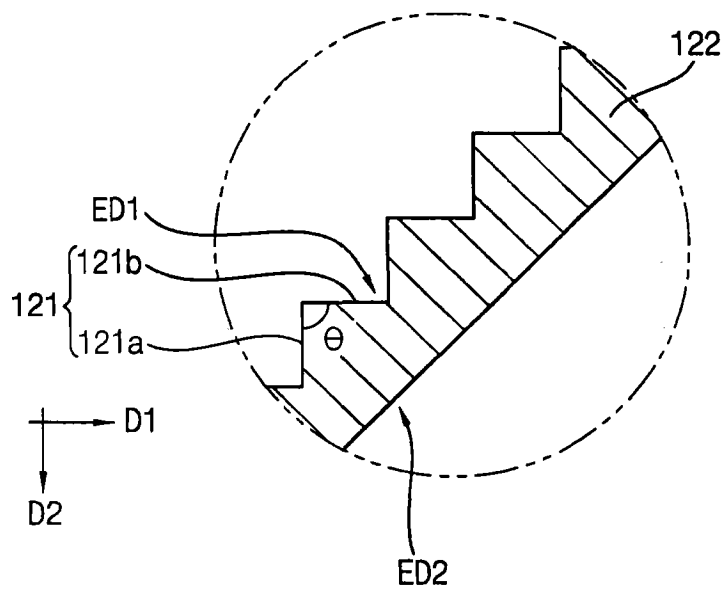


图 5

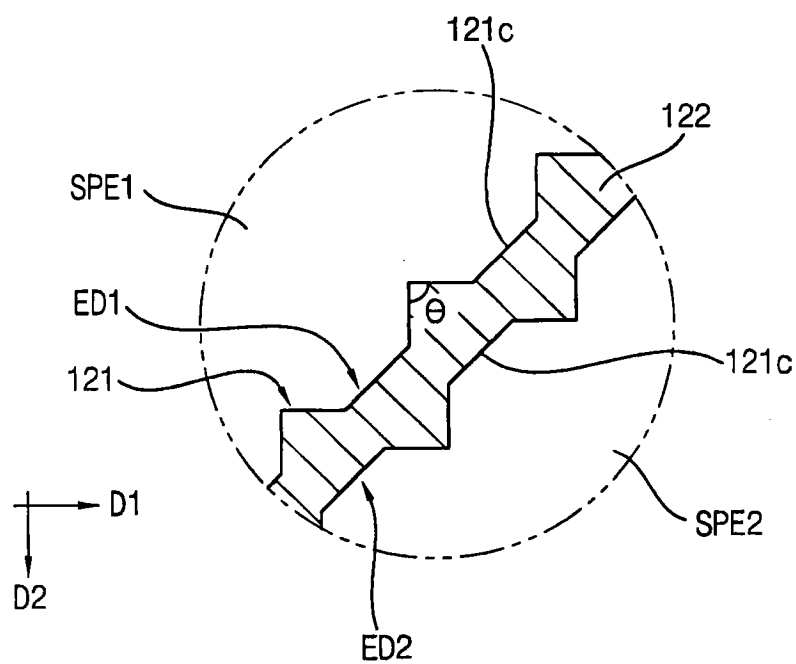


图 6

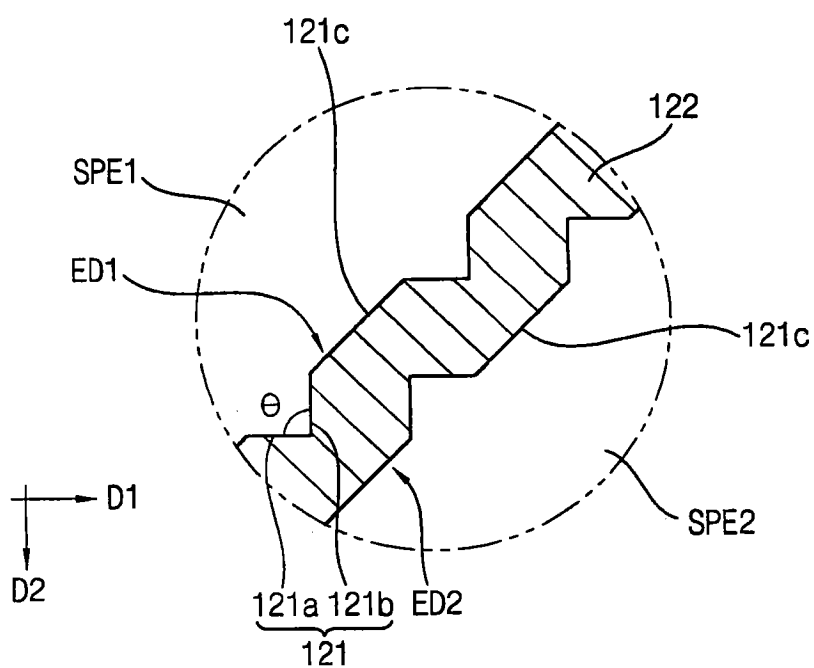


图 7

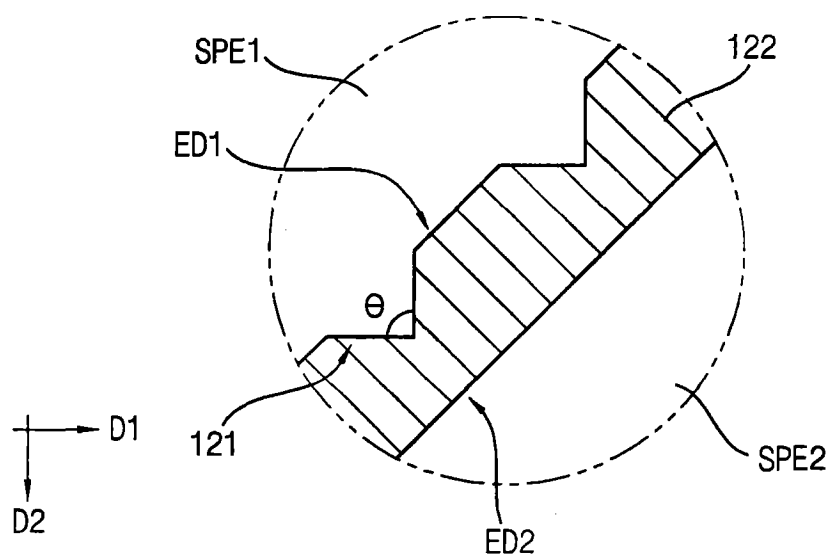


图 8

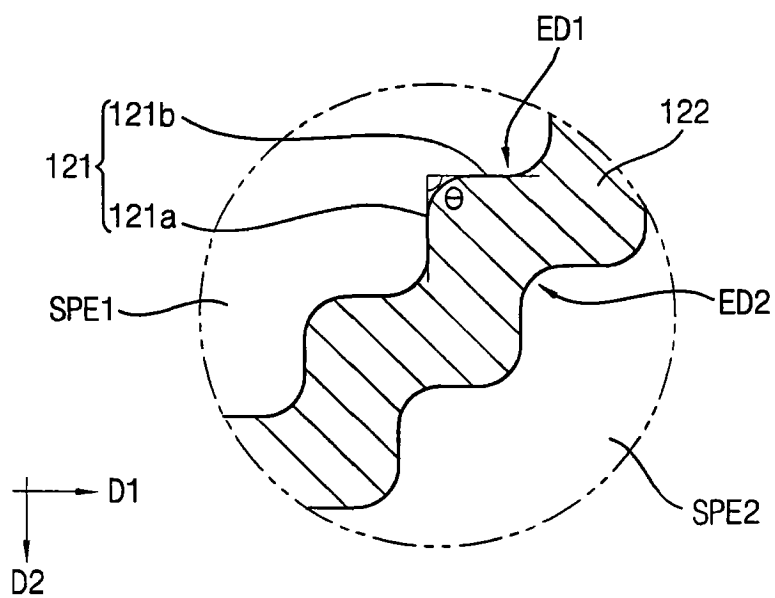


图 9

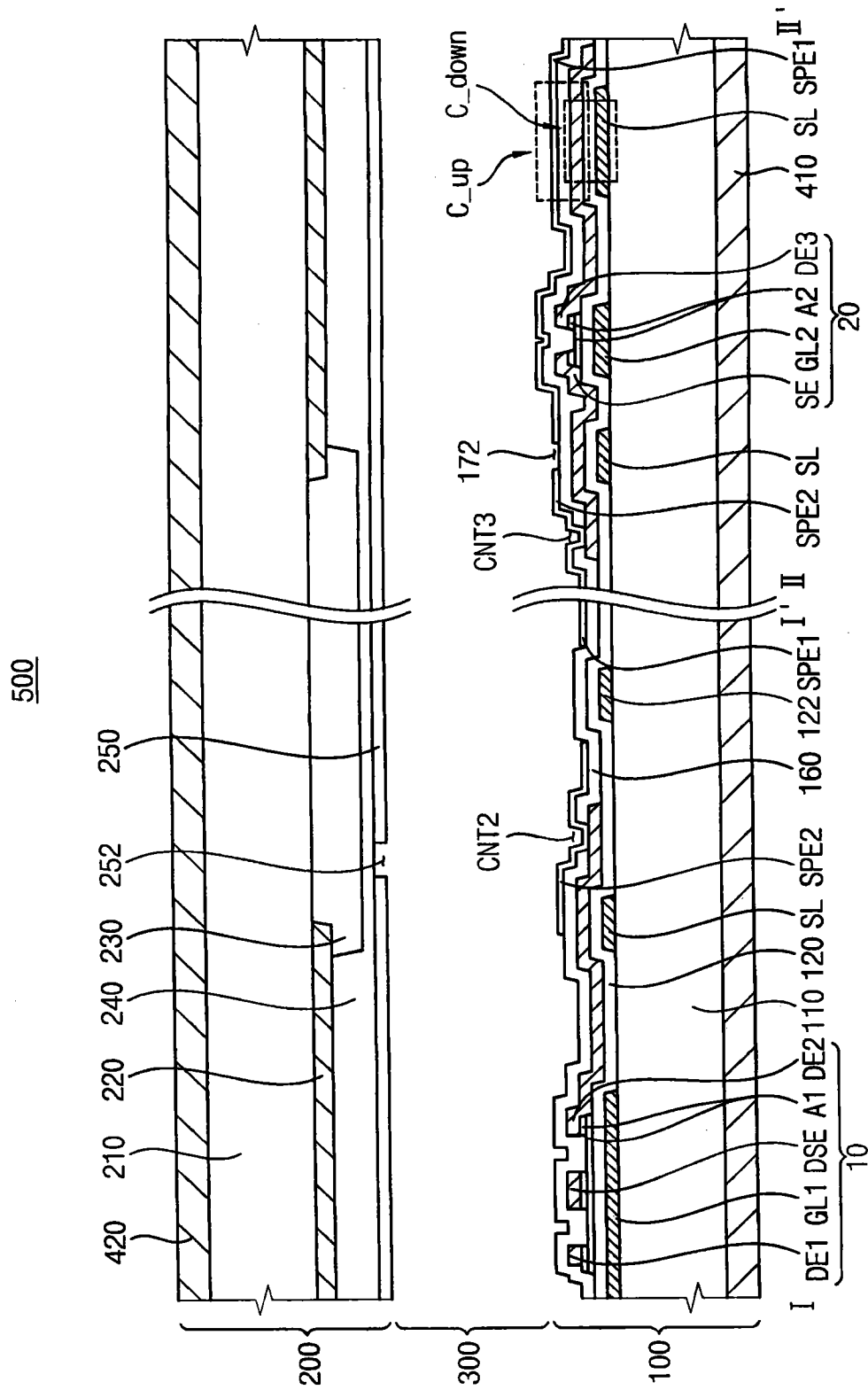


图 10

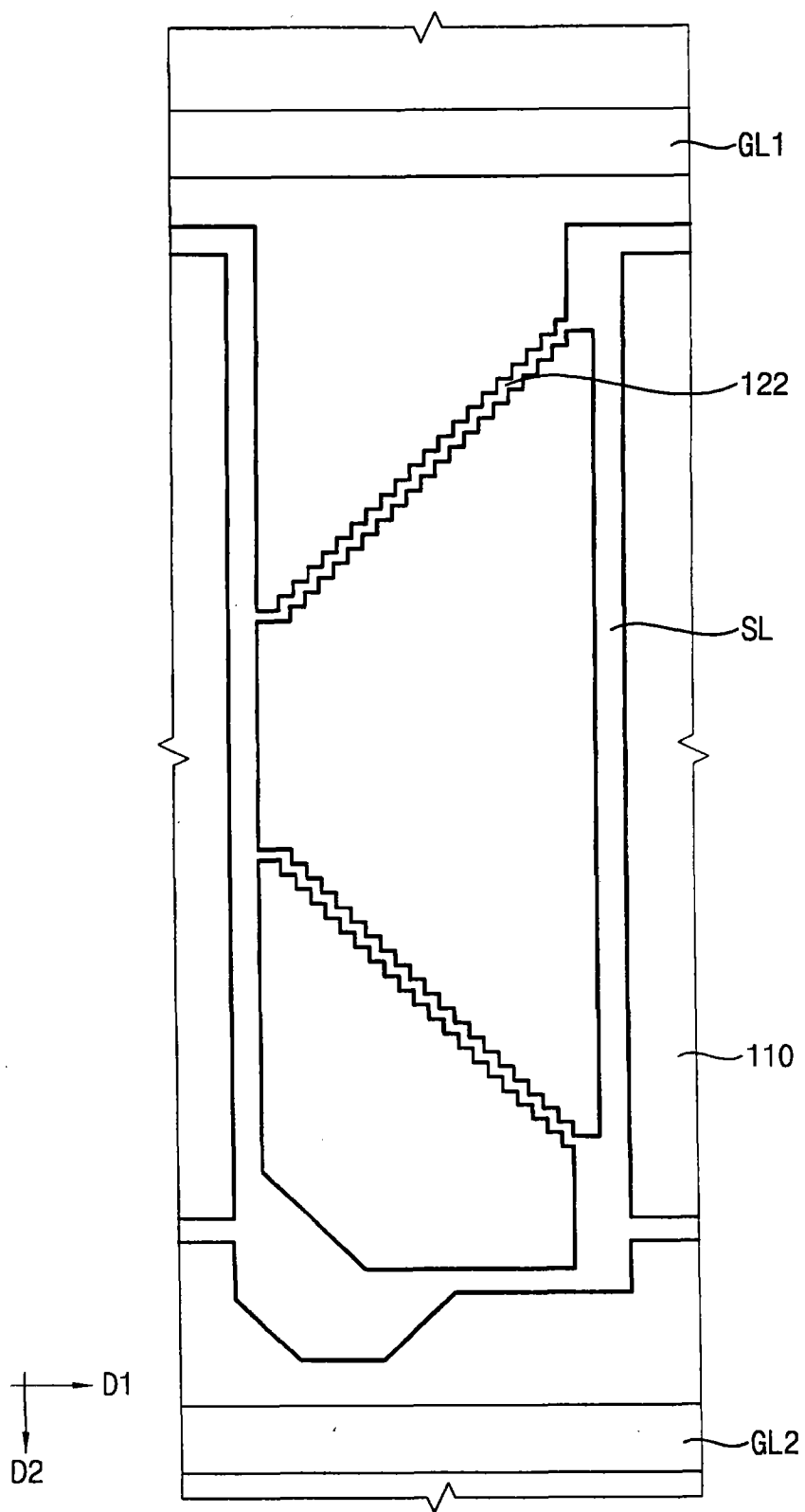


图 11A

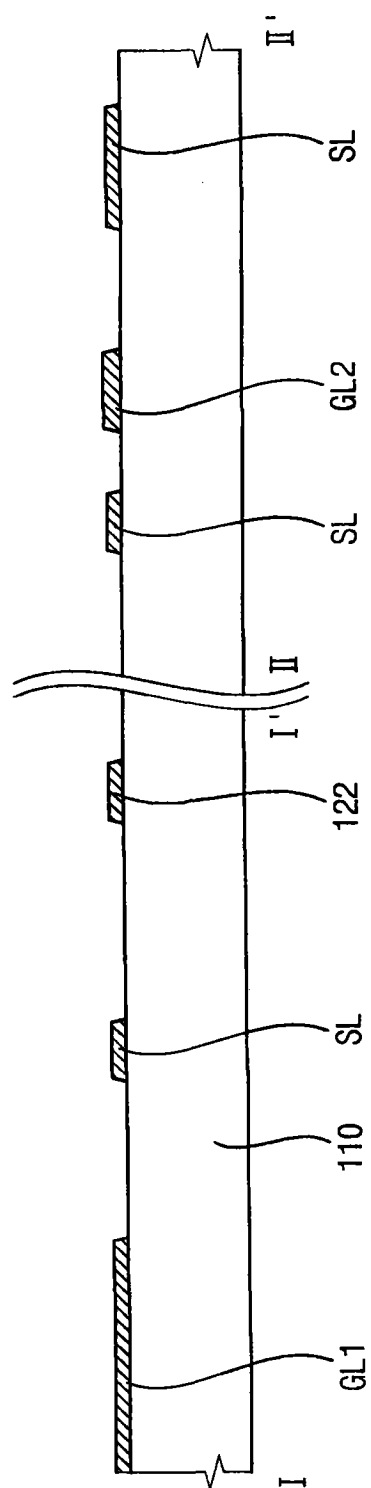


图 11B

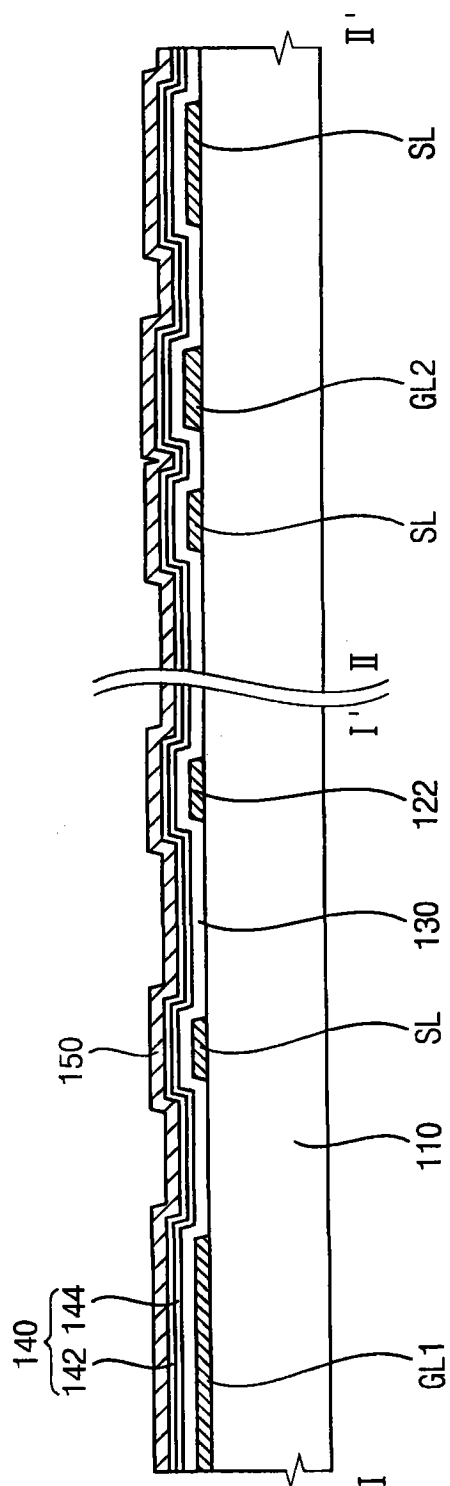


图 12

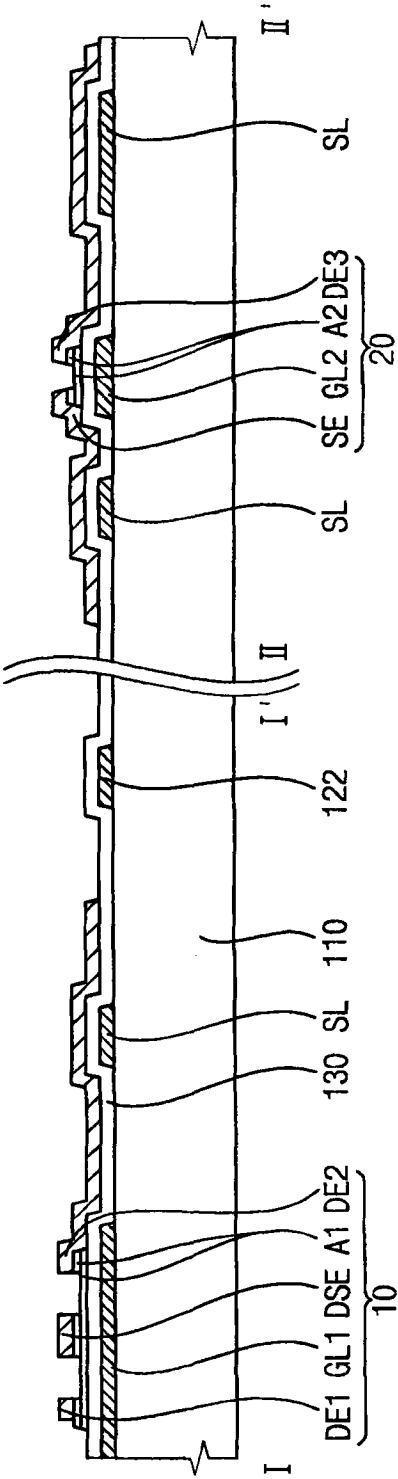


图 13

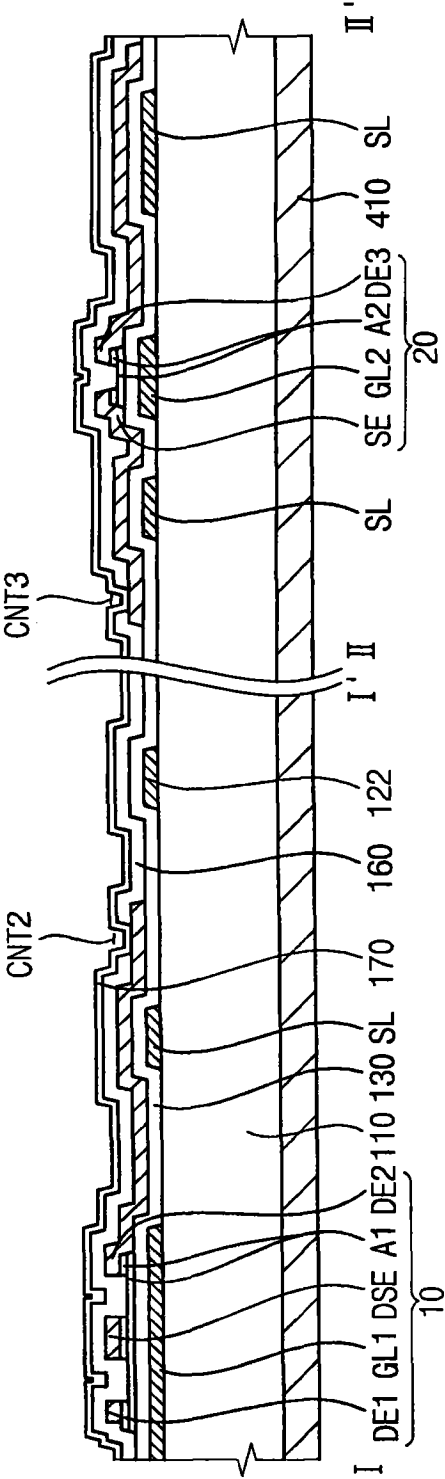


图 14

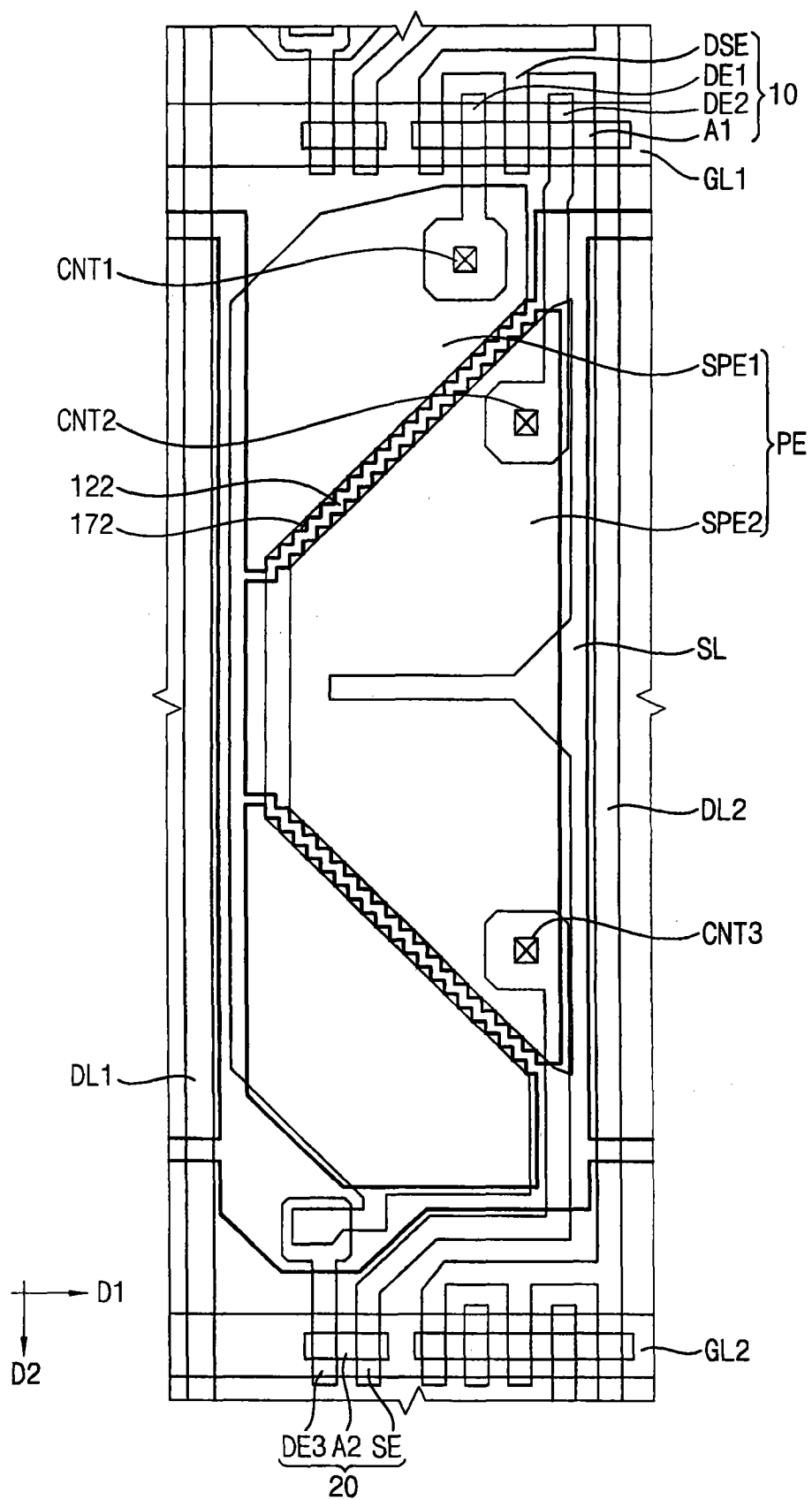


图 15

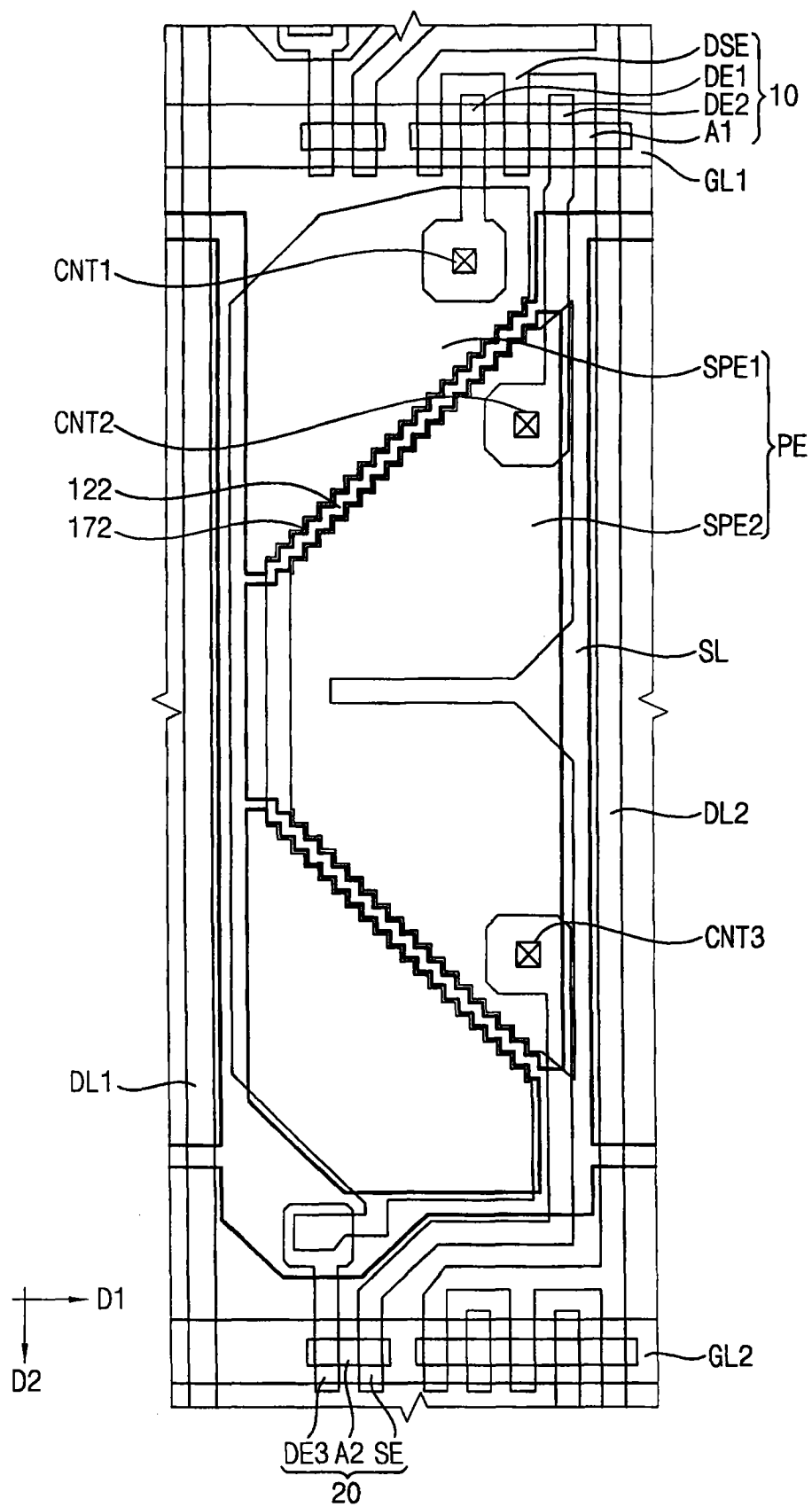


图 16