I497906

(19)中華民國智慧財產局

(12)發明說明書公告本 **(11)證書號數：TW I497906 B**

**(45)公告日： 中華民國 104 (2015) 年 08 月 21 日**

(21)申請案號：099133950 (22)申請日： 中華民國 99 (2010) 年 10 月 05 日

(51)Int. Cl.： ***H03F3/04 (2006.01)***

(30)優先權：2009/10/05 美國 61/278,250

2010/10/01 美國 12/924,686

(71)申請人：席特帝微波有限公司 (美國) HITTITE MICROWAVE CORPORATION (US)
美國

(72)發明人：克茨爾 法提 KOCER, FATIH (TR)；艾肯 亞琴 雅柏 EKEN, YALCIN ALPER (TR)；希利克 阿巴杜拉 CELIK, ABDULLAH (TR)；卡特辛 彼得 KATZIN, PETER (US)

(74)代理人：陳長文

(56)參考文獻：

| | | | |
|---|---|---|---|
| TW | 441167 | US | 6081161A |
| US | 7102442B2 | US | 20030201834 |

審查人員：文治中

申請專利範圍項數：40 項 圖式數：21 共 60 頁

(54)名稱

用於放大器之切換主動偏壓控制及電力開啟定序電路

SWITCHED ACTIVE BIAS CONTROL AND POWER-ON SEQUENCING CIRCUIT FOR AN AMPLIFIER

(57)摘要

本發明揭示一種用於一放大器之主動偏壓控制電路，該主動偏壓控制電路包含：一切換器，其回應於一供應電壓以將一輸入電流提供至該放大器之輸入端；及一電流感測電路，其耦合至該切換器以感測至該放大器之該輸入電流之一按比例縮小複本。一第一放大器控制電路回應於該電流感測電路以回應於該輸入電流之該經感測、按比例縮小複本而調整至該放大器之一第一控制電壓以調節至該放大器之該輸入電流。亦揭示用於一放大器之一主動偏壓控制電路之該放大器電力開啟定序電路。

An active bias control circuit for an amplifier includes a switch responsive to a supply voltage for providing an input current to the input of the amplifier, and a current sense circuit coupled to the switch for sensing a scaled down replica of the input current to the amplifier. A first amplifier control circuit is responsive to the current sense circuit for adjusting a first control voltage to the amplifier in response to the sensed, scaled down replica of the input current to regulate the input current to the amplifier. Circuitry for power up sequencing an amplifier for an active bias control circuit for the amplifier is also disclosed.

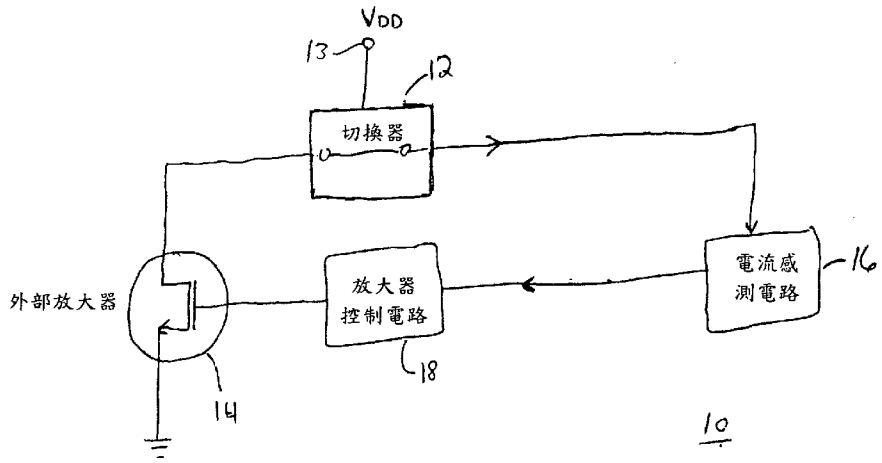



圖 1

10・・・主動偏壓控制電路

12・・・切換器

13・・・供應電壓(VDD)

14・・・放大器

16・・・電流感測電路

18・・・放大器控制電路

公告本

# 發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※申請案號：99133950

※申請日：99.10.5　　※IPC 分類：H03F 3/04 (2006.01)

## 一、發明名稱：（中文/英文）

用於放大器之切換主動偏壓控制及電力開啟定序電路

SWITCHED ACTIVE BIAS CONTROL AND POWER-ON SEQUENCING CIRCUIT FOR AN AMPLIFIER

## 二、中文發明摘要：

本發明揭示一種用於一放大器之主動偏壓控制電路，該主動偏壓控制電路包含：一切換器，其回應於一供應電壓以將一輸入電流提供至該放大器之輸入端；及一電流感測電路，其耦合至該切換器以感測至該放大器之該輸入電流之一按比例縮小複本。一第一放大器控制電路回應於該電流感測電路以回應於該輸入電流之該經感測、按比例縮小複本而調整至該放大器之一第一控制電壓以調節至該放大器之該輸入電流。亦揭示用於一放大器之一主動偏壓控制電路之該放大器電力開啟定序電路。

## 三、英文發明摘要：

An active bias control circuit for an amplifier includes a switch responsive to a supply voltage for providing an input current to the input of the amplifier, and a current sense circuit coupled to the switch for sensing a scaled down replica of the input current to the amplifier. A first amplifier control circuit is responsive to the current sense circuit for adjusting a first control voltage to the amplifier in response to the sensed, scaled down replica of the input current to regulate the input current to the amplifier. Circuitry for power up sequencing an amplifier for an active bias control circuit for the amplifier is also disclosed.

四、指定代表圖：

(一)本案指定代表圖為：第（1）圖。

(二)本代表圖之元件符號簡單說明：

10　主動偏壓控制電路

12　切換器

13　供應電壓(VDD)

14　放大器

16　電流感測電路

18　放大器控制電路

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

（無）

## 六、發明說明：

【發明所屬之技術領域】

本發明係關於一種用於一放大器之主動偏壓控制電路。

因此，本申請案主張根據35 U.S.C. §§119,120,363,365及37 C.F.R. §1.55及§1.78於2009年10月5日申請之美國臨時專利申請案第61/278,250號之權利及優先權，該案以引用的方式併入本文中。本申請案亦係關於在同一天申請之名為「Active Bias Control Circuit for an Amplifier and Method of Power Up Sequencing the Same」的申請案，該案以引用的方式併入本文中。

【先前技術】

放大器係接收或傳輸信號之任何系統之主要建置組塊(building block)之一者。可將放大器用以放大一經接收之信號以增加信號強度並改良信雜比(SNR)，且可將放大器用於傳輸器鏈中以放大信號至可接受位準以驅動天線。亦可將放大器用於系統區塊之間以如所需般放大一信號。

一典型放大器包含一或多個電晶體。取決於應用之特定需要，此等電晶體可為任何種類(雙極型、MOSFET、MESFET、JFET等等)且可具有任何模式(空乏型或增強型)。無關於放大器之類型及模式，為達成主動操作，應加偏壓於用於放大器中之電晶體之閘極或基極。偏壓點影響放大器之許多參數，諸如效率、雜訊指數、直線性、穩定性及增益。然而，每一電晶體彼此不同。歸因於製程變化以及老化及溫度，放大器之臨限(夾止(pinch-off))值隨

部分而改變。為補償此等變化，應監測通過放大器之靜態偏壓且較佳穩定地調整其等之閘極或基極電壓以達到穩定操作。

一主動偏壓控制係一回饋系統，其通常量測通過一電晶體之靜態偏壓且調整放大器之閘極或基極以達到一穩定偏壓點。多年來，已設計及發表許多系統級及晶片上主動偏壓控制迴路。

Ohta之美國專利案第5,361,007號揭示一種用於藉由使用與放大器串聯(連接至汲極或集極)之一感測電阻器感測通過該放大器之電流且使用回饋以使跨此感測電阻器之電壓保持恆定來產生一穩定放大器閘極電壓之裝置。Soliday之美國專利案第5,311,143號揭示另一種感測裝置(其將感測電阻器連接至放大器之射極而非集極)。Lin之美國專利案第6,657,499號揭示一種使用與放大器串聯之一感測電阻器之偏壓產生電路。

上述之此等先前系統使用與RF放大器(射頻放大器)串聯之一感測電阻器，因為放大器之總靜態電流亦通過該感測電阻器，藉此消耗額外電力，所以可期望避免此種情況。精確電流設定需要感測電阻器之非常精確微調。若放大器之靜態電流為大(>1 A，其為驅動器放大器之情況)，則感測電阻器應為足夠大以處置電流且足夠精確以避免引起部分間變化。

放大器之另一重要考量係待施加於放大器之適當電力開啟/斷電序列。若在完全開啟偏壓產生器之前施加一汲極

電壓，則過量電流將通過放大器，而可能破壞該放大器。

【發明內容】

因此，本發明之一目的係提供一種用於一放大器之主動偏壓控制電路，該主動偏壓控制電路不依靠與該放大器串聯之一感測電阻器之使用。

本發明之另一目的係提供一種用於一放大器之一主動偏壓控制電路之電力開啟定序之經改良方法。

然而，在其他實施例中，本發明無需達到所有此等目的且不應將本發明之申請專利範圍限制於能夠達到此等目的之結構或方法。

本發明部分源自以下認識：對於一主動偏壓控制電路，更有利地係藉由感測來自至一外部放大器之輸入電流之一按比例縮小複本之電流來判定輸入電流，而非使用與該外部放大器之供應輸入端串聯之一低值感測電阻器來感測提供至該放大器之輸入電流以調整該放大器的控制電壓。本發明之實施例利用跨一供應切換器之電壓降以提供通過放大器之供應電流之一按比例縮小複本，藉此消除一個別串聯感測電阻器之需要。

本發明之特徵為一種用於一放大器之主動偏壓控制電路，該主動偏壓控制電路包含：一切換器，其回應於一供應電壓以將一輸入電流提供至該放大器之輸入端；一電流感測電路，其耦合至該切換器以感測至該放大器之該輸入電流之一按比例縮小複本；及一第一放大器控制電路，其回應於該電流感測電路以回應於該輸入電流之經感測、按

比例縮小複本而調整至該放大器之一第一控制電壓以調節至該放大器之該輸入電流。

在一實施例中，切換器可包含一切換電晶體。主動偏壓控制電路可包含用於加偏壓於該切換電晶體之一位準移位器。感測電路可包含具有耦合至該切換電晶體之控制終端之其控制終端之一感測電晶體，該感測電晶體係用於提供至該放大器之輸入電流之按比例縮小複本。電流感測電路可包含一感測電阻器，該感測電阻器回應於該感測電晶體以提供對應於至放大器之輸入電流之按比例縮小複本之一電壓。該主動偏壓控制電路可包含：一回饋放大器，其具有耦合至該切換電晶體及該感測電晶體之汲極之其輸入端；及一電晶體，其耦合於該感測電晶體與該感測電阻器之間且具有一控制終端，該控制終端回應於該回饋放大器之一輸出以改良該切換電晶體及該感測電晶體之電流按比例調整精確度。該主動偏壓控制電路可包含：一回饋放大器，其具有耦合至該切換電晶體及該感測電晶體之汲極之其輸入端；第一放大器控制電路，其回應於該回饋放大器以回應於該輸入電流之經感測、按比例縮小複本而調整至該放大器之第一控制電壓以調節至該放大器之輸入電流。該主動偏壓控制電路可包含用於調整至該放大器之一第二控制電壓之一第二放大器控制電路。該主動偏壓控制電路可包含一低壓降穩壓器(low dropout regulator)，該低壓降穩壓器包含回應於一參考電壓之一誤差放大器及回應於該誤差放大器以將供應電壓提供至切換器之一傳遞電晶體。

可將傳遞電晶體、低壓降穩壓器及感測電路定位於一積體電路上。亦可將低壓降穩壓器及感測電路定位於一積體電路上且將傳遞電晶體定位於該積體電路之外部。該主動偏壓控制電路可包含一或多個額外切換電晶體，該等額外切換電晶體各者耦合至切換電晶體且回應於供應電壓以將一輸入電流提供至放大器之輸入端。該主動偏壓控制電路可包含一或多個額外感測電晶體，該等額外感測電晶體各者耦合至感測電晶體且回應於供應電壓以提供至該放大器之輸入電流之按比例縮小複本。該主動偏壓控制電路可包含一或多個額外切換電晶體，該等額外切換電晶體各者耦合至切換電晶體且回應於供應電壓以將一輸入電流提供至放大器之輸入端。該放大器控制電路可經組態以提供一正控制電壓或負控制電壓。該切換電晶體及該感測電晶體可處於相同積體電路上且具有在製程、溫度及電壓變化範圍內匹配之其等之特性。電路可處於一積體電路晶片上，且該放大器控制電路可經組態以：針對包含一增強模式或空乏模式裝置之一放大器提供一控制電壓；使用在該積體電路晶片上產生或在外部產生之一負電壓供應源進行操作；及/或提供一固定控制電壓或回應於經判定之輸入電流而調整該控制電壓以使至該放大器之輸入電流保持恆定。該主動偏壓控制電路可包含經組態以啟用該主動偏壓控制電路之一第三控制電路。藉由連接至積體電路晶片之使用者可接取接腳在外部組態該主動偏壓控制電路中之放大器控制電路。該第三控制電路可經組態以：控制放大器之一控制電

壓以使該放大器控制電壓低於夾止；產生一第一啟用信號以使汲極電流流向該放大器；在穩定汲極電壓時，產生一第二啟用信號；及回應於該第二啟用信號，增加該控制電壓以達到一預定放大器輸入電流。該第三控制電路可經組態以在達到該預定放大器輸入電流之後產生一觸發輸出信號。該第一啟用信號可開啟一切換器以使汲極電流流向放大器。該第二啟用信號可開啟一放大器控制電路以穩定汲極電流。若將放大器之一控制終端短路至接地，則可將電路置於待機模式中。若將放大器之一汲極終端短路至接地，則可將電路置於待機模式中。

本發明之特徵亦為一種用於複數個放大器之主動偏壓控制電路，其包含：複數個偏壓控制電路，每一偏壓控制電路回應於一供應電壓且其各者對應於一放大器，每一控制電路包含回應於供應電壓以將一輸入電流提供至對應放大器之一切換器、耦合至該切換器以感測至對應放大器之輸入電流之一按比例縮小複本之一電流感測電路；及一放大器控制電路，其將一控制電壓提供至對應放大器且回應於輸入電流之按比例縮小複本而調整該控制電壓以調節至對應放大器之輸入電流。

本發明之特徵亦為一種用於複數個放大器之主動偏壓控制電路，其包含複數個偏壓控制電路，每一偏壓控制電路回應於一對應供應電壓且其各者對應於一放大器，每一控制電路包含：一切換器，其回應於對應供應電壓以將一輸入電流提供至對應放大器；一電流感測電路，其係耦合至

切換器以感測至對應放大器之輸入電流之一按比例縮小複本；及一放大器控制電路，其將一控制電壓提供至對應放大器且回應於輸入電流之按比例縮小複本而調整該控制電壓以調節至對應放大器之輸入電流。

本發明之另一特徵為一種用於一放大器之主動偏壓控制電路，該主動偏壓控制電路包含：一低壓降穩壓器，其係用於提供一經調節電壓(regulated voltage)；一切換器，其回應於該低壓降穩壓器且將一輸入電流提供至該放大器；一電流感測電路，其回應於該低壓降穩壓器以感測至該放大器之輸入電流之一按比例縮小複本；及一放大器控制電路，其係用於將一控制電壓提供至該放大器且回應於該輸入電流之按比例縮小複本而調整該控制電壓以調節至該放大器之輸入電流。

本發明之特徵亦為一種用於複數個放大器之主動偏壓控制電路，其包含：一低壓降穩壓器，其用於提供一經調節電壓；複數個偏壓控制電路，每一偏壓控制電路對應於一放大器，每一控制電路包含回應於該低壓降穩壓器以將一輸入電流提供至對應放大器之一切換器、回應於該低壓降穩壓器以感測至對應放大器之輸入電流之一按比例縮小複本之一電流感測電路；及一放大器控制電路，其係用於將一控制電壓提供至對應放大器且回應於輸入電流之經感測、按比例縮小複本而調整該控制電壓以調節至對應放大器之輸入電流。

在一實施例中，主動偏壓控制電路中之低壓降穩壓器可

包含回應於一參考電壓之一誤差放大器及回應於該誤差放大器之一傳遞電晶體。可將該傳遞電晶體與該低壓降穩壓器一起定位於晶片上。亦可將該傳遞電晶體定位於晶片外部。

【實施方式】

自一較佳實施例之以下描述及隨附圖式，熟習此項技術者將想起其他目的、特徵及優點。

除下文揭示的該或該等較佳實施例外，本發明可具有其他實施例且可以各種方式實踐或執行。因此，應瞭解，本發明在其申請案中不限於下文描述中闡明或在圖式中繪示的構造之細節及組件之配置。若本文中僅描述一實施例，則本發明之申請專利範圍不限於該實施例。此外，不應將本發明之申請專利範圍理解為限制性，除非存在清楚及令人信服的證據證明一特定排除、限制或棄權。

圖1中展示根據本發明之一主動偏壓控制電路10。主動偏壓控制電路10包含一切換器12(諸如一切換電晶體)，該切換器12回應於一供應電壓Vdd 13以將一輸入供應源提供至一放大器14(其可為一外部放大器)。為避免使用與放大器14串聯之一感測電阻器，一電流感測電路16回應於切換器12且經使用以感測至放大器14之輸入電流並將此輸入電流之一按比例縮小複本提供至該放大器。一放大器控制電路18回應於電流感測電路16且將一控制電壓提供至放大器14，以基於該輸入電流之經感測按比例縮小複本而調整該控制電壓。藉由調整放大器14之控制電壓，藉此調節至放

大器14之輸入供應源。儘管圖1中將放大器14展示為在其閘極具有經調整之控制電壓之一FET放大器，然放大器14可為任何類型之電晶體(諸如雙極型、IGBT等等)，且可為空乏FET型電晶體或增強FET型電晶體。

主動偏壓控制電路10a之另一實施例(圖2)包含一能隙參考電路22，該能隙參考電路22產生針對放大器控制電路18之一參考電壓且可產生其他參考電壓及電流(其等在外部供應輸入電壓、溫度及製程變化範圍內係非常穩定的)。主動偏壓控制電路10a亦包含一負電壓產生器24，該負電壓產生器24產生可使用一空乏模式裝置加偏壓於一放大器之一穩定負電壓。較佳可在外部調整負電壓產生器24之輸出，且若已可用或無需一外部負供應源，則可停用該負電壓產生器24之輸出。電路10a亦包含用以回應於線28上之一啟用信號而啟用該主動偏壓控制系統10a之一啟用控制電路26。如以下進一步描述，可將電路26用以安全地開啟外部放大器14，並在到達放大器14之一可接受靜態點時，在線30上產生一觸發輸出信號。亦可提供一第二放大器控制電路18a'，該第二放大器控制電路18a'不回應於輸入電流之經感測、按比例縮小複本，但使其輸出電壓藉由使用者可接取接腳調整。可將該第二放大器控制電路18a'用以加偏壓於使用疊接架構且需要第二控制電壓之放大器。可於一積體電路(IC)34上製造主動偏壓控制電路10a之組件，如圖2中所示，該IC 34具有與如所示之在IC 34外部之放大器14之連接。

切換器12包含用於將輸入電壓提供至放大器14之一切換電晶體36。位準移位器電路52加偏壓於切換電晶體36之閘極。過流保護電流54針對任何過流錯誤監測通過切換電晶體36之電流並且針對電路10a之剩餘部分產生錯誤信號及啟用信號。

感測電路16包含具有耦合至電晶體36之閘極之其閘極之一感測電晶體44，該第二電晶體44係用於提供電晶體36之輸出電流之一按比例縮小複本。為提供來自電晶體36之輸出電流之一按比例縮小參考，電晶體36之接通電阻(Ron)係顯著小於電晶體44之Ron。例如，電晶體36之Ron可比電晶體44之Ron小200倍。較佳地，電晶體36及電晶體44係在相同積體電路上且其等之特性在製程、溫度及電壓變化範圍內良好地匹配。電流感測電路16亦包含一感測電阻器46，該感測電阻器46回應於電晶體44以提供對應於至放大器14之輸入電流之按比例縮小複本之一電壓。

主動偏壓控制電路10a亦包含連接至電晶體36及44之汲極之一回饋放大器60。一額外電晶體62係串聯定位於電晶體44與感測電阻器46之間，且使其閘極連接至回饋放大器60之輸出端。歸因於藉由回饋放大器60產生之回饋，電晶體36及電晶體44之汲極上之電壓彼此相等，此強制使跨電晶體36及電晶體44之電壓降彼此相等。此回饋方案使跨感測電阻器46之電壓低於經由VDRAIN接腳供應至放大器14之電壓，藉此簡化控制電路18a之輸入放大器之設計。電晶體62係展示為NMOS電晶體，但此並非係本發明之一限

制，因為亦可使用任何類型之電晶體(PMOS、NPN、PNP等等)。

放大器控制電路18a係耦合至感測電阻器46且回應於跨電阻器46之電壓以控制放大器14之控制電壓。以此方式，藉由感測跨感測電阻器46之電壓(其表示至放大器14之輸入電流之一按比例縮小複本)，則無需與放大器14之汲極或源極串聯之一低值感測電阻器，藉此消除與使用此種感測電阻器相關聯之缺點。為了不損壞放大器14，較佳使放大器保持於夾止直至穩定汲極電壓。當穩定汲極電壓時，增加放大器14之閘極電壓以獲得所需的靜態電流。為完成此，主動偏壓控制電路10a使用啟用控制電路26以監測電路10a之不同組件以依適當方式啟用放大器14並在發生系統故障時關閉放大器14。使用者可接取接腳VNEGFB及VGATEFB各者可用於雙重目的：如下所述，可將使用者可接取接腳短路至接地以組態各種操作模式。亦可將該等使用者可接取接腳用以調整空乏模式中之負偏壓產生器24之輸出電壓位準及用於電力開啟定序之閘極電壓Vset臨限值之觸發點之輸出電壓位準。

為進一步增加按比例調整精確度，可使用複數個切換電晶體及/或感測電晶體兩者。圖3展示複數個切換電晶體36b、36b'...36b$^n$及複數個感測電晶體44b、44b'...44b$^n$之配置。可使用一使用者可選擇N位元切換器以允許一使用者選擇用以設定偏壓電流之電晶體數目。圖4係針對一2位元切換器之一例示性選擇表，該選擇表將允許一使用者藉由

選擇適當的切換器以在200 mA與2A之間選擇一穩定偏壓電流。

圖3中展示的電晶體之配置係例示性，因為亦可使用複數個切換電晶體36c、36c'...36c$^n$及一單一感測電晶體44c(圖5)。在此實施例中，可在操作期間修改感測電晶體與切換電晶體之比率。可將一n位元二進制碼用以選擇切換電晶體36c、36c'...36c$^n$之數目，而使一或多個感測電晶體44c之數目保持恆定。因此，可在不改變感測電阻器值之情況下使用二進制碼之改變來修改(亦即，調變)感測電流。可將此技術用於其中需要動態靜態偏壓改變且可透過使用二進制碼達到該動態靜態偏壓改變之一系統中。電晶體36c、36c'...36c$^n$之Ron可彼此相同或其等可具有彼此不同之Ron值。

亦可使用一單一切換電晶體36d及複數個感測電晶體44d、44d'...44d$^n$(圖6)。在此實施例中，可使用二進制碼修改靜態電流以改變感測電晶體44d、44d'...44d$^n$之數目。

啟用控制電路26d之一實施例(圖7)包含五個比較器70至74。比較器70回應於線76上之VNEG信號及VSET-1信號。藉由能隙產生器22產生信號VSET-1至VSET-3。若VNEG信號係在VSET-1之上，則比較器70在線75上產生低(其指示線76短路至接地)。

比較器71回應於線77(其係耦合至一使用者可接取終端)上之VNEGFB信號及VSET-2信號。若線77上之VNEGFB信號係短路至接地(其指示使用者意欲關閉負電壓產生器

24)，則比較器71之輸出在線78上變低且線79變高。負電壓產生器24之此轉變將系統設定成一增強模式或一空乏從動模式。若未將線77接地，則線78變高且線79變低，此將系統置於空乏主控模式中，開啟負電壓產生器24。

比較器72回應於線80(其亦係耦合至一使用者可接取終端)上之VGATEFB信號及VSET-2信號。若將線80短路至接地(其指示使用者意欲使系統處於增強模式中)，則比較器72之輸出在線81上變低且線82變高。若未將線80接地，則線81變高且線82變低，此將系統置於空乏模式中。

及閘83回應於線79及82上之信號。若線79及82上之信號係高(將線80上之VNEGFB及線77上之VGATEFB兩者短路至接地)，則線84變高而將系統置於增強模式中。若線84係高，則線85變高、線86變高使得線87上之輸出變高，其提供一啟用VDRAIN信號以開啟該系統。若線84係低，則系統係在空乏模式中且線87上之啟用VDRAIN信號需要來自其他比較器之資訊來變高以啟用該系統。

比較器73回應於線88上之VNEG信號及VSET-3信號。當VNEG信號低於VSET-3時，線89上之信號變高(其指示VNEG已經安定且已到達一預定值)。

比較器74回應於線90上之VGATE信號及VSET-3信號。當VGATE信號低於VSET-3信號時，線91上之信號變高(其指示VGATE已經安定且已到達一預定值)。鎖存器92回應於線91上之信號。信號線95上之其輸出值保持低，直至信號線91上之其輸入變高。當線91變高時，線95變高且保持

高而無關於線91之值，直至藉由鎖存器92之其重設輸入端上之一低信號而清除至低。及閘94回應於線93及89上之信號並且當已將VNEG信號及VGATE信號兩者安定至其等預定值時，在線95上產生一高信號。及閘96回應於線81及95上之信號並且當系統係在空乏模式中且已安定VNEG信號及VGATE信號時，在線97上產生一高信號。或閘98回應於線84及97上之信號並且當系統係在增強模式中或若系統係在空乏模式中且已安定VNEG信號及VGATE信號時，在線86上產生一高信號。及閘99回應於線85及86上之信號並且當線85及86變高時，在線87上產生一高信號以提供啟用VDRAIN信號。

綜上所述，為了啟用VDRAIN信號在線87上變高以啟用汲極電流，應滿足此等條件之一者：1)系統係在增強模式中；或2)系統係在空乏模式中，VGATE信號及VNEG信號已經安定且VNEG信號未短路至接地。

將啟用控制電路26之輸出提供至位準移位器52(圖2)。圖8中展示位準移位器52d之一實施例。位準移位器52d在線100上接收輸入信號且在線102上產生一輸出信號(其係供應至切換電晶體36之閘極(圖3))。將線104連接至VDD。提供至位準移位器52之線106上之供應電壓通常係5 V。

當輸入100為低時，將節點108上拉至供應線106上之電壓，此關閉電晶體110。當電晶體110關閉時，無電流流動通過電阻器112。線102上之輸出變成等於線104上之電壓Vhigh，藉此關閉切換電晶體50(圖3)。

當線100上之輸入電壓為高時，將節點108下拉至線114上之接地，此開啟電晶體110。接著，跨電阻器112之電壓降變得足以開啟切換電晶體50。提供作為安全預防之二極體串116以將切換電晶體50之一閘極電壓箝位至一足夠低值。亦可使用複數個位準移位器52d以驅動圖3、圖4及圖5中之多個閘。在此配置中，使用一解碼器(圖式中未展示)以允許針對汲極或感測之所需偏壓電路之選擇。

放大器控制電路18d(圖9)回應於跨感測電阻器46之電壓(其提供至放大器14之輸入電流之一按比例縮小複本)。在線150上感測感測電阻器46之電壓。放大器控制電路18d調整線152上之其輸出直至線154上之來自Vset之電壓等於線150上之所感測的電壓。

當設定主動偏壓控制電路10b以加偏壓於一空乏模式裝置時，將線156連接至一負電壓供應源。將主動偏壓控制電路10b之輸出152保持於線156上之電壓值直至啟用系統，此使該空乏模式裝置保持於夾止。當啟用系統時，增加該輸出152直至到達所需靜態偏壓。連接於輸出端152與線156之間的分流電晶體158將線152上之輸出電壓箝位至超出線156上之電壓約4 V。

當設定主動偏壓控制電路以加偏壓於增強模式裝置時，將線156連接至接地(其使輸出端152保持於接地直至停用系統)，此使增強模式裝置保持於夾止。當啟用系統時，增加線152上之輸出電壓直至到達靜態偏壓。

因為主動偏壓控制電路10b可加偏壓於增強模式裝置及

空乏模式裝置兩者，所以放大器控制電路18d較佳能夠於線152上產生負輸出電壓及正輸出電壓。典型CMOS電晶體並不允許施加相對於一積體電路基板之負電壓。為允許使用負電壓，較佳使用可耐受負電壓值之隔離NMOS電晶體。

負電壓產生器24之一實施例(圖10)包含電阻器160及162(電阻器160及162可定位成在晶片上或晶片外以調整產生器24之電壓輸出值)。圖10繪示電路10b及10c之汲極電流檢查電路54之一實施例。

過流保護電路54(圖11)包含分別產生相對於VDD接腳及VDRAIN接腳上之電壓之電流之二極體連接電晶體252及254。歸因於切換電晶體36之有限電阻，通過切換電晶體36之電流產生自VDD至VDRAIN之一電壓降。將此電壓差作為電晶體252及電晶體254上之電流差連同藉由能隙電流產生器256產生一額外偏移電流加以量測。一狀態機(汲極檢查控制)258判定任何過流錯誤且針對系統之剩餘部分產生錯誤信號及啟用信號。較佳使用低壓電晶體來建構過流保護電路54以改良匹配及精確度。

在操作中，VDD上之電壓產生電晶體252上之一穩定電流。使用電阻器(Rlarge)以限制電晶體252上之電流消耗。藉由電晶體260鏡像通過電晶體252之電流。VDRAIN上之電壓產生一第二穩定電流I2並且藉由電晶體262至電晶體264鏡像I2。

一偏移電流Ibias-offset將電流推入至連接節點266。若I1

大於Ibias-offset+I2，則節點266變為接地。此情況指示跨電晶體36之電壓降大於允許值，且停用系統。在第一次啟用系統期間，當對VDRAIN充電時亦可發生此錯誤情況。為了不產生一假錯誤情況，汲極檢查控制電路258產生VDRAIN之一第一上升信號且在啟用之後的VDRAIN電壓之第一上升期間不停用系統。將第一上升信號保存於一暫存器中直至接收一全系統重設信號。若在該第一上升信號之後產生一錯誤(過流情況)，則錯誤信號停用切換電晶體M1且使其保持切斷，直至使用ENABLE接腳中之一低或系統斷電來清除該錯誤情況。

回饋放大器60(圖12)包含用以改良放大器之精確度及失配之其輸入級NPN電晶體272及274。因為最大可允許VCE電壓通常低於施加至系統之最大供應電壓，所以使用藉由電晶體276及278產生的第二輔助支路以保護電晶體272及274免遭過電壓情況。當因回饋放大器之輸入端係接地(歸因於圖2中之切換電晶體36及感測電晶體44)而該放大器之供應端仍在VDD處而停用該回饋放大器時，可發生該過電壓情況。藉由使用串聯電晶體280及282，將回饋放大器60之輸入端與切換電晶體36及感測電晶體44隔離並且使用電晶體276及278之輔助支路加偏壓於該回饋放大器60之輸入端。當啟用系統時，停用該輔助支路並將輸入端連接至切換電晶體36及感測電晶體44。

當停用放大器時，二極體連接電晶體284產生該放大器之輸入端之間之一電壓差。此確保在停用該放大器時，將

該放大器之輸出端接地。

在主動偏壓控制電路10e(圖13)之另一實施例中，移除電晶體62(來自圖2)且使用回饋放大器60e以驅動放大器控制電路18e。放大器控制電路18e將調整放大器14之閘極電流以使跨電晶體36及電晶體44之電壓彼此相等。

在另一實施例中，主動偏壓控制電路10f(圖14)包含複數個偏壓控制電路290f...290f$^n$，該等偏壓控制電路290f...290f$^n$之各者包含：一切換器，其回應於供應電壓以將一輸入供應源提供至對應放大器；及一電流感測電路，其回應於感測至該對應放大器之該輸入供應源之一按比例縮小複本。主動偏壓控制電路10f亦包含複數個放大器控制電路18f...18f$^n$，該等放大器控制電路18f...18f$^n$係用於將一控制電壓提供至該對應放大器14f...14f$^n$且回應於輸入電流之經感測、按比例縮小複本而調整該控制電壓以調節至該對應放大器之該輸入電流。可將偏壓控制電路290f...290f$^n$之各者定位於相同IC上或相同封裝中。在此實施例中，所有外部放大器14f...14f$^n$共用相同供應電壓Vdd。

在另一實施例中，主動偏壓控制電路10g(圖15)包含用以加偏壓於多個對應放大器14g...14g$^n$之不同供應電壓Vdd...Vdd$^n$。類似於圖14中之電路10f，電路10g包含多個偏壓控制電路290g...290g$^n$，但是該等偏壓控制電路具有其自身的供應電壓。以此方式，可達到多個供應域。可將電路10g建構於晶片上或具有多個晶粒之一封裝中。

在另一實施例中，主動偏壓控制電路10h(圖16)包含用

以產生其中VDD不同於VDRAIN之一穩定偏壓之一低壓降穩壓器(LDO)292(其包含一誤差放大器294及傳遞電晶體296)。在此實施例中，將LDO 292、誤差放大器294及電晶體296定位於一IC之內部。

在另一實施例中，主動偏壓控制電路10i(圖17)將其傳遞電晶體296i定位於IC之外部(當傳遞電晶體之電流消耗非常高時，此方案較佳)。仍可將誤差放大器294定位於該IC上。圖16及圖17展示具有多個輸出之電路，但是亦可將具有內部或外部傳遞電晶體之一LDO與一單輸出系統一起使用。

如在以上[先前技術]中所提及，放大器之一重要考量係：將適當電力開啟序列應用於放大器，使得過量電流將不通過放大器而損壞該放大器。圖18中展示之一種用於一外部放大器之一主動偏壓控制器之電力開啟定序之方法係在步驟170以開啟放大器電力開始。在步驟172，控制該放大器之控制電壓以使該放大器控制電壓低於夾止。在步驟174，產生一第一啟用信號以使汲極電流流向放大器。在步驟176，當判定已穩定汲極電壓時，產生一第二啟用信號。在步驟178，回應於該第二啟用信號，啟用該控制電壓以達到一預定放大器輸入電流。當啟用該控制電壓時，亦可產生一觸發輸出信號。

在圖19之流程圖中展示一種用於一外部放大器之一主動偏壓控制器之電力開啟定序之方法之另一實施例。此實施例包含短路保護及透過使用者可接取輸入端VNEGFB及

VGATEFB之模式選擇之特徵。在步驟180，在t1時開啟主動偏壓系統電力。在步驟182，系統檢查VGATEFB輸入端是否短路至接地。若使用者將VGATEFB輸入端接地，則選擇系統以驅動一增強模式放大器。在步驟184，系統檢查VNEGFB輸入端是否接地。若未將VNEGFB輸入端接地，則系統等待，因為不允許此操作模式。若將VNEGFB輸入端接地，則在步驟186，系統檢查使用者可接取接腳ENABLE是否為高。若使用者可接取接腳ENABLE在t2時為高，則在步驟188啟用汲極電壓(VDRAIN)信號及閘極電壓VG2信號。在步驟190，比較VDRAIN輸出與一VDD-Vsafe值。當VDRAIN大於或等於VDD-Vsafe時，在步驟192啟用閘極電壓(VGATE)且在t3時開啟主動偏壓控制器。在操作期間，在步驟194不斷地檢查VDRAIN及ENABLE。當啟用VGATE時，在步驟196產生一觸發輸出信號。若VDRAIN落於低於臨限值或若ENABLE接腳變成低，則在步驟197停用VGATE及VDRAIN並使觸發輸出變低。在步驟198，若VDRAIN高於或等於VDD-Vsafe(亦即，ENABLE為低)，則系統返回至等待使用者輸入之初始ENABLE狀態。若DRAIN小於VDD-Vsafe，則存在一短路情況，且系統等待直至在步驟199將ENABLE變成低以清除該短路情況。當ENABLE為低時，系統返回至步驟186之其初始狀態。

若在步驟182判定VGATE未接地，則系統變為空乏模式。在步驟200，系統檢查VNEGFB是否接地。若將

VNEGFB接地，則系統變為空乏從動模式，停用負電壓產生器。若未將VNEGFB接地，則系統變為空乏主控模式，且在步驟202，在t1時啟用負電壓產生器24。在步驟206，核對VGATE與預定值VSET。當VGATE降至低於VSET時，在步驟208，系統等待ENABLE上之一高信號。當ENABLE為高時，在步驟210啟用VDRAIN及VG2。在步驟212，比較VDRAIN輸出與一VDD-Vsafe值。當VDRAIN大於或等於VDD-Vsafe時，在步驟214啟用VGATE以開啟主動偏壓控制器，在步驟218產生一高觸發輸出信號。在操作期間，在步驟216中，VDRAIN、VNEG及ENABLE不斷與VDD相比較。同樣，不斷地核對VNEG與一上臨限值以偵測VNEG處之任何無意短路至接地。當啟用VGATE時，在步驟218產生一高觸發輸出信號。若VDRAIN落在低於臨限值或若使ENABLE接腳變低或若VNEG上升高於-0.8 V，則在步驟220停用VGATE及VDRAIN並使觸發輸出變低。在步驟222若VDRAIN高於或等於VDD-Vsafe(亦即，VNEG大於-0.8 V或ENABLE為低)，則系統返回至等待使用者輸入之初始ENABLE狀態。否則，存在一短路情況且系統等待直至在步驟224使Enable變低以清除該短路情況。當Enable為低時，系統返回至步驟208之其初始狀態。

圖21A至圖21D繪示可如何組態主動偏壓控制電路以：針對包含一增強模式或空乏模式裝置之一放大器提供適當控制電壓；及使用一內部或外部負電壓供應源。在圖21A中，當使接腳VNEGFB保持浮動(亦即，一高信號)且使一

接腳VGATEFB保持浮動時，啟用負電壓產生器24且系統針對一空乏模式裝置提供一控制電壓。在圖21B中，當將VNEGFB短路至接地(亦即，一低信號)且使VGATEFB保持浮動時，停用負電壓產生器24，且系統使用一外部產生負電壓來提供適用於一空乏模式裝置之一控制電壓。在圖21C中，當將接腳VNEGFB短路至接地且將VGATEFB短路至接地時，停用負電壓產生器24且系統提供適用於一增強模式裝置之控制電壓。在圖21D中，當使接腳VNEGFB保持浮動且將VGATEFB短路至接地時，啟用負電壓產生器24但停用主動偏壓控制電路10g並且將系統置於待機模式中。此防止在VGATEFB接腳意外短路至接地時之空乏模式放大器裝置中之過流情況。儘管在一些圖式中而非在其他圖式中展示本發明之特定特徵，此僅為便利，因為每一特徵可與依據本發明之任何或所有其他特徵組合。如本文使用的字詞「包含」、「包括」、「具有」及「有」應予以廣泛地及全面地解譯且不限於任何實體互連。此外，不應將在本申請案中揭示的任何實施例視為僅有的可能實施例。

此外，在實施針對此專利之專利申請期間出現的任何修正並非在如申請之該申請案中出現的任何請求項要素之棄權：照理無法要求熟習此項技術者草擬確實包涵所有可能均等物之一請求項，很多均等物在該修正期間為不可預知且超出針對待放棄(若有的話)內容之一公正解譯，該修正之潛在依據對於很多均等物僅有些許關係，及/或存在很多其他理由無法要求申請者針對修正的任何請求項要素描

述特定非實質替代物。

熟習此項技術者將想起其他實施例且該等其他實施例係在以下申請專利範圍內。

【圖式簡單說明】

圖1係展示根據本發明之一主動偏壓控制電路之一方塊圖；

圖2係圖1之主動偏壓控制電路之一實施例之一示意圖；

圖3係圖2之主動偏壓控制電路之切換電晶體及感測電晶體之第二實施例之一示意圖；

圖4係圖3之主動偏壓控制電路之切換電晶體及感測電晶體之第二實施例之例示性汲極偏壓電流表；

圖5係圖2之主動偏壓控制電路之切換電晶體及感測電晶體之一第三實施例之一示意圖；

圖6係圖2之主動偏壓控制電路之切換電晶體及感測電晶體之一第四實施例之一示意圖；

圖7係圖2之主動偏壓控制電路之啟用控制電路之一示意圖；

圖8係圖2之以上偏壓控制電路之位準移位器之一示意圖；

圖9係圖2之主動偏壓控制電路之放大器控制電路之一示意圖；

圖10係圖2之主動偏壓控制電路之負電壓產生器之一示意圖；

圖11係圖2之主動偏壓控制電路之一過流保護電路之一

示意圖；

圖12係圖2之主動偏壓控制電路之一回饋放大器電路之一示意圖；

圖13係圖1之主動偏壓控制電路之另一實施例之一示意圖；

圖14係圖1之主動偏壓控制電路之另一實施例之一示意圖；

圖15係圖1之主動偏壓控制電路之另一實施例之一示意圖；

圖16係圖1之主動偏壓控制電路之另一實施例之一示意圖；

圖17係圖1之主動偏壓控制電路之另一實施例之一示意圖；

圖18係展示圖1之主動偏壓控制電路之電力開啟定序方法之一實施例之一流程圖；

圖19係圖1之主動偏壓控制電路之電力開啟定序方法之另一實施例；

圖20係展示在圖19之方法期間之若干輸出信號之電壓之一時序圖；及

圖21A及圖21D係繪示圖1之主動偏壓控制電路之獲得不同操作模式(包含具有內部VNEG電壓或外部VNEG電壓之空乏模式、增強模式)或將系統置於待機模式中之操作之示意圖。

【主要元件符號說明】

| | |
|---|---|
| 10 | 主動偏壓控制電路 |
| 10a | 主動偏壓控制電路 |
| 10e | 主動偏壓控制電路 |
| 10f | 主動偏壓控制電路 |
| 10g | 主動偏壓控制電路 |
| 10h | 主動偏壓控制電路 |
| 10i | 主動偏壓控制電路 |
| 12 | 切換器 |
| 13 | 供應電壓(VDD) |
| 14 | 放大器 |
| $14f^n$ | 外部放大器 |
| $14g^n$ | 外部放大器 |
| 16 | 電流感測電路 |
| 18 | 放大器控制電路 |
| 18a | 放大器控制電路 |
| 18a' | 第二放大器控制電路 |
| 18d | 放大器控制電路 |
| 18e | 放大器控制電路 |
| $18f^n$ | 放大器控制電路 |
| $18g^n$ | 放大器控制電路 |
| 22 | 能隙參考電路 |
| 24 | 負電壓產生器 |
| 26 | 啟用控制電路 |
| 28 | 線 |

| | |
|---|---|
| 30 | 線 |
| 36 | 切換電晶體 |
| $36b^n$ | 切換電晶體 |
| $36c^n$ | 切換電晶體 |
| 36d | 切換電晶體 |
| 44 | 感測電晶體 |
| $44b^n$ | 感測電晶體 |
| 44c | 感測電晶體 |
| $44d^n$ | 感測電晶體 |
| 46 | 感測電阻器 |
| 48 | 返送電路 |
| 52 | 位準移位器 |
| 52d | 位準移位器 |
| 54 | 過流保護電路 |
| 60 | 回饋放大器 |
| 60e | 回饋放大器 |
| 62 | 額外電晶體 |
| 70 | 比較器 |
| 71 | 比較器 |
| 72 | 比較器 |
| 73 | 比較器 |
| 75 | 線 |
| 76 | 線 |
| 77 | 線 |

| | |
|---|---|
| 78 | 線 |
| 79 | 線 |
| 80 | 線 |
| 81 | 線 |
| 82 | 線 |
| 83 | 及閘 |
| 84 | 線 |
| 85 | 線 |
| 86 | 線 |
| 87 | 線 |
| 90 | 線 |
| 91 | 線 |
| 92 | 鎖存器 |
| 94 | 及閘 |
| 95 | 信號線 |
| 96 | 及閘 |
| 97 | 線 |
| 98 | 或閘 |
| 99 | 及閘 |
| 100 | 線 |
| 102 | 線 |
| 104 | 線 |
| 106 | 供應線 |
| 108 | 節點 |

| | |
|---|---|
| 110 | 電晶體 |
| 112 | 電阻器 |
| 114 | 線 |
| 116 | 二極體串 |
| 150 | 線 |
| 152 | 線 |
| 154 | 線 |
| 156 | 線 |
| 158 | 分流電晶體 |
| 160 | 電阻器 |
| 162 | 電阻器 |
| 252 | 電晶體 |
| 254 | 電晶體 |
| 256 | 能隙電流產生器 |
| 258 | 狀態機 |
| 260 | 電晶體 |
| 262 | 電晶體 |
| 263 | 電晶體 |
| 264 | 電晶體 |
| 266 | 連接節點 |
| 272 | 輸入級NPN電晶體 |
| 274 | 輸入級NPN電晶體 |
| 276 | 電晶體 |
| 278 | 電晶體 |

| | |
|---|---|
| 280 | 串聯電晶體 |
| 282 | 串聯電晶體 |
| 284 | 二極體連接電晶體 |
| $290f^n$ | 偏壓控制電路 |
| $290g^n$ | 偏壓控制電路 |
| 292 | 低壓降穩壓器 |
| 292i | 低壓降穩壓器 |
| 294 | 誤差放大器 |
| 296 | 傳遞電晶體 |
| 296i | 傳遞電晶體 |
| VDD | 接腳 |

## 七、申請專利範圍：

1. 一種用於一放大器之主動偏壓控制電路，其包括：

一包括一切換電晶體之切換器，其回應於一供應電壓以將一輸入電流提供至該放大器之輸入端；

一用於加偏壓於該切換電晶體之位準移位器；

一電流感測電路，其係耦合至該切換器以感測至該放大器之該輸入電流之一按比例縮小複本，其中該電流感測電路並未包括與該放大器串聯之一感測電阻；及

一第一放大器控制電路，其回應於該電流感測電路以回應於該輸入電流之該經感測、按比例縮小複本而調整至該放大器之一第一控制電壓以調節至該放大器之該輸入電流。

2. 如請求項1之主動偏壓控制電路，其中該感測電路包含一感測電晶體，該感測電晶體使其控制終端耦合至該切換電晶體之控制終端，該感測電晶體係用於提供至該放大器之該輸入電流之該按比例縮小複本。

3. 如請求項2之主動偏壓控制電路，其中該電流感測電路進一步包含一感測電阻器，該感測電阻器回應於該感測電晶體以提供對應於至該放大器之該輸入電流之該按比例縮小複本之一電壓。

4. 如請求項3之主動偏壓控制電路，其進一步包含：

一回饋放大器，使其輸入端耦合至該切換電晶體及該感測電晶體之汲極，及

一電晶體，其耦合於該感測電晶體與該感測電阻器之

間且具有一控制終端，該控制終端回應於該回饋放大器之一輸出以改良該切換電晶體及該感測電晶體之電流按比例調整精確度。

5. 如請求項2之主動偏壓控制電路，其進一步包含：

一回饋放大器，使其輸入端耦合至該切換電晶體及該感測電晶體之汲極，及

該第一放大器控制電路，其回應於該回饋放大器以回應於該輸入電流之該經感測、按比例縮小複本而調整至該放大器之該第一控制電壓以調節至該放大器之該輸入電流。

6. 如請求項1之主動偏壓控制電路，其進一步包含用於調整至該放大器之一第二控制電壓之一第二放大器控制電路。

7. 如請求項1之主動偏壓控制電路，其進一步包含一低壓降穩壓器，該低壓降穩壓器包含回應於一參考電壓之一誤差放大器及回應於該誤差放大器以將該供應電壓提供至該切換器之一傳遞電晶體。

8. 如請求項7之主動偏壓控制電路，其中該傳遞電晶體、該低壓降穩壓器及該感測電路係定位於一積體電路上。

9. 如請求項7之主動偏壓控制電路，其中該低壓降穩壓器及該感測電路係定位於一積體電路上且該傳遞電晶體係定位於該積體電路外部。

10. 如請求項1之主動偏壓控制電路，其進一步包含一或多個額外切換電晶體，該等額外切換電晶體各者係耦合至

該切換電晶體且回應於該供應電壓以將一輸入電流提供至該放大器之該輸入端。

11. 如請求項2之主動偏壓控制電路，其進一步包含一或多個額外感測電晶體，該等額外感測電晶體各者係耦合至該感測電晶體且回應於該供應電壓以提供至該放大器之該輸入電流之該按比例縮小複本。

12. 如請求項11之主動偏壓控制電路，其進一步包含一或多個額外切換電晶體，該等額外切換電晶體各者係耦合至該切換電晶體且回應於該供應電壓以將一輸入電流提供至該放大器之該輸入端。

13. 如請求項1之主動偏壓控制電路，其中該放大器控制電路經組態以提供一正控制電壓或負控制電壓。

14. 如請求項1之主動偏壓控制電路，其中該放大器控制電路經組態以提供一正控制電壓或負控制電壓。

15. 如請求項2之主動偏壓控制電路，其中該切換電晶體及該感測電晶體係FET電晶體。

16. 如請求項2之主動偏壓控制電路，其中該切換電晶體及該感測電晶體係在一相同積體電路上且具有一或多個匹配特性。

17. 如請求項16之主動偏壓控制電路，其中該等匹配特性降低該主動偏壓控制電路之效能對製程、溫度及電壓之變化的敏感度。

18. 如請求項1之主動偏壓控制電路，其中該主動偏壓控制電路之多個主動裝置係在一積體電路晶片上，且其中該

放大器控制電路經組態以：

針對包含一增強模式或空乏模式裝置之一放大器提供一控制電壓，

使用藉由該積體電路晶片產生或在外部產生之一負電壓供應源進行操作，及/或

提供一固定控制電壓或回應於一經判定之輸入電流而調整該控制電壓以使至該放大器之該輸入電流保持恆定。

19. 如請求項1之主動偏壓控制電路，其進一步包含經組態以啟用該主動偏壓控制電路之一控制電路。

20. 如請求項19之主動偏壓控制電路，其中該控制電路經組態以：

控制該放大器之一控制電壓以使該放大器控制電壓低於夾止；

產生一第一啟用信號以使輸入電流流向該放大器；

在穩定該供應電壓時，產生一第二啟用信號；及

回應於該第二啟用信號，增加該控制電壓以達到一預定放大器輸入電流。

21. 如請求項20之主動偏壓控制電路，其中該放大器控制電路係安置在一積體電路晶片上且藉由連接至該積體電路晶片之使用者可接取接腳而在外部組態該放大器控制電路。

22. 如請求項20之主動偏壓控制電路，其中該第三控制電路經組態以在達到該預定放大器輸入電流之後產生一觸發

輸出信號。

23. 如請求項21之主動偏壓控制電路，其中該第一啟用信號開啟一切換器以使該輸入電流流向該放大器。

24. 如請求項20之主動偏壓控制電路，其中該第二啟用信號開啟一放大器控制電路以穩定該輸入電流。

25. 如請求項20之主動偏壓控制電路，其中該第三控制電路經進一步組態以使用該第二啟用信號產生一觸發輸出信號。

26. 如請求項20之主動偏壓控制電路，其中若至該主動偏壓控制電路之一負電壓輸入端短路至接地，則將該主動偏壓控制電路置於一待機模式中。

27. 如請求項20之主動偏壓控制電路，其中若該放大器之一供應終端短路至接地，則將該主動偏壓控制電路置於一待機模式中。

28. 一種用於複數個放大器之主動偏壓控制電路，其包括：

複數個偏壓控制電路，每一偏壓控制電路回應於一供應電壓且其各者對應於一放大器，每一控制電路包含：

一切換器，其回應於該供應電壓以將一輸入電流提供至該對應放大器；

一電流感測電路，其耦合至該切換器以感測至該對應放大器之該輸入電流之一按比例縮小複本，其中該電流感測電路並未包括與該放大器串聯之一感測電阻；及

一放大器控制電路，其係用於將一控制電壓提供至

該對應放大器且回應於該輸入電流之該經感測的按比例縮小複本而調整該控制電壓以調節至該對應放大器之該輸入電流。

29. 一種用於複數個放大器之主動偏壓控制電路，其包括：

複數個偏壓控制電路，每一偏壓控制電路回應於一對應供應電壓且其各者對應於一放大器，每一控制電路包含：

一切換器，其回應於該對應供應電壓以將一輸入電流提供至該對應放大器；

一電流感測電路，其耦合至該切換器以感測至該對應放大器之該輸入電流之一按比例縮小複本，其中該電流感測電路並未包括一感測電阻；及

一放大器控制電路，其係用於將一控制電壓提供至該對應放大器且回應於該輸入電流之該經感測的按比例縮小複本而調整該控制電壓以調節至該對應放大器之該輸入電流。

30. 一種用於一放大器之主動偏壓控制電路，其包括：

一低壓降穩壓器，其係用於提供一經調節電壓；

一切換器，其回應於該低壓降穩壓器並且將一輸入電流提供至該放大器；

一電流感測電路，其回應於該低壓降穩壓器以感測至該放大器之該輸入電流之一按比例縮小複本，其中該電流感測電路並未包括與該放大器串聯之一感測電阻；及

一放大器控制電路，其係用於將一控制電壓提供至該

放大器且回應於該輸入電流之該經感測、按比例縮小複本而調整該控制電壓以調節至該放大器之該輸入電流。

31. 一種用於複數個放大器之主動偏壓控制電路，其包括：

一低壓降穩壓器，其係用於提供一經調節電壓；

複數個偏壓控制電路，每一偏壓控制電路對應於一放大器，每一控制電路包含：

一切換器，其回應於該低壓降穩壓器以將一輸入電流提供至該對應放大器；

一電流感測電路，其回應於該低壓降穩壓器以感測至該對應放大器之該輸入電流之一按比例縮小複本，其中該電流感測電路並未包括與該放大器串聯之一感測電阻；及

一放大器控制電路，其係用於將一控制電壓提供至該對應放大器且回應於該輸入電流之該經感測、按比例縮小複本而調整該控制電壓以調節至該對應放大器之該輸入電流。

32. 如請求項31之主動偏壓控制電路，其中該低壓降穩壓器包含回應於一參考電壓之一誤差放大器及回應於該誤差放大器之一傳遞電晶體。

33. 如請求項31之主動偏壓控制電路，其中將該傳遞電晶體與該低壓降穩壓器一起定位於晶片上。

34. 如請求項31之主動偏壓控制電路，其中將該傳遞電晶體定位於該晶片之外部。

35. 一種用於一放大器之主動偏壓控制電路，其包括：

一包括一切換電晶體之切換器，其回應於一供應電壓以將一輸入電流提供至該放大器之輸入端；

一電流感測電路，其係耦合至該切換器以感測至該放大器之該輸入電流之一按比例縮小複本，該感測電路包括一感測電晶體，該感測電晶體使其控制終端耦合至該切換電晶體之該控制終端以將該輸入電流之該按比例縮小複本提供至該放大器，其中該電流感測電路並未包括與該放大器串聯之一感測電阻；及

一第一放大器控制電路，其回應於該電流感測電路以回應於該輸入電流之該經感測、按比例縮小複本而調整至該放大器之一第一控制電壓以調節至該放大器之該輸入電流。

36. 如請求項35之主動偏壓控制電路，其進一步包含：

一回饋放大器，使其輸入端耦合至該切換電晶體及該感測電晶體之汲極，及

一電晶體，其耦合於該感測電晶體與一感測電阻器之間且具有一控制終端，該控制終端回應於該回饋放大器之一輸出以改良該切換電晶體及該感測電晶體之電流按比例調整精確度。

37. 如請求項35之主動偏壓控制電路，其進一步包含：

一回饋放大器，使其輸入端耦合至該切換電晶體及該感測電晶體之汲極，及該第一放大器控制電路，其回應於該回饋放大器以回應於該輸入電流之該經感測、按比例縮小複本而調整至該放大器之該第一控制電壓以調節

至該放大器之該輸入電流。

38. 如請求項35之主動偏壓控制電路，其進一步包含一或多個額外感測電晶體，該等額外感測電晶體各者係耦合至該感測電晶體且回應於該供應電壓以提供至該放大器之該輸入電流之該按比例縮小複本。

39. 如請求項35之主動偏壓控制電路，其中該切換電晶體及該感測電晶體係FET電晶體。

40. 如請求項35之主動偏壓控制電路，其中該切換電晶體及該感測電晶體係在一相同積體電路上且具有一或多個匹配特性。

# 八、圖式：

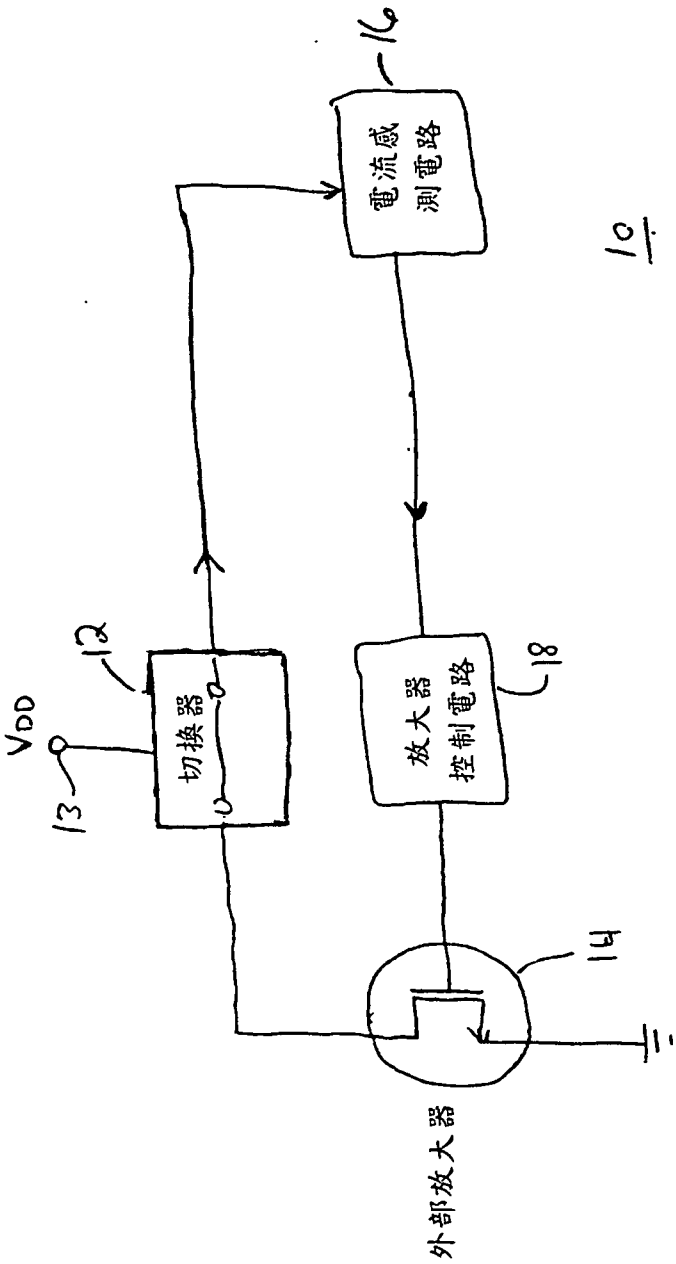



圖 1

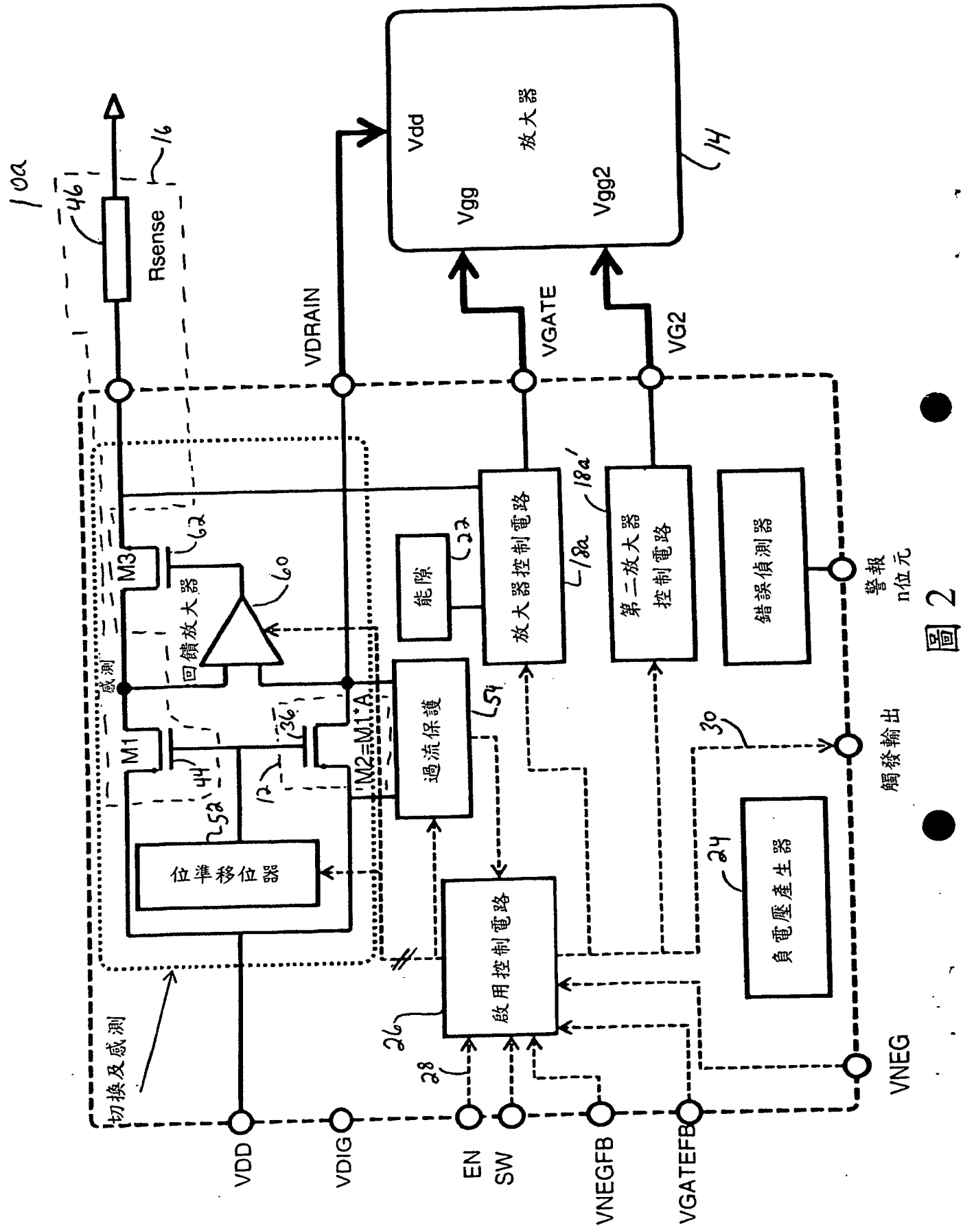

10a
46
16
Rsense
VDRAIN
Vdd
Vgg
Vgg2
放大器
14
VGATE
VG2
M3
62
回饋放大器
60
感測
M1
44
52
12
36
M2=M1*A
位準移位器
能隙
22
放大器控制電路
18a
18a'
第二放大器
控制電路
錯誤偵測器
警報
n位元
過流保護
54
30
觸發輸出
24
負電壓產生器
啟用控制電路
26
28
切換及感測
VDD
VDIG
EN
SW
VNEGFB
VGATEFB
VNEG

圖2

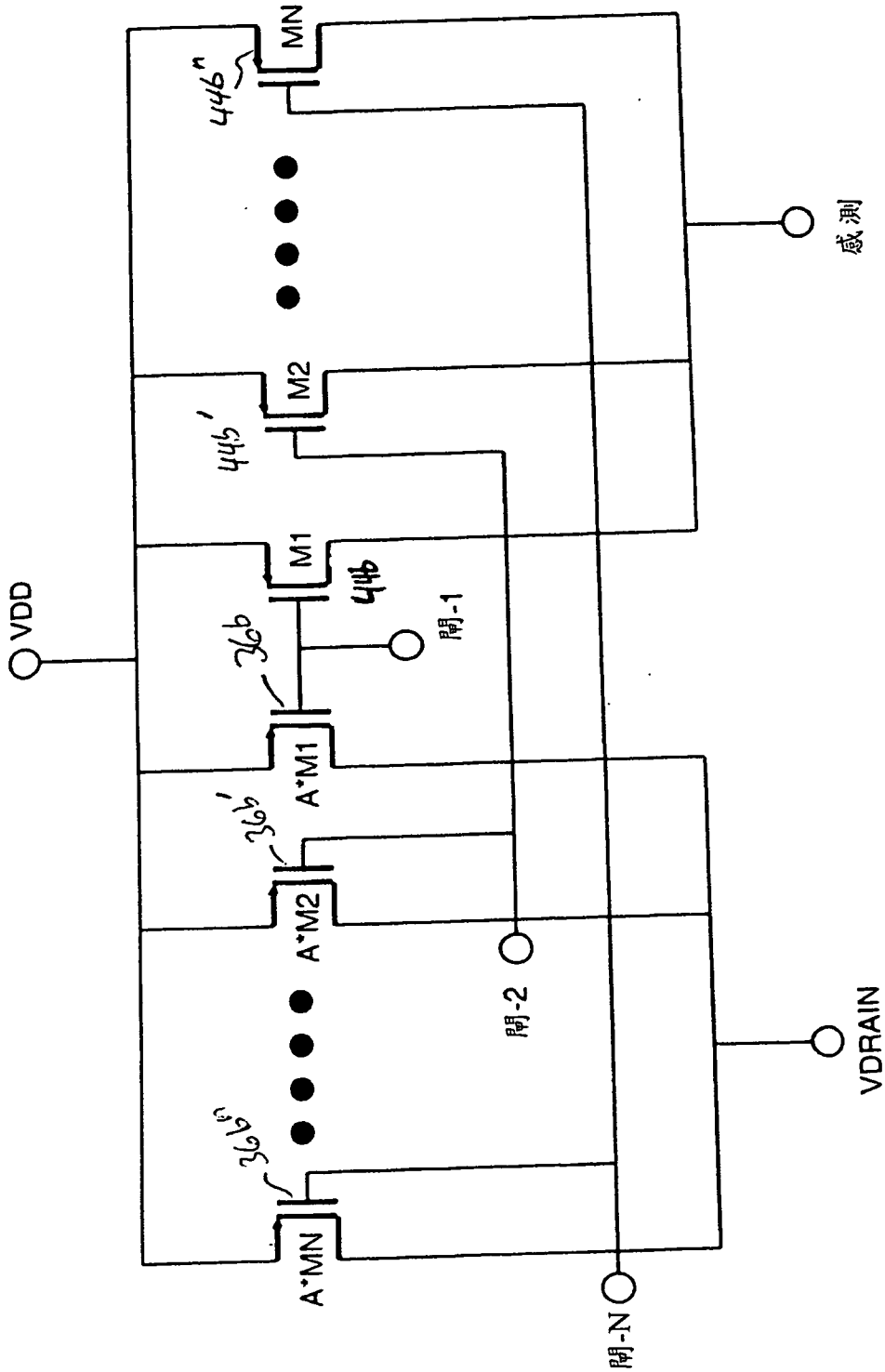
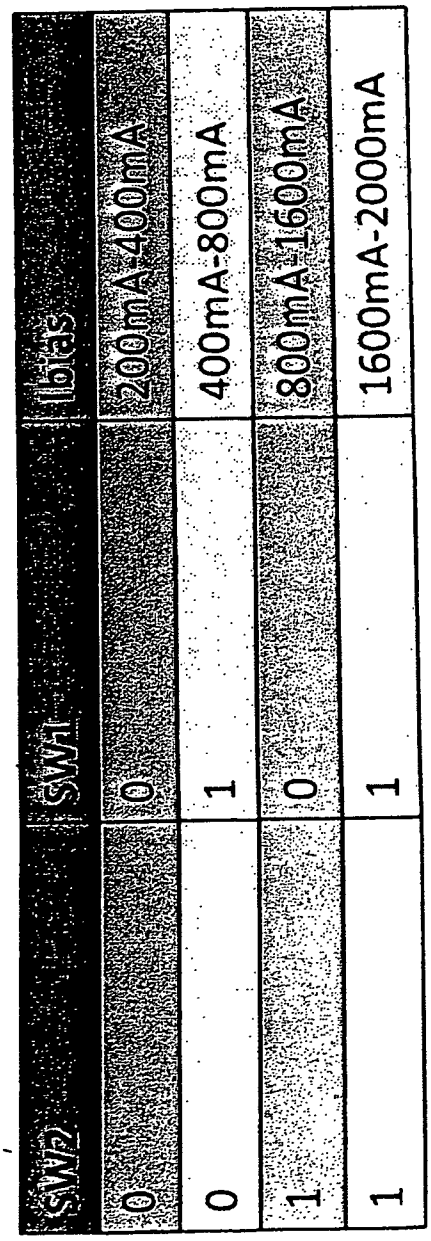

MN
446"
M2
446'
M1
446
VDD
閘-1
36b
A*M1
36b'
A*M2
閘-2
36b"
A*MN
閘-N
感測
VDRAIN

圖 3



| SW2 | SW1 | Ibias |
|---|---|---|
| 0 | 0 | 200mA-400mA |
| 0 | 1 | 400mA-800mA |
| 1 | 0 | 800mA-1600mA |
| 1 | 1 | 1600mA-2000mA |

圖 4

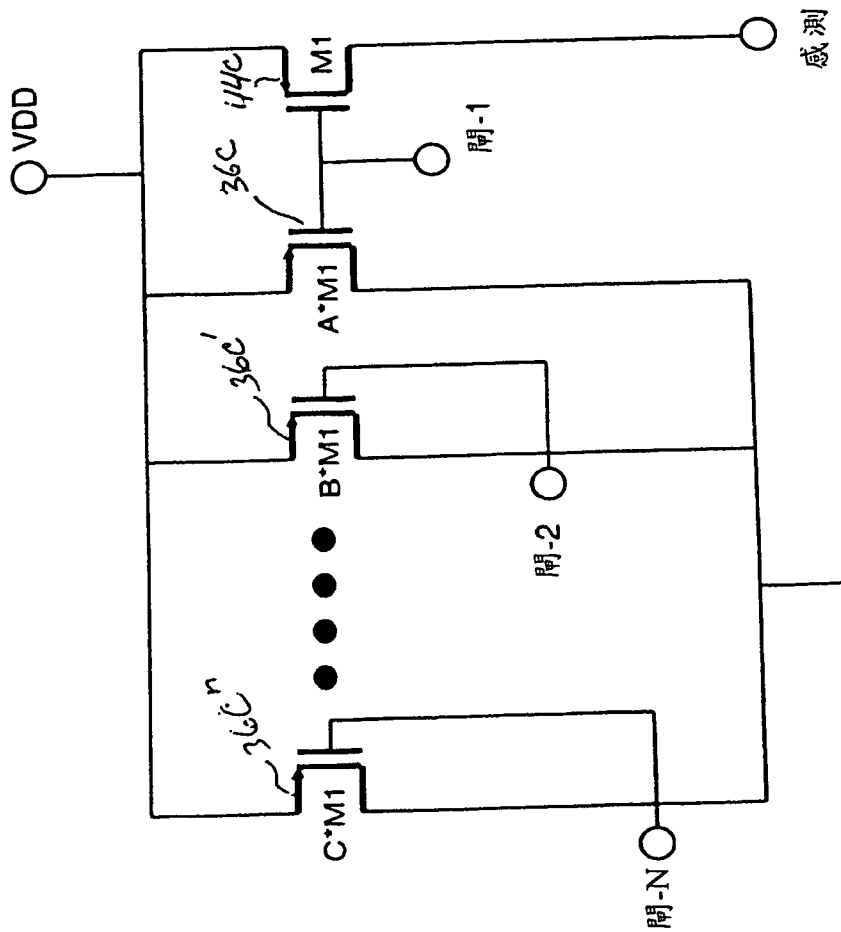



圖 5

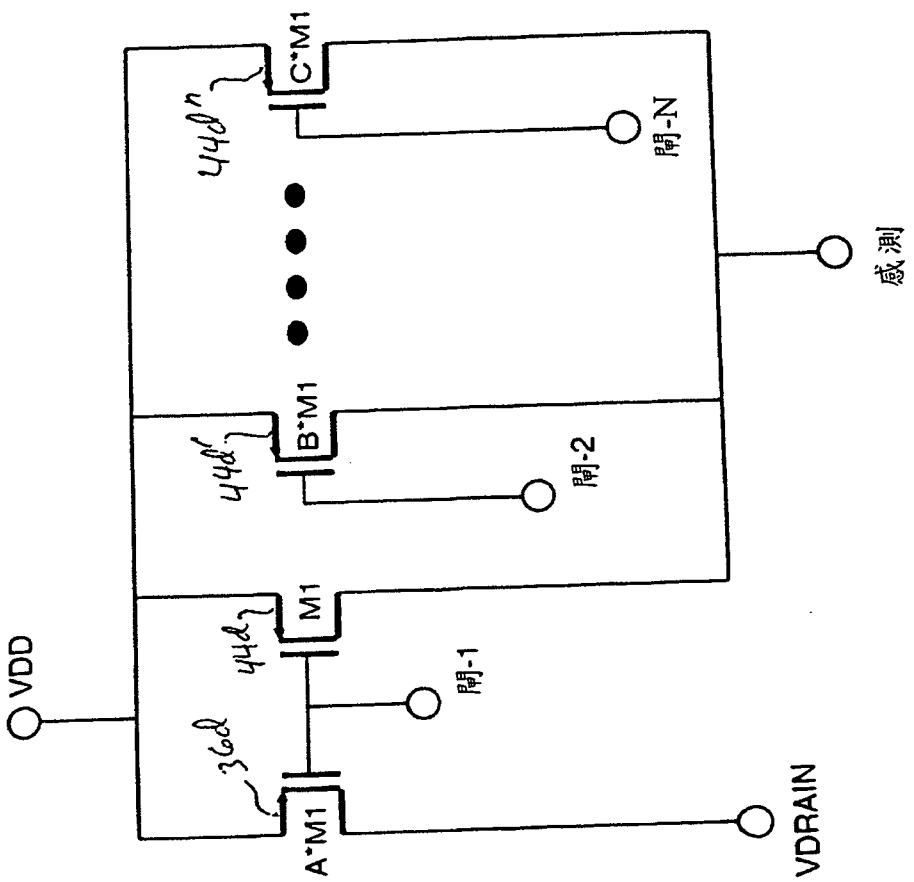



圖 6

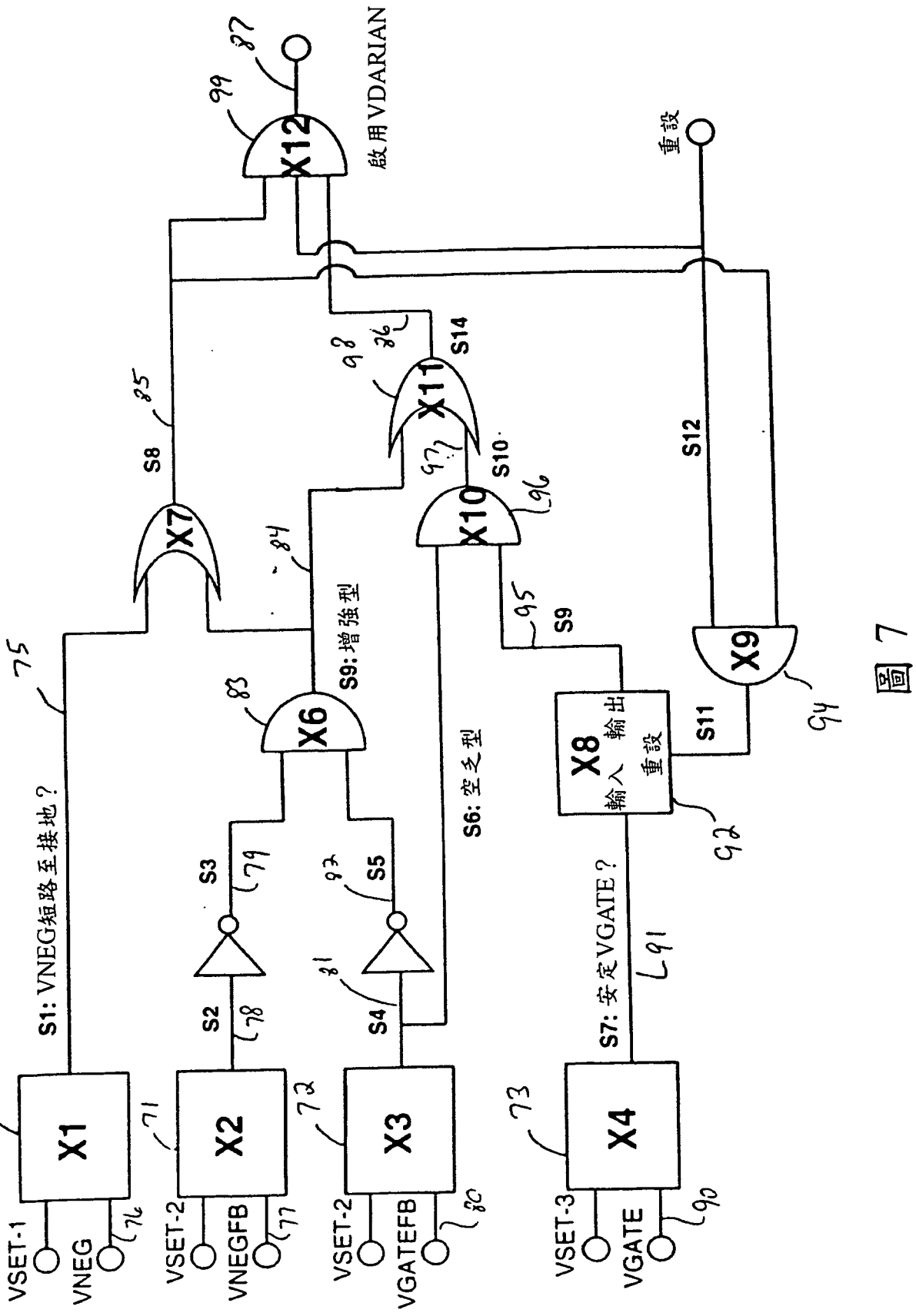

X1
X2
X3
X4
X6
X7
X8
X9
X10
X11
X12
VSET-1
VNEG
VSET-2
VNEGFB
VSET-2
VGATEFB
VSET-3
VGATE
S1: VNEG短路至接地？
S2
S3
S4
S5
S6: 空乏型
S7: 安定VGATE？
S8
S9: 增強型
S9
S10
S11
S12
S14
輸入 輸出
重設
重設
啟用VDARIAN
70
71
72
73
75
76
77
78
79
80
81
83
84
85
87
90
91
92
93
94
95
96
97
98
99

圖 7

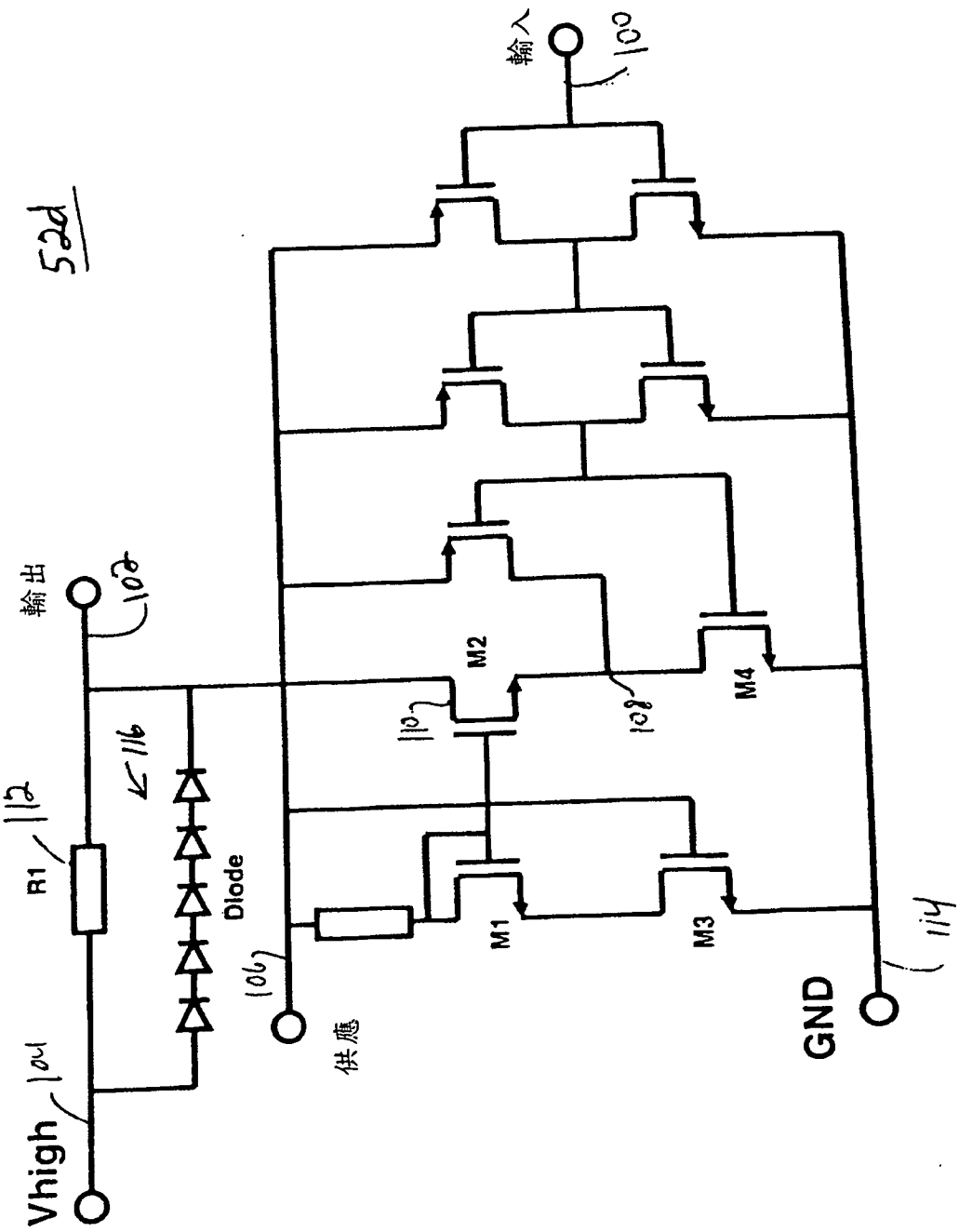

52d
輸入
100
輸出
102
M2
M4
110
108
116
112
R1
Diode
106
供應
M1
M3
Vhigh
104
GND
114

圖 8

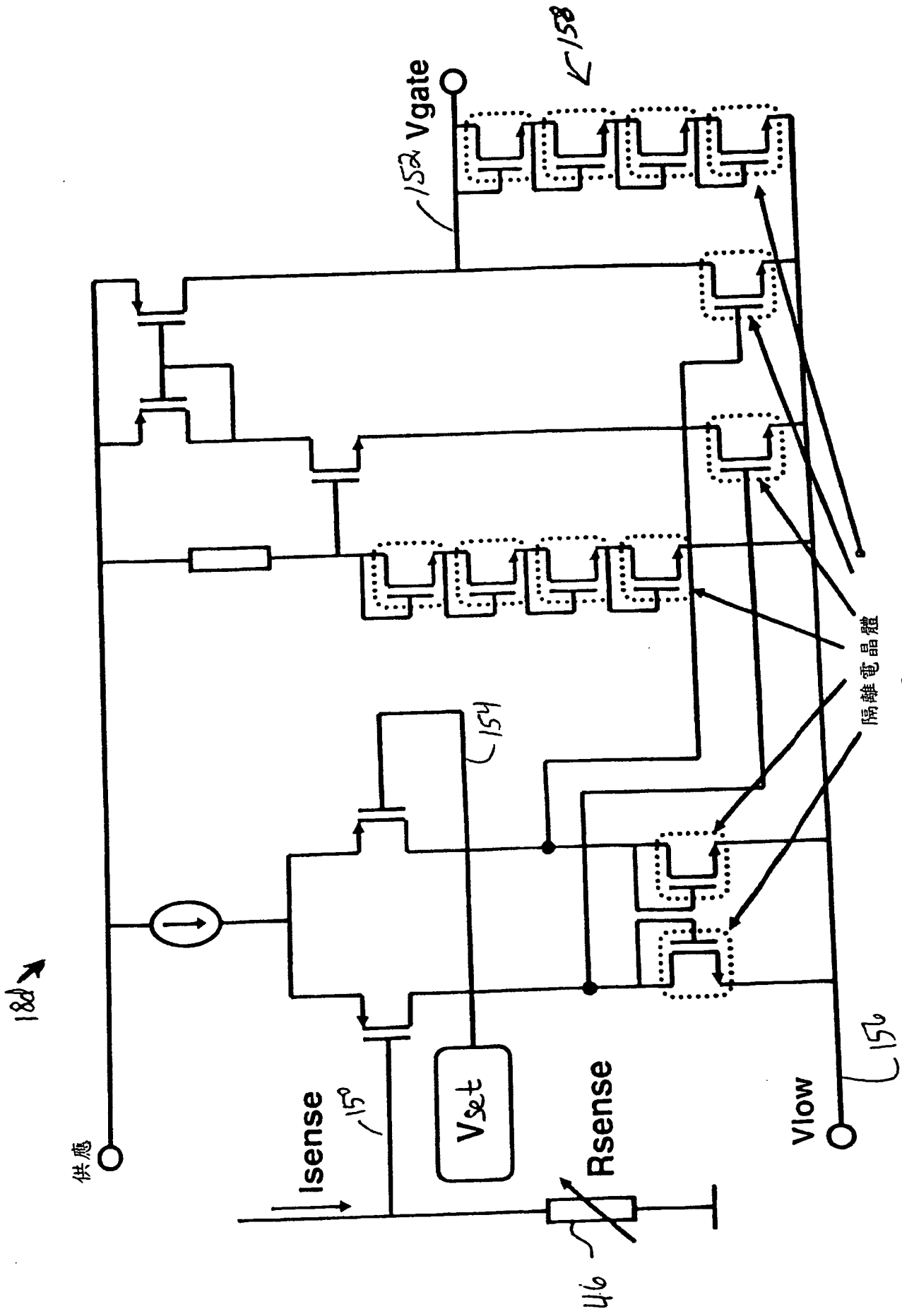
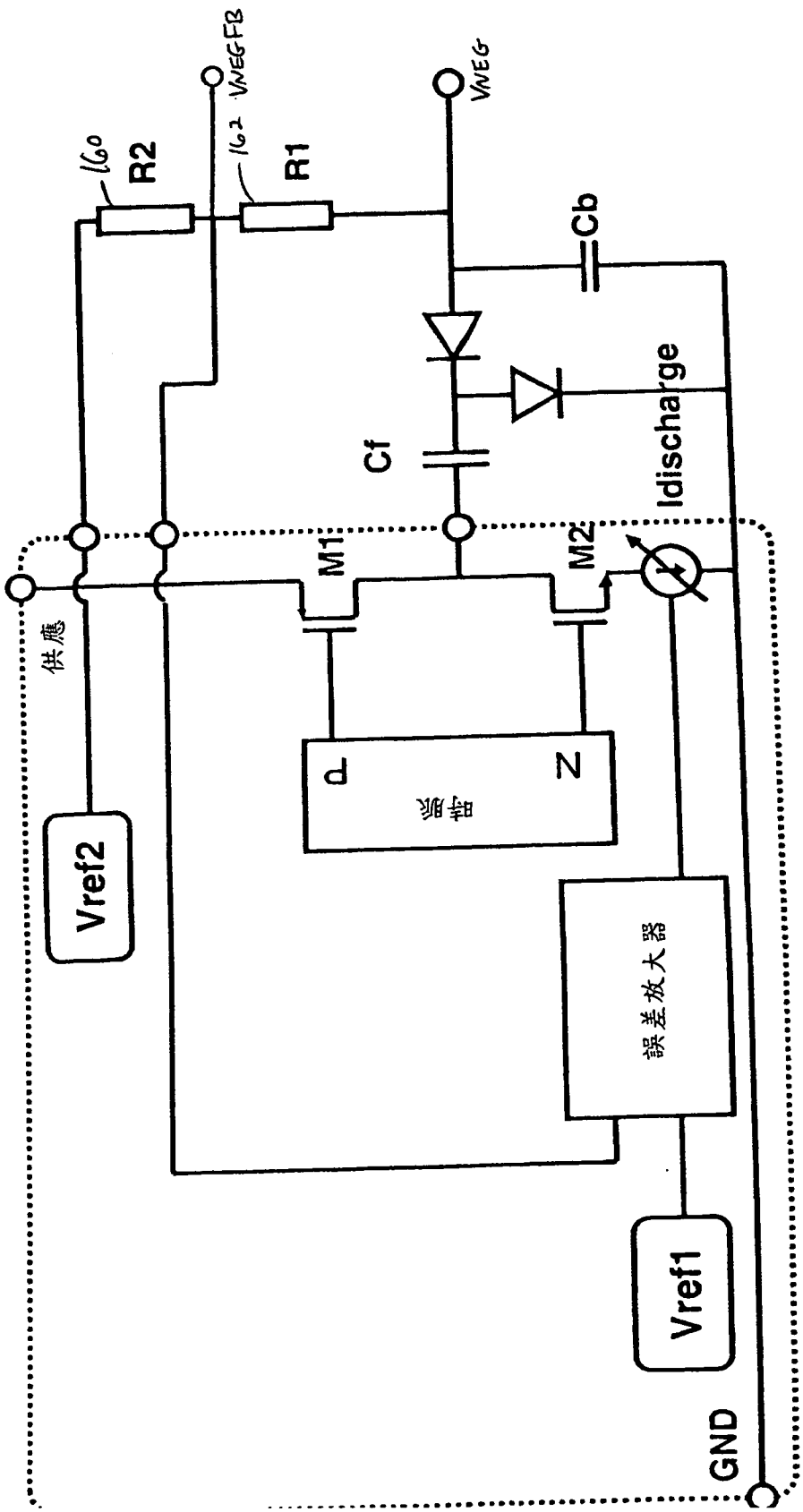

Vgate
152
158
154
Vset
Isense
150
Rsense
46
Vlow
156
供應
18d
隔離電晶體

圖 9


160
R2
162
VNEGFB
R1
VNEG
Cb
Cf
Idischarge
M1
M2
供應
Vref2
時脈
P
N
誤差放大器
Vref1
GND

24

圖 10

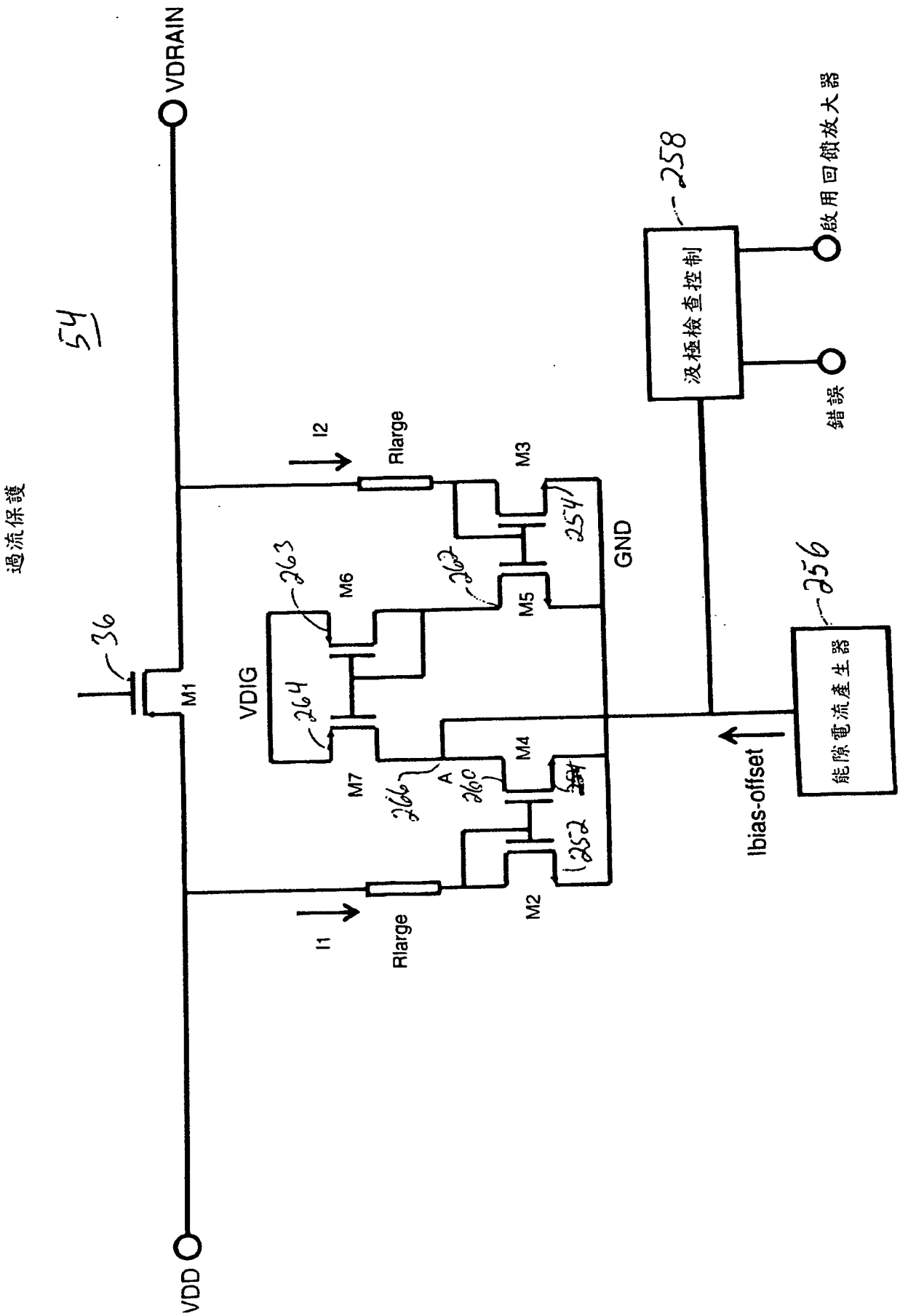

過流保護
54
VDRAIN
VDD
36
M1
I1
I2
Rlarge
Rlarge
M2
M3
M4
M5
M6
M7
VDIG
GND
A
252
254
260
262
263
264
266
258
汲極檢查控制
啟用回饋放大器
錯誤
256
能隙電流產生器
Ibias-offset

圖 11

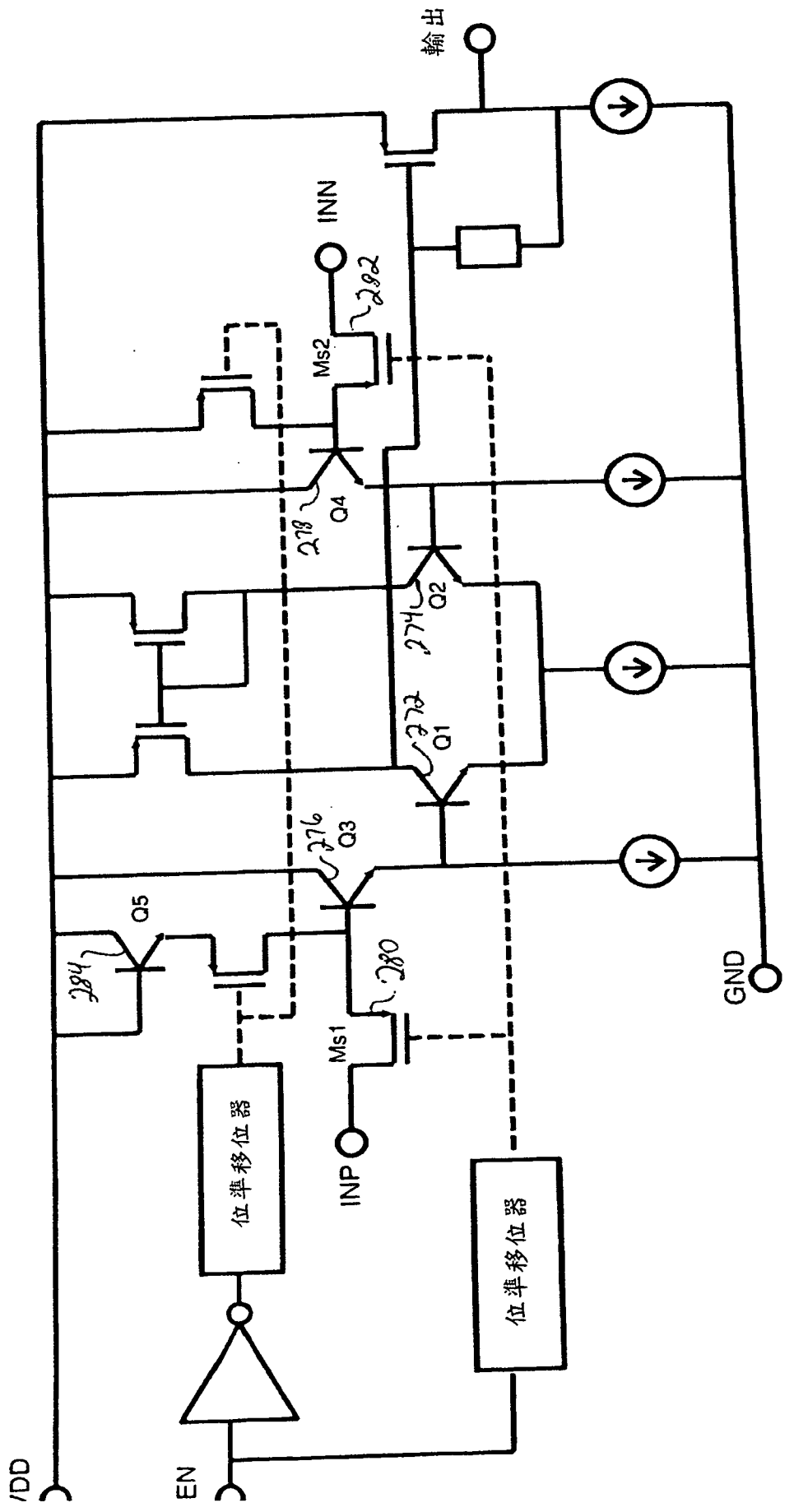

60
回饋放大器
輸出
INN
282
Ms2
Q4
278
Q2
274
Q1
272
Q3
276
Q5
284
280
Ms1
INP
位準移位器
位準移位器
VDD
EN
GND

圖 12

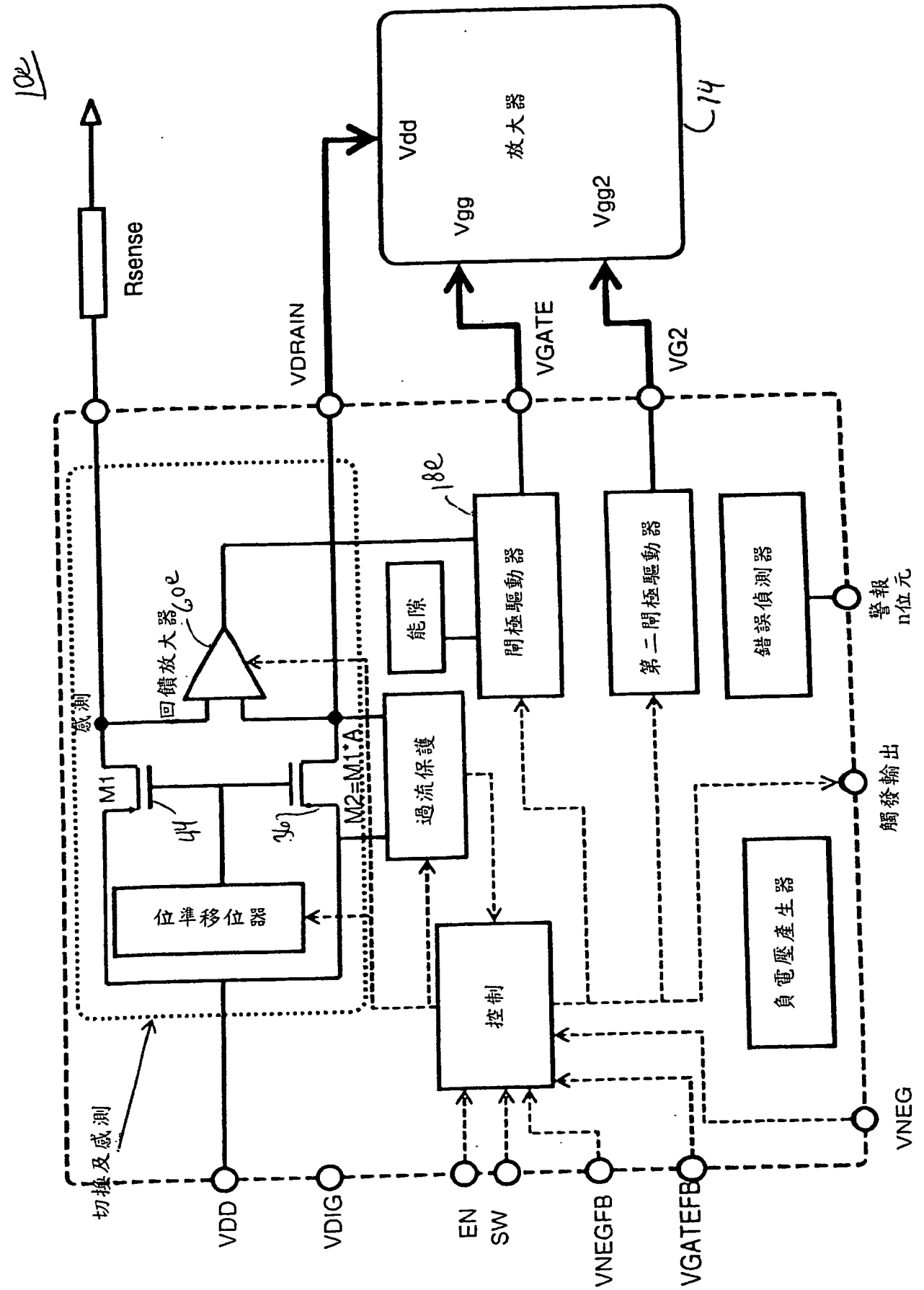

10e
Rsense
VDRAIN
Vdd
Vgg
放大器
Vgg2
14
VGATE
VG2
18e
回饋放大器 60e
能隙
閘極驅動器
第二閘極驅動器
錯誤偵測器
警報
n位元
感測
M1
M2=M1*A
過流保護
位準移位器
控制
負電壓產生器
觸發輸出
切換及感測
VDD
VDIG
EN
SW
VNEGFB
VGATEFB
VNEG

圖 13

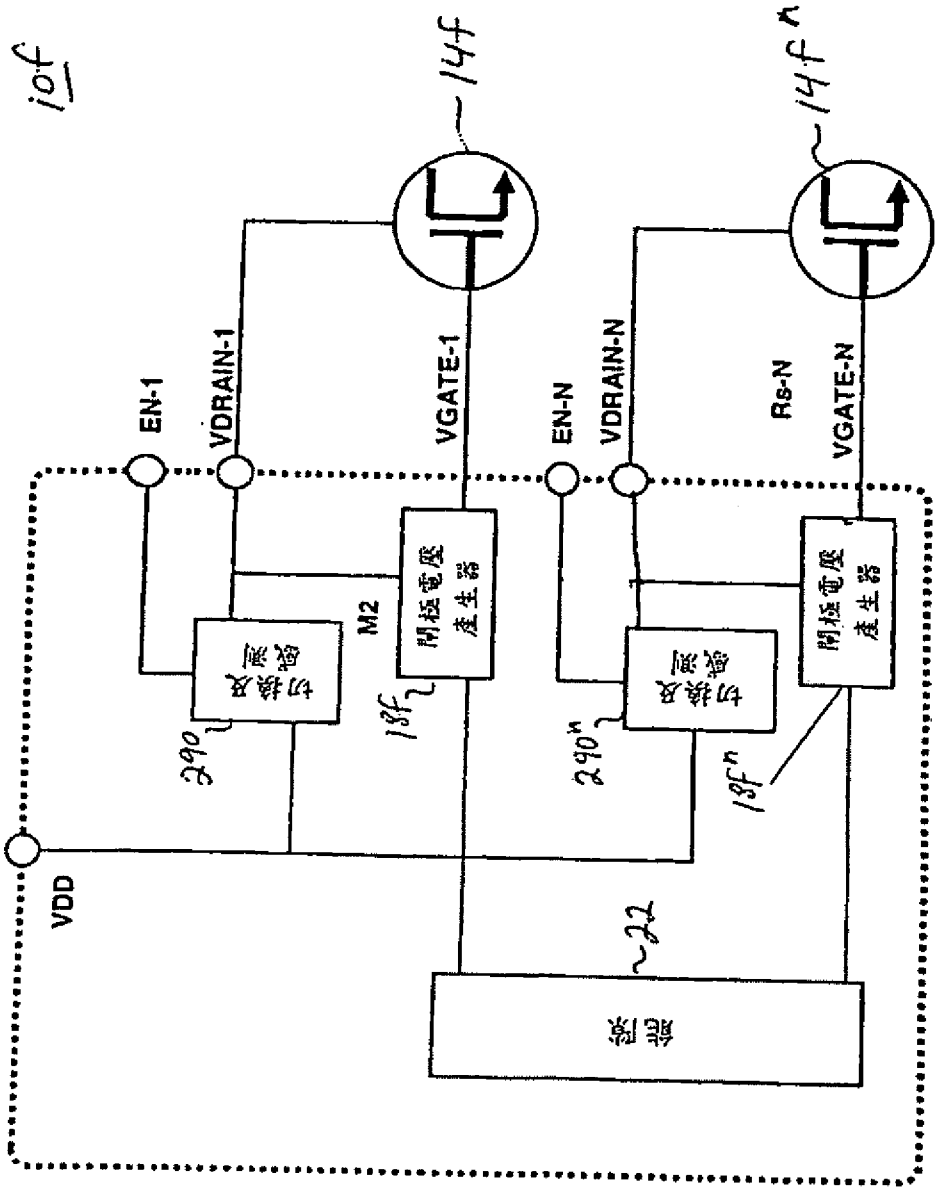

10f
14f
14f^n
EN-1
VDRAIN-1
VGATE-1
EN-N
VDRAIN-N
Rs-N
VGATE-N
M2
閘極電壓產生器
切換及感測
18f
18f^n
290
290^n
VDD
22
感測

圖 14

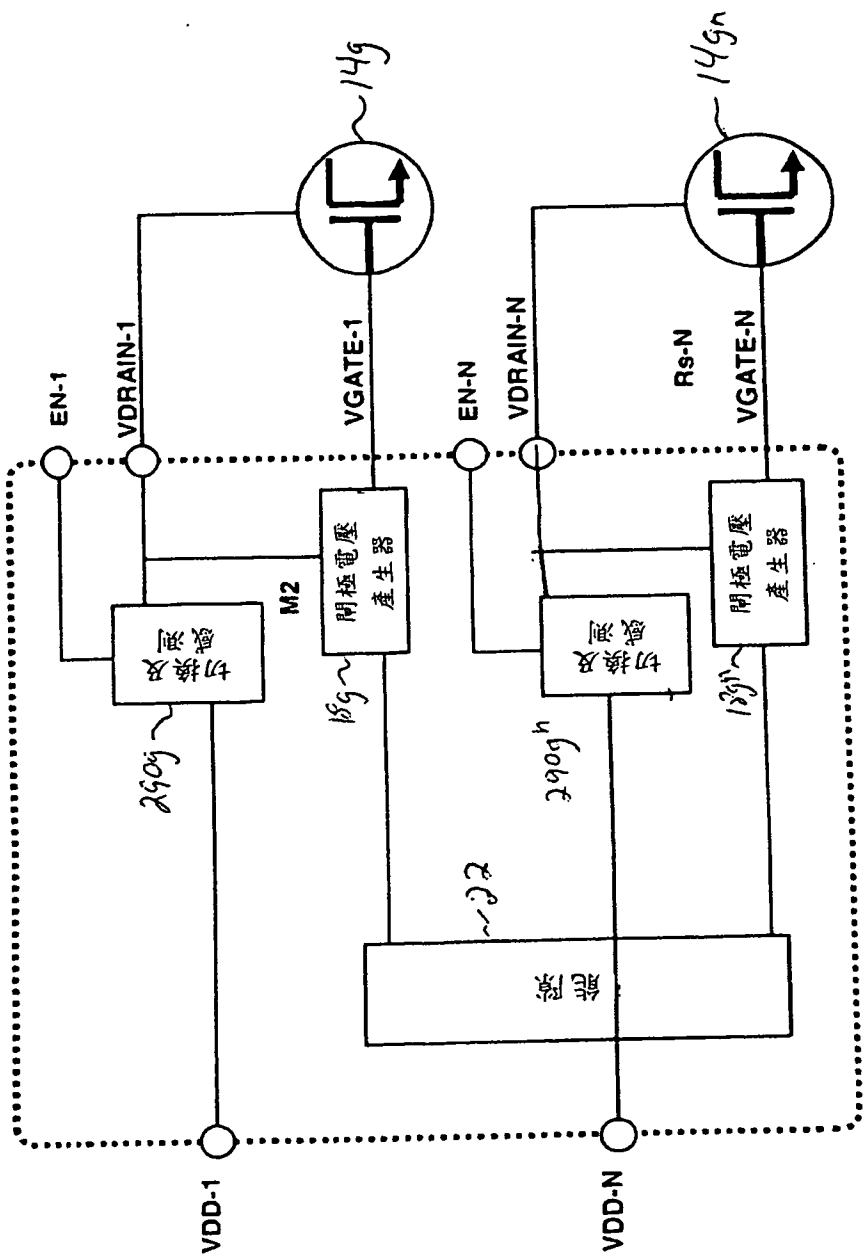
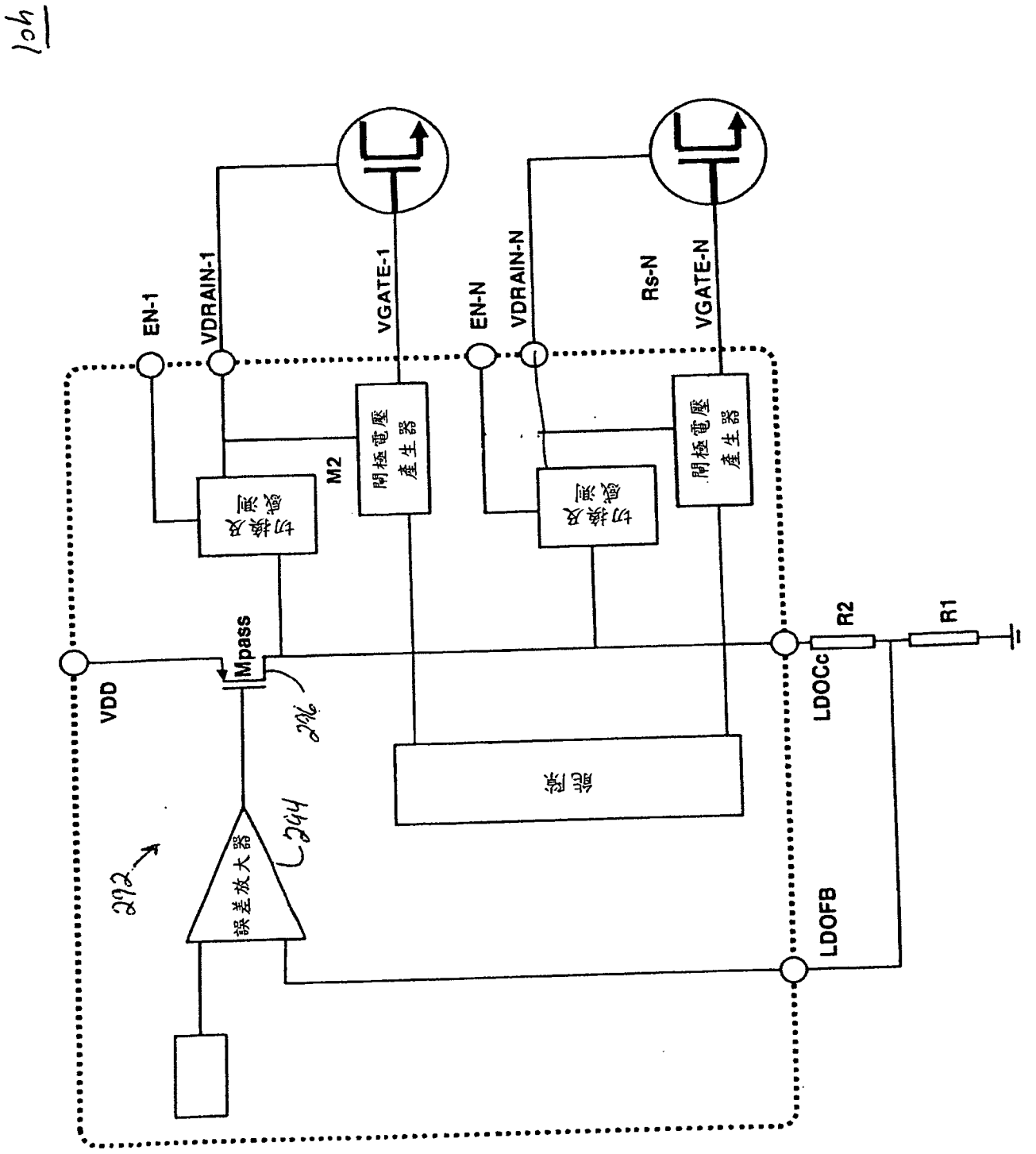

EN-1
VDRAIN-1
VGATE-1
EN-N
VDRAIN-N
Rs-N
VGATE-N
M2
閉極電壓產生器
切換及感測
閉極電壓產生器
切換及感測
VDD-1
VDD-N

圖 15



EN-1
VDRAIN-1
VGATE-1
EN-N
VDRAIN-N
Rs-N
VGATE-N
M2
閘極電壓產生器
閘極電壓產生器
切換及感測
切換及感測
VDD
Mpass
296
誤差放大器
244
292
LDOCc
R2
R1
LDOFB


圖 16

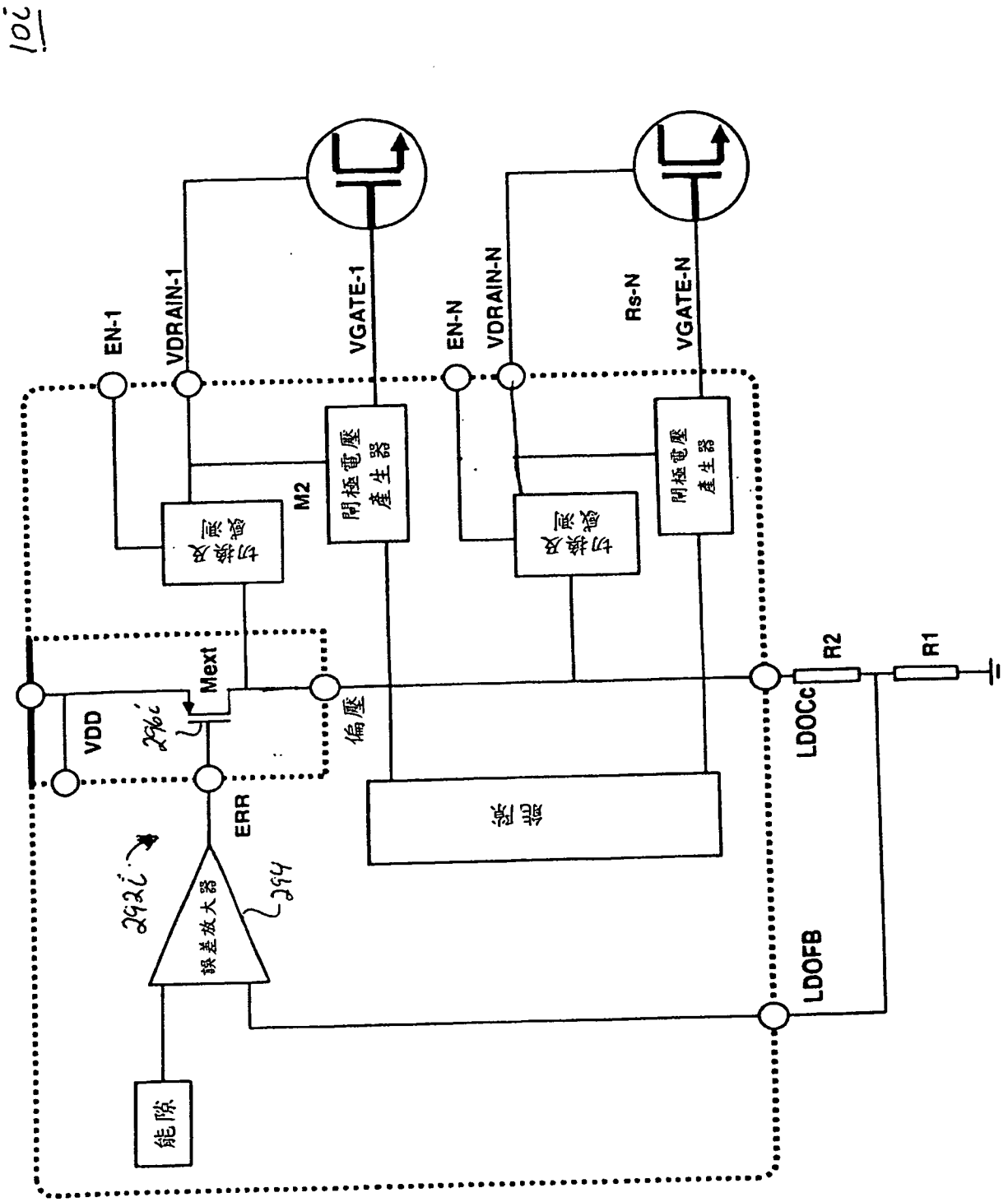

10c
EN-1
VDRAIN-1
VGATE-1
EN-N
VDRAIN-N
Rs-N
VGATE-N
M2
閘極電壓產生器
切換及感測
閘極電壓產生器
切換及感測
Mext
VDD
偏壓
R2
R1
LDOCc
ERR
誤差放大器
LDOFB
能隙

圖 17

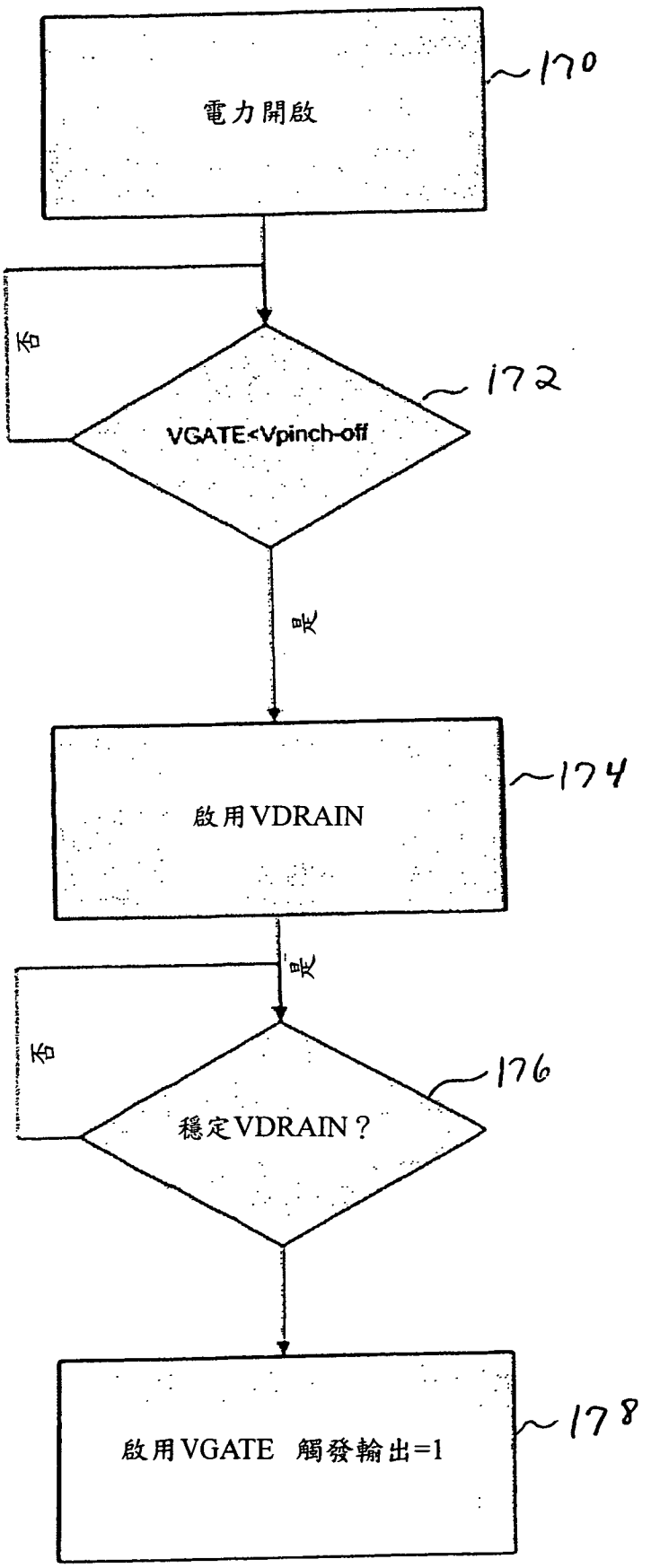

電力開啟
170
否
VGATE<Vpinch-off
172
是
啟用VDRAIN
174
是
否
穩定VDRAIN？
176
啟用VGATE 觸發輸出=1
178

圖 18

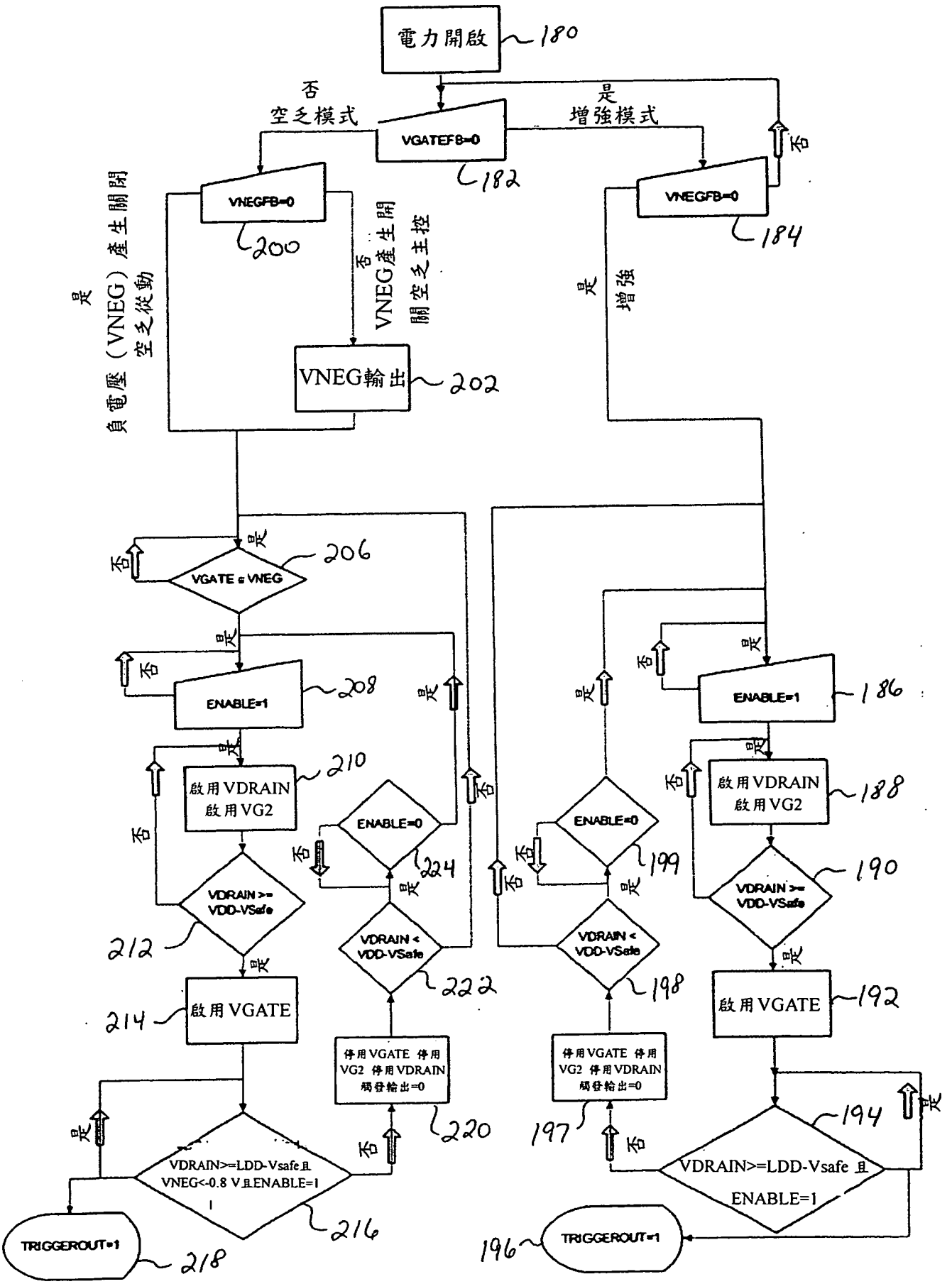

電力開啟
180
否
空乏模式
是
增強模式
VGATEFB=0
182
VNEGFB=0
200
VNEGFB=0
184
是
負電壓（VNEG）產生關閉
空乏從動
否
VNEG產生開
關空乏主控
是
增強
VNEG輸出
202
VGATE ≤ VNEG
206
ENABLE=1
208
ENABLE=1
186
啟用VDRAIN
啟用VG2
210
啟用VDRAIN
啟用VG2
188
ENABLE=0
224
ENABLE=0
199
VDRAIN >=
VDD-VSafe
212
VDRAIN <
VDD-VSafe
222
VDRAIN <
VDD-VSafe
198
VDRAIN >=
VDD-VSafe
190
啟用VGATE
214
啟用VGATE
192
停用VGATE 停用
VG2 停用VDRAIN
觸發輸出=0
220
停用VGATE 停用
VG2 停用VDRAIN
觸發輸出=0
197
VDRAIN>=LDD-Vsafe且
VNEG<-0.8 V且ENABLE=1
216
VDRAIN>=LDD-Vsafe 且
ENABLE=1
194
TRIGGEROUT=1
218
TRIGGEROUT=1
196

圖 19

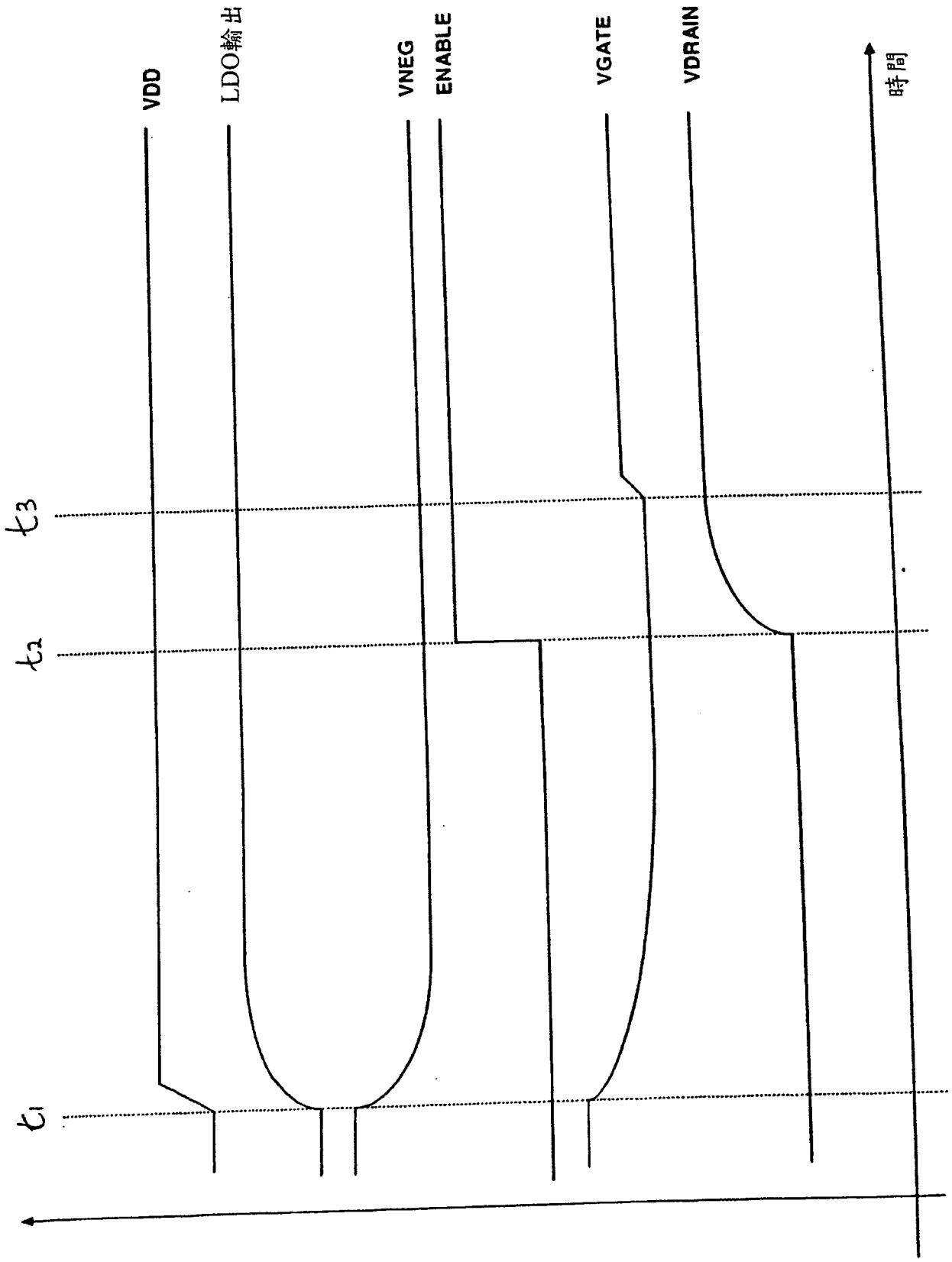
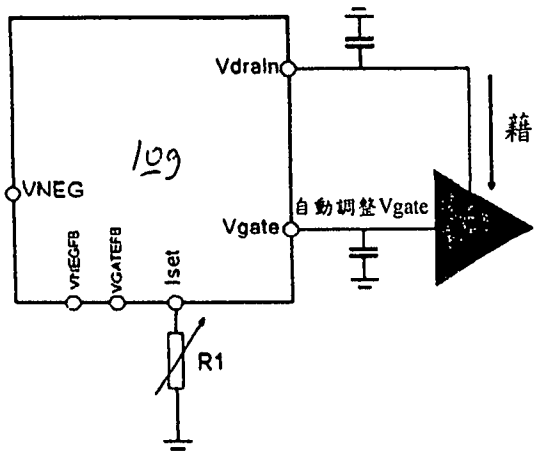
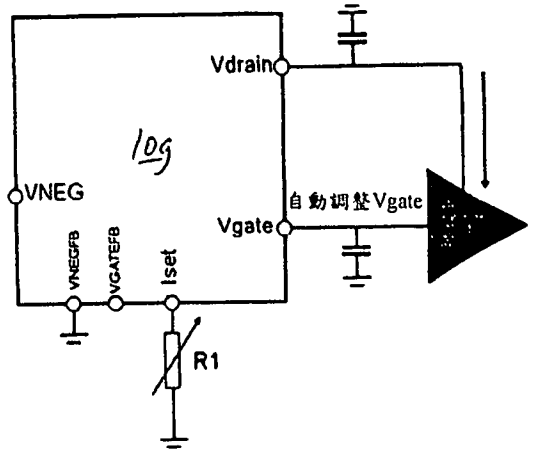



圖 20



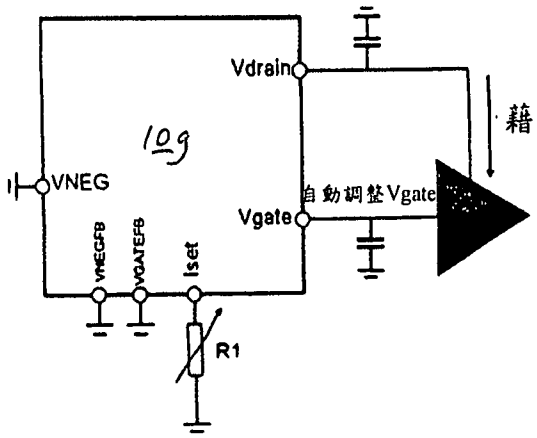

VNEGFB：浮動 } 空乏主控模式
VGATEFB：浮動 } 內部VNEG

圖 21A



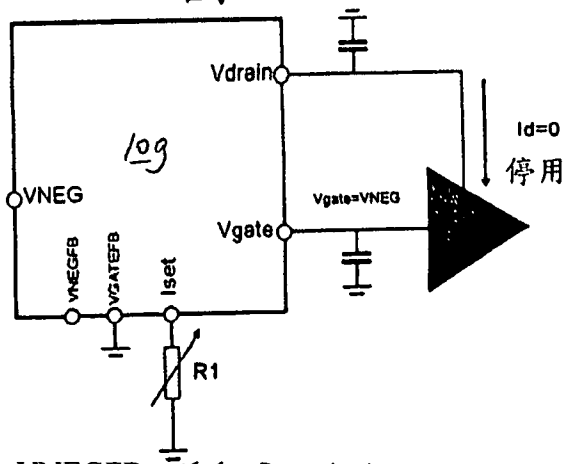

VNEGFB：接地 } 空乏從動模式
VGATEFB：浮動 } 外部VNEG

圖 21B




VNEGFB：接地 } 增強模式
VGATEFB：接地 }

圖 21C




VNEGFB：浮動 } 不允許
VGATEFB：接地 } 系統處於等待中

圖 21D