



Patent dodatkowy
do patentu nr _____

Zgłoszono: 26.08.77 (P. 200491)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 12.03.79

Opis patentowy opublikowano: 20.05.1983

Int. Cl.³. G01R 15/08

Twórcy wynalazku: Stanisław Błuś, Janusz Jędrasik

Uprawniony z patentu: Kombinat Aparatury Badawczej i Dydaktycznej — Zakład Opracowań Produkcji Aparatury Naukowej „Kabid-Zopan”, Warszawa (Polska)

**Układ automatycznego wyboru czasu bramkowania w szczególności
w generatorze sygnałowym z odczytem cyfrowym**

1

Przedmiotem wynalazku jest układ automatycznego wyboru czasu bramkowania w szczególności w generatorze sygnałowym z odczytem cyfrowym.

Stan techniki. Najbardziej zbliżonym do przedmiotowego wynalazku jest sposób automatycznej zmiany zakresu licznika impulsów, stosowany w cyfrowych miernikach zliczających, znany z opisu patentowego nr 91032. Układ do stosowania tego sposobu jest utworzony z przyrządów i zespołów elektronicznych połączonych następująco. Wyjście pierwszego dwuwejściowego elementu kombinacyjnego typu I jest połączone z wejściem czterodekadowego licznika szeregowego. Wyjście tego licznika jest połączone z wejściem licznika przekroczenia zakresu. Wyjście licznika przekroczenia zakresu jest połączone z dekoderym, przy czym dekodery jest utworzony z czterech elementów kombinacyjnych dwuwejściowych typu I. Wyjścia dekodera są połączone z określonymi wejściami przełącznika impulsów zegarowych oraz z określonymi wejściami przełącznika przecinka dziesiętnego. Przełącznik impulsów zegarowych jest utworzony z czterech elementów kombinacyjnych dwuwejściowych typu I i jednego elementu kombinacyjnego czterowejściowego typu LUB, przy czym pierwsze wejścia elementów kombinacyjnych dwuwejściowych typu I są połączone każde z osobna z wyjściem określonego elementu kombinacyjnego dwuwejściowego typu I dekodera, drugie wejścia tych elementów kombinacyjnych dwuwejściowych

2

typu I są połączone każde z osobna z określonym źródłem częstotliwości wzorcowej, natomiast wyjścia tych elementów są połączone z wejściami elementu kombinacyjnego czterowejściowego typu LUB. Wyjście elementu kombinacyjnego czterowejściowego typu LUB, będące jednocześnie wyjściem przełącznika impulsów zegarowych, jest połączone z pierwszym wejściem pierwszego elementu kombinacyjnego dwuwejściowego typu I.

Przełącznik przecinka dziesiętnego jest utworzony z czterech tranzystorów, pracujących w układzie wspólnego emitera. Bazy tych tranzystorów są połączone każda z osobna z określonymi wyjściami elementów kombinacyjnych dwuwejściowych typu I dekodera. W obwody kolektorowe tranzystorów są włączone wskaźniki optyczne w postaci typowych lamp cyfrowych. Drugie wejście pierwszego elementu kombinacyjnego dwuwejściowego typu I jest połączone ze źródłem czasu mierzonego. Częstotliwości źródeł, przyłączonych do przełącznika impulsów zegarowych, stanowią dziesiątą wielokrotność następnej częstotliwości, ustalając tym dziesięciokrotną zmianę częstotliwości impulsów wyjściowych przełącznika impulsów zegarowych, sterujących próbkowaniem pierwszego elementu kombinacyjnego dwuwejściowego typu I oraz zmianą pozycji przecinka dziesiętnego.

Działanie układu jest następujące. Przed rozpoczęciem pomiaru częstotliwości układ znajduje się w stanie wyzerowania co oznacza, że na wskaź-

nikach cyfrowych dekad zliczających są widoczne cyfry „zero”, natomiast licznik przekroczenia zakresu znajduje się w takim stanie, iż sygnał sterujący pojawia się na wyjściu pierwszego elementu kombinacyjnego dwuwejściowego typu I dekodera, powodując rozświetlenie pierwszego wskaźnika przecinka dziesiętnego przy najwolniej liczącej dekadzie i wystąpienie impulsów o częstotliwości pierwszej, czyli największej, na wyjściu przełącznika impulsów zegarowych. W chwili podania sygnału ze źródła czasu mierzonego na wejście drugie pierwszego elementu kombinacyjnego dwuwejściowego typu I, impulsy częstotliwości pierwszej pojawiają się na wyjściu tego elementu i następuje ich zliczenie przez czterodekadowy licznik szeregowy. Gdy licznik ten osiągnie stan 9,999, kolejny impuls na wyjściu powoduje pojawienie się liczby 10,00 na wskaźnikach cyfrowych. Wskazanie takie jest związane z istnieniem dynamicznego sprzężenia zwrotnego w najwolniej liczącej dekadzie oraz ze zmianą stanu licznika przekroczenia zakresu. Od tego momentu sygnał sterujący występuje tylko na wyjściu drugiego elementu kombinacyjnego dwuwejściowego typu I dekodera, w rezultacie czego jest rozświetlony drugi wskaźnik przecinka dziesiętnego, a na wyjściu przełącznika impulsów zegarowych pojawiają się impulsy częstotliwości drugiej, dziesięciokrotnie niższej od częstotliwości pierwszej. W analogiczny sposób następuje zmiana kolejnych zakresów.

Istota wynalazku. Układ automatycznego wyboru czasu bramkowania, według wynalazku, jest utworzony z przyrządów i zespołów elektronicznych, połączonych w następujący sposób. Pierwsze wejście pierwszego elementu kombinacyjnego dwuwejściowego typu I jest połączone ze źródłem pierwszego czasu wzorcowego. Pierwsze wejście drugiego elementu kombinacyjnego dwuwejściowego typu I jest połączone ze źródłem drugiego czasu wzorcowego. Pierwsze wejście trzeciego elementu kombinacyjnego dwuwejściowego typu I jest połączone ze źródłem trzeciego czasu wzorcowego. Pierwsze wejście czwartego elementu kombinacyjnego dwuwejściowego typu I jest połączone ze źródłem czwartego czasu wzorcowego. Wyjścia tych elementów kombinacyjnych dwuwejściowych typu I są połączone z określonymi wejściami elementu kombinacyjnego czterowejściowego typu LUB. Wyjście elementu kombinacyjnego czterowejściowego typu LUB jest połączone z pierwszym wejściem piątego elementu kombinacyjnego dwuwejściowego typu I, przy czym drugie wejście piątego elementu kombinacyjnego dwuwejściowego typu I jest połączone ze źródłem częstotliwości mierzonej. Wyjście piątego elementu kombinacyjnego dwuwejściowego typu I jest połączone z wejściem licznika impulsów.

Pierwsze wyjście licznika impulsów jest połączone z pierwszym wejściem szóstego elementu kombinacyjnego dwuwejściowego typu I, a drugie wyjście tego licznika jest połączone z drugim wejściem szóstego elementu kombinacyjnego dwuwejściowego typu I. Wyjście szóstego elementu kombinacyjnego dwuwejściowego typu I jest połączone z wejściem synchronizacji rejestru prze-

sownego. Pierwsze wyjście rejestru przesownego jest połączone z drugim wejściem czwartego elementu kombinacyjnego dwuwejściowego typu I. Drugie wyjście rejestru przesownego jest połączone z drugim wejściem trzeciego elementu kombinacyjnego dwuwejściowego typu I. Trzecie wyjście rejestru przesownego jest połączone z drugim wejściem drugiego elementu kombinacyjnego dwuwejściowego typu I. Czwarte wyjście rejestru przesownego jest połączone z drugim wejściem pierwszego elementu kombinacyjnego dwuwejściowego typu I. Piąte wyjście rejestru przesownego jest połączone z pierwszym wejściem elementu kombinacyjnego trzywejściowego typu I. Szóste wyjście rejestru przesownego jest połączone z drugim wejściem elementu kombinacyjnego trzywejściowego typu I. Siódme wyjście rejestru przesownego jest połączone z trzecim wejściem elementu kombinacyjnego trzywejściowego typu I, przy czym wyjście tego elementu kombinacyjnego jest połączone z pierwszym wyjściem rejestru przesownego, a wejście zerujące rejestru przesownego jest połączone ze źródłem sygnału zerującego.

Rejestr przesowny jest utworzony z trzech przerzutników typu D. Wejścia synchronizacji tych przerzutników są połączone razem i stanowią wejście synchronizacji rejestru przesownego. Wejścia zerujące tych przerzutników są połączone razem i stanowią wejście zerujące rejestru przesownego. Wejście przygotowujące pierwszego przerzutnika typu D jest pierwszym wyjściem rejestru przesownego. Wyjście proste pierwszego przerzutnika typu D jest połączone z wejściem przygotowującym drugiego przerzutnika typu D i stanowi drugie wyjście rejestru przesownego. Wyjście proste drugiego przerzutnika typu D jest połączone z wejściem przygotowującym trzeciego przerzutnika typu D i stanowi trzecie wyjście rejestru przesownego. Wyjście proste trzeciego przerzutnika D jest czwartym wyjściem rejestru przesownego.

Wyjście zanegowane pierwszego przerzutnika typu D jest piątym wyjściem rejestru przesownego. Wyjście zanegowane drugiego przerzutnika typu D jest szóstym wyjściem rejestru przesownego. Wyjście zanegowane trzeciego przerzutnika typu D jest siódmym wyjściem rejestru przesownego.

Licznik impulsów jest utworzony z pięciu dekad systemu dziesiętnego i jednej dekady systemu binarnego połączonych szeregowo. Wejście pierwszej dekady systemu dziesiętnego jest jednocześnie wejściem licznika. Drugie wyjście dekady systemu binarnego jest pierwszym wyjściem licznika impulsów. Czwarte wyjście dekady systemu binarnego jest drugim wyjściem licznika impulsów.

Przykład wykonania

Przedmiot wynalazku, w przykładzie wykonania, jest przedstawiony na rysunku, który przedstawia jego schemat ideowy.

Układ automatycznego wyboru czasu bramkowania w szczególności w generatorze sygnałowym z odczytem cyfrowym jest utworzony z przyrządów i zespołów elektronicznych połączonych następująco. Pierwsze wejście pierwszego elementu kombinacyjnego dwuwejściowego 1 typu I, zwanego dalej elementem kombinacyjnym 1, jest po-

łączone ze źródłem pierwszego czasu wzorcowego 1 ms. Pierwsze wejście drugiego elementu kombinacyjnego dwuwejściowego 2 typu I, zwanego dalej elementem kombinacyjnym 2, jest połączone ze źródłem drugiego czasu wzorcowego 10 ms. Pierwsze wejście trzeciego elementu kombinacyjnego dwuwejściowego 3 typu I, zwanego dalej elementem kombinacyjnym 3, jest połączone ze źródłem trzeciego czasu wzorcowego 100 ms. Pierwsze wejście czwartego elementu kombinacyjnego dwuwejściowego 4 typu I, zwanego dalej elementem kombinacyjnym 4, jest połączone ze źródłem czwartego czasu wzorcowego 1 s. Wyjście elementu kombinacyjnego 1 jest połączone z pierwszym wejściem elementu kombinacyjnego czterowejściowego 5 lub NIE — LUB, zwanego dalej elementem kombinacyjnym 5. Wyjście elementu kombinacyjnego 2 jest połączone z drugim wejściem elementu kombinacyjnego 5. Wyjście elementu kombinacyjnego 3 jest połączone z trzecim wejściem elementu kombinacyjnego 5. Wyjście elementu kombinacyjnego 4 jest połączone z czwartym wejściem elementu kombinacyjnego 5. Wyjście elementu kombinacyjnego 5 jest połączone z wejściem pierwszego elementu kombinacyjnego jednowejściowego 6 typu NIE, przy czym element kombinacyjny 5 i element kombinacyjny 6 tworzą element kombinacyjny czterowejściowy 7 typu LUB, zwany dalej elementem kombinacyjnym 7. Wyjście elementu kombinacyjnego 6, będące jednocześnie wyjściem elementu kombinacyjnego 7, jest połączone z pierwszym wejściem piątego elementu kombinacyjnego 8 typu I, zwanego dalej elementem kombinacyjnym 8. Drugie wejście elementu kombinacyjnego 8 jest połączone z zaciskiem wejściowym, do którego jest przyłożony sygnał częstotliwości mierzonej F. Wyjście elementu kombinacyjnego 8 jest połączone z wejściem licznika 9 impulsów.

Licznik 9 impulsów jest utworzony z szeregowego połączenia pięciu dekad 10, 11, 12, 13, 14 systemu dziesiętnego i jednej dekady 15 systemu binarnego, przy czym wejście pierwszej dekady 10 systemu dziesiętnego jest wejściem licznika 9 impulsów, drugie wyjście dekady 15 systemu binarnego jest pierwszym wyjściem licznika 9 impulsów, natomiast czwarte wyjście dekady 15 systemu binarnego jest drugim wyjściem tego licznika 9. Pierwsze wyjście licznika 9 impulsów jest połączone z pierwszym wejściem elementu kombinacyjnego dwuwejściowego 16 typu NIE — I, zwanego dalej elementem kombinacyjnym 16. Drugie wyjście licznika 9 impulsów jest połączone z drugim wejściem elementu kombinacyjnego 16. Wyjście elementu kombinacyjnego 16 jest połączone z wejściem drugiego elementu kombinacyjnego jednowejściowego 17 typu NIE, zwanego dalej elementem kombinacyjnym 17, przy czym element kombinacyjny 16 i element kombinacyjny 17 tworzą szósty element kombinacyjny dwuwejściowy 18 typu I, zwany dalej elementem kombinacyjnym 18. Wyjście elementu kombinacyjnego 17, będące jednocześnie wyjściem elementu kombinacyjnego 18, jest połączone z wejściem C synchronizacji trzech przerzutników 19, 20, 21 typu D,

zwanym dalej przerzutnikami 19, 20, 21, tworzących rejestr przesuwany 22. Wejście przygotowujące D pierwszego przerzutnika 19 jest połączone z drugim wejściem elementu kombinacyjnego 4 i stanowi pierwsze wyjście a rejestru przesuwanego 22. Wyjście proste Q pierwszego przerzutnika 19 jest połączone z wejściem przygotowującym D drugiego przerzutnika 20 oraz z drugim wejściem elementu kombinacyjnego 3 i stanowi drugie wyjście b rejestru przesuwanego 22. Wyjście proste Q drugiego przerzutnika 20 jest połączone z wejściem przygotowującym D trzeciego przerzutnika 21 oraz z drugim wejściem elementu kombinacyjnego 2 i stanowi trzecie wyjście c rejestru przesuwanego 22. Wyjście proste Q trzeciego przerzutnika 21 jest połączone z drugim wejściem elementu kombinacyjnego 1 i stanowi czwarte wyjście d rejestru przesuwanego 22. Wyjście zanegowane Q pierwszego przerzutnika 19 jest połączone z pierwszym wejściem elementu kombinacyjnego trzywejściowego 23 typu NIE-I, zwanego dalej elementem kombinacyjnym 23 i stanowi piąte wyjście e rejestru przesuwanego 22. Wyjście zanegowane Q drugiego przerzutnika 20 jest połączone z drugim wejściem elementu kombinacyjnego 23 i stanowi szóste wyjście f rejestru przesuwanego 22. Wyjście zanegowane Q trzeciego przerzutnika 21 jest połączone z trzecim wejściem elementu kombinacyjnego 23 i stanowi siódme wyjście g rejestru przesuwanego 22.

Wyjście elementu kombinacyjnego 23 jest połączone z wejściem trzeciego elementu kombinacyjnego jednowejściowego 24 typu NIE, zwanego dalej elementem kombinacyjnym 24, przy czym element kombinacyjny 23 i element kombinacyjny 24 tworzą element kombinacyjny trzywejściowy 25 typu I, zwany dalej elementem kombinacyjnym 25. Wyjście elementu kombinacyjnego 24, będące jednocześnie wyjściem elementu kombinacyjnego 25, jest połączone z pierwszym wyjściem a rejestru przesuwanego 22. Wejścia zerujące przerzutników 19, 20, 21 są połączone ze źródłem sygnału zerującego **ZEROWANIE** i stanowią wejście zerujące rejestru przesuwanego 22.

Układ działa następująco. Wyróżnienie któregośkolwiek z czterech czasów wzorcowych 1 ms, 10 ms, 100 ms, 1 s, których sygnały są podane na określone wejścia elementów kombinacyjnych 1, 2, 3, 4 oraz doprowadzenie ich na pierwsze wejście elementu kombinacyjnego 8, spełniającego rolę układu bramkującego licznika 9 impulsów, jest uzależnione od stanu wyjścia pierwszego a, wyjścia drugiego b, wyjścia trzeciego c i wyjścia czwartego d rejestru przesuwanego 22. Stan ten jest zależny od liczby impulsów przepełnienia dekady najwolniej liczącej, to jest dekady 15 systemu binarnego, sterujących wejścia C synchronizacji przerzutników 19, 20, 21. W chwili początkowej, czyli po skasowaniu licznika 9 impulsów i rejestru przesuwanego 22, jest wyróżniony czas wzorcowy 1 s, ze względu na to, że tylko na wyjściu pierwszym a rejestru przesuwanego 22 występuje dynamiczna wartość logiczna „1”. Na wyjściu drugim b, wyjściu trzecim c i wyjściu czwartym d tego rejestru 22 występuje dynamiczna wartość logiczna „0”.

W tym przypadku na pierwsze wejście elementu kombinacyjnego 8 jest podany impuls bramkujący o czasie trwania równym jednej sekundzie. Gdy liczba impulsów, które dostaną się na wejście licznika 9, przekroczy pojemność tego licznika 9, wtedy poprzez wejścia elementu kombinacyjnego 18, na wejściu C synchronizacji rejestru przesuw-
nego 22 pojawi się impuls przepełnienia licznika 9, który spowoduje przesunięcie dynamicznej wartości logicznej „1” na wyjście drugie b tego rejestru 22. Spowoduje to wyróżnienie czasu wzorcowego 100 ms i przekazanie na pierwsze wejście elementu kombinacyjnego 8 impulsu bramkującego o czasie trwania równym stu milisekundom. Gdy liczba impulsów na wejściu licznika 9 przekroczy jego pojemność, wtedy na wejściu C synchronizacji rejestru przesuw-
nego 22 pojawia się impuls przepełnienia licznika 9, który powoduje przesunięcie dynamicznej wartości logicznej „1” na wyjście trzecie c tego rejestru 22 i przekazanie na wejście pierwsze elementu kombinacyjnego 8 impulsu bramkującego o czasie trwania równym dziesięciu milisekundom. Właściwy czas bramkowania jest wybrany wówczas, gdy liczba zliczonych impulsów jest mniejsza od pojemności licznika 9.

Zastrzeżenia patentowe

1. Układ automatycznego wyboru czasu bramkowania w szczególności w generatorze sygnałowym o odczycie cyfrowym mający pierwsze wejście pierwszego elementu kombinacyjnego dwuwejściowego typu I połączone ze źródłem pierwszego czasu wzorcowego, pierwsze wejście drugiego elementu kombinacyjnego dwuwejściowego typu I połączone ze źródłem drugiego czasu wzorcowego, pierwsze wejście trzeciego elementu kombinacyjnego dwuwejściowego typu I połączone ze źródłem trzeciego czasu wzorcowego, pierwsze wejście czwartego elementu kombinacyjnego dwuwejściowego typu I połączone ze źródłem czwartego czasu wzorcowego, wyjścia tych elementów kombinacyjnych dwuwejściowych typu I połączone z określonymi wejściami elementu kombinacyjnego czterowejściowego typu LUB, wyjście elementu kombinacyjnego czterowejściowego typu LUB połączone z pierwszym wejściem piątego elementu kombinacyjnego dwuwejściowego typu I, drugie wejście piątego elementu kombinacyjnego dwuwejściowego typu I połączone ze źródłem częstotliwości mierzonej, wyjście piątego elementu kombinacyjnego dwuwejściowego typu I połączone z wejściem licznika impulsów, **znamienny tym**, że pierwsze wyjście licznika (9) impulsów jest połączone z pierwszym wejściem szóstego elementu kombinacyjnego dwuwejściowego (18) typu I, drugie wyjście licznika (9) impulsów jest połączone z drugim wejściem szóstego elementu kombinacyjnego dwuwejściowego (18) typu I, wyjście szóstego elementu kombinacyjnego dwuwejściowego (18) typu I jest połączone z wejściem (C) synchronizacji rejestru przesuw-
nego (22), pierwsze wyjście (a) rejestru przesuw-
nego (22) jest połączone z drugim wejściem

czwartego elementu kombinacyjnego dwuwejściowego (4) typu I, drugie wyjście (b) rejestru przesuw-
nego (22) jest połączone z drugim wejściem trzeciego elementu kombinacyjnego dwuwejściowego (4) typu I, drugie wyjście (b) rejestru przesuw-
nego (22) jest połączone z drugim wejściem drugiego elementu kombinacyjnego dwuwejściowego (2) typu I, czwarte wyjście (d) rejestru przesuw-
nego (22) jest połączone z drugim wejściem pierwszego elementu kombinacyjnego dwuwejściowego (1) typu I, piąte wyjście (e) rejestru przesuw-
nego (22) jest połączone z pierwszym wejściem elementu kombinacyjnego trzywejściowego (25) typu I, szóste wyjście (f) rejestru przesuw-
nego (22) jest połączone z drugim wejściem elementu kombinacyjnego trzywejściowego (25) typu I, siódme wyjście (g) rejestru przesuw-
nego (22) jest połączone z trzecim wejściem elementu kombinacyjnego trzywejściowego (25) typu I, wyjście elementu kombinacyjnego trzywejściowego (25) typu I jest połączone z pierwszym wyjściem (a) rejestru przesuw-
nego (22), a wejście zerujące rejestru przesuw-
nego (22) jest połączone ze źródłem sygnału zerującego (ZEROWANIE).

2. Układ według zastrz. 1, **znamienny tym**, że rejestr przesuwny (22) jest utworzony z trzech przerzutników (19, 20, 21) typu D, przy czym wejścia (C) synchronizacji tych przerzutników (19, 20, 21) typu D są połączone razem i stanowią wejście (C) synchronizacji rejestru przesuw-
nego (22), wejścia zerujące tych przerzutników (19, 20, 21) typu D są połączone razem i stanowią wejście zerujące rejestru przesuw-
nego (22), wejście przygotowujące (D) pierwszego przerzutnika (19) typu D jest pierwszym wyjściem (a) rejestru przesuw-
nego (22), wyjście proste (Q) pierwszego przerzutnika (19) typu D jest połączone z wejściem przygotowującym (D) drugiego przerzutnika (20) typu D i stanowi drugie wyjście (b) rejestru przesuw-
nego (22), wyjście proste (Q) drugiego przerzutnika (20) typu D jest połączone z wejściem przygotowującym (D) trzeciego przerzutnika (21) typu D i stanowi trzecie wyjście (c) rejestru przesuw-
nego (22), wyjście proste (Q) trzeciego przerzutnika (21) typu D jest czwartym wyjściem (d) rejestru przesuw-
nego (22), wyjście zanegowane (Q) pierwszego przerzutnika (19) typu D jest piątym wyjściem (e) rejestru przesuw-
nego (22), wyjście zanegowane (Q) drugiego przerzutnika (20) typu D jest szóstym wyjściem (f) rejestru przesuw-
nego (22), a wyjście zanegowane (Q) trzeciego przerzutnika (21) typu D jest siódmym wyjściem (g) rejestru przesuw-
nego (22).

3. Układ według zastrz. 1, **znamienny tym**, że licznik (9) impulsów jest utworzony z pięciu dekad (10, 11, 12, 13, 14) systemu dziesiętnego i jednej dekady (15) systemu binarnego połączonych szeregowo, przy czym wejście pierwszej dekady (10) systemu dziesiętnego jest wejściem licznika (9) impulsów, drugie wyjście dekady (15) systemu binarnego jest pierwszym wyjściem licznika (9) impulsów, a czwarte wyjście dekady (15) systemu binarnego jest drugim wyjściem licznika (9) impulsów.

