



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I520320 B

(45)公告日：中華民國 105 (2016) 年 02 月 01 日

(21)申請案號：102121798

(22)申請日：中華民國 102 (2013) 年 06 月 19 日

(51)Int. Cl. : **H01L27/146 (2006.01)**

(30)優先權：2012/07/18 日本 2012-159789

(71)申請人：新力股份有限公司 (日本) SONY CORPORATION (JP)
日本

(72)發明人：柳田剛志 YANAGITA, TAKESHI (JP)；馬淵圭司 MABUCHI, KEIJI (JP)

(74)代理人：陳長文

(56)參考文獻：

TW 201143062A

CN 101637020A

審查人員：閻濟民

申請專利範圍項數：26 項 圖式數：16 共 56 頁

(54)名稱

固態成像器件及電子裝置

SOLID-STATE IMAGING DEVICE AND ELECTRONIC APPARATUS

(57)摘要

本文描述一種固態成像器件及其製造方法。例如，該固態成像器件包含形成於一感測器基板上之一第一佈線層及形成於一電路基板上之一第二佈線層。該感測器基板耦合至該電路基板，該第一佈線層及該第二佈線層定位在該感測器基板與該電路基板之間。一第一電極形成在該第一佈線層之一表面上，且一第二電極形成在該第二佈線層之一表面上。該第一電極電接觸該第二電極。

A solid-state imaging device and method of making a solid-state imaging device are described herein. By way of example, the solid-state imaging device includes a first wiring layer formed on a sensor substrate and a second wiring layer formed on a circuit substrate. The sensor substrate is coupled to the circuit substrate, the first wiring layer and the second wiring layer being positioned between the sensor substrate and the circuit substrate. A first electrode is formed on a surface of the first wiring layer, and a second electrode is formed on a surface of the second wiring layer. The first electrode is in electrical contact with the second electrode.

指定代表圖：

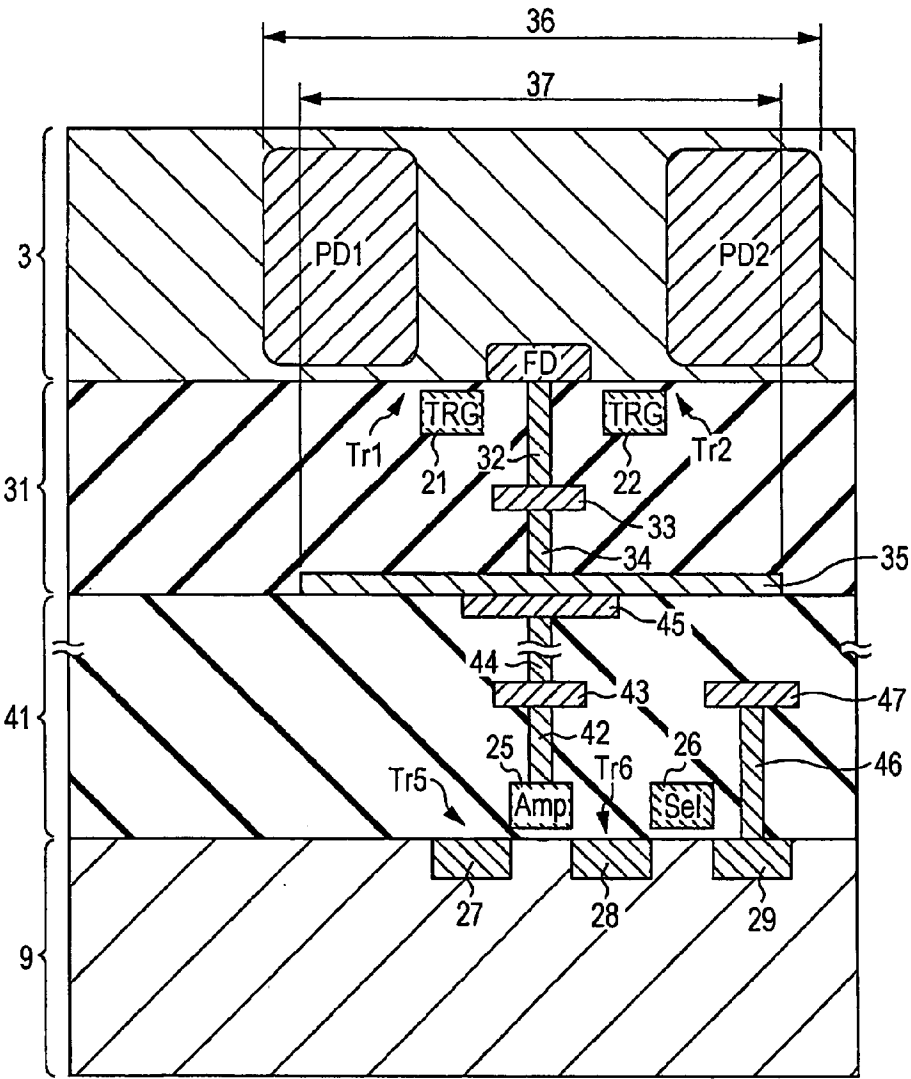


圖3

符號簡單說明：

- 3 . . . 感測器基板
- 9 . . . 電路基板
- 21 . . . 傳送閘極電極
- 22 . . . 傳送閘極電極
- 25 . . . 放大閘極電極
- 26 . . . 選擇閘極電極
- 27 . . . 擴散區域
- 28 . . . 擴散區域
- 29 . . . 擴散區域
- 31 . . . 佈線層
- 32 . . . 插塞
- 33 . . . 佈線
- 34 . . . 插塞
- 35 . . . 第一電極
- 36 . . . 區域
- 37 . . . 區域
- 41 . . . 佈線層
- 42 . . . 插塞
- 43 . . . 佈線
- 44 . . . 插塞
- 45 . . . 第二電極
- 46 . . . 插塞
- 47 . . . 佈線
- PD1 . . . 光二極體
- PD2 . . . 光二極體
- Tr1 . . . 傳送電晶體
- Tr2 . . . 傳送電晶體
- Tr5 . . . 放大電晶體
- Tr6 . . . 選擇電晶體
- FD . . . 浮動擴散
- TRG . . . 傳送閘極電極

發明摘要

公告本

※ 申請案號：102/21798

※ 申請日：102.6.19

※ IPC 分類：H01L 27/146 (2006.01)

【發明名稱】

固態成像器件及電子裝置

SOLID-STATE IMAGING DEVICE AND ELECTRONIC
APPARATUS

【中文】

本文描述一種固態成像器件及其製造方法。例如，該固態成像器件包含形成於一感測器基板上之一第一佈線層及形成於一電路基板上之一第二佈線層。該感測器基板耦合至該電路基板，該第一佈線層及該第二佈線層定位在該感測器基板與該電路基板之間。一第一電極形成在該第一佈線層之一表面上，且一第二電極形成在該第二佈線層之一表面上。該第一電極電接觸該第二電極。

【英文】

A solid-state imaging device and method of making a solid-state imaging device are described herein. By way of example, the solid-state imaging device includes a first wiring layer formed on a sensor substrate and a second wiring layer formed on a circuit substrate. The sensor substrate is coupled to the circuit substrate, the first wiring layer and the second wiring layer being positioned between the sensor substrate and the circuit substrate. A first electrode is formed on a surface of the first wiring layer, and a second electrode is formed on a surface of the second wiring layer. The first electrode is in electrical contact with the second electrode.

【代表圖】

【本案指定代表圖】：第（ 3 ）圖。

【本代表圖之符號簡單說明】：

3	感測器基板
9	電路基板
21	傳送閘極電極
22	傳送閘極電極
25	放大閘極電極
26	選擇閘極電極
27	擴散區域
28	擴散區域
29	擴散區域
31	佈線層
32	插塞
33	佈線
34	插塞
35	第一電極
36	區域
37	區域
41	佈線層
42	插塞
43	佈線
44	插塞
45	第二電極
46	插塞
47	佈線

PD1	光二極體
PD2	光二極體
Tr1	傳送電晶體
Tr2	傳送電晶體
Tr5	放大電晶體
Tr6	選擇電晶體
FD	浮動擴散
TRG	傳送閘極電極

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】

固態成像器件及電子裝置

SOLID-STATE IMAGING DEVICE AND ELECTRONIC

APPARATUS

【技術領域】

本發明係關於一種背側照明型固態成像器件及一種具有固態成像器件之電子裝置。

【先前技術】

在一固態成像器件中，當旨在改良入射光之光電轉換效率或敏感度時，提議一種所謂的背側照明型結構，其中在一半導體基板之一表面側上形成一驅動電路且一背表面側係一光接收表面。此外，獨立於其中形成一光電轉換元件之半導體基板，亦提議一種其中製備其上形成有一驅動電路之一電路基板且將該電路基板黏合至半導體基板之與光接收表面相對之一表面之三維(3D)結構。例如，提議一種組態，其中在相互不同的基板上形成除傳送閘及傳送電晶體外的光二極體(PD)、浮動擴散(FD)及像素電晶體且該等基板彼此接合(例如，參見 PTL 1)。

[引用清單]

[專利文獻]

[PTL 1]

日本未審查專利申請公開案(PCT申請案之譯文)第2011-517506號。

【發明內容】

[技術問題]

在具有其中基板彼此黏合之上述組態之背側照明型固態成像器件中，需要藉由改良基板之間的接合可靠性改良固態器件之可靠性。

可期望提供可改良可靠性之固態成像器件及電子裝置。

[問題之解決方案]

本文描述一種固態成像器件及其製造方法。例如，該固態成像器件包含形成於一感測器基板上之一第一佈線層及形成於一電路基板上之一第二佈線層。該感測器基板耦合至該電路基板，該第一佈線層及該第二佈線層定位在該感測器基板與該電路基板之間。一第一電極形成在該第一佈線層之一表面上，且一第二電極形成在該第二佈線層之一表面上。該第一電極電接觸該第二電極。

進一步例如，用於製造一固態成像器件之方法包含：在一感測器基板上形成一第一佈線層；在一電路基板上形成一第二佈線層；在該第一佈線層之一表面上形成一第一電極；在該第二佈線層之一表面上形成一第二電極；及將該感測器基板耦合至該電路基板使得該第一佈線層及該第二佈線層介於該感測器基板與該電路基板之間。

根據上述固態成像器件，在第一半導體基板上形成浮動擴散，且在第二半導體基板上形成第二電晶體。連接該第二電晶體與該浮動擴散之浮動擴散佈線係藉由該第一電極及該第二電極連接。以此方式，在該浮動擴散佈線中，該第一半導體基板與該第二半導體基板之間之一連接表面與該第一電極及該第二電極接合，且因此改良佈線之接合可靠性及該等基板之間的接合可靠性。因此，可改良該固態成像器件及具有該固態成像器件之電子裝置之可靠性。

[本發明之有利效果]

根據本發明，可改良一固態成像器件及一電子裝置之可靠性。

【圖式簡單說明】

圖1係展示應用本發明之一固態成像器件之一實例之一示意組態圖。

圖2係展示包含根據本發明之一第一實施例之一固態成像器件之四像素共用單元之一像素單元之一平面配置之一圖。

圖3係圖2中展示之像素單元之一III-III線截面之一組態。

圖4A係展示一第一電極及一第二電極之一組態之一圖。

圖4B係展示一第一電極及一第二電極之一組態之一圖。

圖4C係展示一第一電極及一第二電極之一組態之一圖。

圖4D係展示一第一電極及一第二電極之一組態之一圖。

圖4E係展示一第一電極及一第二電極之一組態之一圖。

圖5係展示四像素共用單元中之一GND佈線及一TRG佈線之一平面配置之一圖。

圖6A係其中形成GND/TRG佈線之一像素區域之一平面圖。

圖6B係圖6A中展示之一VIB部分之一放大圖。

圖6C係圖6A中展示之像素區域周圍的GND/TRG佈線之一截面圖。

圖7係展示根據本發明之一第一實施例之一固態成像器件之一第一修改實例之一組態之一截面圖。

圖8係展示根據本發明之一第一實施例之一固態成像器件之一第二修改實例之一組態之一截面圖。

圖9係展示圖8中展示之一像素單元之一IX-IX線截面之一組態之一圖。

圖10係展示根據本發明之一第一實施例之一固態成像器件之一第三修改實例之一組態之一截面圖。

圖11係展示包含根據本發明之一第二實施例之一固態成像器件之八像素共用單元之一像素單元之一平面配置之一圖。

圖12係展示圖11中展示之像素單元之一XII-XII線截面之一組態之一圖。

圖13係展示包含根據本發明之一第三實施例之一固態成像器件之四像素共用單元之一像素單元之一平面配置之一圖。

圖14係展示根據本發明之一第三實施例之一固態成像器件之一截面組態之一圖。

圖15係展示根據本發明之一第三實施例之一修改實例之一固態成像器件之一截面組態之一圖。

圖16係展示一電子裝置之一組態之一圖。

【實施方式】

在下文中，將描述本發明之較佳實施例，但是該等較佳實施例不限於下列實例。

將以下列順序進行描述。

- 1.第一實施例(固態成像器件)
- 2.第二實施例(固態成像器件)
- 3.第三實施例(固態成像器件)
- 4.第四實施例(電子裝置)

[第一實施例]

[固態成像器件之示意組態實例]

在圖1中，展示應用本發明之一背側照明型固態成像器件之一示意組態。如圖1中所示般，根據本實施例之固態成像器件10在一第一半導體晶片單元11中安裝一像素區域12。此外，該固態成像器件10在一第二半導體晶片單元13中安裝一控制電路14及包含一信號處理電路之一邏輯電路15。該第一半導體晶片單元11與該第二半導體晶片單元13彼此電連接以用作一單個半導體晶片，其等構成MOS型固態成像器件10。

[像素單元結構：平面配置]

接著，將描述本發明之固態成像器件之一像素單元之一組態。

在圖2中，展示包含應用於本實施例之四像素共用單元之一像素單元之一平面配置。如圖2中所示，其中配置四個像素之光二極體PD(PD1至PD4)之四像素共用單元係配置成二維陣列形狀以藉此形成像素單元。

四像素共用單元係其中橫向2×縱向2之總計四個光二極體PD1至PD4共用一單個浮動擴散FD之一組態。此外，四像素共用單元包含該四個光二極體PD1至PD4、相對於該四個光二極體PD1至PD4之四個傳送閘極電極21至24及一單個浮動擴散FD。

藉由該等光二極體PD1至PD4之各者、該浮動擴散FD及該等傳送閘極電極21至24之各者組態傳送電晶體Tr1至Tr4。該浮動擴散FD係安置在藉由該四個光二極體PD1至PD4包圍之一中心部分中，且該等傳送閘極電極21至24之各者係安置在對應於該等光二極體PD1至PD4之各者之一中心部分側上之一角隅之一位置中。

[像素單元結構：截面組態]

接著，在圖3中展示圖2中展示之像素單元之一III-III線截面之一組態。如圖3中所示，以使得一感測器基板3(第一半導體基板)與一電路基板9(第二半導體基板)黏合在一起以分別面向一第一佈線層31及一第二佈線層41之一方式獲得固態成像器件。此外，在該感測器基板3與該電路基板9之一黏合表面上，形成於該感測器基板3之第一佈線層31之一表面上之一第一電極35與形成於該電路基板9之第二佈線層41之一表面上之一第二電極45接合在一起。

在該感測器基板3上，形成圖2中展示之光二極體PD1及PD2、浮動擴散FD及傳送閘極電極21及22。在該感測器基板3中，圖式上部係一光入射表面且其下部係一電路形成表面。該浮動擴散FD及該等傳

送閘極電極21及22形成於該感測器基板3之電路形成表面側上。

在該感測器基板3之電路形成表面上，形成該第一佈線層31。該第一佈線層31具有其中層壓一或多層佈線及一絕緣層之一組態。在圖3中，提供具有一單層或一佈線33之一組態。在該第一佈線層31上，形成連接至該浮動擴散FD之一插塞32。該插塞32與該佈線33彼此連接，且該佈線33與一插塞34進一步彼此連接。

此外，在與該佈線33相同的層上，形成未展示之另一佈線。形成於與該佈線33相同的層上之佈線係(例如)與該等傳送閘極電極21及22連接之一電源供應佈線或一接地佈線。

在該第一佈線層31之一表面上，形成用於連接之第一電極35。該第一電極35係透過該等插塞32及34以及該佈線33連接至該浮動擴散FD。

在該電路基板9上，安裝未展示之像素單元之控制電路或包含信號處理電路之邏輯電路。此外，在該電路基板9上，形成除傳送電晶體Tr1外的一像素電晶體。在圖3中，展示一放大電晶體Tr5及一選擇電晶體Tr6。在該電路基板9之一表面上，形成擴散區域27、28及29(其等係該放大電晶體Tr5及該選擇電晶體Tr6之源極/汲極)。此外，在該電路基板9上形成一放大閘極電極25及一選擇閘極電極26。

在該電路基板9上，形成一第二佈線層41。該第二佈線層41具有其中層壓複數層佈線及一絕緣層之一組態。在圖3中，展示形成於該第二佈線層41上之複數個佈線中的一層佈線43及47。該佈線43係藉由插塞42及44連接至放大閘極電極25及形成於該第二佈線層41之表面上之第二電極45。因此，該第二電極45係透過插塞42及44以及該佈線43連接至該放大閘極電極25。此外，一插塞46及一佈線47係連接至該選擇電晶體Tr6之擴散區域29。

在上述組態中，設置於該感測器基板3之表面上之浮動擴散FD與

設置於該電路基板9上之放大閘極電極25係藉由一導體透過該第一電極35及該第二電極45而彼此直接連接。因此，該浮動擴散FD與該放大閘極電極25係藉由包含該第一電極35、該第二電極45、該等插塞32、34、42及44以及該等佈線33及43之一浮動擴散佈線(在下文中，稱為「FD佈線」)彼此連接。以此方式，在該電路基板9上形成用於處理累積在該感測器基板3之浮動擴散FD中之信號之一像素電晶體。

在該第一佈線層31中，較佳的是，構成FD佈線之第一電極35、插塞32及34以及佈線33經形成具有符合一最小設計規則之一佈線寬度以增加轉換效率。此外，較佳的是，該浮動擴散FD與該第一電極35經佈線以最短距離彼此連接以亦增加轉換效率。此外，較佳的是，該等插塞32及34以及該佈線33因此經形成與另一佈線儘可能分開，使得該等插塞32及34以及該佈線33並未電容式耦合至形成於該第一佈線層31上之另一佈線。

以相同方式，在該第二佈線層41中，較佳的是，構成FD佈線之第二電極45、插塞44及42以及佈線43經形成具有符合一最小設計規則之一佈線寬度以增加轉換效率。此外，較佳的是，該放大閘極電極25與該第二電極45經形成以最短距離彼此連接以增加轉換效率。此外，較佳的是，該等插塞44及42以及該佈線43因此經形成與另一佈線儘可能分開，使得該等插塞44及42以及該佈線43並未電容式耦合至形成於該第二佈線層41上之另一佈線。

此外，可在感測器基板3側上之像素共用單元之間或電路基板9側之另一部分中形成未展示之一重設電晶體。為增加該感測器基板3之光二極體PD之面積，較佳的是，除傳送電晶體外的各電晶體全部形成於電路基板9側上。

其中形成該第一電極35及該第二電極45之一區域37小於其中形成共用該放大電晶體Tr5之複數個光二極體PD1至PD4之一區域36之面

積。為避免接觸另一相鄰區域之一電極，該第一電極35及該第二電極45必須小於其中形成該等光二極體PD1至PD4之區域36。

此外，較佳的是，該第一電極35及該第二電極45之至少一者之面積經形成大於其中形成該浮動擴散FD之面積。進一步言之，在上述圖2中，形成該第一電極35及該第二電極45之區域37之一平面配置係藉由一虛線加以指示。

較佳的是，該第一電極35及該第二電極45設置於像素共用單元之中心處。進一步言之，較佳的是，該第一電極35及該第二電極45形成為彼此點對稱或軸對稱之形狀。例如，在圖2中展示之四像素共用單元中，較佳的是，四像素共用單元之中心及該第一電極35以及該第二電極45之中心形成於相同平面位置處。此外，較佳的是，該第一電極35及該第二電極45形成為在像素共用單元之中心處彼此點對稱或軸對稱之形狀。

藉由在複數個像素共用單元中形成呈上述組態之第一電極35及第二電極45，可以相等間隔形成FD佈線，藉此防止FD佈線耦合。

在具有其中複數個基板以與本實施例相同之方式黏合在一起之一組態之一半導體器件中，基板之黏合表面之定位精確度存在問題。因此，當將基板黏合在一起時，電極之一接合位置根據基板之定位精確度發生位置位移。以此方式，藉由歸因於發生接合電極之位置位移之連接故障或導電故障，可減小半導體器件之可靠性。

另一方面，如圖3中所示，該第一電極35及該第二電極45之形狀係在上述範圍中，且因此可無關於基板之黏合精確度而確保接合電極之連接可靠性。因此，可改良半導體器件之可靠性。

然而，當電極之面積增加時，FD佈線之體積必然增加。因此，這導致一信號電荷之轉換效率劣化。因此，為防止轉換效率劣化，較佳的是，儘可能地最小化電極之面積。以此方式，該第一電極35及該

第二電極45之面積可對轉換效率及接合可靠性產生不利影響。因此，設計該第一電極35及該第二電極45之形狀必須考慮基板黏合之定位精確度、信號之轉換效率等等。

即使當一電極之面積為大時另一電極之面積為小，亦可確保連接可靠性。因此，例如，一電極之面積亦可經形成大於其中形成浮動擴散FD之面積，且另一電極之面積可經形成以進一步變小。在此情況中，可預期關於電極之連接可靠性及信號之轉換效率之特性改良。

[電極形狀]

將描述如上所述能夠容許信號之轉換效率與接合可靠性之間的相容性之第一電極35及第二電極45之各者之一組態實例。在圖4A至圖4E中，展示第一電極35及第二電極45之一組態。

圖4A至圖4E之各者係展示該第一電極35及該第二電極45之各者之組態之一平面圖。在圖4A至圖4E中，展示其中自感測器基板3側觀察第一電極35及第二電極45之一配置，且將該配置展示為處於該第一電極35及該第二電極45之中心位置移位之一狀態。

圖4A中展示之第一電極35及第二電極45係由分別在一不同方向上延伸且具有一矩形平面之導體層形成。此外，該第一電極35及該第二電極45係配置在互相垂直於延伸方向之方向上，且經配置位置彼此交叉。

以此方式，因為該第一電極35及該第二電極45彼此交叉，所以即使在接合時發生感測器基板與電路基板之間之位置位移，該第一電極35及該第二電極45亦在交叉位置處彼此交叉。因此，可防止歸因於發生接合電極之位置位移的連接故障或導電故障，藉此抑制半導體器件之可靠性減小。

此外，該第一電極35及該第二電極45形成為具有符合(例如)最小設計規則之佈線寬度之矩形形狀，且因此可抑制FD佈線之體積增

加。因此，可抑制轉換效率之劣化。

因此，藉由調適具有圖4A中展示之組態之第一電極35及第二電極45，可容許固態成像器件之轉換效率與接合可靠性之間的相容性。

在圖4B中展示之組態中，第一電極35及第二電極45係由彼此交叉之兩個矩形導體層形成。此外，第一電極35及第二電極45經接合在一起使得該等矩形導體層配置在垂直於延伸方向之方向上而彼此交叉。

與圖4A中展示之上述組態相比，在圖4B中展示之組態中，接觸面積增加得更多。因此，改良連接可靠性。此外，因為接觸面積增加，所以即使在矩形導體層之寬度小於圖4A中展示之組態之一情況中亦可確保接觸面積。因此，可抑制FD佈線之體積歸因於第一電極35及第二電極45而增加，且容許轉換效率與接合可靠性之間的相容性。

此外，在圖4C至圖4E中展示之組態中，第一電極35及第二電極45藉由組合矩形導體層而配置成一晶格形狀。在圖4C中展示之組態中，第一電極35及第二電極45係由配置成矩形形式之四個矩形導體層及配置於一方形形式內之一單個導體層形成。此外，在圖4D中展示之組態中，第一電極35及第二電極45係由配置成一矩形形式之四個矩形導體層及該矩形形式內呈一晶格形狀之兩個矩形導體層形成。

此外，在圖4E中展示之組態中，第一電極35及第二電極45形成為其中組合複數個矩形導體層之網格形狀。

隨著構成第一電極35及第二電極45之矩形導體層之數目增加，該第一電極35與該第二電極45之間之接觸面積增加，且改良連接可靠性。此外，隨著構成第一電極35及第二電極45之矩形導體層之數目增加，FD佈線之體積增加，但是可藉由充分減小矩形導體層的體積本身而抑制轉換效率減小。因此，可容許固態成像器件之轉換效率與接

合可靠性之間的相容性。

此外，在上述組態實例中，第一電極35及第二電極45形成爲矩形形狀，但是構成電極之導體層之形狀不限於矩形形狀，且導體層可形成爲其他形狀。只要第一電極35及第二電極45經形成具有符合最小設計規則之佈線寬度且在相互不同方向上延伸，該組態便可適於本發明之固態成像器件。

在上述組態實例中，第一電極35及第二電極45形成爲相同形狀，但亦可形成爲不同形狀。此外，考慮諸如設計規則、接合精確度等等之條件適當地設定構成第一電極35及第二電極45之導體層之各者之大小(例如，延伸長度、寬度、厚度等等)及該等導體層之一配置間隔(節距)。

[傳送閘極電極佈線、接地佈線]

接著，將描述形成於感測器基板之第一佈線層上之一傳送閘極電極(TRG)佈線及一接地(GND)佈線。在圖5中，展示四像素共用單元中之GND佈線及TRG佈線之一平面配置。此外，在圖6A中，展示感測器基板之像素區域之一周邊區域中之GND/TRG佈線之一平面配置。在圖6B中，展示圖6A中展示之一VIB部分之一放大圖。在圖6C中，展示圖6A中展示之像素區域之周邊區域之GND/TRG佈線之截面圖。

如圖5中所示，在四像素共用單元中，一TRG佈線38及一GND佈線55經安置在像素內平行於圖式中之水平方向。該TRG佈線38經安置以越過四像素共用單元之各者上之傳送閘極電極21、22、23及24。此外，該TRG佈線38分別連接至對應傳送閘極電極21、22、23及24之任一者。此外，該TRG佈線38以使得與上述FD佈線之耦合儘可能均勻之方式而安置。因此，當接通傳送閘極電極21時，可對準各像素因FD耦合而引起的升壓能力。

TRG佈線38及GND佈線55與電路基板9側上及其中形成光二極體PD、浮動擴散FD及傳送電晶體Tr之像素區域外部之一佈線及一電極接合。在圖6A中，展示第一半導體晶片單元11之感測器基板3中之像素區域12及其中TRG佈線38及GND佈線55連接至電路基板9側上之一佈線之一電極39。如圖6A中所示，該TRG佈線38及該GND佈線55在圖式中之水平方向上與該像素區域12交叉且連接至設置於該像素區域12之周邊區域中之電極39。

在該電極39中，如圖6B中所示般提供像素共用單元之TRG佈線38及連接至GND佈線55之複數個電極39A至39E。該等電極39A至39E之各者分別連接至橫越像素共用單元之TRG佈線38或GND佈線55。在 2×2 之四像素共用單元中，必須根據四個TRG佈線38及一GND佈線55提供總計五個佈線。此外，期望該五個電極39A至39E對應於該五個佈線。

增加電極39之面積必須考慮黏合精確度。在此例項中，當電極39之大小與像素內之FD佈線之第一靜電箝位及第二靜電箝位相同時，對應於共用單元之五個電極39A至39E必須配置在平行於TRG佈線38及GND佈線55之一方向上(圖式中的水平方向)，如圖6B中所示般。此外，例如，在 2×4 之八像素共用單元中，期望根據八個TRG佈線38及兩個GND佈線55之總計十個佈線。為此原因，以與圖6B相同之方式，對應於共用單元之十個電極39必須配置在平行於TRG佈線38及GND佈線55之一方向上(圖式中的水平方向)。

此外，因為圖6B展示平面配置，所以複數個佈線看似連接至電極39A至39D，但是與該等電極之非接觸部分設置於層間絕緣層中，且因此該等電極39A至39E之各者僅與一單個佈線連接。

在圖6C中，展示電極39及其周邊之一截面組態。如圖6C中所示，TRG佈線38及GND佈線55透過插塞34連接至形成於感測器基板3

之第一佈線層31之一表面上之一第三電極39。此外，該第三電極39連接至形成於電路基板9之第二佈線層41之一表面上之一第四電極49。

該第四電極49透過插塞42及44以及佈線48連接至形成於電路基板9上之一電路元件或類似物。

TRG佈線38及GND佈線55形成於與圖3中展示之佈線33相同之層上。在像素區域12之外周邊部分中，TRG佈線38及GND佈線55透過第三電極39及第四電極49與電路基板9之電路元件連接。在該第三電極39及該第四電極49中，複數個電極以一矩陣形狀安置在像素區域12之一周邊中。該第三電極39及該第四電極49可經形成具有(例如)約1微米至20微米之一大小，且藉此以與相鄰電極相距約1微米之相等間隔加以形成。

藉由防止用於TRG佈線38及GND佈線55之連接之第三電極39及第四電極49形成在像素區域12內，可改良自浮動擴散FD連接至放大電晶體Tr5之第一電極35及第二電極45之一設計自由度。因此，可增加圖3中展示之第一電極35及第二電極45之各者之面積，且改良連接可靠性。

[第一修改實例：重設電晶體]

接著，將描述根據本發明之第一實施例之上述固態成像器件之一修改實例。作為一第一修改實例，將描述其中在電路基板上提供一重設電晶體之一組態實例。此外，在該第一修改實例中，僅電路基板之重設電晶體之一組態及該重設電晶體之一佈線之一組態不同於該第一實施例。因此，在下列描述中，將省略與上述第一實施例相同之組態之描述。

在圖7中，展示根據該第一修改實例之固態成像器件之一截面圖。該截面圖對應於上述第一實施例之描述中圖3中展示之組態。如圖7中所示，電路基板9包含放大電晶體Tr5、選擇電晶體Tr6及一重設

電晶體 Tr7。在電路基板 9 之一表面上，形成擴散區域 27、28、29 及 52(其等係放大電晶體 Tr5、選擇電晶體 Tr6 及重設電晶體 Tr7 之源極/汲極)。放大閘極電極 25、選擇閘極電極 26 及一重設閘極電極 51 係設置於電路基板 9 上。

在該電路基板 9 上，形成第二佈線層 41。在該第二佈線層 41 之一表面上形成第二電極 45。連接至該第二電極 45 之插塞 44 連接至一佈線 53。此外，該佈線 53 連接至插塞 42 及 54。插塞 42 連接至佈線 53 及放大閘極電極 25。此外，插塞 54 連接至佈線 53 及重設電晶體 Tr7 之擴散區域 52。

因此，該第二電極 45 透過插塞 42、44 及 54 以及佈線 53 連接至放大閘極電極 25 及重設電晶體 Tr7 之擴散區域 52。此外，浮動擴散 FD 與放大閘極電極 25 係藉由包含第一電極 35、第二電極 45、插塞 32、34、42 及 44 以及佈線 33 及 53 之 FD 佈線而彼此連接。

在上述組態中，設置於感測器基板 3 之一表面上之浮動擴散 FD 及設置於電路基板 9 中之重設電晶體 Tr7 之一擴散區域 52 係透過該第一電極 35 及該第二電極 45 藉由自 FD 佈線分支之插塞 54 連接。即，獲得使用形成於電路基板 9 上之重設電晶體 Tr7 重設感測器基板 3 之光二極體 PD 及浮動擴散 FD 之一電位之一組態。

因為該重設電晶體 Tr7 形成於該電路基板 9 側上，所以無須在該感測器基板 3 中形成該重設電晶體 Tr7 之擴散區域。為此原因，在像素區域中，可增加形成光二極體 PD 之一區域之比例。因此，藉由此結構，可改良固態成像器件之像素特性，諸如改良敏感度或飽和信號量(Qs)。

[第二修改實例：GND 佈線屏蔽罩]

接著，將描述根據該第一實施例之上述固態成像器件之一第二修改實例。該第二修改實例係其中在電路基板中提供歸因於一接地佈

線之屏蔽罩之一組態實例。此外，在下列描述中，將省略與上述第一實施例相同之組態之描述。

在圖8中，展示根據該第二修改實例之固態成像器件之一平面圖。此外，在圖9中，展示圖8之一像素單元之一IX-IX線截面圖。

如圖9中所示，根據本實例之固態成像器件具有其中在感測器基板3中形成浮動擴散FD且透過FD佈線將該浮動擴散FD之信號傳輸至電路基板9之一組態。在具有上述組態之固態成像器件中，較佳的是，FD佈線包含一屏蔽罩以防止FD佈線自該浮動擴散FD耦合至放大閘極電極25及重設電晶體Tr7之各者之一源極。

在根據本實例之固態成像器件中，該FD佈線之屏蔽罩形成於形成在感測器基板3側上之一接地(GND)佈線55中。如圖8中所示，GND佈線55係安置成包圍共用該浮動擴散FD之四像素共用單元之一周邊之一晶格形狀。藉由憑藉GND佈線55包圍四像素共用單元，該GND佈線55用作該FD佈線之一屏蔽罩，該屏蔽罩設置於該四像素共用單元之中心處。該GND佈線55係連接至一接地終端或類似物(未展示)以處於一接地電位。

此外，在圖9中，展示其中在感測器基板3之第一佈線層31上形成兩層佈線之一實例。在此結構中，因為四像素共用單元由GND佈線55包圍，所以諸如TRG佈線或類似佈線之另一佈線不一定形成在與該GND佈線55相同之層上。即，在本實例中，期望該第一佈線層31上存在至少兩層佈線。在圖9中，展示兩個層，其等係用於形成GND佈線55之一層及用於形成諸如TRG佈線或類似佈線之另一佈線之一層。例如，在與FD佈線之佈線33相同之層上，可形成諸如TRG佈線或類似佈線之另一佈線。在與FD佈線之佈線56相同之層上，形成GND佈線55。

[第三修改實例：VDD佈線屏蔽罩]

接著，將描述根據該第一實施例之上述固態成像器件之一第三修改實例。該第三修改實例係其中在電路基板中提供歸因於VDD佈線之屏蔽罩之一組態實例。此外，在下列描述中，將省略與上述第一實施例相同之組態之描述。

在上述第二修改實例中，已描述藉由GND佈線屏蔽感測器基板3側上之FD佈線之一方法，但是可屏蔽電路基板9上之第二佈線層41中之FD佈線。

在圖10中，展示根據該第三修改實例之固態成像器件之一截面結構。此外，該第三修改實例之一平面配置與圖8中展示之上述第二修改實例相同。為此原因，圖10對應於圖8中展示之IX-IX線截面。

在該第三修改實例中，作為FD佈線之一屏蔽罩，在形成於電路基板9側上之VDD佈線57中形成FD佈線之屏蔽罩。在圖10中，展示形成於電路基板9上之第二佈線層41上之複數層佈線中的兩層佈線。該VDD佈線57係連接至一電源供應電位之一佈線。

因為該VDD佈線57具有包圍四像素共用單元之一結構，所以難以在與另一佈線相同之層上形成該VDD佈線57。因此，該VDD佈線57形成於不同於其上形成連接放大閘極電極25及重設電晶體Tr7之擴散區域52之佈線53及連接至選擇電晶體Tr6之一佈線47之層之一層上。

以此方式，藉由將四像素共用單元包圍在該VDD佈線57中，該VDD佈線57用作FD佈線一屏蔽罩，其中該VDD佈線57設置在該四像素共用單元之中心處。

此外，可使用根據該第三修改實例藉由VDD佈線屏蔽FD佈線之一組態及根據上述第二修改實例藉由GND佈線屏蔽FD佈線之一組態二者。此外，可組合使用上述GND佈線及除VDD佈線外的另一佈線作為屏蔽FD佈線之組態。

[第二實施例]

[八像素共用結構]

接著，將描述固態成像器件之一第二實施例。在上述第一實施例中，已描述在四個光二極體PD中共用除傳送電晶體Tr外的一電晶體之四像素共用單元之一組態。在該第二實施例中，將描述在八個光二極體PD中共用除傳送電晶體Tr外的一電晶體之八像素共用單元之一組態。此外，在該第二實施例中，僅一像素共用結構不同於該第一實施例。因此，在下列描述中，將省略與上述第一實施例相同之組態之描述。

[平面配置]

在圖11中，展示包含應用於本實例之八像素共用單元之像素單元之一平面配置。如圖11中所示，該像素單元以使得其中配置八個像素之光二極體PD(PD1至PD8)之八像素共用單元配置成二維陣列形狀之一方式進行組態。

在八像素共用單元中，使用橫向2 × 縱向4之總計八個光二極體PD1至PD8作為一單個單元。該八像素共用單元具有其中橫向2 × 縱向2之總計四個光二極體PD1至PD4共用一單個浮動擴散FD1之一組態。該八像素共用單元具有其中橫向2 × 縱向2之總計四個光二極體PD5至PD8共用一單個浮動擴散FD2之一組態。該八像素共用單元具有其中提供相對於八個光二極體PD1至PD8及兩個浮動擴散FD1及FD2之八個傳送閘極電極21至24及61至64之組態。

藉由該等光二極體PD1至PD8之各者、該等浮動擴散FD1及FD2以及該等傳送閘極電極21至24及61至64之各者，組態傳送電晶體Tr1至Tr4及Tr8至Tr11。該等浮動擴散FD1及FD2之各者係安置在藉由該八個光二極體PD1至PD8包圍之一中心部分處，且該等傳送閘極電極21至24及61至64之各者係安置在對應於該等二極體PD1至PD8之各者之

一中心部分側上之一角隅之一位置中。

[截面結構]

在圖12中，展示圖11中展示之像素單元之一XII-XII線截面之一組態。如圖12中所示，在固態成像器件中，感測器基板3及電路基板9黏合在一起以分別面向第一佈線層31及第二佈線層41。此外，在該電路基板9與該感測器基板3之一黏合表面上，形成於該感測器基板3之第一佈線層31之一表面上之第一電極35及形成於該電路基板9之第二佈線層41之一表面上之第二電極45係接合在一起。此外，該電路基板9側之一組態與該第一實施例之上述第一修改實例相同。因此，將省略該電路基板9之組態之描述。

在該感測器基板3上，形成圖11中展示之上述光二極體PD2、PD4、PD6及PD8及浮動擴散FD1及FD2以及傳送閘極電極22、24、62及64。在該感測器基板3中，圖式之上部係一入射表面且其之下部係一電路形成表面。該等浮動擴散FD1及FD2以及該等傳送閘極電極22、24、62及64形成於該感測器基板3之電路形成表面側上。

在該感測器基板3之電路形成表面上，形成第一佈線層31。該第一佈線層31具有其中層壓至少一層佈線及一絕緣層之一組態。在圖12中，展示一層佈線33及66。

此外，在該第一佈線層31上，形成連接至浮動擴散FD1之一插塞32。此外，該插塞32與該佈線33彼此連接，且該佈線33與插塞34彼此連接。此外，形成連接至浮動擴散FD2之一插塞65。該插塞65與該佈線66彼此連接，且該佈線66與插塞67彼此連接。

在該第一佈線層31之一表面上，形成一第一連接電極35。第一電極35透過插塞32及34以及佈線33與浮動擴散FD1連接。此外，該第一電極35透過插塞65及67以及佈線66與浮動擴散FD2連接。該電極35透過該電路基板9之電極45連接至形成於該感測器基板3上之一電晶

體，諸如放大閘極電極25。

以此方式，根據本實例之固態成像器件具有其中八個光二極體PD1至PD8透過浮動擴散FD1及FD2以及一電極35共用形成於該電路基板9上之電晶體之一組態。

其中形成第一電極35及第二電極45之區域37小於其中形成共用放大電晶體Tr5之複數個光二極體PD1至PD8之區域36。該第一電極35及該第二電極45必須經形成小於其中形成該等光二極體PD1至PD8之區域36以避免接觸相鄰區域之一電極。在上述圖11中，藉由虛線指示其中形成第一電極35之區域37之一平面配置及其中形成第二電極45之區域45之一平面配置。

此外，較佳的是，該第一電極35及該第二電極45之至少一者之面積經形成大於其中形成浮動擴散FD之面積。以與上述第一實施例相同之方式，較佳的是，該第一電極35及該第二電極45具有能夠容許轉換效率與接合可靠性之間的相容性之一組態。例如，可組合圖4中展示之一矩形導體層。

如上所述，可將本發明應用於八像素共用單元之固態成像器件。即使在此情況中，亦可獲得與上述第一實施例中相同之效果。此外，在該第二實施例中，傳送閘極電極佈線及接地佈線可具有與上述第一實施例之組態相同之組態。此外，即使在該第二實施例之組態中，仍可應用該第一實施例之一修改實例之一組態。

[第三實施例]

[元件隔離]

接著，將描述固態成像器件之一第三實施例。在該第三實施例中，將描述針對各光二極體PD而絕緣且隔離之固態成像器件。此外，在該第三實施例中，將省略與上述第一實施例及第二實施例相同之組態之描述。

[像素單元組態：平面配置]

在圖13中，展示應用於本實例之四個像素之像素單元之一平面配置。如圖13中所示，四個光二極體PD係配置成二維陣列形狀以藉此組態該像素單元。相對於該等光二極體PD之各者，形成傳送閘極電極68及浮動擴散FD。傳送閘極電極68及浮動擴散FD係設置於光二極體PD之一角隅中。此外，TRG佈線38係連接至傳送閘極電極68。

此外，在光二極體PD中，在其中提供傳送閘極電極68及浮動擴散FD之一角隅之一對角線角隅中，提供一井81。在該井81中，提供與GND佈線55連接之GND終端82。該井81及該GND終端82係設置於該等光二極體PD之各者中。

在該等光二極體PD之間提供一元件隔離單元69。光二極體PD之一周邊係藉由該元件隔離單元69包圍，且該等光二極體PD之各者係藉由該元件隔離單元69隔離。藉由該元件隔離單元69隔離該等光二極體PD，藉此防止像素之間之色彩混合。

(像素單元結構：截面組態)

在圖14中，展示圖13中展示之固態成像器件之一截面組態。在根據本實例之固態成像器件中，感測器基板3及電路基板彼此黏合以分別面向第一佈線層31及第二佈線層41。此外，如圖14中所示，在該感測器基板3與該電路基板之一黏合表面上，形成於該感測器基板3之第一佈線層31之一表面上之第一電極35及形成於該電路基板9之第二佈線層41之一表面上之第二電極45係接合在一起。此外，在圖14中，僅展示該第二佈線層41之一組態，且將省略該感測器基板3之組態。此外，在圖13中，展示第一電極35之一配置位置。該感測器基板3可具有與上述第一實施例及第二實施例相同之組態。

各像素之光二極體PD及浮動擴散FD係藉由元件隔離單元69與相鄰像素之光二極體PD及浮動擴散FD隔離。此外，自浮動擴散FD至除

電路基板之傳送電晶體外的一未展示像素電晶體，藉由插塞32、34、44及42以及佈線33及43之各者組態FD佈線。

TRG佈線38係透過插塞83連接至傳送閘極電極68。TRG佈線係連接至電路基板側、如上述圖6A至圖6C中所示之像素區域外部。此外，在本實例中，以與上述第一實施例及第二實施例相同之方式，在複數個光二極體PD中共用除傳送電晶體外的像素電晶體。例如，以與上述圖12中所示之組態相同之方式，藉由一佈線或一電極連接複數個FD佈線，且因此可在該複數個光二極體PD及浮動擴散FD中共用除傳送電晶體外的像素電晶體。

[修改實例：平面配置]

接著，將描述根據上述第三實施例之固態成像器件之一修改實例。在本修改實例中，將描述其中應用 2×2 之一像素共用結構之一情況。此外，在下列描述中，將省略與該第一實施例至該第三實施例相同之組態之描述。此外，一截面組態係與上述圖12及圖14相同之組態，且因此將省略重複描述。

在圖15中，展示根據本實例之固態成像器件之一平面配置圖。如圖15中所示，其中配置橫向 $2 \times$ 縱向2之四個像素之光二極體PD(PD1至PD4)之四像素共用單元係配置成二維陣列形狀以藉此形成像素單元。元件隔離單元69係設置於該等光二極體PD之間。光二極體PD之一周邊係藉由該元件隔離單元69包圍，且該等光二極體PD之各者係藉由該元件隔離單元69隔離。藉由該元件隔離單元69隔離該等光二極體PD，藉此防止像素之間之色彩混合。

此外，在光二極體PD中，在其中提供傳送閘極電極21至24及浮動擴散FD之一角隅之一對角線角隅中，提供一井81。在該井81中，提供未展示且與GND佈線連接之一GND終端82。該井81及該GND終端82係設置於該等光二極體PD之各者中。

相對於該等光二極體PD1至PD4，分別提供浮動擴散FD。浮動擴散FD及傳送閘極電極21至24係配置在對應於該等光二極體PD1至PD4之各者之一中心部分側上之角隅之一位置中。

該等光二極體PD係藉由設置於感測器基板上之第一佈線層之一表面上之第一電極35而彼此連接。因此，提供其中在四個像素之四個光二極體PD(PD1至PD4)中共用透過一佈線連接之浮動擴散FD之一組態。例如，作為上述圖12中展示之一組態，將複數個FD電極佈線連接至第一電極35，且因此可在 2×2 之四個光二極體中共用經佈線連接之浮動擴散FD。此外，在圖15中，僅展示該第一電極35之一配置位置。

[第四實施例]

[電子裝置]

接著，將描述包含上述固態成像器件之一電子裝置之一實施例。上述固態成像器件可應用於(例如)電子裝置，諸如一相機系統(諸如一數位相機或一攝影機)、具有一成像功能之一行動電話或具有一成像功能之其他裝置。在下文中，將描述作為電子裝置之一第一組態實例之一相機。

在圖16中，展示能夠使靜止影像或視訊影像成像之一攝影機之一組態實例。此實例之相機70包含一固態成像器件71、將入射光導引至該固態成像器件71之一光接收感測器單元之一光學系統72、設置於該固態成像器件71與該光學系統72之間之一快門器件73及驅動該固態成像器件71之一驅動電路74。此外，該相機70包含處理該固態成像器件71之一輸出信號之一信號處理電路75。

可應用根據該等實施例及修改實例之各者之上述固態成像器件作為該固態成像器件71。其他單元之各者之一組態及功能如下。

在該光學系統72中，來自一主體之一影像光束(入射光)形成在該

固態成像器件71之一成像表面(未展示)上。因此，在該固態成像器件71內，累積信號電荷達一預定時間週期。此外，該光學系統72可由包含複數個光學透鏡之一光學透鏡群組構成。此外，該快門器件73控制入射光對該固態成像器件71之一光輻照週期及一遮蔽週期。

該驅動電路74供應驅動信號給該固態成像器件71及該快門器件73。該驅動電路74藉由所供應之驅動信號控制該固態成像器件71之信號處理電路75之一信號輸出操作及該快門器件73之一快門操作。即，在本實例中，藉由自該驅動電路74供應之驅動信號(時序信號)，執行自該固態成像器件71至該信號處理電路75之一信號傳輸。

該信號處理電路75相對於自該固態成像器件71傳輸之信號執行多種信號處理。被執行多個信號處理之信號(影像信號)係儲存在諸如一記憶體之一儲存媒體(未展示)中。否則，該等信號輸出至一監測器(未展示)。

本發明可具有以下組態。

(1)一種固態成像器件，其可包括形成於一感測器基板上之一第一佈線層及形成於一電路基板上之一第二佈線層。該感測器基板可耦合至該電路基板，該第一佈線層及該第二佈線層定位在該感測器基板與該電路基板之間。一第一電極可形成在該第一佈線層之一表面上，一第二電極可形成在該第二佈線層之一表面上，且該第一電極可電接觸該第二電極。

(2)如(1)之固態成像器件，可在該感測器基板中形成一浮動擴散區域，且一第一電導體可將該浮動擴散區域連接至該第一電極。

(3)如(1)或(2)之固態成像器件，一第二電導體可將該第二電極連接至一放大電晶體之一閘極電極。

(4)如(1)至(3)中任一項之固態成像器件，可在該感測器基板中形成一第一光二極體及一第二光二極體，該第一光二極體與該第二光二

極體共用一放大電晶體。

(5)如(1)至(4)中任一項之固態成像器件，在平行於該第一佈線層之一表面之一方向上，其中可形成該第一電極及該第二電極之一區域之一寬度小於其中形成該第一光二極體及該第二光二極體之一區域之一寬度。

(6)如(1)至(5)中任一項之固態成像器件，在平行於該第一佈線層之一表面之一平面中，該第一電極之一截面積可大於該第一電導體之一截面積。

(7)如(1)至(6)中任一項之固態成像器件，在平行於該第一佈線層之一表面之一平面中，該第二電極之一截面積可大於該第二電導體之一截面積。

(8)如(1)至(7)中任一項之固態成像器件，在平行於該第一佈線層之一表面之一平面中，該第一電極或該第二電極之至少一者之一截面積可大於該浮動擴散區域之一截面積。

(9)如(1)至(8)中任一項之固態成像器件，該第一電極可包含在平行於該第一佈線層之一表面之一第一方向上延伸之一第一導體層，且該第二電極可包含在平行於該第二佈線層之一表面之一第二方向上延伸之一第二導體層。

(10)如(1)至(9)中任一項之固態成像器件，該第一電極之形狀可為矩形，該第二電極之形狀可為矩形。

(11)如(1)至(10)中任一項之固態成像器件，該第一方向可垂直於該第二方向。

(12)如(1)至(11)中任一項之固態成像器件，該第一電極可包含形成於平行於該第一佈線層之一表面之一第一方向上之一第一導體層部分及形成於平行於該第一佈線層之該表面之一第二方向上之一第二導體層部分。

(13)如(1)至(12)中任一項之固態成像器件，該第一導體層部分可與該第二導體層部分相交，且平行於該第一佈線層之該表面之該第一方向垂直於平行於該第一佈線層之該表面之該第二方向。

(14)如(1)至(13)中任一項之固態成像器件，該第二電極可包含形成於平行於該第二佈線層之一表面之一第一方向上之一第三導體層部分及形成於平行於該第二佈線層之該表面之一第二方向上之一第四導體層部分。

(15)如(1)至(14)中任一項之固態成像器件，該第三導體層部分可與該第四導體層部分相交，且平行於該第二佈線層之該表面之該第一方向垂直於平行於該第二佈線層之該表面之該第二方向。

(16)如(1)至(15)中任一項之固態成像器件，該第一導體層部分可平行於該第三導體層部分，且該第二導體層部分可平行於該第四導體層部分。

(17)如(1)至(16)中任一項之固態成像器件，該第一電極可形成爲一第一晶格形狀。該第二電極可形成爲一第二晶格形狀。且在平行於該第一佈線層之一表面之一方向上，該第一電極之一中心可自該第二電極之一中心偏移。

(18)如(1)至(17)中任一項之固態成像器件，該第一電極可形成爲一第一網格形狀。該第二電極可形成爲一第二網格形狀。且在平行於該第一佈線層之一表面之一方向上，該第一電極之一中心可自該第二電極之一中心偏移。

(19)一種固態成像器件，其可包括黏合至一電路基板之一感測器基板、形成於該感測器基板之一表面上之一第一佈線層及形成於該電路基板之一表面上之一第二佈線層。該第一佈線層及該第二佈線層可介於該感測器基板與該電路基板之間。一第一接觸電極可形成在該第一佈線層與該感測器基板相對之一表面上，且一第二電極可形成在與

該第二佈線層與該電路基板相對之一表面上。且該第一電極可電接觸該第二電極。

(20)如(19)之固態成像器件，該第一電極可包含在平行於該第一佈線層之一表面之一第一方向上延伸之一第一導體層。

(21)如(19)或(20)之固態成像器件，該第二電極可包含在平行於該第二佈線層之一表面之一第二方向上延伸之一第二導體層。

(22)如(19)至(21)中任一項之固態成像器件，該第一電極之形狀可為矩形。該第二電極之形狀可為矩形。且該第一方向可垂直於該第二方向。

(23)如(19)至(22)中任一項之固態成像器件，該第一電極可包含形成於平行於該第一佈線層之一表面之一第一方向上之一第一導體層部分及形成於平行於該第一佈線層之該表面之一第二方向上之一第二導體層部分。該第一導體層部分可與該第二導體層部分相交，且平行於該第一佈線層之該表面之該第一方向可垂直於平行於該第一佈線層之該表面之該第二方向。

(24)如(19)至(23)中任一項之固態成像器件，該第二電極可包含形成於平行於該第二佈線層之一表面之一第一方向上之一第三導體層部分及形成於平行於該第二佈線層之該表面之一第二方向上之一第四導體層部分。

(25)如(19)至(24)中任一項之固態成像器件，該第三導體層部分可與該第四導體層部分相交，且平行於該第二佈線層之該表面之該第一方向可垂直於平行於該第二佈線層之該表面之該第二方向。

(26)如(19)至(25)中任一項之固態成像器件，該第一導體層部分可平行於該第三導體層部分，且該第二導體層部分可平行於該第四導體層部分。

(27)如(19)至(26)中任一項之固態成像器件，該第一電極可形成

爲一第一晶格形狀。該第二電極可形成爲一第二晶格形狀。且在平行於該第一佈線層之一表面之一方向上，該第一電極之一中心可自該第二電極之一中心偏移。

(28)如(19)至(27)中任一項之固態成像器件，該第一電極可形成爲一第一網格形狀。該第二電極可形成爲一第二網格形狀。且在平行於該第一佈線層之一表面之一方向上，該第一電極之一中心可自該第二電極之一中心偏移。

(29)一種用於製造一固態成像器件之方法，其可包括以下步驟：在一感測器基板上形成一第一佈線層；在一電路基板上形成一第二佈線層；在該第一佈線層之一表面上形成一第一電極；在該第二佈線層之一表面上形成一第二電極；及使用介於該感測器基板與該電路基板之間之該第一佈線層及該第二佈線層將該感測器基板耦合至該電路基板。

(30)在如(29)之用於製造固態成像器件之方法中，可在該感測器基板中形成一浮動擴散區域，且可形成一第一電導體以將該浮動擴散區域連接至該第一電極。

(31)在如(29)或(30)之用於製造固態成像器件之方法中，可形成一第二電導體以將該第二電極連接至一放大電晶體之一閘極電極。

(32)在如(29)至(31)中任一項之用於製造固態成像器件之方法中，可在該感測器基板中形成一第一光二極體及一第二光二極體，該第一光二極體與該第二光二極體共用一放大電晶體。

(33)在如(29)至(32)中任一項之用於製造固態成像器件之方法中，在平行於該第一佈線層之一表面之一方向上，其中可形成該第一電極及該第二電極之一區域之一寬度小於其中形成該第一光二極體及該第二光二極體之一區域之一寬度。

(34)在如(29)至(33)中任一項之用於製造固態成像器件之方法

中，在平行於該第一佈線層之一表面之一平面中，該第一電極之一截面積可經形成大於該第一電導體之一截面積。

(35)在如(29)至(34)中任一項之用於製造固態成像器件之方法中，在平行於該第一佈線層之一表面之一平面中，該第二電極之一截面積可經形成大於該第二電導體之一截面積。

(36)在如(29)至(35)中任一項之用於製造固態成像器件之方法中，在平行於該第一佈線層之一表面之一平面中，該第一電極或該第二電極之至少一者之一截面積可經形成大於該浮動擴散區域之一截面積。

(37)在如(29)至(36)中任一項之用於製造固態成像器件之方法中，該第一電極可經形成以包含在平行於該第一佈線層之一表面之一第一方向上延伸之一第一導體層。且該第二電極可經形成以包含在平行於該第二佈線層之一表面之一第二方向上延伸之一第二導體層。

(38)在如(29)至(37)中任一項之用於製造固態成像器件之方法中，該第一電極可形成為矩形，該第二電極可形成為矩形，且該第一方向可垂直於該第二方向。

(39)在如(29)至(38)中任一項之用於製造固態成像器件之方法中，該第一電極可經形成以包含形成於平行於該第一佈線層之一表面之一第一方向上之一第一導體層部分及形成於平行於該第一佈線層之該表面之一第二方向上之一第二導體層部分。

(40)在如(29)至(39)中任一項之用於製造固態成像器件之方法中，該第一導體層部分可與該第二導體層部分相交，且平行於該第一佈線層之該表面之該第一方向可垂直於平行於該第一佈線層之該表面之該第二方向。

(41)在如(29)至(40)中任一項之用於製造固態成像器件之方法中，該第二電極可經形成以包含形成於平行於該第二佈線層之一表面

之一第一方向上之一第三導體層部分，且一第四導體層部分形成在平行於該第二佈線層之該表面之一第二方向上。該第三導體層部分可與該第四導體層部分相交，且平行於該第二佈線層之該表面之該第一方向可垂直於平行於該第二佈線層之該表面之該第二方向。且該第一導體層部分可經形成平行於該第三導體層部分，且該第二導體層部分可經形成平行於該第四導體層部分。

(42)在如(29)至(41)中任一項之用於製造固態成像器件之方法中，該第一電極可形成爲一第一晶格形狀。該第二電極可形成爲一第二晶格形狀。且在平行於該第一佈線層之一表面之一方向上，該第一電極之一中心可經形成以自該第二電極之一中心偏移。

(43)在如(29)至(42)中任一項之用於製造固態成像器件之方法中，該第一電極可形成爲一第一網格形狀。該第二電極可形成爲一第二網格形狀。且在平行於該第一佈線層之一表面之一方向上，該第一電極之一中心可經形成以自該第二電極之一中心偏移。

(44)一種固態成像器件，其包含：一第一半導體基板；一第二半導體基板；一光二極體，其形成於該第一半導體基板上，且其中該第一半導體基板之一第二主表面側係一光接收表面；一浮動擴散，其形成於該第一半導體基板之一第一主表面之一表面上；一第一電晶體，其形成於該第一半導體基板之該第一主表面上；一第一佈線層，其形成於該第一半導體基板之該第一主表面上；一第一電極，其係曝露於該第一佈線層之一表面；一第二電晶體，其形成於該第二半導體基板之一第一主表面上；一第二佈線層，其形成於該第二半導體基板之該第一主表面上；一第二電極，其係曝露於該第二佈線層之一表面；及一浮動擴散佈線，其透過該第一電極及該第二電極連接該浮動擴散及該第二電晶體之一閘極電極，其中該第二電晶體係藉由複數個該等光二極體共用，且該第一電極及該第二電極係接合在一起使得該第一半

導體基板與該第二半導體基板彼此黏合。

(45)在如(44)之固態成像器件中，該第一電極及該第二電極可小於其中形成共用該第二電晶體之該複數個光二極體之一區域之一面積。

(46)在如(44)或(45)之固態成像器件中，該第一電極及該第二電極之至少一者之一面積可大於其中形成該浮動擴散之一面積。

(47)在如(44)至(46)中任一項之固態成像器件中，該第一電極及該第二電極係由在相互不同方向上延伸之導體層形成。

(48)在如(44)至(47)中任一項之固態成像器件中，該第一電極及該第二電極可形成爲一晶格形狀，其中組合在相互不同方向上延伸之複數個導體層。

(49)在如(44)至(48)中任一項之固態成像器件中，用於連接連接至該第一電晶體之一閘極電極之一第一閘極電極佈線及該第二半導體基板之一第三電極可形成在該第一佈線層之一表面上其中形成該光二極體及該浮動擴散之一像素區域周圍。

(50)在如(49)之固態成像器件中，可在平行於該第一閘極電極佈線之一方向上對準複數個第三電極。

(51)在如(44)至(49)中任一項之固態成像器件中，該浮動擴散佈線可藉由該第一佈線層內之一接地佈線包圍。

(52)在如(44)至(51)中任一項之固態成像器件中，該浮動擴散佈線可藉由該第二佈線層內之一VDD佈線包圍。

(53)在如(44)至(52)中任一項之固態成像器件中，可在複數個該等浮動擴散中共用該第一電極。

(54)在如(44)至(53)中任一項之固態成像器件中，可在該光二極體周圍形成一元件隔離部分。

(55)在如(54)之固態成像器件中，可在該光二極體中安置連接至

一接地佈線之一終端。

(56)一種電子裝置，其包含：如(44)至(55)中任一項之固態成像器件中以及處理該固態成像器件之一輸出信號之一信號處理電路。

本發明含有關於2012年7月18日向日本專利局申請之日本優先權專利申請案JP 2012-159789中所揭示者之標的，該案之全部內容係以引用方式併入本文。

熟習此項技術者應瞭解，可取決於設計需求及其他因數發生各種修改、組合、子組合及變更，只要該等修改、組合、子組合及變更係在隨附申請專利範圍或其等效物之範疇內。

【符號說明】

3	感測器基板	
9	電路基板	
10、71	固態成像器件	
11	第一半導體晶片單元	
12	像素區域	
13	第二半導體晶片單元	
14	控制電路	
15	邏輯電路	
21、22、23、24、61、62、63、64、68	傳送閘極電極	
25	放大閘極電極	
26	選擇閘極電極	
27、29、52	擴散區域	
28	擴散區域	
31、41	佈線層	
32、34、42、44、46、54、65、67	插塞	
33、43、47、48、53、56、66	佈線	

35	第一電極	
36、37	區域	
38	TRG佈線	
39	第三電極	
39A至39E	電極	
45	第二電極	
49	第四電極	
51	重設閘極電極	
55	GND佈線	
57	VDD佈線	
69	元件隔離單元	
70	相機	
72	光學系統	
73	快門器件	
74	驅動電路	
75	信號處理電路	
81	井	
82	GND終端	
83	插塞	
FD、FD1、FD2	浮動擴散	
PD1、PD2、PD3、PD4、PD5、PD6、PD7、PD8	光二極體	
Tr1、Tr2、Tr3、Tr4、Tr8、Tr9、Tr10、Tr11	傳送電晶體	
Tr5	放大電晶體	
Tr6	選擇電晶體	
Tr7	重設電晶體	
TRG	傳送閘極電極	

申請專利範圍

1. 一種固態成像器件，其包括：

一第一佈線層，其形成於一感測器基板上；及

一第二佈線層，其形成於一電路基板上，其中

該感測器基板耦合至該電路基板，該第一佈線層及該第二佈線層定位在該感測器基板與該電路基板之間，其中

一第一電極形成在該第一佈線層之一表面上，

一第二電極形成在該第二佈線層之一表面上，

該第一電極電接觸該第二電極，

該第一電極包含在平行於該第一佈線層之一表面之一第一方向上延伸之一第一導體層，

該第二電極包含在平行於該第二佈線層之一表面之一第二方向上延伸之一第二導體層，

該第一電極之形狀係矩形，

該第二電極之形狀係矩形，及

該第一方向垂直於該第二方向。

2. 如請求項1之固態成像器件，其中

在該感測器基板中形成一浮動擴散，且一第一電導體將該浮動擴散連接至該第一電極。

3. 如請求項1之固態成像器件，其中

一第二電導體將該第二電極連接至一放大電晶體之一閘極電極。

4. 如請求項1之固態成像器件，其中

在該感測器基板中形成一第一光二極體及一第二光二極體，該第一光二極體與該第二光二極體共用一放大電晶體。

5. 如請求項1之固態成像器件，其中

在平行於該第一佈線層之一表面之一方向上，其中形成該第一電極及該第二電極之一區域之一寬度小於其中形成該第一光二極體及該第二光二極體之一區域之一寬度。

6. 如請求項2之固態成像器件，其中

在平行於該第一佈線層之一表面之一平面中，該第一電極之一截面積大於該第一電導體之一截面積。

7. 如請求項3之固態成像器件，其中

在平行於該第一佈線層之一表面之一平面中，該第二電極之一截面積大於該第二電導體之一截面積。

8. 如請求項2之固態成像器件，其中

在平行於該第一佈線層之一表面之一平面中，該第一電極或該第二電極之至少一者之一截面積大於該浮動擴散區域之一截面積。

9. 一種固態成像器件，其包括：

一第一佈線層，其形成於一感測器基板上；及

一第二佈線層，其形成於一電路基板上，其中

該感測器基板耦合至該電路基板，該第一佈線層及該第二佈線層定位在該感測器基板與該電路基板之間，其中

一第一電極形成在該第一佈線層之一表面上，

一第二電極形成在該第二佈線層之一表面上，

該第一電極電接觸該第二電極，

該第一電極包含形成於平行於該第一佈線層之一表面之一第一方向上之一第一導體層部分及形成於平行於該第一佈線層之該表面之一第二方向上之一第二導體層部分，該第一導體層部分與該第二導體層部分相交，且平行於該第一佈線層

之該表面之該第一方向垂直於平行於該第一佈線層之該表面之該第二方向，

該第二電極包含形成於平行於該第二佈線層之一表面之一第一方向上之一第三導體層部分及形成於平行於該第二佈線層之該表面之一第二方向上之一第四導體層部分，該第三導體層部分與該第四導體層部分相交，且平行於該第二佈線層之該表面之該第一方向垂直於平行於該第二佈線層之該表面之該第二方向，及

該第一導體層部分平行於該第三導體層部分且該第二導體層部分平行於該第四導體層部分。

10. 一種固態成像器件，其包括：

一第一佈線層，其形成於一感測器基板上；及

一第二佈線層，其形成於一電路基板上，其中

該感測器基板耦合至該電路基板，該第一佈線層及該第二佈線層定位在該感測器基板與該電路基板之間，其中

一第一電極形成在該第一佈線層之一表面上，

一第二電極形成在該第二佈線層之一表面上，

該第一電極電接觸該第二電極，

該第一電極形成為一第一晶格形狀，

該第二電極形成為一第二晶格形狀，及

在平行於該第一佈線層之一表面之一方向上，該第一電極之一中心自該第二電極之一中心偏移。

11. 一種固態成像器件，其包括：

一第一佈線層，其形成於一感測器基板上；及

一第二佈線層，其形成於一電路基板上，其中

該感測器基板耦合至該電路基板，該第一佈線層及該第二

佈線層定位在該感測器基板與該電路基板之間，其中
 一第一電極形成在該第一佈線層之一表面上，
 一第二電極形成在該第二佈線層之一表面上，
 該第一電極電接觸該第二電極，
 該第一電極形成為一第一網格形狀，
 該第二電極形成為一第二網格形狀，及
 在平行於該第一佈線層之一表面之一方向上，該第一電極之一中心自該第二電極之一中心偏移。

12. 一種固態成像器件，其包括：

一感測器基板，其黏合至一電路基板；一第一佈線層，其形成於該感測器基板之一表面上；及一第二佈線層，其形成於該電路基板之一表面上，該第一佈線層及該第二佈線層係介於該感測器基板與該電路基板之間，其中

在該第一佈線層與該感測器基板相對之一表面上形成一第一接觸電極，且在該第二佈線層與該電路基板相對之一表面上形成一第二電極，

該第一電極電接觸該第二電極，

該第一電極包含在平行於該第一佈線層之一表面之一第一方向上延伸之一第一導體層，

該第二電極包含在平行於該第二佈線層之一表面之一第二方向上延伸之一第二導體層，

該第一電極之形狀係矩形，

該第二電極之形狀係矩形，及

該第一方向垂直於該第二方向。

13. 一種固態成像器件，其包括：

一感測器基板，其黏合至一電路基板；一第一佈線層，其形

成於該感測器基板之一表面上；及一第二佈線層，其形成於該電路基板之一表面上，該第一佈線層及該第二佈線層係介於該感測器基板與該電路基板之間，其中

在該第一佈線層與該感測器基板相對之一表面上形成一第一接觸電極，且在該第二佈線層與該電路基板相對之一表面上形成一第二電極，

該第一電極電接觸該第二電極，

該第一電極包含形成於平行於該第一佈線層之一表面之一第一方向上之一第一導體層部分及形成於平行於該第一佈線層之該表面之一第二方向上之一第二導體層部分，該第一導體層部分與該第二導體層部分相交，且平行於該第一佈線層之該表面之該第一方向垂直於平行於該第一佈線層之該表面之該第二方向，

該第二電極包含形成於平行於該第二佈線層之一表面之一第一方向上之一第三導體層部分及形成於平行於該第二佈線層之該表面之一第二方向上之一第四導體層部分，該第三導體層部分與該第四導體層部分相交，且平行於該第二佈線層之該表面之該第一方向垂直於平行於該第二佈線層之該表面之該第二方向，及

該第一導體層部分平行於該第三導體層部分且該第二導體層部分平行於該第四導體層部分。

14. 一種固態成像器件，其包括：

一感測器基板，其黏合至一電路基板；一第一佈線層，其形成於該感測器基板之一表面上；及一第二佈線層，其形成於該電路基板之一表面上，該第一佈線層及該第二佈線層係介於該感測器基板與該電路基板之間，其中

在該第一佈線層與該感測器基板相對之一表面上形成一第一接觸電極，且在該第二佈線層與該電路基板相對之一表面上形成一第二電極，

該第一電極電接觸該第二電極，

該第一電極形成為一第一晶格形狀，

該第二電極形成為一第二晶格形狀，及

在平行於該第一佈線層之一表面之一方向上，該第一電極之一中心自該第二電極之一中心偏移。

15. 一種固態成像器件，其包括：

一感測器基板，其黏合至一電路基板；一第一佈線層，其形成於該感測器基板之一表面上；及一第二佈線層，其形成於該電路基板之一表面上，該第一佈線層及該第二佈線層係介於該感測器基板與該電路基板之間，其中

在該第一佈線層與該感測器基板相對之一表面上形成一第一接觸電極，且在該第二佈線層與該電路基板相對之一表面上形成一第二電極，

該第一電極電接觸該第二電極，

該第一電極形成為一第一網格形狀，

該第二電極形成為一第二網格形狀，及

在平行於該第一佈線層之一表面之一方向上，該第一電極之一中心自該第二電極之一中心偏移。

16. 一種用於製造一固態成像器件之方法，該方法包括以下步驟：

在一感測器基板上形成一第一佈線層；

在一電路基板上形成一第二佈線層；

在該第一佈線層之一表面上形成一第一電極；

在該第二佈線層之一表面上形成一第二電極；及

使用介於該感測器基板與該電路基板之間之該第一佈線層及該第二佈線層將該感測器基板耦合至該電路基板，其中

該第一電極經形成以包含在平行於該第一佈線層之一表面之一第一方向上延伸之一第一導體層，

該第二電極經形成以包含在平行於該第二佈線層之一表面之一第二方向上延伸之一第二導體層，

該第一電極形成為矩形，

該第二電極形成為矩形，及

該第一方向垂直於該第二方向。

17. 如請求項16之方法，其中

在該感測器基板中形成一浮動擴散區域，

及形成一第一電導體以將該浮動擴散區域連接至該第一電極。

18. 如請求項16之方法，其中

形成一第二電導體以將該第二電極連接至一放大電晶體之一閘極電極。

19. 如請求項16之方法，其中

在該感測器基板中形成一第一光二極體及一第二光二極體，該第一光二極體與該第二光二極體共用一放大電晶體。

20. 如請求項16之方法，其中

在平行於該第一佈線層之一表面之一方向上，其中形成該第一電極及該第二電極之區域之一寬度小於其中形成該第一光二極體及該第二光二極體之一區域之一寬度。

21. 如請求項17之方法，其中

在平行於該第一佈線層之一表面之一平面中，該第一電極之一截面積經形成大於該第一電導體之一截面積。

22. 如請求項18之方法，其中

在平行於該第一佈線層之一表面之一平面中，該第二電極之一截面積經形成大於該第二電導體之一截面積。

23. 如請求項17之方法，其中

在平行於該第一佈線層之一表面之一平面中，該第一電極或該第二電極之至少一者之一截面積經形成大於該浮動擴散區域之一截面積。

24. 一種用於製造一固態成像器件之方法，該方法包括以下步驟：

在一感測器基板上形成一第一佈線層；

在一電路基板上形成一第二佈線層；

在該第一佈線層之一表面上形成一第一電極；

在該第二佈線層之一表面上形成一第二電極；及

使用介於該感測器基板與該電路基板之間之該第一佈線層及該第二佈線層將該感測器基板耦合至該電路基板，其中

該第一電極經形成以包含形成於平行於該第一佈線層之一表面之一第一方向上之一第一導體層部分及形成於平行於該第一佈線層之該表面之一第二方向上之一第二導體層部分，該第一導體層部分與該第二導體層部分相交，且平行於該第一佈線層之該表面之該第一方向垂直於平行於該第一佈線層之該表面之該第二方向，

該第二電極經形成以包含形成於平行於該第二佈線層之一表面之一第一方向上之一第三導體層部分及形成於平行於該第二佈線層之該表面之一第二方向上之一第四導體層部分，該第三導體層部分與該第四導體層部分相交，且平行於該第二佈線層之該表面之該第一方向垂直於平行於該第二佈線層之該表面之該第二方向，及

該第一導體層部分經形成平行於該第三導體層部分且該第二導體層部分經形成平行於該第四導體層部分。

25. 一種用於製造一固態成像器件之方法，該方法包括以下步驟：

在一感測器基板上形成一第一佈線層；

在一電路基板上形成一第二佈線層；

在該第一佈線層之一表面上形成一第一電極；

在該第二佈線層之一表面上形成一第二電極；及

使用介於該感測器基板與該電路基板之間之該第一佈線層及該第二佈線層將該感測器基板耦合至該電路基板，其中

該第一電極形成為一第一晶格形狀，

該第二電極形成為一第二晶格形狀，及

在平行於該第一佈線層之一表面之一方向上，該第一電極之一中心經形成自該第二電極之一中心偏移。

26. 一種用於製造一固態成像器件之方法，該方法包括以下步驟：

在一感測器基板上形成一第一佈線層；

在一電路基板上形成一第二佈線層；

在該第一佈線層之一表面上形成一第一電極；

在該第二佈線層之一表面上形成一第二電極；及

使用介於該感測器基板與該電路基板之間之該第一佈線層及該第二佈線層將該感測器基板耦合至該電路基板，其中

該第一電極形成為一第一網格形狀，

該第二電極形成為一第二網格形狀，及

在平行於該第一佈線層之一表面之一方向上，該第一電極之一中心經形成自該第二電極之一中心偏移。

圖式

10

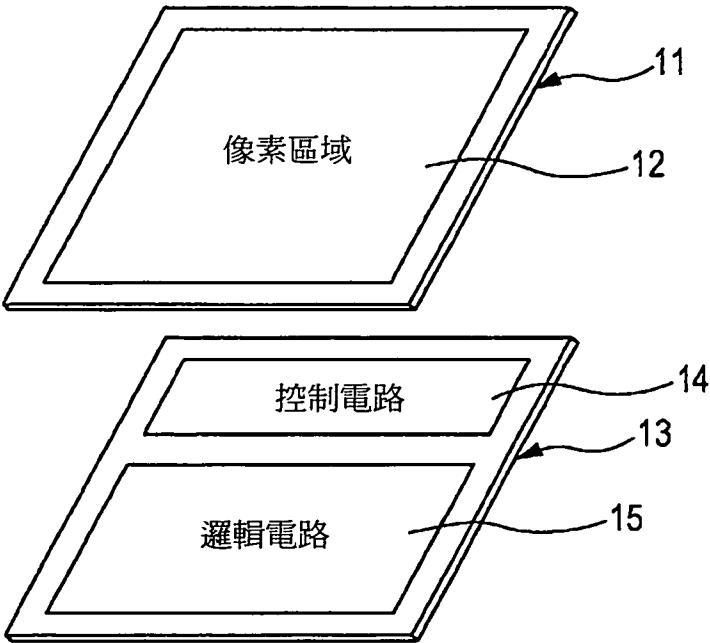


圖1

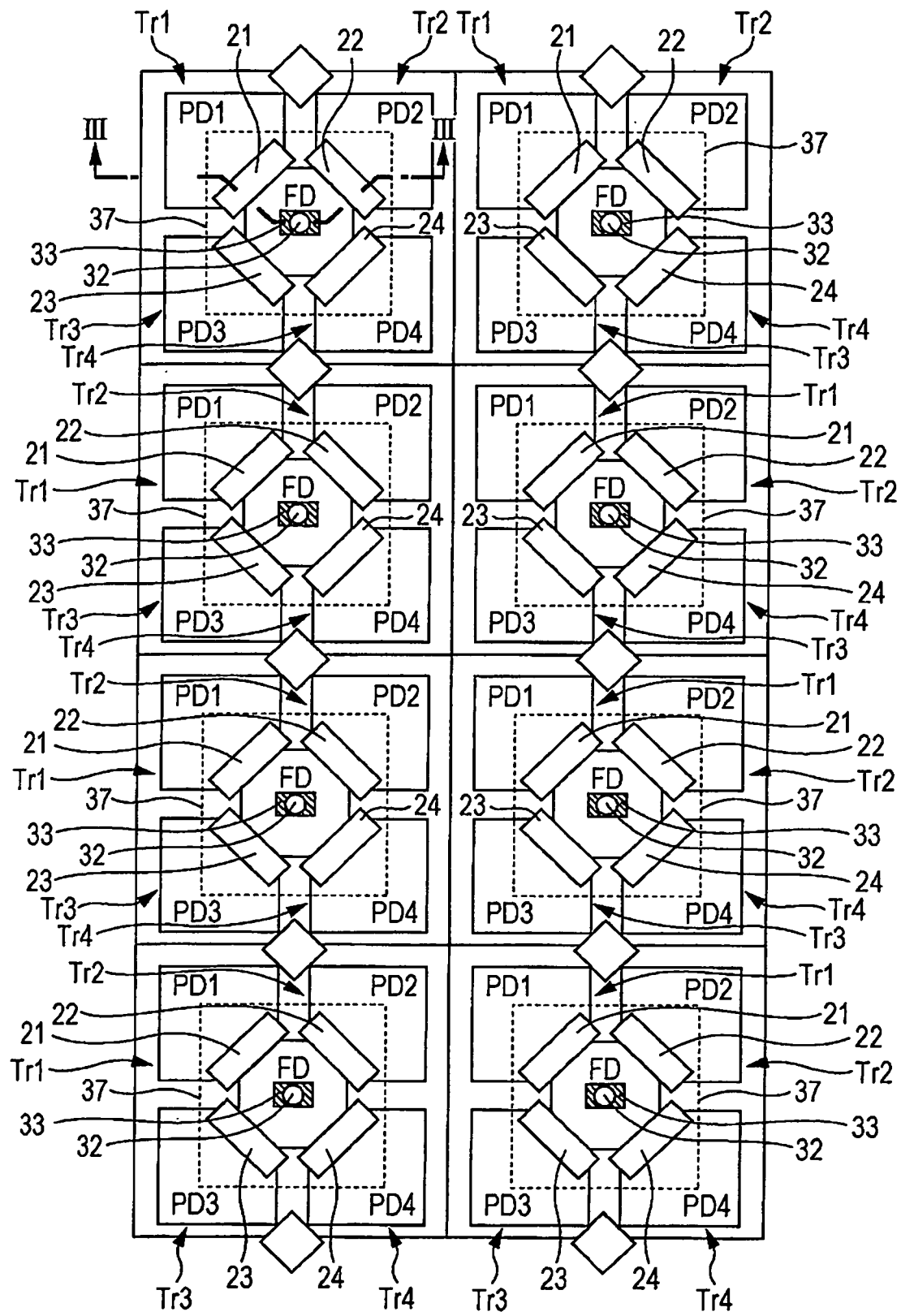


圖2

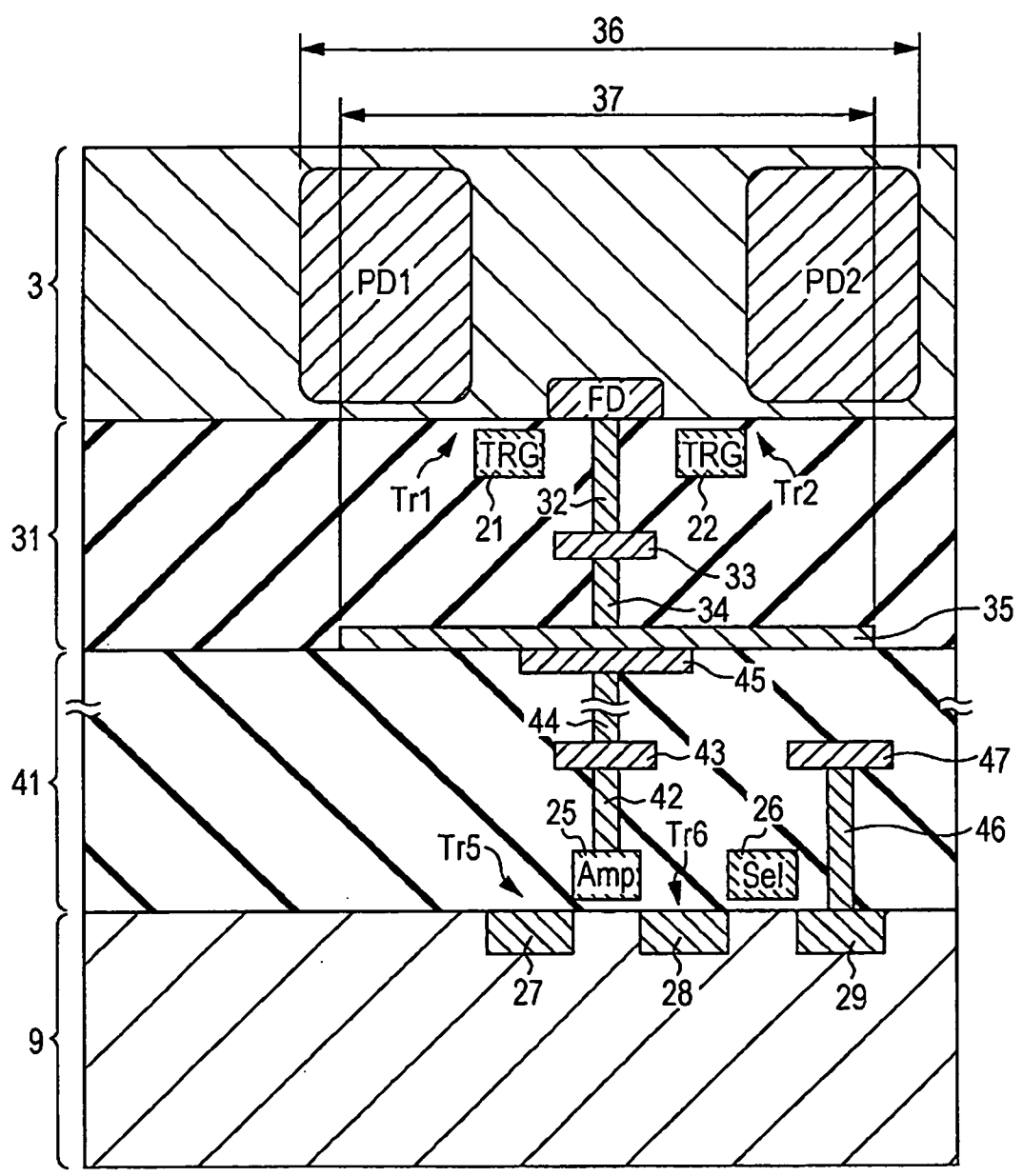


圖3

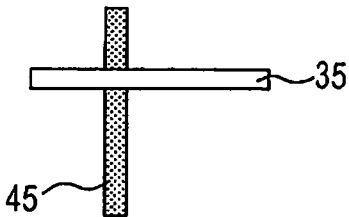


圖4A

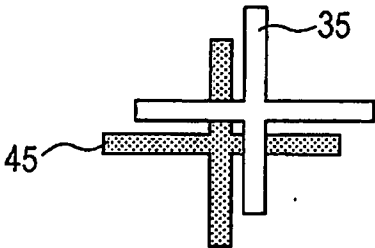


圖4B

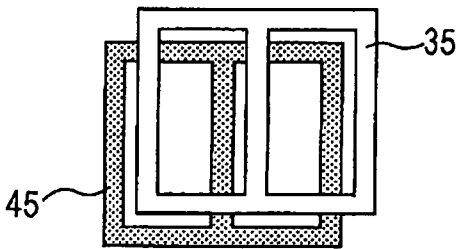


圖4C

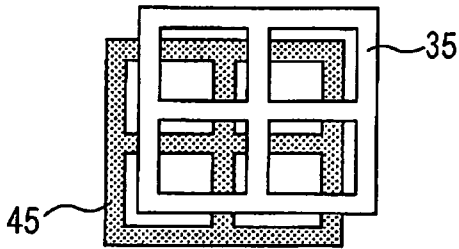


圖4D

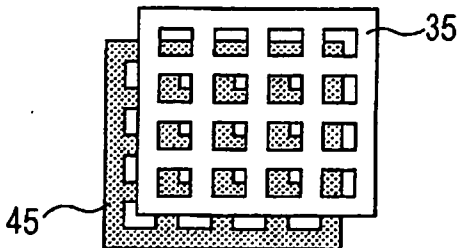


圖4E

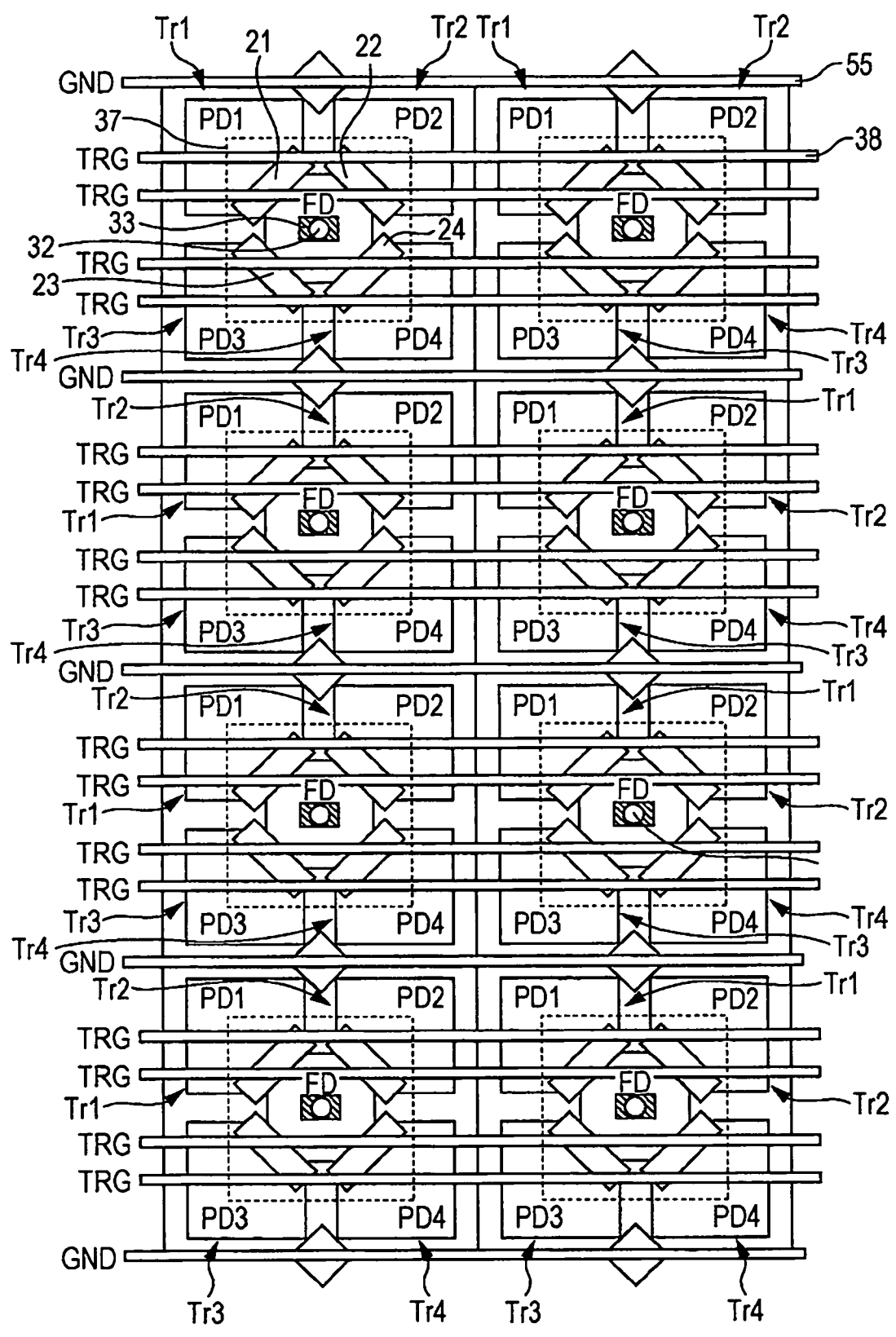


圖5

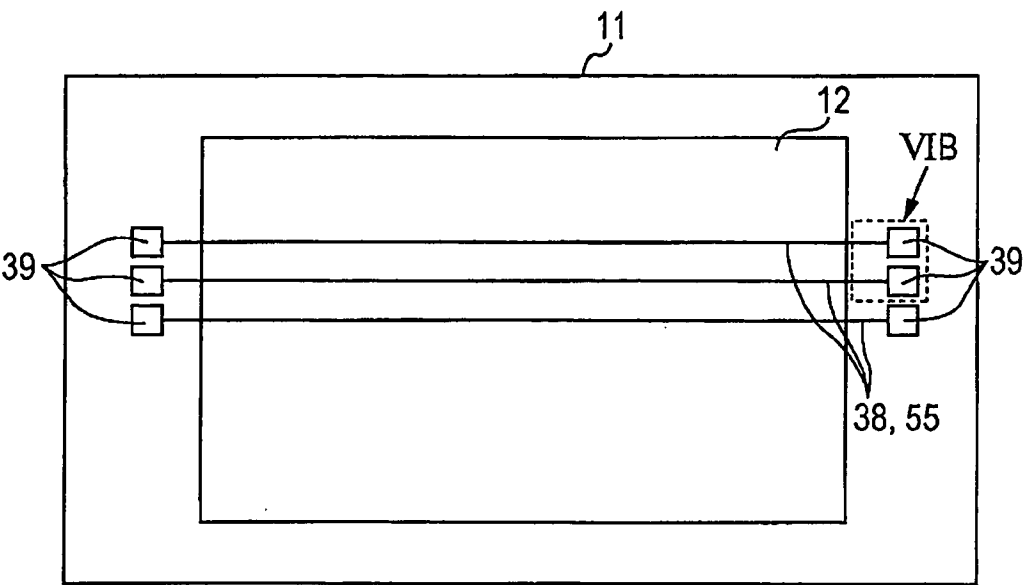


圖6A

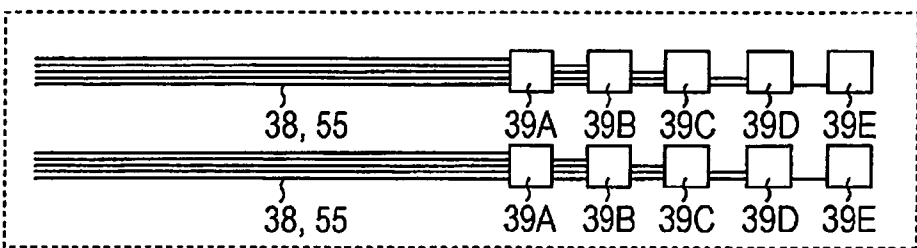


圖6B

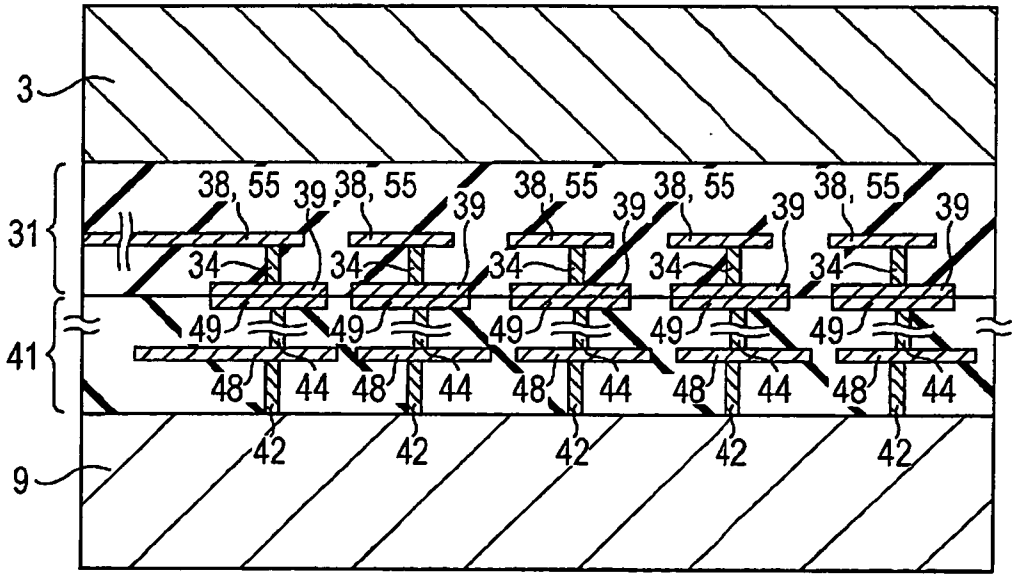


圖6C

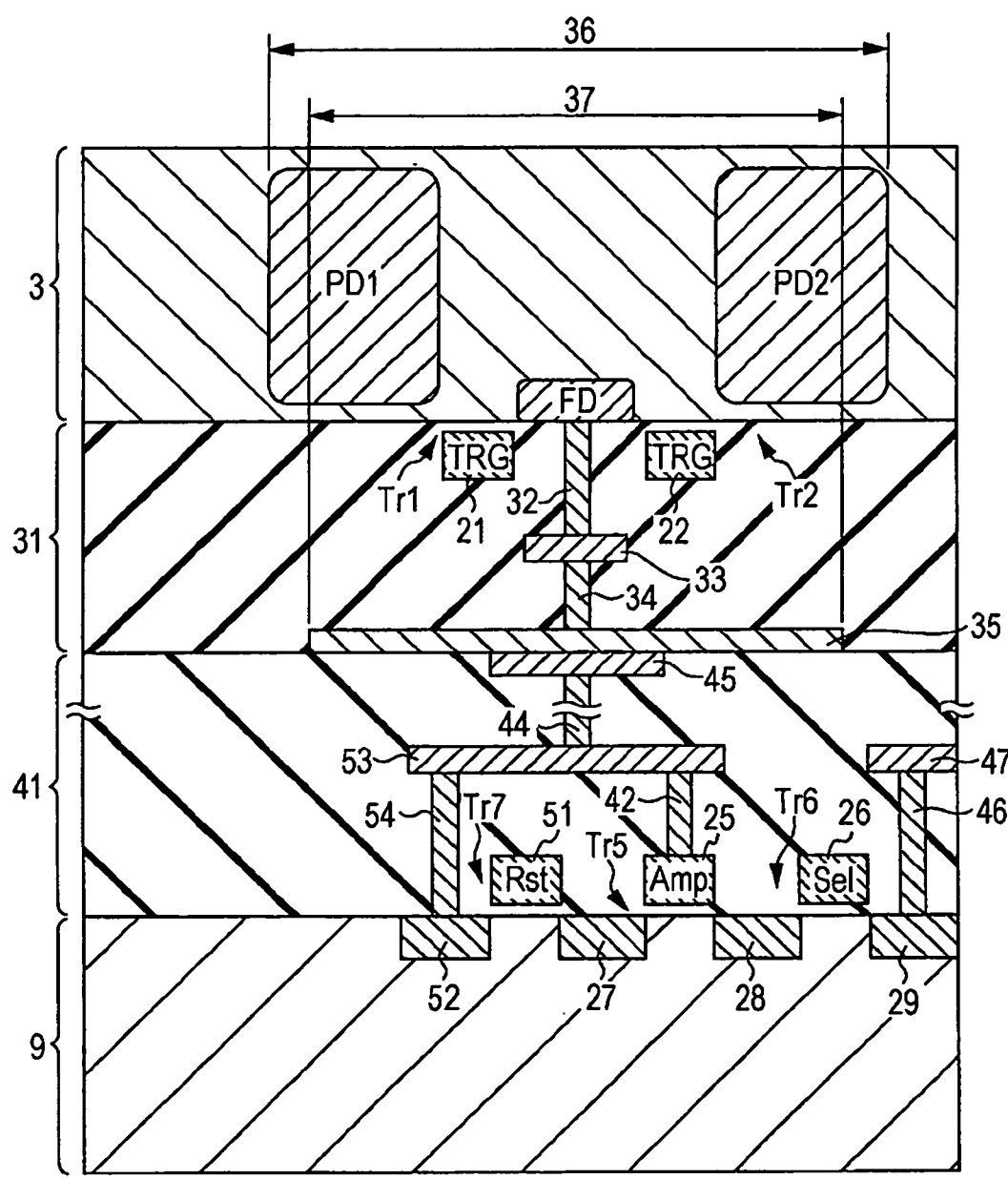


圖7

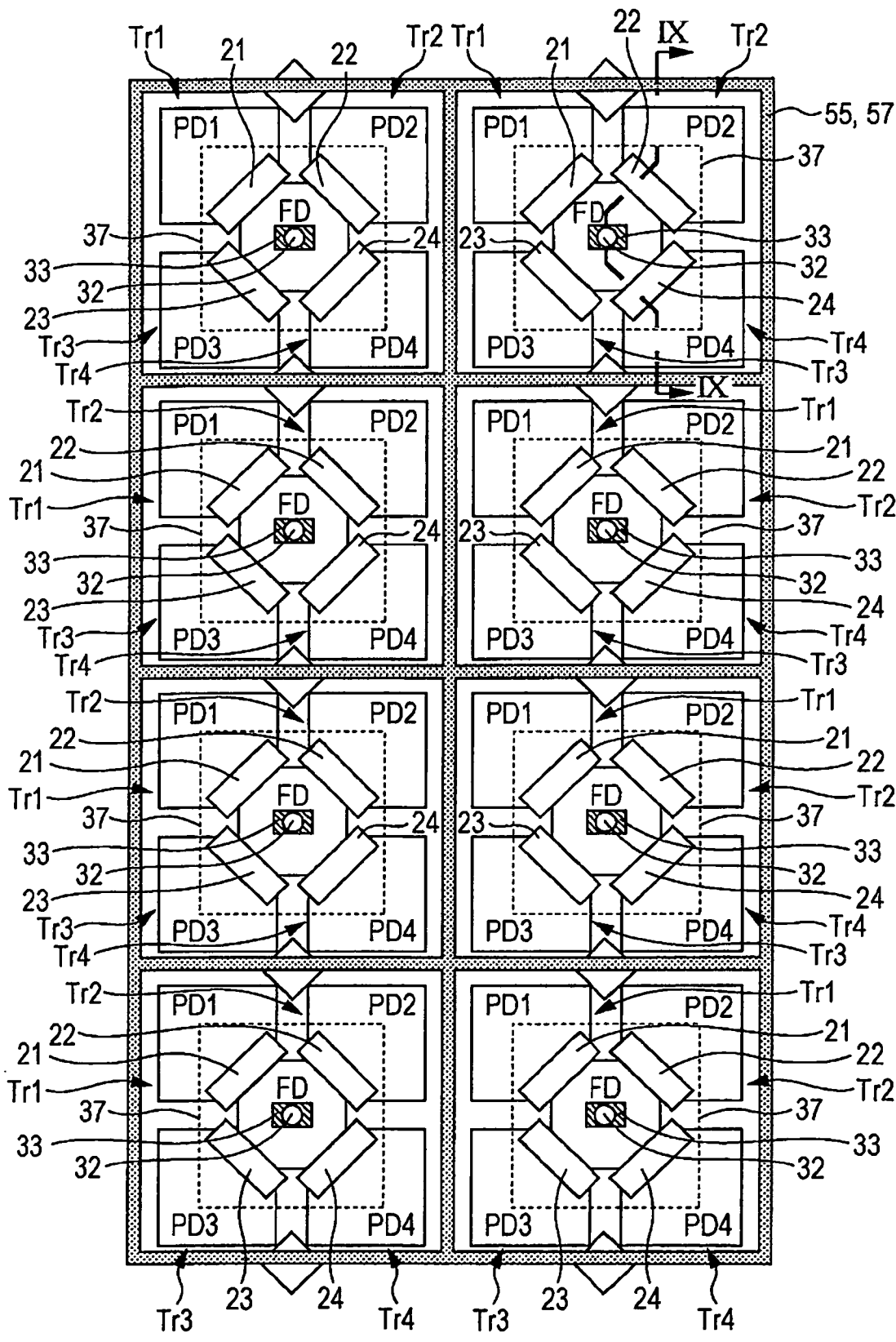


圖 8

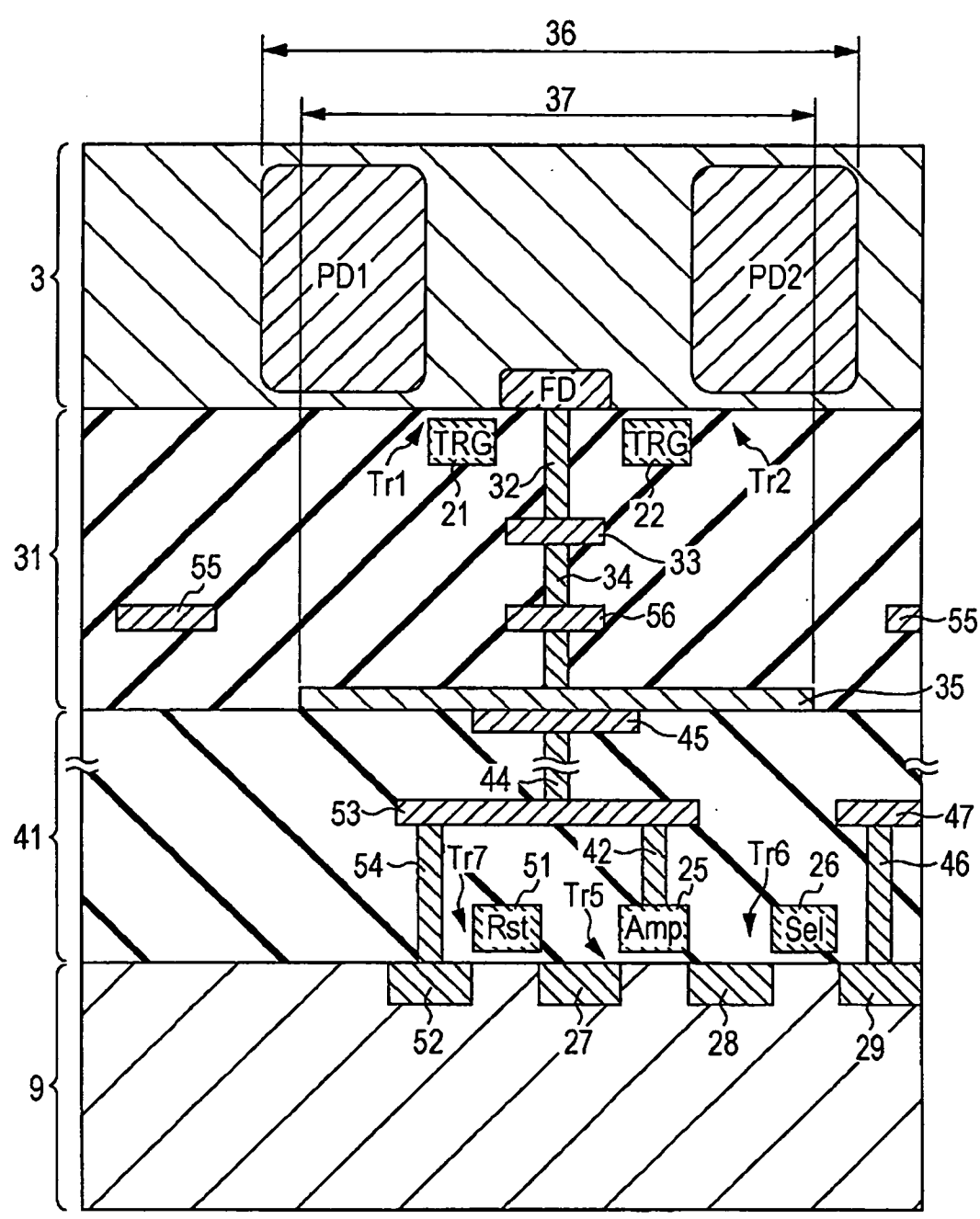


圖9

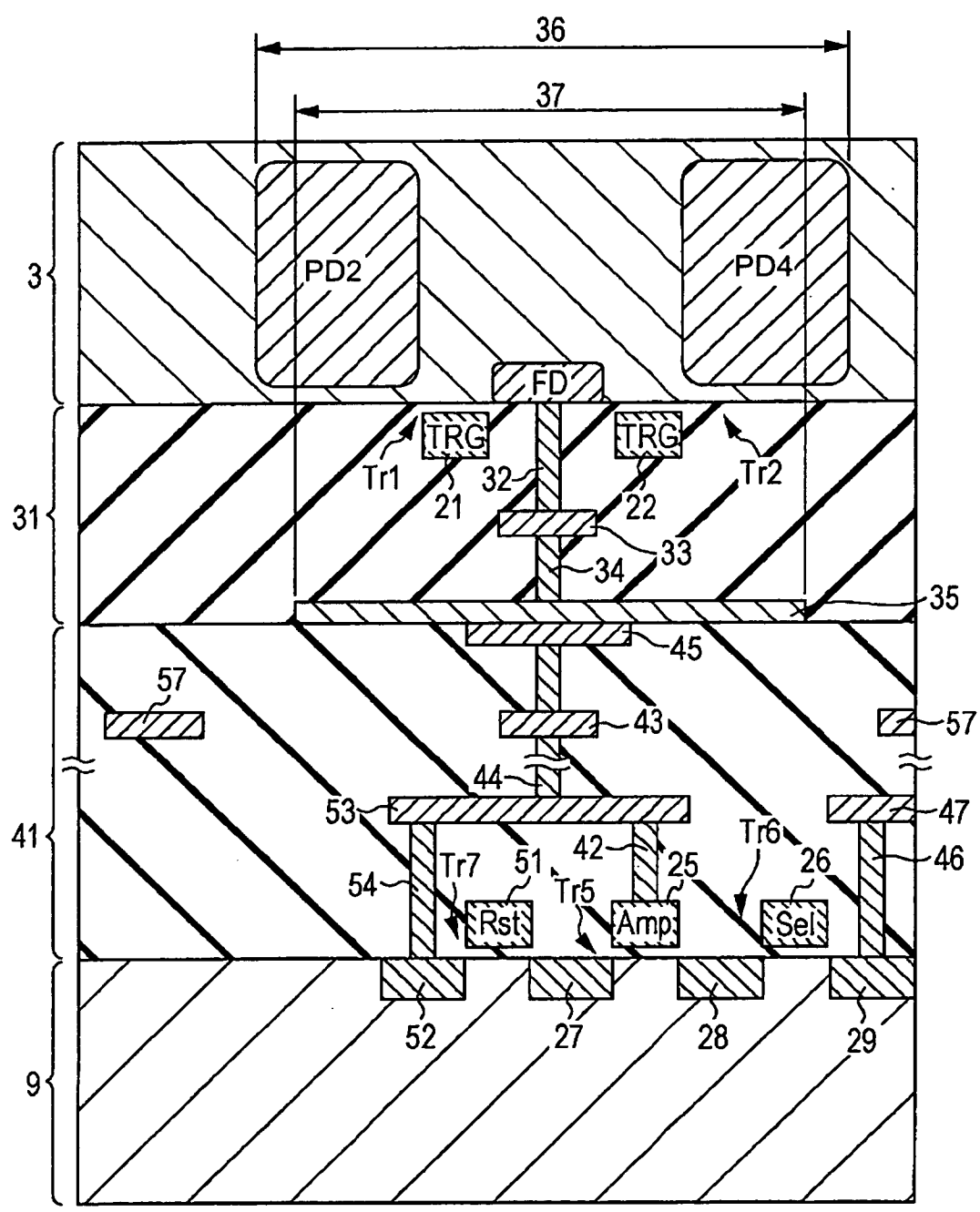


圖10

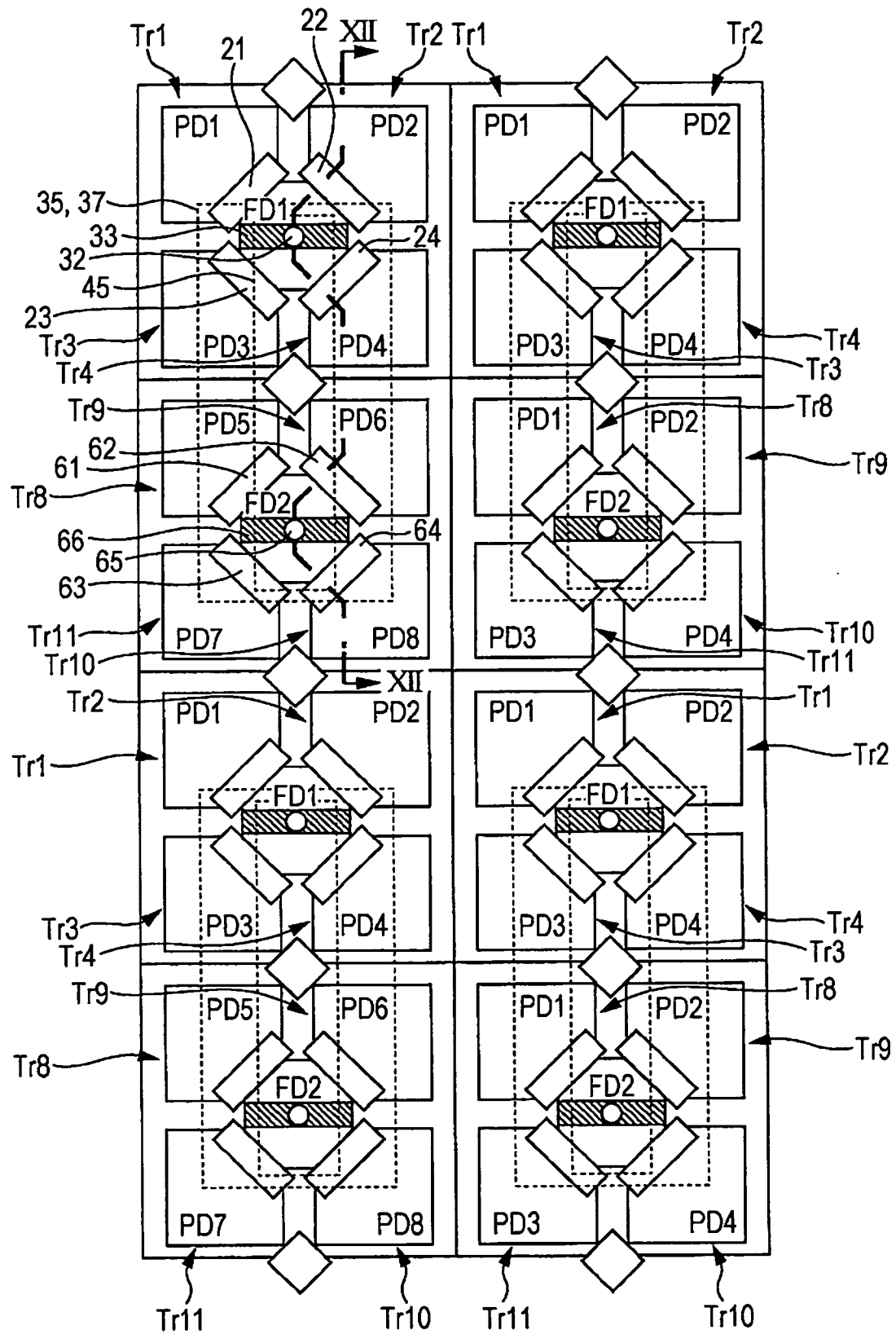


圖11

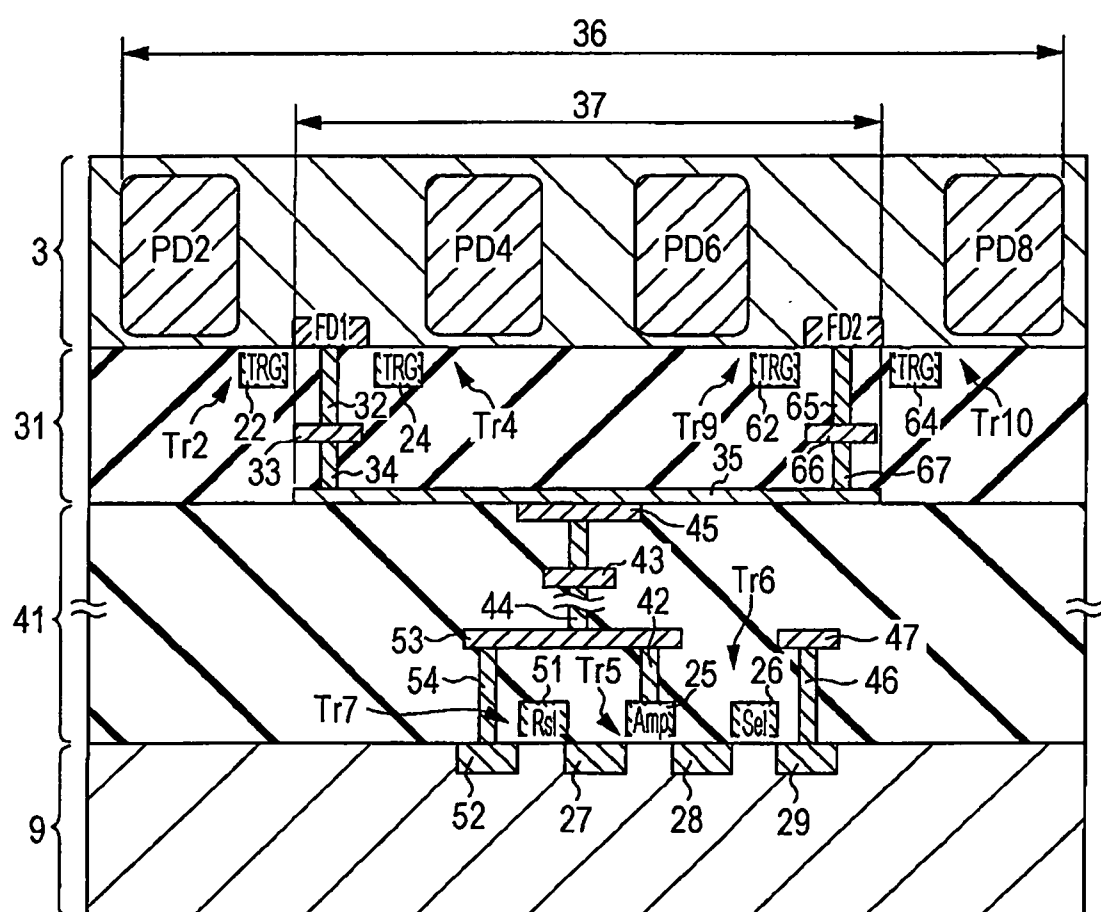


圖12

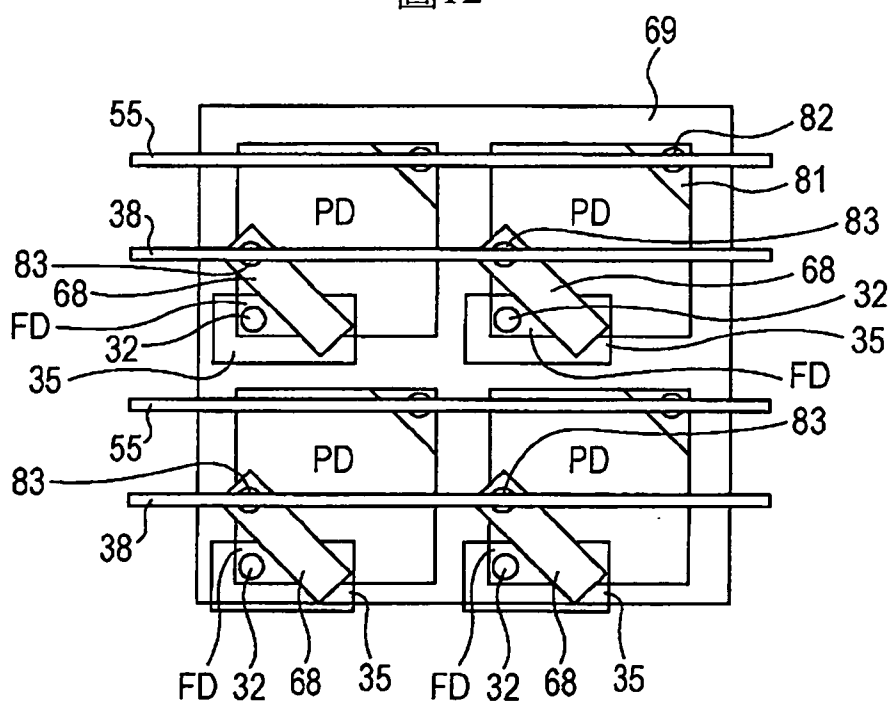


圖13

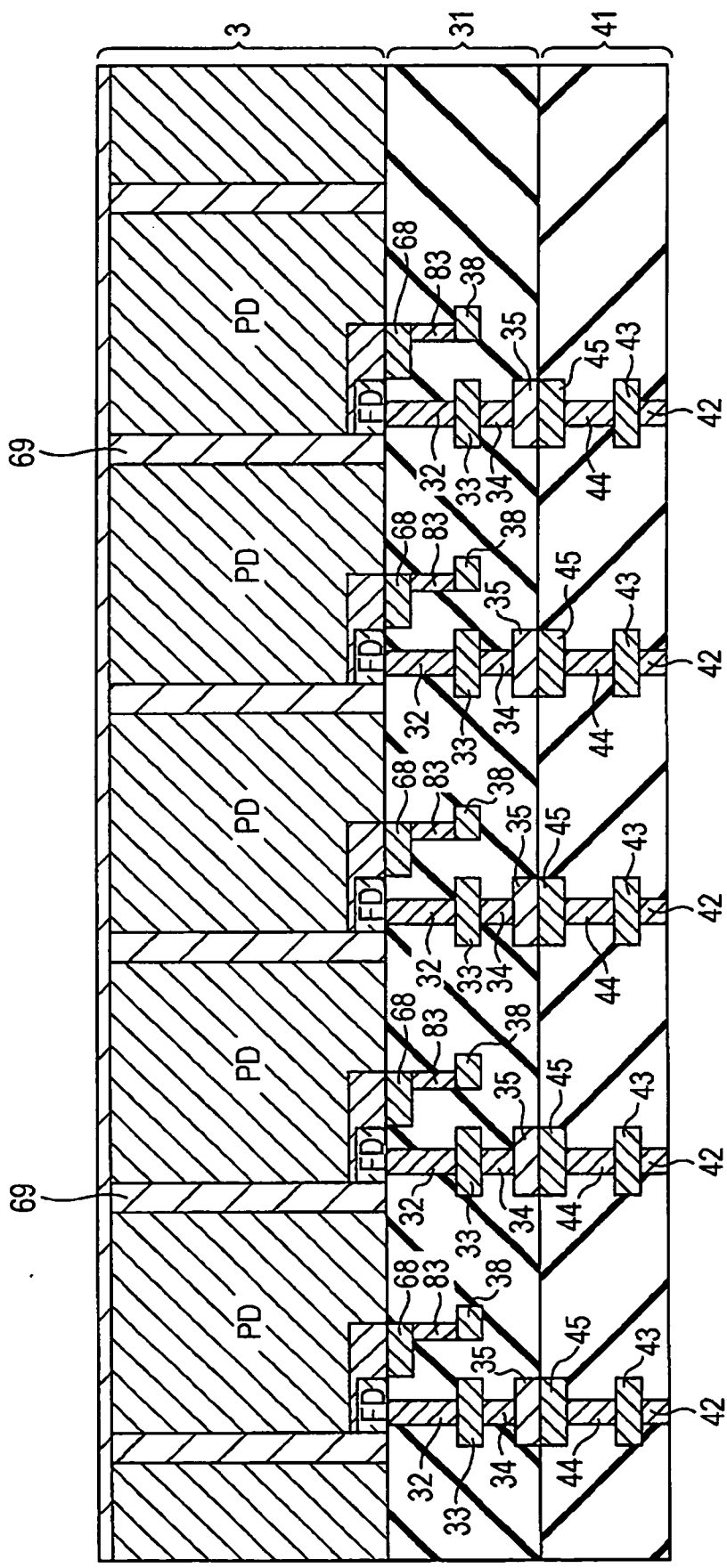


圖14

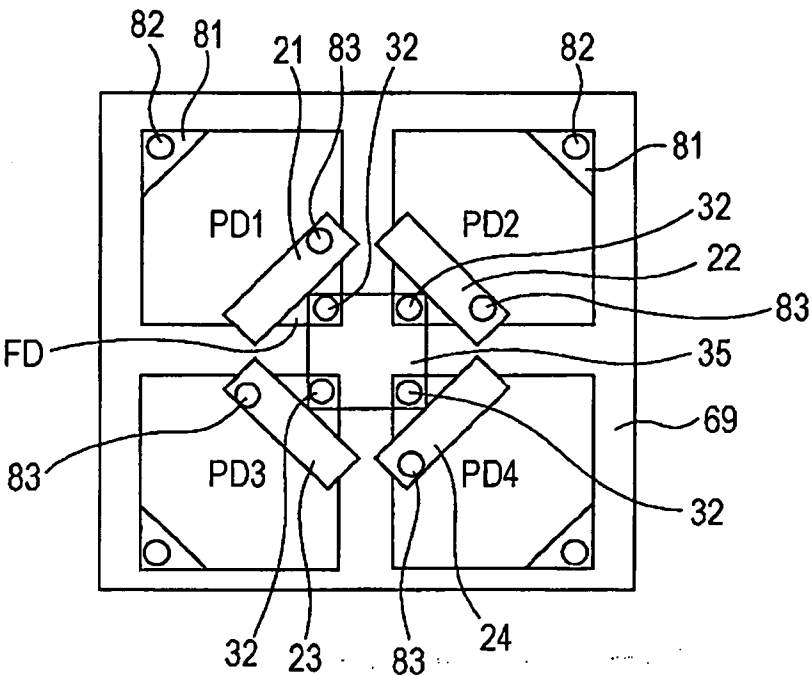


圖15

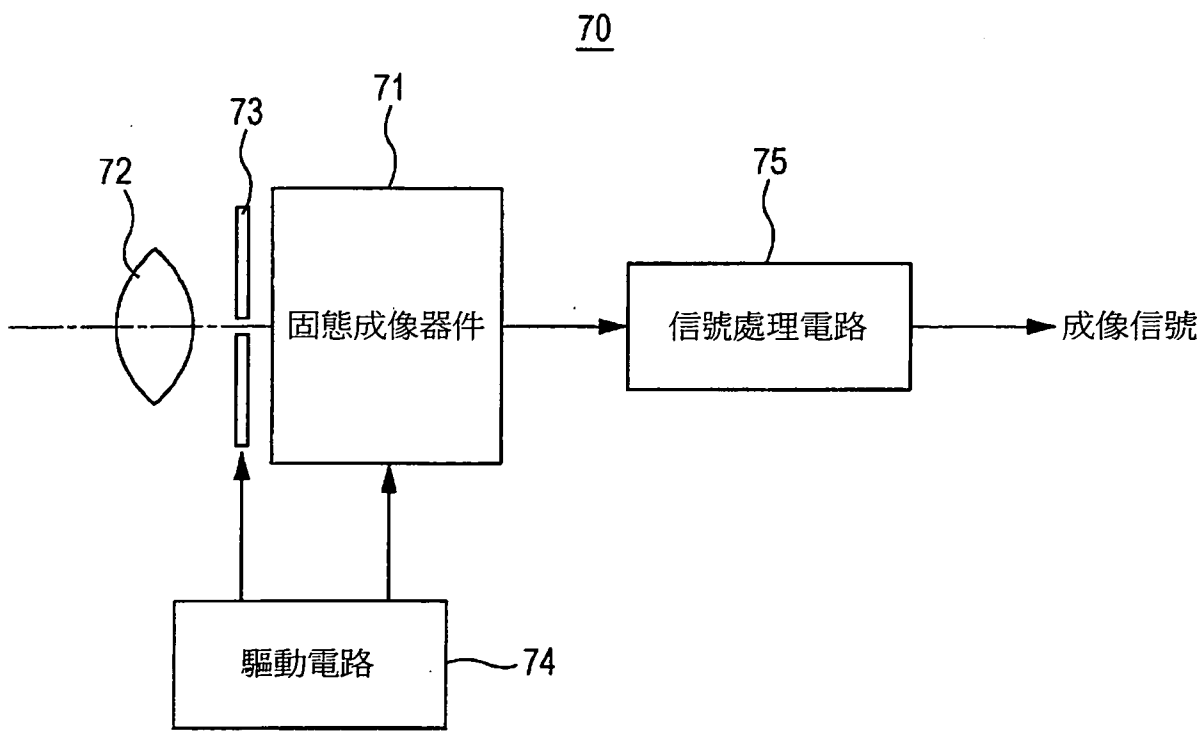


圖16