

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2017-511971

(P2017-511971A)

(43) 公表日 平成29年4月27日(2017.4.27)

(51) Int.Cl.		F I		テーマコード (参考)
H O 1 L 23/12 (2006.01)		H O 1 L 23/12	5 O 1 P	5 F O 3 3
H O 1 L 25/065 (2006.01)		H O 1 L 25/08	C	
H O 1 L 25/07 (2006.01)		H O 1 L 21/88	T	
H O 1 L 25/18 (2006.01)		H O 1 L 21/88	J	
H O 1 L 23/522 (2006.01)				

審査請求 有 予備審査請求 有 (全 43 頁) 最終頁に続く

(21) 出願番号	特願2016-550191 (P2016-550191)	(71) 出願人	507364838
(86) (22) 出願日	平成27年2月11日 (2015.2.11)		クアルコム, インコーポレイテッド
(85) 翻訳文提出日	平成28年8月4日 (2016.8.4)		アメリカ合衆国 カリフォルニア 921
(86) 国際出願番号	PCT/US2015/015421		21 サン ディエゴ モアハウス ドラ
(87) 国際公開番号	W02015/123301		イブ 5775
(87) 国際公開日	平成27年8月20日 (2015.8.20)	(74) 代理人	100108453
(31) 優先権主張番号	61/939,523		弁理士 村山 靖彦
(32) 優先日	平成26年2月13日 (2014.2.13)	(74) 代理人	100163522
(33) 優先権主張国	米国 (US)		弁理士 黒田 晋平
(31) 優先権主張番号	14/274,517	(72) 発明者	ジェ・シク・リー
(32) 優先日	平成26年5月9日 (2014.5.9)		アメリカ合衆国・カリフォルニア・921
(33) 優先権主張国	米国 (US)		21-1714・サン・ディエゴ・モアハ
			ウス・ドライブ・5775

最終頁に続く

(54) 【発明の名称】 封止層を横切るサイドバリア層を有するビアを備える集積デバイス

(57) 【要約】

いくつかの新規の特徴は、封止層と、封止層を横切るビア構造と、パッドを含む集積デバイスに関する。ビア構造は、第1の側面と、第2の側面と、第3の側面とを含むビアを含む。ビア構造は、ビアの少なくとも第1の側面と第3の側面を囲むバリア層も含む。パッドは、ビア構造のバリア層に直接結合される。いくつかの実装形態では、集積デバイスは、封止層の第1の表面に結合された第1の誘電体層を含む。いくつかの実装形態では、集積デバイスは、封止層の第1の表面に結合された基板を含む。いくつかの実装形態では、集積デバイスは、基板に結合された第1のダイを含み、封止層は、第1のダイを封止する。いくつかの実装形態では、ビアは、パッドとして動作するように構成された部分を含む。

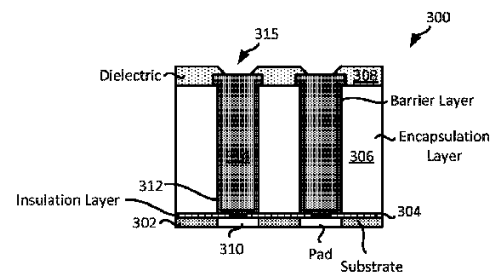


FIG. 3

【特許請求の範囲】**【請求項 1】**

封止層と、

前記封止層を横切るビア構造であって、

第 1 の側面と、第 2 の側面と、第 3 の側面とを備えるビアと、

前記ビアの少なくとも前記第 1 の側面と前記第 3 の側面を囲むバリア層とを備えるビア構造と、

前記ビア構造の前記バリア層に直接結合されたパッドとを備える集積デバイス。

【請求項 2】

前記封止層の第 1 の表面に結合された第 1 の誘電体層をさらに備える、請求項 1 に記載の集積デバイス。 10

【請求項 3】

前記封止層の第 2 の表面に結合された第 2 の誘電体層をさらに備える、請求項 2 に記載の集積デバイス。

【請求項 4】

前記封止層の第 1 の表面に結合された基板をさらに備える、請求項 1 に記載の集積デバイス。

【請求項 5】

前記基板に結合された第 1 のダイをさらに備え、前記封止層は、前記第 1 のダイを封止する、請求項 4 に記載の集積デバイス。 20

【請求項 6】

前記ビア構造は充填材をさらに備える、請求項 4 に記載の集積デバイス。

【請求項 7】

前記ビアはシード層を備える、請求項 1 に記載の集積デバイス。

【請求項 8】

前記ビアは、パッドとして動作するように構成された部分を備える、請求項 1 に記載の集積デバイス。

【請求項 9】

少なくともインターポーザ、パッケージデバイス、および / またはパッケージオンパッケージデバイスのうちの 1 つを備える、請求項 1 に記載の集積デバイス。 30

【請求項 10】

音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、通信デバイス、モバイルデバイス、モバイルフォン、スマートフォン、携帯情報端末、固定位置端末、タブレットコンピュータ、および / またはラップトップコンピュータのうちの少なくとも 1 つに組み込まれる、請求項 1 に記載の集積デバイス。

【請求項 11】

封止層と、

前記封止層を横切るビア構造であって、

第 1 の側面と、第 2 の側面と、第 3 の側面とを備えるビアと、

前記ビアの少なくとも前記第 1 の側面と前記第 3 の側面を囲むバリア手段とを備えるビア構造と、 40

前記ビア構造の前記バリア手段に直接結合されたパッドとを備える装置。

【請求項 12】

前記封止層の第 1 の表面に結合された第 1 の誘電体層をさらに備える、請求項 11 に記載の装置。

【請求項 13】

前記封止層の第 2 の表面に結合された第 2 の誘電体層をさらに備える、請求項 12 に記載の装置。

【請求項 14】

前記封止層の第 1 の表面に結合された基板をさらに備える、請求項 11 に記載の装置。 50

【請求項 15】

前記基板に結合された第1のダイをさらに備え、前記封止層は、前記第1のダイを封止する、請求項14に記載の装置。

【請求項 16】

前記ビア構造は充填材手段をさらに備える、請求項11に記載の装置。

【請求項 17】

前記ビアはシード層を備える、請求項11に記載の装置。

【請求項 18】

前記ビアは、パッドとして動作するように構成された部分を備える、請求項11に記載の装置。

10

【請求項 19】

少なくともインターポーザ、パッケージデバイス、および/またはパッケージオンパッケージデバイスのうちの1つを備える、請求項11に記載の装置。

【請求項 20】

音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、通信デバイス、モバイルデバイス、モバイルフォン、スマートフォン、携帯情報端末、固定位置端末、タブレットコンピュータ、および/またはラップトップコンピュータのうちの少なくとも1つに組み込まれる、請求項11に記載の装置。

【請求項 21】

集積デバイスを製作するための方法であって、
基板上にパッドを形成するステップと、
前記基板上に封止層を形成するステップと、
前記封止層内にビア構造を形成するステップとを含み、前記ビア構造を形成する前記ステップは、

20

前記封止層内にバリア層を形成するステップと、

前記バリア層上にビアを形成するステップとを含み、前記ビアは、第1の側面と、第2の側面と、第3の側面とを備え、前記ビアは、前記バリア層が前記ビアの少なくとも前記第1の側面と前記第3の側面を囲むように前記バリア層上に形成され、前記バリア層はパッドに直接結合される、方法。

【請求項 22】

前記封止層の第1の表面上に第1の誘電体層を形成するステップをさらに含む、請求項21に記載の方法。

30

【請求項 23】

前記封止層の第2の表面上に第2の誘電体層を形成するステップをさらに含む、請求項22に記載の方法。

【請求項 24】

前記基板の少なくとも一部を除去するステップをさらに含む、請求項21に記載の方法。

【請求項 25】

前記基板に第1のダイを結合するステップをさらに含み、前記封止層を形成する前記ステップは、前記第1のダイを前記封止層によって封止するステップを含む、請求項21に記載の方法。

40

【請求項 26】

前記ビア構造を形成するステップは、充填材を形成するステップをさらに含む、請求項21に記載の方法。

【請求項 27】

前記ビアを形成する前記ステップは、前記バリア層上にシード層を形成するステップを含む、請求項21に記載の方法。

【請求項 28】

前記ビアを形成する前記ステップは、ビアの一部をパッドとして形成するステップを含

50

む、請求項 21 に記載の方法。

【請求項 29】

前記集積デバイスは、少なくともインターポーザ、パッケージデバイス、および／またはパッケージオンパッケージデバイスのうちの 1 つを備える、請求項 21 に記載の方法。

【請求項 30】

前記集積デバイスは、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、通信デバイス、モバイルデバイス、モバイルフォン、スマートフォン、携帯情報端末、固定位置端末、タブレットコンピュータ、および／またはラップトップコンピュータのうちの少なくとも 1 つに組み込まれる、請求項 21 に記載の方法。

【発明の詳細な説明】

10

【技術分野】

【0001】

関連出願の相互参照

本願は、2014 年 2 月 13 日に出願された「Integrated Device Comprising Via With Side Barrier Layer Traversing Encapsulation Layer」という名称の米国仮出願第 61/939523 号の優先権を主張する、2014 年 5 月 9 日に出願された「Integrated Device Comprising Via With Side Barrier Layer Traversing Encapsulation Layer」という名称の米国特許出願第 14/274517 号の優先権を主張する。これらの出願は、参照により本明細書に明確に組み込まれる。

20

【0002】

様々な特徴は、封止層を横切るサイドバリア層を有するビアを含む集積デバイスに関する。

【背景技術】

【0003】

図 1 は、第 1 のパッケージ 102 が第 2 のパッケージ 104 に結合されている状態を示す。第 1 のパッケージ 102 は、第 1 の基板 106 と、第 1 のダイ（たとえば、チップ）108 と、モールド 110 と、はんだボールの第 1 のセット 116 と、配線の第 1 のセット 118 と、はんだボールの第 3 のセット 126 とを含む。第 1 の基板 106 は、トレースおよび／またはビア（どちらも図示されていない）を含んでもよい。第 2 のパッケージ 104 は、第 2 の基板 105 と、第 2 のダイ 107 と、第 3 のダイ 109 と、はんだボールの第 2 のセット 115 と、ワイヤボンディングの第 1 のセット 117 と、ワイヤボンディングの第 2 のセット 119 とを含む。第 2 の基板 105 は、トレースおよび／またはビア（どちらも図示されていない）を含んでもよい。第 2 のパッケージ 104 は、第 1 のパッケージ 102 よりも上方に位置する。

30

【0004】

第 1 のダイ 108 は、配線の第 1 のセット 118 を通して第 1 の基板 106 の第 1 の表面（たとえば、上面）に結合される。モールド 110 は、第 1 のダイ 108 および配線の第 1 のセット 118 を封止する。はんだボールの第 1 のセット 116 は、第 1 の基板 106 の第 2 の表面（たとえば、底面）に結合される。はんだボールの第 3 のセット 126 は、第 1 の基板 106 の第 1 の表面（たとえば、上面）に結合される。はんだボールの第 3 のセット 126 は、モールド 110 に囲まれる。第 1 の基板 106 は、第 1 のダイ 108 および／またははんだボールの第 1 のセット 116 に電氣的に接続されてもよいトレースおよび／またはビアのセットを含む。

40

【0005】

第 2 のダイ 107 および第 3 のダイ 109 は、第 2 の基板 105 の第 1 の表面（たとえば、上面）に結合される。第 2 のダイ 107 は、ワイヤボンディングの第 1 のセット 117 を通して第 2 の基板 105 のトレースおよび／またはビアに電氣的に結合される。第 3 のダイ 109 は、ワイヤボンディングの第 2 のセット 119 を通して第 2 の基板 105 の

50

トレースおよび／またはビアに電氣的に結合される。はんだボールの第２のセット１１５は、第２の基板１０５の第２の表面（たとえば、底面）に結合される。

【０００６】

図２は、従来のパッケージオンパッケージ（PoP, package on package）集積デバイスを示す。図２に示すように、集積デバイス２００は、図１の第１のパッケージ１０２と第２のパッケージ１０４とを含む。図２に示すように、第１のパッケージ１０２が第２のパッケージ１０４に結合される場合、第２のパッケージ１０４のはんだボールの第２のセット１１５は、第１のパッケージ１０２のはんだボールの第３のセット１２６に結合される。

【０００７】

10

図１および図２に示すパッケージオンパッケージ（PoP）構成の１つの主要な欠点は、モバイルコンピューティングデバイスの要件に対して大きすぎる場合がある形状因子を有する集積デバイスが作製されることである。すなわち、図２に示すPoP構成は厚すぎ、ならびに／あるいはモバイルコンピューティングデバイスの要件および／または必要条件を満たすことができないほど大きすぎる表面積を有する場合がある。特に、集積デバイス、特にモバイルデバイスに実装されることになる集積デバイスのサイズを縮小することが常に要求されている。さらに、PoP構成を製作するプロセスは複雑でありコストがかかる場合がある。

【発明の概要】

【発明が解決しようとする課題】

20

【０００８】

したがって、改善された形状因子（たとえば、より小さい、より狭い、より薄い）を有するコスト効果的な集積パッケージが必要である。理想的には、そのような集積パッケージは、現在の集積パッケージと比較して、より高密度の接続を実現するとともに、製作に関してよりコスト効果的である（たとえば、より安価である）。

【課題を解決するための手段】

【０００９】

本明細書において説明する様々な特徴、装置、および方法は、封止層を横切るサイドバリア層を有するビアを含む集積デバイスを提供する。

【００１０】

30

第１の例は、封止層と、封止層を横切るビア構造と、パッドとを含む集積デバイスを提供する。ビア構造は、第１の側面と、第２の側面と、第３の側面とを含むビアを含む。ビア構造は、ビアの少なくとも第１の側面と第３の側面を囲むバリア層も含む。パッドは、ビア構造のバリア層に直接結合される。

【００１１】

一態様によれば、集積デバイスは、封止層の第１の表面に結合された第１の誘電体層を含む。いくつかの実装形態では、集積デバイスは、封止層の第２の表面に結合された第２の誘電体層を含む。

【００１２】

40

一態様によれば、集積デバイスは、封止層の第１の表面に結合された基板を含む。いくつかの実装形態では、集積デバイスは、基板に結合された第１のダイを含み、封止層は、第１のダイを封止する。いくつかの実装形態では、ビア構造は充填材をさらに含む。

【００１３】

一態様によれば、ビアは、シード層を含む。

【００１４】

一態様によれば、ビアは、パッドとして動作するように構成された部分を含む。

【００１５】

一態様によれば、集積デバイスは、少なくともインターポーザ、パッケージデバイス、および／またはパッケージオンパッケージ（PoP）デバイスのうちの１つを含む。

【００１６】

50

一態様によれば、集積デバイスは、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、通信デバイス、モバイルデバイス、モバイルフォン、スマートフォン、携帯情報端末、固定位置端末、タブレットコンピュータ、および/またはラップトップコンピュータのうちの少なくとも1つに組み込まれる。

【0017】

第2の例は、封止層と、封止層を横切るビア構造と、パッドとを含む装置を提供する。ビア構造は、第1の側面と、第2の側面と、第3の側面とを含むビアを含む。ビア構造は、ビアの少なくとも第1の側面と第3の側面を囲むバリア手段を含む。パッドは、ビア構造のバリア層に直接結合される。

【0018】

一態様によれば、装置は、封止層の第1の表面に結合された第1の誘電体層を含む。いくつかの実装形態では、装置は、封止層の第2の表面に結合された第2の誘電体層を含む。

【0019】

一態様によれば、装置は、封止層の第1の表面に結合された基板を含む。いくつかの実装形態では、装置は、基板に結合された第1のダイを含み、封止層は、第1のダイを封止する。

【0020】

一態様によれば、ビア構造は充填手段を含む。

【0021】

一態様によれば、ビアはシード層を含む。

【0022】

一態様によれば、ビアは、パッドとして動作するように構成された部分を含む。

【0023】

一態様によれば、装置は、少なくともインターポーザ、パッケージデバイス、および/またはパッケージオンパッケージ (POP) デバイスのうちの1つを含む。

【0024】

一態様によれば、装置は、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、通信デバイス、モバイルデバイス、モバイルフォン、スマートフォン、携帯情報端末、固定位置端末、タブレットコンピュータ、および/またはラップトップコンピュータのうちの少なくとも1つに組み込まれる。

【0025】

第3の例は、集積デバイスを作製するための方法を提供する。この方法では、基板上にパッドを形成する。この方法では、基板上に封止層を形成する。この方法では、封止層にビア構造を形成し、ビア構造を形成することは、(1)封止層にバリア層を形成することと、(2)バリア層上にビアを形成することであって、ビアが、第1の側面と、第2の側面と、第3の側面とを備え、ビアは、バリア層がビアの少なくとも第1の側面と第3の側面を囲むようにバリア層上に形成され、バリア層はパッドに直接結合される。

【0026】

一態様によれば、この方法では、封止層の第1の表面上に第1の誘電体層を形成する。

【0027】

一態様によれば、この方法では、封止層の第2の表面上に第2の誘電体層を形成する。

【0028】

一態様によれば、この方法では基板の少なくとも一部を除去する。

【0029】

一態様によれば、この方法では、基板に第1のダイを結合し、封止層を形成することは、第1のダイを封止層によって封止することを含む。

【0030】

一態様によれば、ビア構造を形成することは充填材を形成することを含む。

【0031】

10

20

30

40

50

一態様によれば、ビアを形成することは、バリア層上にシード層を形成することを含む。

【0032】

一態様によれば、ビアを形成することは、ビアの一部をパッドとして形成することを含む。

【0033】

一態様によれば、集積デバイスは、少なくともインターポーザ、パッケージデバイス、および/またはパッケージオンパッケージ (PoP) デバイスのうちの1つを備える。

【0034】

一態様によれば、集積デバイスは、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、通信デバイス、モバイルデバイス、モバイルフォン、スマートフォン、携帯情報端末、固定位置端末、タブレットコンピュータ、および/またはラップトップコンピュータのうちの少なくとも1つに組み込まれる。

【0035】

様々な特徴、性質、および利点は、同様の参照符号が全体にわたって対応して識別する図面と併せて読まれたとき、以下に記載する詳細な説明から明らかになる場合がある。

【図面の簡単な説明】

【0036】

【図1】第1のパッケージが第2のパッケージに結合されている状態の側面図である。

【図2】従来のパッケージオンパッケージ (PoP) デバイスの図である。

【図3】サイドバリア層を含む封止貫通ビア (TEV, through encapsulation via) の一例を示す図である。

【図4】サイドバリア層を含む封止貫通ビア (TEV) を含む集積デバイスの一例を示す図である。

【図5A】サイドバリア層を含む封止貫通ビア (TEV) を含む集積デバイスを提供/製造するための例示的なシーケンスを示す図である。

【図5B】サイドバリア層を含む封止貫通ビア (TEV) を含む集積デバイスを提供/製造するための例示的なシーケンスを示す図である。

【図5C】サイドバリア層を含む封止貫通ビア (TEV) を含む集積デバイスを提供/製造するための例示的なシーケンスを示す図である。

【図6】サイドバリア層を含む封止貫通ビア (TEV) を含むインターポーザの一例を示す図である。

【図7A】サイドバリア層を含む封止貫通ビア (TEV) を含む集積デバイスを提供/製造するための例示的なシーケンスを示す図である。

【図7B】サイドバリア層を含む封止貫通ビア (TEV) を含む集積デバイスを提供/製造するための例示的なシーケンスを示す図である。

【図7C】サイドバリア層を含む封止貫通ビア (TEV) を含む集積デバイスを提供/製造するための例示的なシーケンスを示す図である。

【図8】サイドバリア層と充填材とを含む封止貫通ビア (TEV) の一例を示す図である。

【図9】サイドバリア層を含む封止貫通ビア (TEV) を含む集積デバイスの一例を示す図である。

【図10A】サイドバリア層を含む封止貫通ビア (TEV) を含む集積デバイスを提供/製造するための例示的なシーケンスを示す図である。

【図10B】サイドバリア層を含む封止貫通ビア (TEV) を含む集積デバイスを提供/製造するための例示的なシーケンスを示す図である。

【図10C】サイドバリア層を含む封止貫通ビア (TEV) を含む集積デバイスを提供/製造するための例示的なシーケンスを示す図である。

【図11】サイドバリア層と充填材とを含む封止貫通ビア (TEV) を含むインターポーザの一例を示す図である。

10

20

30

40

50

【図 1 2 A】サイドバリア層を含む封止貫通ビア (T E V) を含む集積デバイスを提供 / 製造するための例示的なシーケンスを示す図である。

【図 1 2 B】サイドバリア層を含む封止貫通ビア (T E V) を含む集積デバイスを提供 / 製造するための例示的なシーケンスを示す図である。

【図 1 2 C】サイドバリア層を含む封止貫通ビア (T E V) を含む集積デバイスを提供 / 製造するための例示的なシーケンスを示す図である。

【図 1 3】サイドバリア層を含む封止貫通ビア (T E V) を含む集積デバイスを提供 / 製造するための方法の例示的な流れ図である。

【図 1 4】本明細書で説明する集積デバイス、半導体デバイス、ダイ、集積回路、および / または P C B を組み込み得る様々な電子デバイスを示す図である。

【発明を実施するための形態】

【 0 0 3 7 】

以下の説明では、本開示の様々な態様を完全に理解することが可能なように具体的な詳細を示す。しかしながら、それらの態様が、これらの具体的な詳細なしに実施でき得ることが、当業者には理解されよう。たとえば、態様を不必要に詳しく説明して曖昧にすることを避けるために、回路がブロック図で示される場合がある。他の例では、本開示の態様を曖昧にしないように、周知の回路、構造、および技術は詳細には示されていない場合がある。

【 0 0 3 8 】

概説

いくつかの新規の特徴は、封止層と、封止層を横切るビア構造と、パッドとを含む集積デバイスに関する。ビア構造は、第 1 の側面と、第 2 の側面と、第 3 の側面とを含むビアを含む。ビア構造は、ビアの少なくとも第 1 の側面と第 3 の側面を囲むバリア層も含む。パッドは、ビア構造のバリア層に直接結合される。いくつかの実装形態では、ビア構造は充填材 (たとえば、ポリマー充填材) も含む。いくつかの実装形態では、集積デバイスは、封止層の第 1 の表面に結合された第 1 の誘電体層を含む。いくつかの実装形態では、集積デバイスは、封止層の第 2 の表面に結合された第 2 の誘電体層を含む。いくつかの実装形態では、集積デバイスは、封止層の第 1 の表面に結合された基板を含む。いくつかの実装形態では、集積デバイスは、基板に結合された第 1 のダイを含み、封止層は、第 1 のダイを封止する。いくつかの実装形態では、基板は基板貫通ビア (T S V , t h r o u g h s u b s t r a t e v i a) のセットを含む。いくつかの実装形態では、ビアはシード層を含む。いくつかの実装形態では、ビアは、パッドとして動作するように構成された部分を含む。

【 0 0 3 9 】

封止層を横切るサイドバリア層を有するビアを含む例示的な集積デバイス

図 3 は、集積デバイス (たとえば、パッケージデバイス、パッケージオンパッケージ (P o P) デバイス、インターポーザ) に実装されてもよい封止貫通ビア (T E V) のセットの一例を示す。

【 0 0 4 0 】

詳細には、図 3 は、基板 3 0 2 と、絶縁層 3 0 4 と、封止層 3 0 6 と、誘電体層 3 0 8 とを示す。図 3 はまた、第 1 のパッド 3 1 0 と、第 1 のバリア層 3 1 2 と、封止貫通ビア (T E V) 3 1 4 と、キャピティ 3 1 5 とを示す。第 1 のパッド 3 1 0 は、基板 3 0 2 内に配置される。各実装形態は、基板 3 0 2 用のそれぞれに異なる材料を使用してもよい (たとえば、シリコン、ガラス、セラミック、有機物)。いくつかの実装形態では、基板 3 0 2 はウエハレベル基板である。

【 0 0 4 1 】

第 1 のパッド 3 1 0 は金属材料 (たとえば、アルミニウム) である。絶縁層 3 0 4 は基板 3 0 2 の第 1 の表面 (たとえば、上面) に結合される。いくつかの実装形態では、絶縁層 3 0 4 はパッシベーション層である。いくつかの実装形態では、絶縁層 3 0 4 は誘電体である。いくつかの実装形態では、絶縁層 3 0 4 は第 1 のパッド 3 1 0 を少なくとも部分

10

20

30

40

50

的に覆う。各実装形態は、絶縁層 304 用にそれぞれに異なる材料を使用してもよい（たとえば、それぞれに異なる誘電材料）。いくつかの実装形態では、絶縁層 304 は窒化ケイ素（SiN）層である。

【0042】

いくつかの実装形態では、封止層 306 は絶縁層 304 に結合される。たとえば、封止層 306 の第 1 の表面（たとえば、底面）は、絶縁層 304 の第 2 の表面（たとえば、上面）に結合される。各実装形態は、封止層 306 用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、封止層 306 は充填材層である。いくつかの実装形態では、封止層 306 は、光パターニング可能特性を有する材料で作られる。いくつかの実装形態では、封止層 306 は、フォトリソグラフィングプロセスによって除去する（たとえば、エッチングする）ことができる材料で作られる。いくつかの実装形態では、封止層 306 にフォトリソグラフィングプロセスを施すと、TEV を形成するプロセスにおいて封止層 306 にキャビティを形成する（たとえば、作製する）際にパッケージの他の構成要素が損傷を受けないようになる。たとえば、いくつかの実装形態では、光パターニング可能な封止層 306 に対してフォトリソグラフィングプロセスを使用すると、レーザを使用して封止層 306 にキャビティを作製する場合にあり得るパッド 310 の損傷が回避される。たとえば、レーザプロセスを使用してパッド（たとえば、パッド 310）の上方の封止層にキャビティを作製すると、レーザがパッド（たとえば、パッド 310）を損傷しなげに / あるいは破壊し、それによって TEV が基板の配線に適切に結合されるのを妨げる。

10

【0043】

第 1 のバリア層 312 および TEV 314 は、封止層 306 内に配置される。TEV 314 は、封止層 306 を横切る金属層（たとえば、銅）である。いくつかの実装形態では、TEV 314 はシード層を含む。そのような場合、TEV 314 は金属層（たとえば、銅層）とシード層とを含む。いくつかの実装形態では、シード層は、TEV 314 の金属層とバリア層 312 との間に位置する。TEV 314 は、第 1 の側面（たとえば、下側面）と、第 2 の側面（たとえば、上側面）と、第 3 の側面（たとえば、垂直側面）とを有する。いくつかの実装形態では、TEV 314 の第 3 の側面は TEV 314 の壁であってもよい。いくつかの実装形態では、TEV 314 は非水平側面を有してもよい。たとえば、TEV 314 は、非垂直側面または非水平側面（たとえば、対角側面）を有してもよい。

20

30

【0044】

図 3 に示すように、第 1 のバリア層 312 が TEV 314 に結合される。特に、TEV 314 は封止層 306 内で第 1 のバリア層 312 に囲まれる。第 1 のバリア層 312 は、TEV 314 の第 1 の側面および TEV 314 の第 3 の側面（たとえば、垂直側面）に結合される。したがって、図 3 に示すように、いくつかの実装形態では、TEV 314 が封止層 306 に直接接触することはない（たとえば、直接的な接点を有さない）。各実装形態は、第 1 のバリア層 312 用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、第 1 のバリア層 312 は、少なくともチタン（Ti）、TiN、および / または TiW のうちの 1 つである。しかし、第 1 のバリア層 312 は、他の材料であってもよく、列挙された材料に限定されない。

40

【0045】

第 1 のバリア層 312 は、第 1 のパッド 310 に結合される。いくつかの実装形態では、第 1 のバリア層 312 は絶縁層 304 に少なくとも部分的に囲まれる。

【0046】

誘電体層 308 は封止層 306 に結合される。いくつかの実装形態では、誘電体層 308 の第 1 の表面（たとえば、底面）は、封止層 306 の第 2 の表面（たとえば、上面）に結合される。いくつかの実装形態では、誘電体層 308 の第 2 の表面（たとえば、上面）は、TEV 314 の上面に揃えてもよい。いくつかの実装形態では、誘電体層 308 は、誘電体層 308 を開放し、TEV 314 の上面の一部を露出させるキャビティ 315 を含んでもよい。

50

【 0 0 4 7 】

図 3 に示すように、T E V 3 1 4 は、T E V 3 1 4 がビアとパッドの両方であるように構成される。いくつかの実装形態では、ビアとパッドの組合せをビア構造と呼ぶことがある。いくつかの実装形態では、ビア構造は T E V 3 1 4 と第 1 のバリア層 3 1 2 とを含む。いくつかの実装形態では、T E V 3 1 4 は T 字形を有する。いくつかの実装形態では、第 1 のバリア層 3 1 2 は U 字形を有する。

【 0 0 4 8 】

図 3 に示すように第 1 のバリア層 3 1 2 と T E V 3 1 4 とを含むビア構造が、様々な集積デバイスに実装されてもよい。いくつかの実装形態では、ビア構造は、集積パッケージデバイス（たとえば、パッケージオンパッケージ（P o P）デバイス）に実装されてもよい。

10

【 0 0 4 9 】

図 3 は、第 1 のパッド 3 1 0 が基板 3 0 2 に埋め込まれることを示す。しかし、いくつかの実装形態では、第 1 のパッド 3 1 0 は、基板 3 0 2 の表面上に配置される。

【 0 0 5 0 】

図 4 は、ビア構造 4 0 1 のセットを含む集積パッケージデバイス 4 0 0 を示す。いくつかの実装形態では、ビア構造 4 0 1 は、図 3 に示すビア構造および / または本開示において説明し図示する任意の新規のビア構造であってもよい。

【 0 0 5 1 】

図 4 に示すように、集積パッケージデバイス 4 0 0 は、基板 4 0 2 と、第 1 のダイ 4 0 4 と、第 2 のダイ 4 0 6 と、配線の第 1 のセット 4 1 4 と、配線の第 2 のセット 4 1 6 と、封止層 4 1 8 と、第 1 の誘電体層 4 2 0 と、第 2 の誘電体層 4 2 2 と、基板貫通ビア（T S V）のセット 4 2 4 と、配線の第 3 のセット 4 2 6 と、はんだボールのセット 4 2 8 と、第 1 のパッド 4 3 0 とを含む。いくつかの実装形態では、基板 4 0 2 は、図を明確にするために示されていない配線（たとえば、トレース、ビア）のセットを含んでもよい。配線のセットは、1 つまたは複数のパッド（たとえば、パッド 4 3 0）および / または配線の第 3 のセット 4 2 6 に結合されてもよい。

20

【 0 0 5 2 】

第 1 のダイ 4 0 4 は、配線の第 1 のセット 4 1 4（たとえば、第 1 のバンプ、第 1 のピラー配線、第 1 のはんだ）を通して基板 4 0 2 に結合される。第 2 のダイ 4 0 6 は、配線の第 2 のセット 4 1 6（たとえば、第 2 のバンプ、第 2 のピラー配線、第 2 のはんだ）を通して基板 4 0 2 に結合される。封止層 4 1 8 は第 1 のダイ 4 0 4 および第 2 のダイ 4 0 6 を覆う。

30

【 0 0 5 3 】

ビア構造 4 0 1 のセットは、封止層 4 1 8 を横切り、基板 4 0 2 に結合される。いくつかの実装形態では、ビア構造のセット 4 0 1 は少なくとも第 1 のパッド 4 3 0 に結合される。いくつかの実装形態では、第 1 のパッド 4 3 0 は、T S V のセット 4 2 4 のうちの少なくとも 1 つの T S V に結合される。T S V のセット 4 2 4 の T S V のうちの少なくとも 1 つの T S V が、配線 4 2 6 の第 3 のセットに結合されてもよい。配線の第 3 のセット 4 2 6 のうちの少なくとも 1 つの配線が、はんだボールのセット 4 2 8 のうちのはんだボールに結合されてもよい。

40

【 0 0 5 4 】

いくつかの実装形態では、基板 4 0 2 の第 1 の表面上に誘電体層 4 0 9 が結合される（たとえば、形成される）。いくつかの実装形態では、誘電体層 4 0 9 は、絶縁層 3 0 4 と同様でありならびに / あるいは同じである。いくつかの実装形態では、封止層 4 1 8 は誘電体層 4 0 9 に結合される。

【 0 0 5 5 】

ビア構造 4 0 1 のうちの 1 つは、第 1 のバリア層 4 0 3（たとえば、第 1 のバリア層 3 1 2）と封止貫通ビア（T E V）4 0 5（たとえば、T E V 3 1 4）とを含む。第 1 のバリア層 4 0 3 および T E V 4 0 5 は、封止層 4 1 8 内に配置される。T E V 4 0 5

50

は、封止層 4 1 8 を横切る金属層（たとえば、銅）である。いくつかの実装形態では、TEV 4 0 5 はシード層を含む。そのような場合、TEV 4 0 5 は金属層（たとえば、銅層）とシード層とを含む。いくつかの実装形態では、シード層は、TEV 4 0 5 の金属層とバリア層 4 0 3 との間に位置する。TEV 4 0 5 は、第 1 の側面（たとえば、下側面）と、第 2 の側面（たとえば、上側面）と、第 3 の側面（たとえば、垂直側面）とを有する。いくつかの実装形態では、TEV 4 0 5 の第 3 の側面は TEV 4 0 5 の壁であってもよい。いくつかの実装形態では、TEV 4 0 5 の垂直側面は、封止層 4 1 8 の上面および / または底面に垂直である。

【0056】

第 1 のバリア層 4 0 3 は、TEV 4 0 5 に結合される。特に、TEV 4 0 5 は封止層 4 1 8 内で第 1 のバリア層 4 0 3 に囲まれる。第 1 のバリア層 4 0 3 は、TEV 4 0 5 の第 1 の側面および TEV 4 0 5 の第 3 の側面（たとえば、垂直側面）に結合される。したがって、図 4 に示すように、いくつかの実装形態では、TEV 4 0 5 が封止層 4 1 8 に直接接触することはない（たとえば、直接的な接点を有さない）。

【0057】

図 4 は、第 1 のパッド 4 3 0 が基板 4 0 2 に埋め込まれることを示す。しかし、いくつかの実装形態では、第 1 のパッド 4 3 0 は、基板 4 0 2 の表面上に配置される。図を明確にするために図 4 には示されていないが、第 1 のパッド 4 3 0 は基板 4 0 2 内の配線（たとえば、ビア、トレース）に結合される。

【0058】

いくつかの実装形態では、集積デバイス 4 0 0 は、パッケージオンパッケージ（POP）集積デバイスにおけるパッケージ（たとえば、集積デバイス）である。したがって、いくつかの実装形態では、別の集積デバイス（たとえば、別のパッケージ）が集積デバイス 4 0 0 に結合されてもよい。たとえば、基板と配線（たとえば、はんだボール）とを備える別の集積デバイスが集積デバイス 4 0 0 の上部に結合されてもよい。そのような場合、配線（たとえば、はんだボール）は、集積デバイス 4 0 0 のビア構造 4 0 1 に結合されてもよい。

【0059】

封止層を横切るサイドバリア層を有するビアを含む集積デバイスを提供 / 製作する例示的なシーケンス

いくつかの実装形態では、ビア構造を含む集積デバイス（たとえば、集積パッケージ）を提供することは、いくつかのプロセスを含む。図 5（図 5 A ~ 図 5 C を含む）は、集積デバイスを提供するための例示的なシーケンスを示す。いくつかの実装形態では、図 5 A ~ 図 5 C のシーケンスは、図 3 および / または図 4 の集積デバイス、ならびに / あるいは本開示で説明する他の集積デバイスを提供する / 製造するために使用され得る。

【0060】

図 5 A ~ 図 5 C のシーケンスが、回路要素も含む集積デバイスを提供する / 製造するために使用されてもよいことにも留意されたい。図 5 A ~ 図 5 C のシーケンスが、集積デバイスを提供するためのシーケンスを簡略化しならびに / あるいは明確化するために 1 つまたは複数の段階を組み合わせてもよいことにさらに留意されたい。

【0061】

いくつかの実装形態では、図 5 A ~ 図 5 C のプロセスは、高密度配線を有する集積デバイスを提供する新規のプロセスを示す。

【0062】

図 5 A の段階 1 において示すように、基板 5 0 2 を設ける（たとえば、製作する）。いくつかの実装形態では、基板 5 0 2 はウエハである。各実装形態では、基板用にそれぞれに異なる様々な材料を使用してもよい（たとえば、シリコン基板、ガラス基板、セラミック基板、有機基板）。基板 5 0 2 は、基板貫通ビア（TSV）のセット 5 0 4 とパッドのセット 5 0 5 とを含む。いくつかの実装形態では、基板 5 0 2 は他の配線（たとえば、トレース）を含んでもよい。パッドのセット 5 0 5 は、基板 5 0 2 の第 1 の表面（たとえば

、上面)上に配置される。いくつかの実装形態では、パッドのセット505は、基板502の第1の表面に埋め込まれる。いくつかの実装形態では、基板502の第1の表面上に誘電体層503が結合される(たとえば、形成される)。いくつかの実装形態では、誘電体層503は、絶縁層304と同様でありならびに/あるいは同じである。誘電体層503は、1つまたは複数のパッド505および/またはTSVの1つまたは複数のセット504の上方に1つまたは複数の開口部および/またはキャビティを含んでもよい。いくつかの実装形態では、基板502は、図を明確にするために示されていない配線(たとえば、トレース、ビア)のセットを含んでもよい。配線のセットは、1つまたは複数のパッド(たとえば、パッド505)に結合されてもよい。

【0063】

段階2において、基板502に第1のダイ506および第2のダイ508を結合する。第1のダイ506を配線の第1のセット516(たとえば、第1のピラー、第1のはんだ)を通して基板502に結合する。いくつかの実装形態では、配線の第1のセットのうちの少なくとも1つの配線がTSVのセット504のうちの少なくとも1つのTSVに電氣的に結合される。第2のダイ508は、配線の第2のセット518(たとえば、第1のピラー、第1のはんだ)を通して基板502に結合される。いくつかの実装形態では、配線の第2のセット518のうちの少なくとも1つの配線をTSVのセット504のうちの少なくとも1つのTSVに電氣的に結合する。

【0064】

段階3において、基板502上および/または基板502上の誘電体層503上に封止層520を設ける(たとえば、形成する)。封止層520は、第1のダイ506および第2のダイ508を封止する。いくつかの実装形態では、封止層520は基板502に直接結合されてもよい。各実装形態は、封止層520用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、封止層520は充填材層である。いくつかの実装形態では、封止層520は、光パターニング可能特性を有する材料で作られる。

【0065】

段階4において、封止層520にキャビティ525を形成する。いくつかの実装形態では、キャビティ525はパッド(たとえば、パッド505)の上方に形成される(たとえば、作製される)。いくつかの実装形態では、キャビティ525は、フォトリソグラフィプロセス(たとえば、フォトリソグラフィプロセス)を使用することによって形成される。

【0066】

段階5において、バリア層530を設ける(たとえば、形成する、堆積させる)。いくつかの実装形態では、バリア層530を形成するためにめっきプロセスが使用される。バリア層530は、キャビティ525の内壁、パッド505の少なくとも一部、および/または封止層520の第1の表面を覆ってもよい。各実装形態は、バリア層530用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、バリア層530は、少なくともチタン(Ti)、(TiN)、アルミニウム銅(AlCu)、チタン銅合金(TiCu)、および/またはチタンタングステン銅合金(TiWCu)のうちの1つである。しかしながら、各実装形態は、それぞれに異なる材料を使用してもよい。したがって、バリア層530用の材料を上記に記載した材料に限定すべきではない。

【0067】

バリア層530上にシード層532も設ける(たとえば、形成する、堆積させる)。いくつかの実装形態では、バリア層530上にシード層532を形成するためにめっきプロセスが使用される。各実装形態は、シード層532用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、シード層532は金属層である。

【0068】

段階6において、シード層532上にフォトレジスト層534を設ける(たとえば、形成する、堆積させる)。いくつかの実装形態では、フォトレジスト層534を設けることは、フォトレジスト層534を設けることと、フォトレジスト層534のいくつかの部分を選択的に除去することを含む。

10

20

30

40

50

【 0 0 6 9 】

段階 7 において、シード層 5 3 2 上に金属層 5 3 6 を設ける（たとえば、形成する、堆積させる）。いくつかの実装形態では、金属層 5 3 6 は、フォトレジスト層 5 3 4 によって覆われていないシード層 5 3 2 上に設けられる。いくつかの実装形態では、シード層 5 3 2 上に金属層 5 3 6 を設けるためにリソグラフィおよびめっきプロセスが使用される。いくつかの実装形態では、金属層 5 3 6 とシード層 5 3 2 は同じ材料である。したがって、いくつかの実装形態では、金属層 5 3 6 はシード層 5 3 2 を含んでもよい。

【 0 0 7 0 】

段階 8 において、フォトレジスト層 5 3 4、シード層 5 3 2、およびバリア層 5 3 0 を選択的に除去する（たとえば、エッチングする）。いくつかの実装形態では、フォトレジスト層 5 3 4、シード層 5 3 2、およびバリア層 5 3 0 を同時に除去する。いくつかの実装形態では、フォトレジスト層 5 3 4、シード層 5 3 2、およびバリア層 5 3 0 を順次除去する。段階 8 に示すように、フォトレジスト層 5 3 4、シード層 5 3 2、およびバリア層 5 3 0 を選択的に除去した後にビア構造 5 3 8 を製作する。いくつかの実装形態では、ビア構造 5 3 8 は、図 3 ~ 図 4 に記載されたビア構造のうちの 1 つである。

【 0 0 7 1 】

段階 9 において、場合によっては、封止層 5 2 0 の第 2 の表面上に誘電体層 5 4 0 を設ける（たとえば、形成する）。いくつかの実装形態では、誘電体層 5 4 0 の表面をビア構造 5 3 8 の表面と揃える。いくつかの実装形態では、誘電体層 5 4 0 はビア構造 5 3 8 を覆ってもよく、ビア構造 5 3 8 の一部の上にキャビティを形成してもよい。

【 0 0 7 2 】

段階 1 0 において、場合によっては、基板 5 0 2 の第 2 の表面（たとえば、底面）上に別の誘電体層 5 5 0 を設ける（たとえば、形成する）。さらに、誘電体層 5 5 0 上 / 内に配線のセット 5 5 2 も設ける。いくつかの実装形態では、配線のセット 5 5 2 は、再分配層および / またはアンダーバンプメタライゼーション（UBM）層の少なくとも一方を含む。いくつかの実装形態では、配線のセット 5 5 2 のうちの少なくとも 1 つの配線を T S V のセット 5 0 4 のうちの少なくとも 1 つの T S V に電氣的に結合する。

【 0 0 7 3 】

段階 1 1 において、配線のセット 5 5 2 にはんだボールのセット 5 5 4 を結合する。いくつかの実装形態では、段階 1 0 の後、封止層と、サイドバリア層を含むビア構造とを含む集積デバイス 5 6 0 を製作する。

【 0 0 7 4 】

封止層を横切るサイドバリア層を有するビアを含む例示的な集積デバイス

図 6 は、ビア構造のセット 6 1 0 を含む集積パッケージデバイスを示す。詳細には、図 6 は、ビア構造のセット 6 1 0 を含むインターポーザ 6 0 0 の一例を示す。いくつかの実装形態では、ビア構造 6 1 0 は、図 3 に示すビア構造および / または本開示において説明し図示する任意の新規のビア構造であってもよい。

【 0 0 7 5 】

図 6 に示すように、インターポーザ 6 0 0 は、封止層 6 0 2 と、第 1 の誘電体層 6 0 4 と、基板 6 0 6 と、第 1 のパッド 6 0 8 と、ビア構造のセット 6 1 0 とを含む。第 1 の誘電体層 6 0 4 は、封止層 6 0 2 の第 1 の表面（たとえば、上面）に結合される。基板 6 0 6 は、封止層 6 0 2 の第 2 の表面（たとえば、底面）に結合される。いくつかの実装形態では、基板 6 0 6 と封止層 6 0 2 の第 2 の表面との間に第 2 の誘電体層（たとえば、封止層 3 0 4）を位置させてもよい。

【 0 0 7 6 】

ビア構造のセット 6 1 0 は、封止層 6 0 2 を横切る。いくつかの実装形態では、ビア構造のセット 6 1 0 は少なくとも第 1 のパッド 6 0 8 に結合される。ビア構造 6 1 0 のうちの 1 つは、少なくともバリア層 6 1 2 と封止貫通ビア（TEV）6 1 4 とを含む。バリア層 6 1 2 および TEV 6 1 4 は封止層 6 0 2 内に配置される。いくつかの実装形態では、バリア層 6 1 2 はパッド 6 0 8 に結合される（たとえば、直接接触する）。TEV 6

14は、封止層602を横切る金属層（たとえば、銅）である。いくつかの実装形態では、TEV 614はシード層を含む。そのような場合、TEV 614は金属層（たとえば、銅層）とシード層とを含む。いくつかの実装形態では、シード層は、TEV 614の金属層とバリア層612との間に位置する。TEV 614は、第1の側面（たとえば、下側面）と、第2の側面（たとえば、上側面）と、第3の側面（たとえば、垂直側面）とを有する。いくつかの実装形態では、TEV 614の第3の側面はTEV 614の壁であってもよい。いくつかの実装形態では、TEV 614の垂直側面は、封止層602の上面および／または底面に垂直である。

【0077】

バリア層612はTEV 614に結合される。特に、TEV 614は封止層602内でバリア層612に囲まれる。バリア層612は、TEV 614の第1の側面およびTEV 614の垂直側面に結合される。したがって、図6に示すように、いくつかの実装形態では、TEV 614が封止層602に直接接触することはない（たとえば、直接的な接点を有さない）。

【0078】

封止層を横切るサイドバリア層を有するビアを含む集積デバイスを提供／製作する例示的なシーケンス

いくつかの実装形態では、集積デバイスはインターポーザを含んでもよい。いくつかの実装形態では、ビア構造を含む集積デバイス（たとえば、集積パッケージ）を提供することは、いくつかのプロセスを含む。図7（図7A～図7Cを含む）は、集積デバイスを提供するための例示的なシーケンスを示す。いくつかの実装形態では、図7A～図7Cのシーケンスは、図3、図4、および／または図6の集積デバイス、ならびに／あるいは本開示において説明する他の集積デバイスを提供する／製造するために使用されてもよい。

【0079】

図7A～図7Cのシーケンスが、集積デバイスを提供するためのシーケンスを簡略化しならびに／あるいは明確化するために1つまたは複数の段階を組み合わせてもよいことにさらに留意されたい。

【0080】

いくつかの実装形態では、図7A～図7Cのプロセスは、高密度配線を有する集積デバイス（たとえば、インターポーザ）を提供する新規のプロセスを示す。

【0081】

図7Aの段階1において示すように、キャリア702を設ける（たとえば、製作する）。いくつかの実装形態では、キャリア702は、少なくとも基板および／またはウエハの一方である。各実装形態では、キャリア用にそれぞれに異なる様々な材料を使用してもよい（たとえば、シリコン基板、ガラス基板、セラミック基板、有機基板）。キャリア702は、パッドのセット705を含む。いくつかの実装形態では、キャリア702は他の配線（たとえば、トレース）を含んでもよい。パッドのセット705は、キャリア702の第1の表面（たとえば、上面）に埋め込まれる。いくつかの実装形態では、パッドのセット705はキャリア702の第1の表面（たとえば、上面）上に配置される。いくつかの実装形態では、基板704の第1の表面上に誘電体層703が結合される（たとえば、形成される）。いくつかの実装形態では、誘電体層は、絶縁層304と同様でありならびに／あるいは同じである。

【0082】

段階2において、キャリア702上および／またはキャリア702上の誘電体層703上に封止層720を設ける（たとえば、形成する）。いくつかの実装形態では、封止層720はパッド705を封止する。いくつかの実装形態では、封止層720はキャリア702に直接結合されてもよい。各実装形態は、封止層720用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、封止層720は充填材層である。いくつかの実装形態では、封止層720は、光パターンニング可能特性を有する材料で作られる。いくつかの実装形態では、封止層720は、フォトリソグラフィングプロセスによって除去する（た

10

20

30

40

50

たとえば、エッチングする) ことができる材料で作られる。

【0083】

段階3において、封止層720内に少なくとも1つのキャビティ725を形成する。いくつかの実装形態では、キャビティ725はパッド(たとえば、パッド705)の上方に形成される(たとえば、作製される)。いくつかの実装形態では、キャビティ725は、フォトリソグラフィプロセス(たとえば、フォトリソグラフィプロセス)を使用することによって形成される。

【0084】

段階4において、バリア層730を設ける(たとえば、形成する、堆積させる)。いくつかの実装形態では、バリア層730を形成するためにめっきプロセスが使用される。バリア層730は、キャビティ725の内壁、パッド705の少なくとも一部、および/または封止層720の第1の表面を覆ってもよい。各実装形態は、バリア層730用にそれぞれに異なる材料を使用してもよい。各実装形態は、バリア層730用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、バリア層730は、少なくともチタン(Ti)、(TiN)、アルミニウム銅(AlCu)、チタン銅合金(TiCu)、および/またはチタンタングステン銅合金(TiWCu)のうちの1つである。

【0085】

バリア層730上にシード層732も設ける(たとえば、形成する、堆積させる)。いくつかの実装形態では、バリア層730上にシード層732を形成するためにめっきプロセスが使用される。各実装形態は、シード層732用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、シード層732は金属層である。

【0086】

段階5において、シード層732上にフォトリソグレイ層734を設ける(たとえば、形成する、堆積させる)。いくつかの実装形態では、フォトリソグレイ層734を設けることは、フォトリソグレイ層734を設けることと、フォトリソグレイ層734のいくつかの部分を選択的に除去することを含む。

【0087】

段階6において、シード層732上に金属層736を設ける(たとえば、形成する、堆積させる)。いくつかの実装形態では、金属層736は、フォトリソグレイ層734によって覆われていないシード層732上に設けられる。いくつかの実装形態では、シード層732上に金属層736を設けるためにリソグラフィおよびめっきプロセスが使用される。いくつかの実装形態では、金属層736とシード層732は同じ材料である。したがって、いくつかの実装形態では、金属層736はシード層732を含んでもよい。

【0088】

段階7において、フォトリソグレイ層734、シード層732、およびバリア層730を選択的に除去する(たとえば、エッチングする)。いくつかの実装形態では、フォトリソグレイ層734、シード層732、およびバリア層730を同時に除去するか、あるいはフォトリソグレイ層734、シード層732、およびバリア層730を順次除去する。段階7に示すように、フォトリソグレイ層734、シード層732、およびバリア層730を選択的に除去した後にビア構造738を製作する。いくつかの実装形態では、ビア構造738は、図3~図4に記載されたビア構造のうちの1つである。

【0089】

段階8において、場合によっては、封止層720の第2の表面上に誘電体層740を設ける(たとえば、形成する)。いくつかの実装形態では、誘電体層740の表面をビア構造738の表面と揃える。いくつかの実装形態では、誘電体層740はビア構造738を覆ってもよく、ビア構造738の一部の上方にキャビティを形成してもよい。

【0090】

段階8において、キャリア702の少なくとも一部を除去する(たとえば、研磨する、研削する、エッチングする)。いくつかの実装形態では、キャリア702は、キャリア702の表面がパッド705の表面と揃えられるまで除去される。いくつかの実装形態では

10

20

30

40

50

、段階 9 の後、封止層と、サイドバリア層を含むビア構造とを含む集積デバイス 760 を製作する。

【0091】

封止層を横切るサイドバリア層と充填材とを有するビアを含む例示的な集積デバイス

図 8 は、集積デバイス（たとえば、集積パッケージデバイス、パッケージオンパッケージ（POP）デバイス、インターポーザ）に実装されてもよい封止貫通ビア（TEV）のセットの一例を示す。

【0092】

詳細には、図 8 は、基板 802 と、絶縁層 804 と、封止層 806 と、誘電体層 808 とを示す。図 8 はまた、第 1 のパッド 810 と、第 1 のバリア層 812 と、封止貫通ビア（TEV）814 と、充填材 816 と、キャビティ 817 とを示す。第 1 のパッド 810 は、基板 802 内に配置される。各実装形態は、基板 802 用のそれぞれに異なる材料を使用してもよい（たとえば、シリコン、ガラス、セラミック、有機物）。いくつかの実装形態では、基板 802 はウエハレベル基板である。

10

【0093】

第 1 のパッド 810 は、金属材料（たとえば、アルミニウム）である。絶縁層 804 は、基板 802 の第 1 の表面（たとえば、上面）に結合される。いくつかの実装形態では、絶縁層 804 はパッシベーション層である。いくつかの実装形態では、絶縁層 804 は誘電体である。いくつかの実装形態では、絶縁層 804 は第 1 のパッド 810 を少なくとも部分的に覆う。各実装形態は、絶縁層 804 用にそれぞれに異なる材料を使用してもよい（たとえば、それぞれに異なる誘電材料）。いくつかの実装形態では、絶縁層 804 は窒化ケイ素（SiN）層である。

20

【0094】

いくつかの実装形態では、封止層 806 は絶縁層 804 に結合される。たとえば、封止層 806 の第 1 の表面（たとえば、底面）は、絶縁層 804 の第 2 の表面（たとえば、上面）に結合される。各実装形態は、封止層 806 用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、封止層 806 は充填材層である。いくつかの実装形態では、封止層 806 は、光パターニング可能特性を有する材料で作られる。いくつかの実装形態では、封止層 806 は、フォトエッチングプロセスによって除去する（たとえば、エッチングする）ことができる材料で作られる。いくつかの実装形態では、封止層 806 にフォトエッチングプロセスを施すと、TEV を形成するプロセスにおいて封止層 806 にキャビティを形成する（たとえば、作製する）際にパッケージの他の構成要素が損傷を受けないようになる。たとえば、いくつかの実装形態では、光パターニング可能な封止層 806 に対してフォトエッチングプロセスを使用すると、レーザを使用して封止層 806 にキャビティを作製する場合にあり得るパッド 810 の損傷が回避される。たとえば、レーザプロセスを使用してパッド（たとえば、パッド 810）の上方の封止層にキャビティを作製すると、レーザがパッド（たとえば、パッド 810）を損傷しなれば、あるいは破壊し、それによって TEV が基板の配線に適切に結合されるのを妨げる。

30

【0095】

第 1 のバリア層 812、TEV 814、および充填材 816 は封止層 806 内に配置される。TEV 814 は、封止層 806 を横切る金属層（たとえば、銅）である。いくつかの実装形態では、TEV 814 はシード層を含む。そのような場合、TEV 814 は金属層（たとえば、銅層）とシード層とを含む。いくつかの実装形態では、シード層は、TEV 814 の金属層とバリア層 812 との間に位置する。TEV 814 は、第 1 の側面（たとえば、下側面）と、第 2 の側面（たとえば、上側面）と、第 3 の側面（たとえば、垂直側面）とを有する。いくつかの実装形態では、TEV 814 の第 3 の側面は TEV 814 の壁であってもよい。いくつかの実装形態では、TEV 814 は非水平側面を有してもよい。たとえば、TEV 814 は、非垂直側面または非水平側面（たとえば、対角側面）を有してもよい。各実装形態では、充填材 816 にそれぞれに異なる材料を使用してもよい。たとえば、充填材 816 はポリマー充填材を含んでもよい。いく

40

50

つかの実装形態では、充填材 8 1 6 はビア構造の構造安定性を実現する。

【0096】

図 8 は、TEV 8 1 4 がバリア層 8 1 2 の形状に整合することを示す。この例では、バリア層 8 1 2 は U 字形断面を有する。この例では、TEV 8 1 4 は U 字形断面を有する。図 8 は、充填材 8 1 6 が TEV 8 1 4 に結合されることも示す。特に、充填材 8 1 6 は TEV 8 1 4 に囲まれる。第 1 のバリア層 8 1 2 は TEV 8 1 4 に結合される。特に、TEV 8 1 4 は封止層 8 0 6 内で第 1 のバリア層 8 1 2 に囲まれる。第 1 のバリア層 8 1 2 は、TEV 8 1 4 の第 1 の側面および TEV 8 1 4 の第 3 の側面（たとえば、垂直側面）に結合される。したがって、図 8 に示すように、いくつかの実装形態では、TEV 8 1 4 が封止層 8 0 6 に直接接触することはない（たとえば、直接的な接点を有さない）。各実装形態は、第 1 のバリア層 8 1 2 用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、第 1 のバリア層 8 1 2 は、少なくともチタン（Ti）、TiN、および / または TiW のうちの 1 つである。しかし、第 1 のバリア層 8 1 2 は、他の材料であってもよく、列挙された材料に限定されない。

10

【0097】

第 1 のバリア層 8 1 2 は、第 1 のパッド 8 1 0 に結合される。いくつかの実装形態では、第 1 のバリア層 8 1 2 は絶縁層 8 0 4 に少なくとも部分的に囲まれる。

【0098】

誘電体層 8 0 8 は封止層 8 0 6 に結合される。いくつかの実装形態では、誘電体層 8 0 8 の第 1 の表面（たとえば、底面）は、封止層 8 0 6 の第 2 の表面（たとえば、上面）に結合される。いくつかの実装形態では、誘電体層 8 0 8 は、誘電体層 8 0 8 を開放し、TEV 8 1 4 の上面の一部を露出させるキャビティ 8 1 7 を含んでもよい。図 8 に示すように、キャビティ 8 1 7 は TEV 8 1 4 のウイング部（たとえば、水平部分）を露出させる。

20

【0099】

図 8 に示すように、TEV 8 1 4 は、TEV がビアとパッドの両方であるように構成される。いくつかの実装形態では、ビアとパッドの組合せをビア構造と呼ぶことがある。いくつかの実装形態では、ビア構造は TEV 8 1 4 と第 1 のバリア層 8 1 2 とを含む。

【0100】

図 8 に示すように第 1 のバリア層 8 1 2 と TEV 8 1 4 とを含むビア構造が、様々な集積デバイスに実装されてもよい。いくつかの実装形態では、ビア構造は、集積パッケージデバイス（たとえば、パッケージオンパッケージ（POP）デバイス）に実装されてもよい。

30

【0101】

図 8 は、第 1 のパッド 8 1 0 が基板 8 0 2 に埋め込まれることを示す。しかし、いくつかの実装形態では、第 1 のパッド 8 1 0 は、基板 8 0 2 の表面上に配置される。

【0102】

図 9 は、ビア構造 9 0 1 のセットを含む集積パッケージデバイス 9 0 0 を示す。いくつかの実装形態では、ビア構造 9 0 1 は、図 8 に示すビア構造および / または本開示において説明し図示する任意の新規のビア構造であってもよい。

40

【0103】

図 9 に示すように、集積パッケージデバイス 9 0 0 は、基板 9 0 2 と、第 1 のダイ 9 0 4 と、第 2 のダイ 9 0 6 と、誘電体層 9 0 9 と、配線の第 1 のセット 9 1 4 と、配線の第 2 のセット 9 1 6 と、封止層 9 1 8 と、第 1 の誘電体層 9 2 0 と、第 2 の誘電体層 9 2 2 と、基板貫通ビア（TSV）のセット 9 2 4 と、配線の第 3 のセット 9 2 6 と、はんだボールのセット 9 2 8 と、第 1 のパッド 9 3 0 とを含む。いくつかの実装形態では、基板 9 0 2 は、図を明確にするために示されていない配線（たとえば、トレース、ビア）のセットを含んでもよい。配線のセットは、1 つまたは複数のパッド（たとえば、パッド 9 3 0）および / または配線の第 3 のセット 9 2 6 に結合されてもよい。

【0104】

50

第1のダイ904は、配線の第1のセット914（たとえば、第1のピラー、第1のはんだ）を通して基板902に結合される。第2のダイ906は、配線の第2のセット916（たとえば、第2のピラー、第2のはんだ）を通して基板902に結合される。封止層918は、第1のダイ904および第2のダイ906を覆う。

【0105】

ビア構造901のセットは、封止層918を横切り、基板902に結合される。いくつかの実装形態では、ビア構造のセット901は少なくとも第1のパッド930に結合される。いくつかの実装形態では、第1のパッド930は、TSVのセット924のうちの少なくとも1つのTSVに結合される。TSVのセット924のTSVのうちの少なくとも1つのTSVが、配線926の第3のセットに結合されてもよい。配線の第3のセット926のうちの少なくとも1つの配線が、はんだボールのセット928のうちのはんだボールに結合されてもよい。

10

【0106】

いくつかの実装形態では、基板902の第1の表面上に誘電体層909が結合される（たとえば、形成される）。いくつかの実装形態では、誘電体層909は、絶縁層804と同様でありならびに／あるいは同じである。いくつかの実装形態では、封止層918は誘電体層909に結合される。

【0107】

ビア構造901のうちの1つは、少なくとも第1のバリア層903（たとえば、第1のバリア層812）と、封止貫通ビア（TEV）905（たとえば、TEV 814）と、充填材907とを含む。第1のバリア層903、TEV 905、および充填材907は、封止層918内に配置される。TEV 905は、封止層918を横切る金属層（たとえば、銅）である。いくつかの実装形態では、TEV 905はシード層を含む。そのような場合、TEV 905は金属層（たとえば、銅層）とシード層とを含む。いくつかの実装形態では、シード層は、TEV 905の金属層とバリア層903との間に位置する。TEV 905は、第1の側面（たとえば、下側面）と、第2の側面（たとえば、上側面）と、第3の側面（たとえば、垂直側面）とを有する。いくつかの実装形態では、TEV 905の第3の側面はTEV 905の壁であってもよい。いくつかの実装形態では、TEV 905の垂直側面は、封止層918の上面および／または底面に垂直である。各実装形態では、充填材907にそれぞれに異なる材料を使用してもよい。たとえば、充填材907はポリマー充填材を含んでもよい。いくつかの実装形態では、充填材907はビア構造901の構造安定性を実現する。

20

30

【0108】

第1のバリア層903は、TEV 905に結合される。特に、TEV 905は封止層918内で第1のバリア層903に囲まれる。第1のバリア層903は、TEV 905の第1の側面およびTEV 905の第3の側面（たとえば、垂直側面）に結合される。したがって、図9に示すように、いくつかの実装形態では、TEV 905が封止層918に直接接触することはない（たとえば、直接的な接点を有さない）。いくつかの実装形態では、TEV 905は、第1のバリア層903の形状に整合する。充填材907はTEV 905に囲まれる。

40

【0109】

図9は、第1のパッド930が基板902に埋め込まれることを示す。しかし、いくつかの実装形態では、第1のパッド930は、基板902の表面上に配置される。図を明確にするために図9には示されていないが、第1のパッド930は基板902内の配線（たとえば、ビア、トレース）に結合される。

【0110】

いくつかの実装形態では、集積デバイス900は、パッケージオンパッケージ（PoP）集積デバイスにおけるパッケージ（たとえば、集積デバイス）である。したがって、いくつかの実装形態では、別の集積デバイス（たとえば、別のパッケージ）が集積デバイス900に結合されてもよい。たとえば、基板と配線（たとえば、はんだボール）とを備え

50

る別の集積デバイスが集積デバイス 900 の上部に結合されてもよい。そのような場合、配線（たとえば、はんだボール）は、集積デバイス 900 のビア構造 901 に結合されてもよい。

【0111】

封止層を横切るサイドバリア層と充填材とを有するビアを含む集積デバイスを提供／製作する例示的なシーケンス

いくつかの実装形態では、ビア構造を含む集積デバイス（たとえば、集積パッケージ）を提供することは、いくつかのプロセスを含む。図 10（図 10A～図 10C を含む）は、集積デバイスを提供するための例示的なシーケンスを示す。いくつかの実装形態では、図 10A～図 10C のシーケンスは、図 8 および／または図 9 の集積デバイス、ならびに／あるいは本開示で説明する他の集積デバイスを提供する／製造するために使用され得る。

10

【0112】

図 10A～図 10C のシーケンスが、回路要素も含む集積デバイスを設ける／製造するために使用され得ることに留意されたい。図 10A～図 10C のシーケンスが、集積デバイスを提供するためのシーケンスを簡略化しならびに／あるいは明確化するために 1 つまたは複数の段階を組み合わせてもよいことにさらに留意されたい。

【0113】

いくつかの実装形態では、図 10A～図 10C のプロセスは、高密度配線を有する集積デバイスを提供する新規のプロセスを示す。

20

【0114】

図 10A の段階 1 において示すように、基板 1002 を設ける（たとえば、製作する）。いくつかの実装形態では、基板 1002 はウエハである。各実装形態では、基板用にそれぞれに異なる様々な材料を使用してもよい（たとえば、シリコン基板、ガラス基板、セラミック基板、有機基板）。基板 1002 は、基板貫通ビア（TSV）のセット 1004 とパッドのセット 1005 とを含む。いくつかの実装形態では、基板 1002 は他の配線（たとえば、トレース）を含んでもよい。パッドのセット 1005 は、基板 1002 の第 1 の表面（たとえば、上面）に埋め込まれる。いくつかの実装形態では、パッドのセット 1005 は基板 1002 の第 1 の表面（たとえば、上面）上に配置される。いくつかの実装形態では、基板 1002 の第 1 の表面上に誘電体層 1003 が結合される（たとえば、形成される）。いくつかの実装形態では、誘電体層 1003 は、絶縁層 304 と同様でありならびに／あるいは同じである。誘電体層 1003 は、1 つまたは複数のパッド 1005 および／または TSV の 1 つまたは複数のセット 1004 の上方に 1 つまたは複数の開口部および／またはキャビティを含んでもよい。いくつかの実装形態では、基板 1002 は、図を明確にするために示されていない配線（たとえば、トレース、ビア）のセットを含んでもよい。配線のセットは、1 つまたは複数のパッド（たとえば、パッド 1005）に結合されてもよい。

30

【0115】

段階 2 において、基板 1002 に第 1 のダイ 1006 および第 2 のダイ 1008 を結合する。第 1 のダイ 1006 を配線の第 1 のセット 1016（たとえば、第 1 のピラー、第 1 のはんだ）を通して基板 1002 に結合する。いくつかの実装形態では、配線の第 1 のセットのうちの少なくとも 1 つの配線が TSV のセット 1004 のうちの少なくとも 1 つの TSV に電氣的に結合される。第 2 のダイ 1008 は、配線の第 2 のセット 1018（たとえば、第 1 のピラー、第 1 のはんだ）を通して基板 1002 に結合される。いくつかの実装形態では、配線の第 2 のセット 1018 のうちの少なくとも 1 つの配線を TSV のセット 1004 のうちの少なくとも 1 つの TSV に電氣的に結合する。

40

【0116】

段階 3 において、基板 1002 上および／または基板 1002 上の誘電体層 1003 上に封止層 1020 を設ける（たとえば、形成する）。封止層 1020 は、第 1 のダイ 1006 および第 2 のダイ 1008 を封止する。いくつかの実装形態では、封止層 1020 は

50

基板 1 0 0 2 に直接結合されてもよい。各実装形態は、封止層 1 0 2 0 用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、封止層 1 0 2 0 は充填材ム層である。いくつかの実装形態では、封止層 1 0 2 0 は、光パターニング可能特性を有する材料で作られる。

【 0 1 1 7 】

段階 4 において、封止層 1 0 2 0 内に少なくとも 1 つのキャビティ 1 0 2 5 を形成する。いくつかの実装形態では、キャビティ 1 0 2 5 はパッド（たとえば、パッド 1 0 0 5 ）の上方に形成される（たとえば、作製される）。いくつかの実装形態では、キャビティ 1 0 2 5 は、フォトリソグラフィプロセス（たとえば、フォトリソグラフィプロセス）を使用することによって形成される。

10

【 0 1 1 8 】

段階 5 において、バリア層 1 0 3 0 を設ける（たとえば、形成する、堆積させる）。いくつかの実装形態では、バリア層 1 0 3 0 を形成するためにめっきプロセスが使用される。バリア層 1 0 3 0 は、キャビティ 1 0 2 5 の内壁、パッド 1 0 0 5 の少なくとも一部、および / または封止層 1 0 2 0 の第 1 の表面を覆ってもよい。各実装形態は、バリア層 1 0 3 0 用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、バリア層 1 0 3 0 は、少なくともチタン（Ti）、（TiN）、アルミニウム銅（AlCu）、チタン銅合金（TiCu）、および / またはチタンタングステン銅合金（TiWCu）のうちの 1 つである。しかしながら、各実装形態は、それぞれに異なる材料を使用してもよい。したがって、バリア層 1 0 3 0 用の材料を上記に記載した材料に限定すべきではない。

20

【 0 1 1 9 】

バリア層 1 0 3 0 上にシード層 1 0 3 2 も設ける（たとえば、形成する、堆積させる）。いくつかの実装形態では、バリア層 1 0 3 0 上にシード層 1 0 3 2 を形成するためにめっきプロセスが使用される。各実装形態は、シード層 1 0 3 2 用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、シード層 1 0 3 2 は金属層である。

【 0 1 2 0 】

段階 6 において、シード層 1 0 3 2 上にフォトレジスト層 1 0 3 4 を設ける（たとえば、形成する、堆積させる）。いくつかの実装形態では、フォトレジスト層 1 0 3 4 を設けることは、フォトレジスト層 1 0 3 4 を設けることと、フォトレジスト層 1 0 3 4 のいくつかの部分を選択的に除去することを含む。

30

【 0 1 2 1 】

段階 7 において、シード層 1 0 3 2 上に金属層 1 0 3 6 を設ける（たとえば、形成する、堆積させる）。いくつかの実装形態では、金属層 1 0 3 6 は、フォトレジスト層 1 0 3 4 によって覆われていないシード層 1 0 3 2 上に設けられる。いくつかの実装形態では、シード層 1 0 3 2 上に金属層 1 0 3 6 を設けるためにリソグラフィおよびめっきプロセスが使用される。いくつかの実装形態では、金属層 1 0 3 6 とシード層 1 0 3 2 は同じ材料である。したがって、いくつかの実装形態では、金属層 1 0 3 6 はシード層 1 0 3 2 を含んでもよい。段階 7 に示すように、金属層 1 0 3 6 は、バリア層 1 0 3 0 に整合する（たとえば、バリア層 1 0 3 0 の輪郭を形成する）ようにシード層 1 0 3 2 上に設けられる。段階 7 は、金属層 1 0 3 6 がキャビティ 1 0 2 5 を完全には充填せず、キャビティ 1 0 3 7 を残すことも示す。

40

【 0 1 2 2 】

段階 8 において、キャビティ 1 0 3 7 内に充填材 1 0 3 9 を設ける。各実装形態では、充填材 1 0 3 9 用にそれぞれに異なる材料を使用してもよい。たとえば、充填材 1 0 3 9 はポリマー充填材を含んでもよい。いくつかの実装形態では、充填材 1 0 3 9 はビア構造の構造安定性を実現するように構成される。

【 0 1 2 3 】

段階 9 において、フォトレジスト層 1 0 3 4、シード層 1 0 3 2、およびバリア層 1 0 3 0 を選択的に除去する（たとえば、エッチングする）。いくつかの実装形態では、フォトレジスト層 1 0 3 4、シード層 1 0 3 2、およびバリア層 1 0 3 0 を同時に除去する。

50

いくつかの実装形態では、フォトレジスト層 1034、シード層 1032、およびバリア層 1030 を順次除去する。段階 9 に示すように、フォトレジスト層 1034、シード層 1032、およびバリア層 1030 を選択的に除去した後にビア構造 1038 を製作する。いくつかの実装形態では、ビア構造 1038 は、図 8 および図 9 に記載されたビア構造のうちの 1 つである。

【0124】

段階 10 において、場合によっては、封止層 1020 の第 2 の表面上に誘電体層 1040 を設ける（たとえば、形成する）。いくつかの実装形態では、誘電体層 1040 の表面をビア構造 1038 の表面と揃える。いくつかの実装形態では、誘電体層 1040 はビア構造 1038 を覆ってもよく、ビア構造 1038 の一部の上にキャビティを形成してもよい。

10

【0125】

段階 11 において、場合によっては、基板 1002 の第 2 の表面（たとえば、底面）上に別の誘電体層 1050 を設ける（たとえば、形成する）。さらに、誘電体層 1050 上／内に配線のセット 1052 も設ける。いくつかの実装形態では、配線のセット 1052 は、再分配層および／またはアンダーバンプメタライゼーション（UBM）層の少なくとも一方を含む。いくつかの実装形態では、配線のセット 1052 のうちの少なくとも 1 つの配線を TSV のセット 1004 のうちの少なくとも 1 つの TSV に電気的に結合する。

【0126】

段階 12 において、配線のセット 1052 にはんだボールのセット 1054 を結合する。いくつかの実装形態では、段階 10 の後、封止層と、サイドバリア層を含むビア構造とを含む集積デバイス 1060 を製作する。

20

【0127】

封止層を横切るサイドバリア層と充填材とを有するビアを含む例示的な集積デバイス

図 11 は、ビア構造のセット 1110 を含む集積パッケージデバイスを示す。詳細には、図 11 は、ビア構造のセット 1110 を含むインターポーザ 1100 の一例を示す。いくつかの実装形態では、ビア構造 1110 は、図 8 に示すビア構造および／または本開示において説明し図示する任意の新規のビア構造であってもよい。

【0128】

図 11 に示すように、インターポーザ 1100 は、封止層 1102 と、第 1 の誘電体層 1104 と、基板 1106 と、第 1 のパッド 1108 と、ビア構造のセット 1110 とを含む。第 1 の誘電体層 1104 は、封止層 1102 の第 1 の表面（たとえば、上面）に結合される。基板 1106 は、封止層 1102 の第 2 の表面（たとえば、底面）に結合される。いくつかの実装形態では、基板 1106 と封止層 1102 の第 2 の表面との間に第 2 の誘電体層（たとえば、封止層 304）を位置させてもよい。

30

【0129】

ビア構造のセット 1110 は、封止層 1102 を横切る。いくつかの実装形態では、ビア構造のセット 1110 は少なくとも第 1 のパッド 1108 に結合される。ビア構造 1110 のうちの 1 つは、少なくともバリア層 1112 と、封止貫通ビア（TEV）1114 と、充填材 1116 とを含む。バリア層 1112、TEV 1114、および充填材 1116 は、封止層 1102 内に配置される。いくつかの実装形態では、バリア層 1112 はパッド 1108 に結合される（たとえば、直接接触する）。TEV 1114 は、封止層 1102 を横切る金属層（たとえば、銅）である。いくつかの実装形態では、TEV 1114 はシード層を含む。そのような場合、TEV 1114 は金属層（たとえば、銅層）とシード層とを含む。いくつかの実装形態では、シード層は、TEV 1114 の金属層とバリア層 1112 との間に位置する。TEV 1114 は、第 1 の側面（たとえば、下側面）と、第 2 の側面（たとえば、上側面）と、第 3 の側面（たとえば、垂直側面）とを有する。いくつかの実装形態では、TEV 1114 の第 3 の側面は TEV 1114 の壁であってもよい。いくつかの実装形態では、TEV 1114 は非水平側面を有してもよい。たとえば、TEV 1114 は、非垂直側面または非水平側面（たとえば、対角

40

50

側面)を有してもよい。各実装形態では、充填材 1 1 1 6 にそれぞれに異なる材料を使用してもよい。たとえば、充填材 1 1 1 6 はポリマー充填材を含んでもよい。いくつかの実装形態では、充填材 1 1 1 6 はビア構造の構造安定性を実現する。

【0130】

図 1 1 は、TEV 1 1 1 4 がバリア層 1 1 1 2 の形状に整合することを示す。この例では、バリア層 1 1 1 2 は U 字形断面を有する。同様に、TEV 1 1 1 4 は U 字形断面を有する。図 1 1 は、充填材 1 1 1 6 が TEV 1 1 1 4 に結合されることも示す。特に、充填材 1 1 1 6 は TEV 1 1 1 4 に囲まれる。第 1 のバリア層 1 1 1 2 は、TEV 1 1 1 4 に結合される。特に、TEV 1 1 1 4 は封止層 1 1 0 2 内で第 1 のバリア層 1 1 1 2 に囲まれる。第 1 のバリア層 1 1 1 2 は、TEV 1 1 1 4 の第 1 の側面および TEV 1 1 1 4 の第 3 の側面(たとえば、垂直側面)に結合される。したがって、図 1 1 に示すように、いくつかの実装形態では、TEV 1 1 1 4 が封止層 1 1 0 2 に直接接触することはない(たとえば、直接的な接点を有さない)。各実装形態は、第 1 のバリア層 1 1 1 2 用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、第 1 のバリア層 1 1 1 2 は、少なくともチタン(Ti)、TiN、および/または TiW のうちの 1 つである。しかし、第 1 のバリア層 1 1 1 2 は、他の材料であってもよく、列挙された材料に限定されない。

10

【0131】

封止層を横切るサイドバリア層と充填材とを有するビアを含む集積デバイスを提供/製作する例示的なシーケンス

20

いくつかの実装形態では、集積デバイスはインターポーザを含んでもよい。いくつかの実装形態では、ビア構造を含む集積デバイス(たとえば、集積パッケージ)を提供することは、いくつかのプロセスを含む。図 1 2 (図 1 2 A ~ 図 1 2 C を含む)は、集積デバイスを提供するための例示的なシーケンスを示す。いくつかの実装形態では、図 1 2 A ~ 図 1 2 C のシーケンスは、図 8、図 9、および/または図 1 1 の集積デバイス、ならびに/あるいは本開示において説明する他の集積デバイスを提供/製造するために使用されてもよい。

【0132】

図 1 2 A ~ 図 1 2 C のシーケンスが、集積デバイスを提供するためのシーケンスを簡略化しならびに/あるいは明確化するために 1 つまたは複数の段階を組み合わせてもよいことにさらに留意されたい。

30

【0133】

いくつかの実装形態では、図 1 2 A ~ 図 1 2 C のプロセスは、高密度配線を有する集積デバイス(たとえば、インターポーザ)を提供する新規のプロセスを示す。

【0134】

図 1 2 A の段階 1 において示すように、キャリア 1 2 0 2 を設ける(たとえば、製作する)。いくつかの実装形態では、キャリア 1 2 0 2 は、少なくとも基板および/またはウエハの一方である。各実装形態では、キャリア用にそれぞれに異なる様々な材料を使用してもよい(たとえば、シリコン基板、ガラス基板、セラミック基板、有機基板)。キャリア 1 2 0 2 は、パッドのセット 1 2 0 5 を含む。いくつかの実装形態では、キャリア 1 2 0 2 は他の配線(たとえば、トレース)を含んでもよい。パッドのセット 1 2 0 5 はキャリア 1 2 0 2 の第 1 の表面(たとえば、上面)に埋め込まれる。いくつかの実装形態では、パッドのセット 1 2 0 5 はキャリア 1 2 0 2 の第 1 の表面(たとえば、上面)上に配置される。いくつかの実装形態では、基板 1 2 0 4 の第 1 の表面上に誘電体層 1 2 0 3 が結合される(たとえば、形成される)。いくつかの実装形態では、誘電体層は、絶縁層 3 0 4 と同様でありならびに/あるいは同じである。

40

【0135】

段階 2 において、キャリア 1 2 0 2 上および/またはキャリア 1 2 0 2 上の誘電体層 1 2 0 3 上に封止層 1 2 2 0 を設ける(たとえば、形成する)。いくつかの実装形態では、封止層 1 2 2 0 はパッド 1 2 0 5 を封止する。いくつかの実装形態では、封止層 1 2 2 0

50

はキャリア 1 2 0 2 に直接結合されてもよい。各実装形態は、封止層 1 2 2 0 用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、封止層 1 2 2 0 は充填材ム層である。いくつかの実装形態では、封止層 1 2 2 0 は、光パターニング可能特性を有する材料で作られる。いくつかの実装形態では、封止層 1 2 2 0 は、フォトエッチングプロセスによって除去する（たとえば、エッチングする）ことができる材料で作られる。

【 0 1 3 6 】

段階 3 において、封止層 1 2 2 0 内に少なくとも 1 つのキャビティ 1 2 2 5 を形成する。いくつかの実装形態では、キャビティ 1 2 2 5 はパッド（たとえば、パッド 1 2 0 5 ）の上方に形成される（たとえば、作製される）。いくつかの実装形態では、キャビティ 1 2 2 5 は、フォトエッチングプロセス（たとえば、フォトリソグラフィプロセス）を使用することによって形成される。

10

【 0 1 3 7 】

段階 4 において、バリア層 1 2 3 0 を設ける（たとえば、形成する、堆積させる）。いくつかの実装形態では、バリア層 1 2 3 0 を形成するためにめっきプロセスが使用される。バリア層 1 2 3 0 は、キャビティ 1 2 2 5 の内壁、パッド 1 2 0 5 の少なくとも一部、および / または封止層 1 2 2 0 の第 1 の表面を覆ってもよい。各実装形態は、バリア層 1 2 3 0 用にそれぞれに異なる材料を使用してもよい。各実装形態は、バリア層 1 2 3 0 用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、バリア層 1 2 3 0 は、少なくともチタン（Ti）、（TiN）、アルミニウム銅（AlCu）、チタン銅合金（TiCu）、および / またはチタタンングステン銅合金（TiWCu）のうちの 1 つである。

20

【 0 1 3 8 】

バリア層 1 2 3 0 上にシード層 1 2 3 2 も設ける（たとえば、形成する、堆積させる）。いくつかの実装形態では、バリア層 1 2 3 0 上にシード層 1 2 3 2 を形成するためにめっきプロセスが使用される。各実装形態は、シード層 1 2 3 2 用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、シード層 1 2 3 2 は金属層である。

【 0 1 3 9 】

段階 5 において、シード層 1 2 3 2 上にフォトレジスト層 1 2 3 4 を設ける（たとえば、形成する、堆積させる）。いくつかの実装形態では、フォトレジスト層 1 2 3 4 を設けることは、フォトレジスト層 1 2 3 4 を設けることと、フォトレジスト層 1 2 3 4 のいくつかの部分を選択的に除去することを含む。

30

【 0 1 4 0 】

段階 6 において、シード層 1 2 3 2 上に金属層 1 2 3 6 を設ける（たとえば、形成する、堆積させる）。いくつかの実装形態では、金属層 1 2 3 6 は、フォトレジスト層 1 2 3 4 によって覆われていないシード層 1 2 3 2 上に設けられる。いくつかの実装形態では、シード層 1 2 3 2 上に金属層 1 2 3 6 を設けるためにリソグラフィおよびめっきプロセスが使用される。いくつかの実装形態では、金属層 1 2 3 6 とシード層 1 2 3 2 は同じ材料である。したがって、いくつかの実装形態では、金属層 1 2 3 6 はシード層 1 2 3 2 を含んでもよい。

【 0 1 4 1 】

段階 6 に示すように、金属層 1 2 3 6 は、バリア層 1 2 3 0 に整合する（たとえば、バリア層 1 2 3 0 の輪郭を形成する）ようにシード層 1 2 3 2 上に設けられる。段階 6 は、金属層 1 2 3 6 がキャビティ 1 2 2 5 を完全には充填せず、キャビティ 1 2 3 7 を残すことも示す。

40

【 0 1 4 2 】

段階 7 において、キャビティ 1 2 3 7 内に充填材 1 2 3 9 を設ける。各実装形態では、充填材 1 2 3 9 用にそれぞれに異なる材料を使用してもよい。たとえば、充填材 1 2 3 9 はポリマー充填材を含んでもよい。いくつかの実装形態では、充填材 1 2 3 9 はピア構造の構造安定性を実現するように構成される。

【 0 1 4 3 】

50

段階 8 において、フォトレジスト層 1 2 3 4、シード層 1 2 3 2、およびバリア層 1 2 3 0 を選択的に除去する（たとえば、エッチングする）。いくつかの実装形態では、フォトレジスト層 1 2 3 4、シード層 1 2 3 2、およびバリア層 1 2 3 0 を同時に除去するか、あるいはフォトレジスト層 1 2 3 4、シード層 1 2 3 2、およびバリア層 1 2 3 0 を順次除去する。段階 1 2 に示すように、フォトレジスト層 1 2 3 4、シード層 1 2 3 2、およびバリア層 1 2 3 0 を選択的に除去した後にビア構造 1 2 3 8 を製作する。いくつかの実装形態では、ビア構造 1 2 3 8 は、図 8 および図 9 に記載されたビア構造のうちの 1 つである。

【 0 1 4 4 】

段階 9 において、場合によっては、封止層 1 2 2 0 の第 2 の表面上に誘電体層 1 2 4 0 を設ける（たとえば、形成する）。いくつかの実装形態では、誘電体層 1 2 4 0 の表面をビア構造 1 2 3 8 の表面と揃える。いくつかの実装形態では、誘電体層 1 2 4 0 はビア構造 1 2 3 8 を覆ってもよく、ビア構造 1 2 3 8 の一部の上にキャビティを形成してもよい。

10

【 0 1 4 5 】

段階 1 0 において、キャリア 1 2 0 2 の少なくとも一部を除去する（たとえば、研磨する、研削する、エッチングする）。いくつかの実装形態では、キャリア 1 2 0 2 は、キャリア 1 2 0 2 の表面がパッド 1 2 0 5 の表面と揃えられるまで除去される。いくつかの実装形態では、段階 1 0 の後、封止層と、サイドバリア層を含むビア構造とを含む集積デバイス 1 2 6 0 を製作する。

20

【 0 1 4 6 】

封止層を横切るサイドバリア層を有するビアを含む集積デバイスを提供 / 製作する例示的な方法

いくつかの実装形態では、ビア構造を含む集積デバイス（たとえば、集積パッケージ）を提供することは、いくつかのプロセスを含む。図 1 3 は、集積デバイスを提供する方法を示す。いくつかの実装形態では、図 1 3 の方法は、図 3、図 4、図 8、および / または図 9 の集積デバイス、ならびに / あるいは本開示において説明する他の集積デバイスを提供する / 製造するために使用されてもよい。

【 0 1 4 7 】

図 1 3 の方法が、回路要素も含む集積デバイスを提供する / 製造するために使用されてもよいことにも留意されたい。図 1 3 の方法が、集積デバイスを提供するためのシーケンスを簡略化しならびに / あるいは明確化するために 1 つまたは複数の段階を組み合わせてもよいことにさらに留意されたい。

30

【 0 1 4 8 】

いくつかの実装形態では、図 1 3 のプロセスは、高密度配線を有する集積デバイスを提供する新規のプロセスを示す。

【 0 1 4 9 】

この方法では、（ 1 3 0 5 において ）基板を設ける。いくつかの実装形態では、基板を設けることは、基板（たとえば、基板 5 0 2 ）を形成しならびに / あるいは製作することを含んでもよい。いくつかの実装形態では、基板はウエハである。各実装形態では、基板用にそれぞれに異なる様々な材料を使用してもよい（たとえば、シリコン基板、ガラス基板、セラミック基板、有機基板）。基板は、基板貫通ビア（TSV）のセットとパッドのセットとを含んでもよい。いくつかの実装形態では、基板は他の配線（たとえば、トレース）を含んでもよい。いくつかの実装形態では、パッドのセットは基板の第 1 の表面（たとえば、上面）上に配置される。いくつかの実装形態では、パッドのセットは、基板の第 1 の表面に埋め込まれる。いくつかの実装形態では、基板は、基板の第 1 の表面上に結合される（たとえば、形成される）誘電体層を含んでもよい。

40

【 0 1 5 0 】

その方法ではさらに、（ 1 3 1 0 において ）基板に少なくとも 1 つのダイを設ける。いくつかの実装形態では、少なくとも 1 つのダイを設けることは、第 1 のダイおよび第 2 の

50

ダイを基板に結合することを含む。いくつかの実装形態では、第1のダイが配線の第1のセット（たとえば、第1のピラー、第1のはんだ）を通して基板に結合される。

【0151】

この方法では、（1315において）封止層も設ける。いくつかの実装形態では、封止層を設けることは、基板上および／または基板上の誘電体層上に封止層を形成することを含む。いくつかの実装形態では、封止層は第1のダイを封止する。各実装形態は、封止層用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、封止層は充填材層である。いくつかの実装形態では、封止層は、光パターニング可能特性を有する材料で作られる。

【0152】

この方法では次に、（1320において）封止層にバリア層を含む少なくとも1つのビアを設ける。いくつかの実装形態では、バリア層を含む少なくとも1つのビアを設けることは、封止層内にキャビティを形成することと、キャビティ内に少なくとも1つの金属層を設けることとを含む。いくつかの実装形態では、キャビティはパッドの上方に形成される（たとえば、作製される）。いくつかの実装形態では、キャビティは、フォトリソグラフィプロセス（たとえば、フォトリソグラフィプロセス）を使用することによって形成される。

【0153】

いくつかの実装形態では、少なくとも1つの金属層を設けることは、キャビティ内にバリア層を設ける（たとえば、形成する）ことを含む。いくつかの実装形態では、バリア層を形成するためにめっきプロセスが使用される。バリア層は、キャビティの内壁、パッドの少なくとも一部、および／または封止層の第1の表面を覆ってもよい。各実装形態は、バリア層用にそれぞれに異なる材料を使用してもよい。いくつかの実装形態では、バリア層は、少なくともチタン（Ti）、（TiN）、アルミニウム銅（AlCu）、チタン銅合金（TiCu）、および／またはチタンタングステン銅合金（TiWCu）のうちの1つである。しかしながら、各実装形態は、それぞれに異なる材料を使用してもよい。したがって、バリア層用の材料を上記に記載した材料に限定すべきではない。

【0154】

いくつかの実装形態では、少なくとも1つの金属層を設けることは、バリア層上にシード層を設ける（たとえば、形成する、堆積させる）ことをさらに含む。いくつかの実装形態では、バリア層上にシード層を形成するためにめっきプロセスが使用される。各実装形態は、シード層用にそれぞれに異なる材料を使用してもよい。

【0155】

いくつかの実装形態では、バリア層を有するビアを設けることは、シード層上にフォトレジスト層を設ける（たとえば、形成する、堆積させる）ことをさらに含む。いくつかの実装形態では、フォトレジスト層を設けることは、フォトレジスト層534を設けることと、フォトレジスト層のいくつかの部分を選択的に除去することとを含む。

【0156】

この方法では次いで、シード層上に金属層を設ける。いくつかの実装形態では、金属層は、フォトレジスト層によって覆われていないシード層上に設けられる。いくつかの実装形態では、シード層上に金属層を設けるためにリソグラフィおよびめっきプロセスが使用される。いくつかの実装形態では、金属層とシード層は同じ材料である。したがって、いくつかの実装形態では、金属層はシード層を含んでもよい。

【0157】

この方法では次いで、フォトレジスト層、シード層、およびバリア層を選択的に除去する（たとえば、エッチングする）。いくつかの実装形態では、フォトレジスト層、シード層、およびバリア層を同時に除去する。いくつかの実装形態では、フォトレジスト層、シード層、およびバリア層を順次除去する。

【0158】

いくつかの実装形態では、場合によっては、封止層の第2の表面上に誘電体層を設けて

10

20

30

40

50

もよい（たとえば、形成してもよい）。いくつかの実装形態では、場合によっては、基板の第2の表面（たとえば、底面）上に別の誘電体層を設けてもよい（たとえば、形成してもよい）。さらに、誘電体層上／内に配線のセットを設けてもよい。

【0159】

例示的な電子デバイス

図14は、上述の集積デバイス、半導体デバイス、集積回路、ダイ、インターポーザ、またはパッケージのうちのいずれかと一体化される場合がある様々な電子デバイスを示す。たとえば、モバイル電話1402、ラップトップコンピュータ1404、および固定位置端末1406が、本明細書で説明する集積デバイス1400を含んでもよい。集積デバイス1400は、たとえば、本明細書で説明する集積回路、ダイ、インターポーザ、またはパッケージのうちのいずれかであってもよい。図14に示すデバイス1402、1404、1406は例にすぎない。他の電子デバイスは、限定はされないが、モバイルデバイス、ハンドヘルドパーソナル通信システム（PCS, personal communication system）ユニット、携帯情報端末などのポータブルデータユニット、GPS対応デバイス、ナビゲーションデバイス、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、メータ読取り機器などの固定位置データユニット、通信デバイス、スマートフォン、タブレットコンピュータ、またはデータもしくはコンピュータ命令を記憶し、もしくは取り出す任意の他のデバイス、またはそれらの任意の組合せを含む、集積デバイス1400を特徴としてもよい。

【0160】

図3、図4、図5A～図5C、図6、図7A～図7C、図8、図9、図10A～図10C、図11、図12A～図12C、図13、および／または図14に示した構成要素、ステップ、特徴、および／または機能のうちの1つまたは複数は、単一の構成要素、ステップ、特徴または機能に再構成され、かつ／または組み合わせられ、あるいは、いくつかの構成要素、ステップ、または機能で具現化され得る。追加の要素、構成要素、ステップ、および／または機能を、本開示から逸脱せずに追加してもよい。本開示における図3、図4、図5A～図5C、図6、図7A～図7C、図8、図9、図10A～図10C、図11、図12A～図12C、図13、および／または図14と、その対応する説明とは、ダイおよび／またはICに限定されないことにも留意されたい。いくつかの実装形態では、図3、図4、図5A～図5C、図6、図7A～図7C、図8、図9、図10A～図10C、図11、図12A～図12C、図13、および／または図14と、その対応する説明とは、集積デバイスを製造し、作製し、提供し、かつ／または生産するために使用され得る。いくつかの実装形態では、集積デバイスは、ダイパッケージ、集積回路（IC, integrated circuit）、ウエハ、半導体デバイス、および／またはインターポーザを含んでもよい。

【0161】

「例示的」という言葉は、「例、事例、または例示として働く」ことを意味するように本明細書において使用される。「例示的」として本明細書で説明した任意の実装形態または態様は、必ずしも本開示の他の態様よりも好ましいかまたは有利であると解釈されるべきではない。同様に、「態様」という用語は、本開示のすべての態様が記載の特徴、利点、または動作モードを含むことを必要としない。「結合された」という用語は、本明細書において、2つの物体間の直接的または間接的な結合を指すために使用される。たとえば、物体Aが物体Bに物理的に接触し、物体Bが物体Cに接触する場合、物体Aと物体Cとは、互いに物理的に直接接触していなくても、それでも互いに結合するものと見なされてもよい。

【0162】

また、実施形態については、フローチャート、流れ図、構造図、またはブロック図として示されるプロセスとして説明する場合があることに留意されたい。フローチャートでは動作を逐次プロセスとして説明する場合があるが、動作の多くは、並列に実行するかまたは同時に実行することができる。さらに、動作の順序は入れ替えられてもよい。プロセス

は、その動作が完了したとき、終了する。

【 0 1 6 3 】

本明細書で説明する本開示の様々な特徴は、本開示から逸脱することなく様々なシステムにおいて実現されてもよい。本開示の前述の態様は、例にすぎず、本開示を限定するものとして解釈されるべきではないことに留意されたい。本開示の態様の説明は、例示であることを意図しており、特許請求の範囲を限定することを意図していない。したがって、本教示は、他のタイプの装置に容易に適用することができ、数多くの代替、修正、および変形が、当業者には明らかになるであろう。

【 符号の説明 】

【 0 1 6 4 】

10

- 1 0 2 第 1 のパッケージ
- 1 0 4 第 2 のパッケージ
- 1 0 5 第 2 の基板
- 1 0 6 第 1 の基板
- 1 0 7 第 2 のダイ
- 1 0 8 第 1 のダイ
- 1 0 9 第 3 のダイ
- 1 1 0 モールド
- 1 1 5 はんだボールの第 2 のセット
- 1 1 6 はんだボールの第 1 のセット
- 1 1 7 ワイヤボンディングの第 1 のセット
- 1 1 8 配線の第 1 のセット
- 1 1 9 ワイヤボンディングの第 2 のセット
- 1 2 6 はんだボールの第 3 のセット
- 2 0 0 集積デバイス
- 3 0 2 基板
- 3 0 4 絶縁層
- 3 0 6 封止層
- 3 0 8 誘電体層
- 3 1 0 第 1 のパッド
- 3 1 2 第 1 のバリア層
- 3 1 4 封止貫通ビア (T E V)
- 3 1 5 キャビティ
- 4 0 0 集積パッケージデバイス
- 4 0 1 ビア構造
- 4 0 2 基板
- 4 0 3 第 1 のバリア層
- 4 0 4 第 1 のダイ
- 4 0 5 封止貫通ビア (T E V)
- 4 0 6 第 2 のダイ
- 4 0 9 誘電体層
- 4 1 4 配線の第 1 のセット
- 4 1 6 配線の第 2 のセット
- 4 1 8 封止層
- 4 2 0 第 1 の誘電体層
- 4 2 2 第 2 の誘電体層
- 4 2 6 配線の第 3 のセット
- 4 2 8 はんだボールのセット
- 4 3 0 第 1 のパッド
- 5 0 2 基板

20

30

40

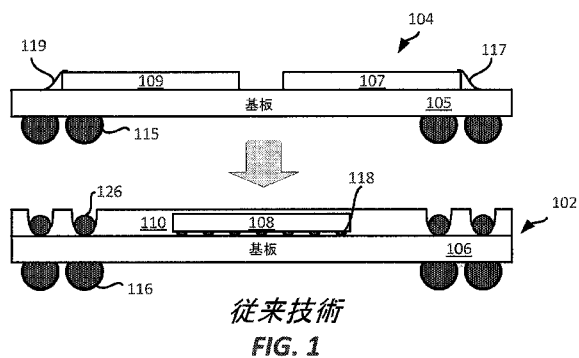
50

5 0 3	誘電体層	
5 0 4	基板貫通ビア (T S V) のセット	
5 0 5	パッドのセット	
5 0 6	第 1 のダイ	
5 0 8	第 2 のダイ	
5 1 6	配線の第 1 のセット	
5 1 8	配線の第 2 のセット	
5 2 0	封止層	
5 2 5	キャビティ	
5 3 0	バリア層	10
5 3 2	シード層	
5 3 4	フォトレジスト層	
5 3 6	金属層	
5 3 8	ビア構造	
5 4 0	誘電体層	
5 5 0	誘電体層	
5 5 2	配線のセット	
5 5 4	はんだボールのセット	
5 6 0	集積デバイス	
6 0 0	インターポーザ	20
6 0 2	封止層	
6 0 4	第 1 の誘電体層	
6 0 6	基板	
6 0 8	第 1 のパッド	
6 1 0	ビア構造のセット	
6 1 2	バリア層	
6 1 4	封止貫通ビア (T E V)	
7 0 2	キャリア	
7 0 3	誘電体層	
7 0 4	基板	30
7 0 5	パッドのセット	
7 2 0	封止層	
7 2 5	キャビティ	
7 3 0	バリア層	
7 3 2	シード層	
7 3 4	フォトレジスト層	
7 3 6	金属層	
7 3 8	ビア構造	
7 4 0	誘電体層	
7 6 0	集積デバイス	40
8 0 2	基板	
8 0 4	絶縁層	
8 0 6	封止層	
8 0 8	誘電体層	
8 1 0	第 1 のパッド	
8 1 2	第 1 のバリア層	
8 1 4	封止貫通ビア (T E V)	
8 1 6	充填材	
8 1 7	キャビティ	
9 0 0	集積パッケージデバイス	50

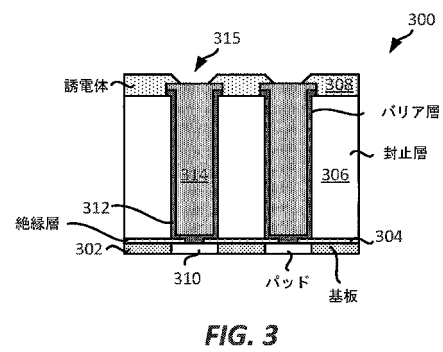
9 0 1	ビア構造のセット	
9 0 2	基板	
9 0 3	第 1 のバリア層	
9 0 4	第 1 のダイ	
9 0 5	封止貫通ビア (T E V)	
9 0 6	第 2 のダイ	
9 0 7	充填材	
9 0 9	誘電体層	
9 1 4	配線の第 1 のセット	
9 1 6	配線の第 2 のセット	10
9 1 8	封止層	
9 2 0	第 1 の誘電体層	
9 2 2	第 2 の誘電体層	
9 2 4	基板貫通ビア (T S V) のセット	
9 2 6	配線の第 3 のセット	
9 2 8	はんだボールのセット	
9 3 0	第 1 のパッド	
1 0 0 2	基板	
1 0 0 3	誘電体層	
1 0 0 4	基板貫通ビア (T S V) のセット	20
1 0 0 5	パッドのセット	
1 0 0 6	第 1 のダイ	
1 0 0 8	第 2 のダイ	
1 0 1 6	配線の第 1 のセット	
1 0 1 8	配線の第 2 のセット	
1 0 2 0	封止層	
1 0 2 5	キャビティ	
1 0 3 0	バリア層	
1 0 3 2	シード層	
1 0 3 4	フォトレジスト層	30
1 0 3 6	金属層	
1 0 3 7	キャビティ	
1 0 3 8	ビア構造	
1 0 3 9	充填材	
1 0 4 0	誘電体層	
1 0 5 0	誘電体層	
1 0 5 2	配線のセット	
1 0 5 4	はんだボールのセット	
1 0 6 0	集積デバイス	
1 1 0 0	インターポーザ	40
1 1 0 2	封止層	
1 1 0 4	第 1 の誘電体層	
1 1 0 6	基板	
1 1 0 8	第 1 のパッド	
1 1 1 0	ビア構造のセット	
1 1 1 2	第 1 のバリア層	
1 1 1 4	封止貫通ビア (T E V)	
1 1 1 6	充填材	
1 2 0 2	キャリア	
1 2 0 3	誘電体層	50

- 1 2 0 4 基板
- 1 2 0 5 パッドのセット
- 1 2 2 0 封止層
- 1 2 2 5 キャビティ
- 1 2 3 0 バリア層
- 1 2 3 2 シード層
- 1 2 3 4 フォトレジスト層
- 1 2 3 6 金属層
- 1 2 3 7 キャビティ
- 1 2 3 8 ビア構造
- 1 2 3 9 充填材
- 1 2 4 0 誘電体層
- 1 2 6 0 集積デバイス
- 1 4 0 0 集積デバイス
- 1 4 0 2 モバイル電話
- 1 4 0 4 ラップトップコンピュータ
- 1 4 0 6 固定位置端末

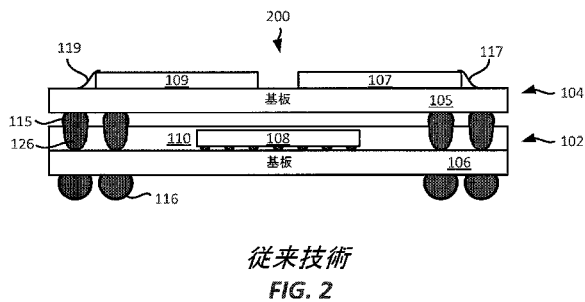
【図 1】



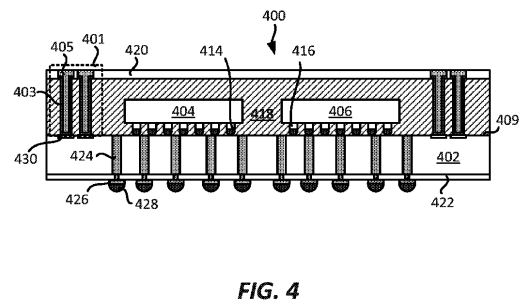
【図 3】



【図 2】



【図 4】



【図 5 A】

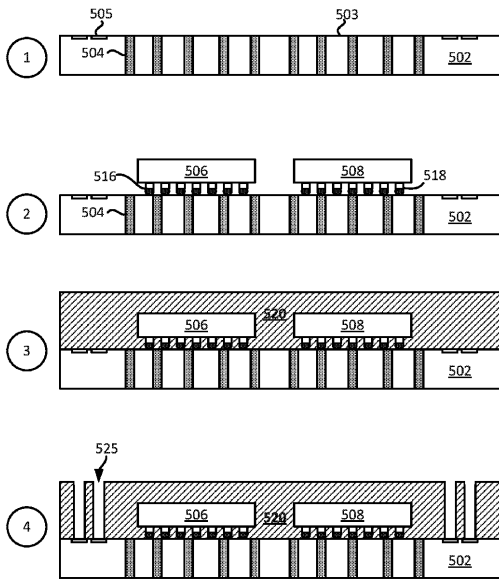


FIG. 5A

【図 5 B】

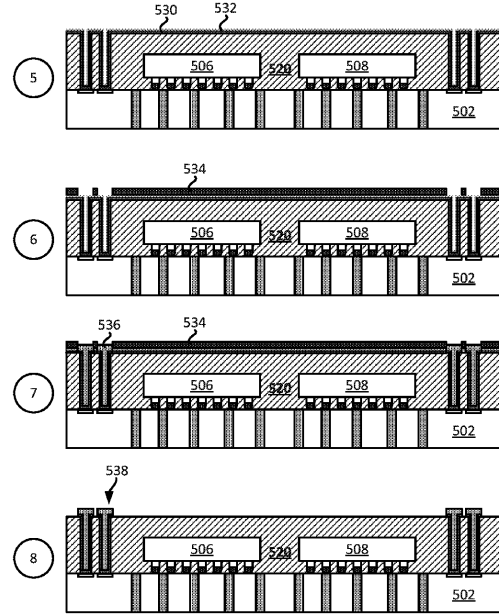


FIG. 5B

【図 5 C】

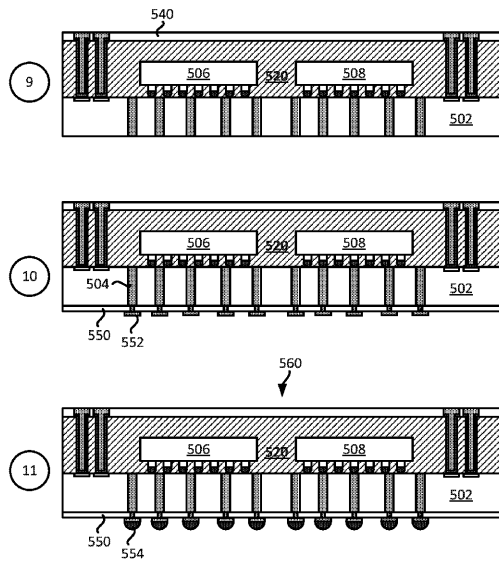


FIG. 5C

【図 6】

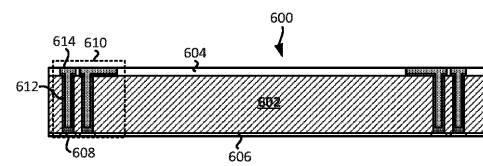


FIG. 6

【図 7 A】

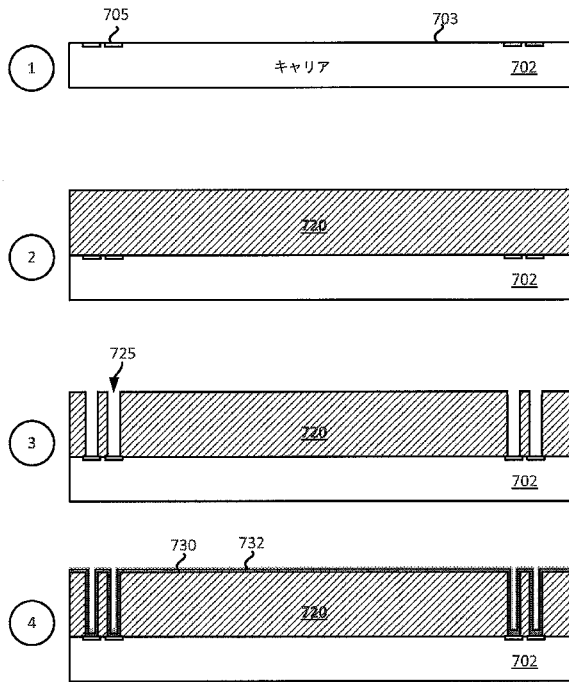


FIG. 7A

【図 7 B】

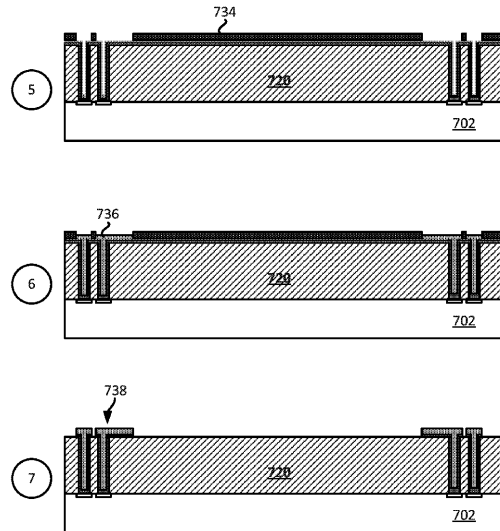


FIG. 7B

【図 7 C】

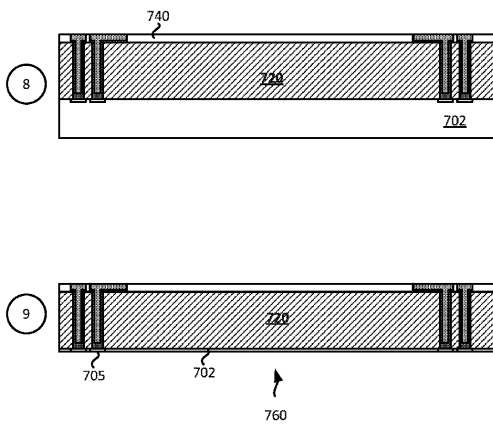


FIG. 7C

【図 8】

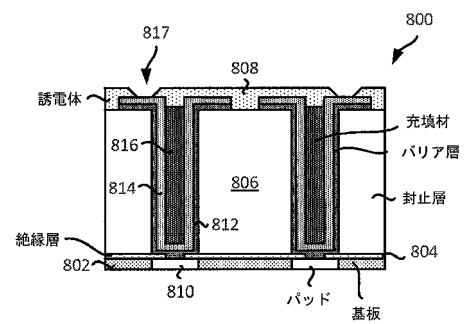


FIG. 8

【図 9】

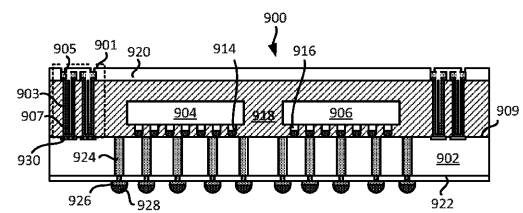


FIG. 9

【図 10 A】

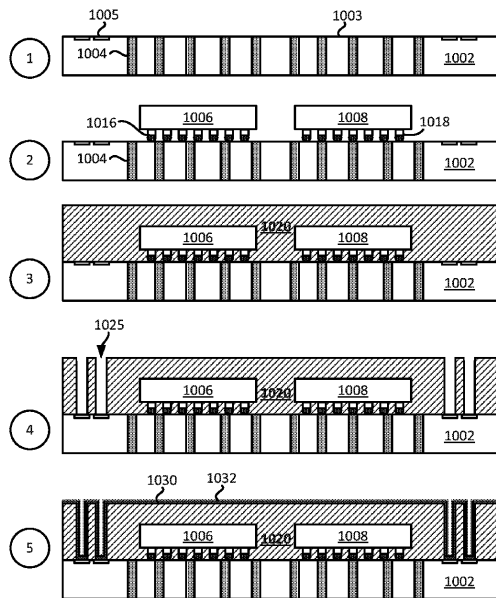


FIG. 10A

【図 10 B】

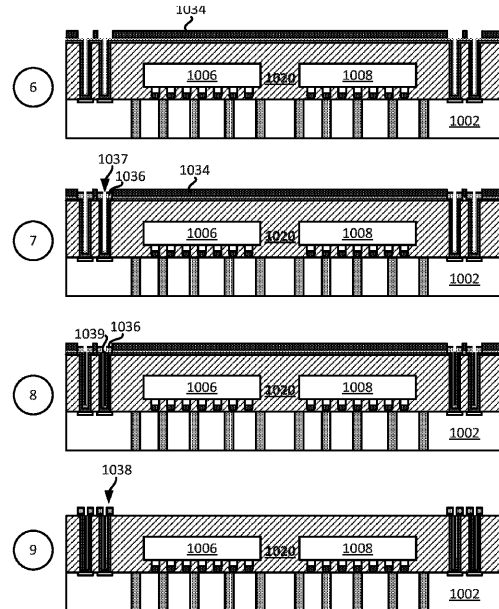


FIG. 10B

【図 10 C】

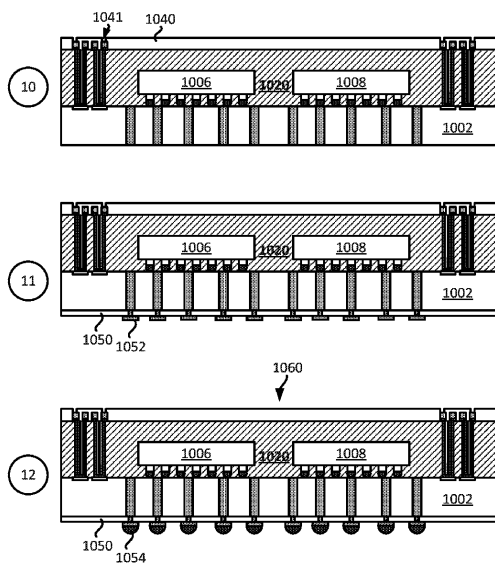


FIG. 10C

【図 11】

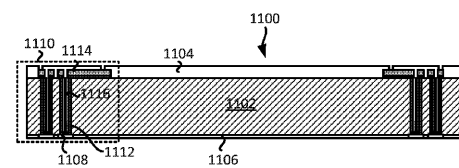


FIG. 11

【図 12 A】

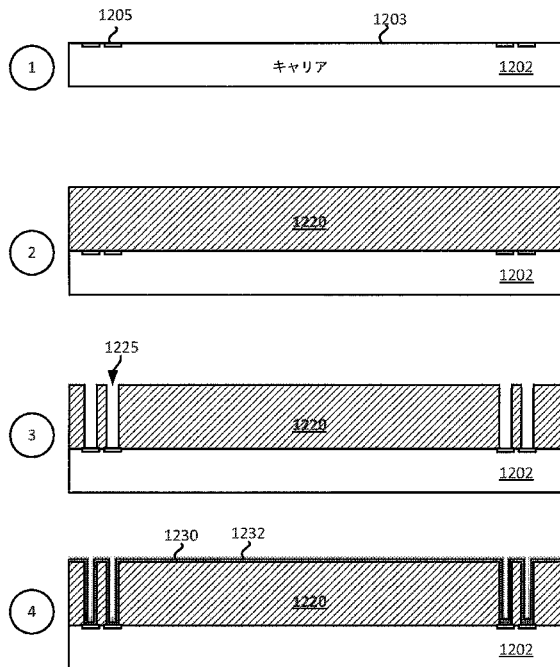


FIG. 12A

【図 12 B】

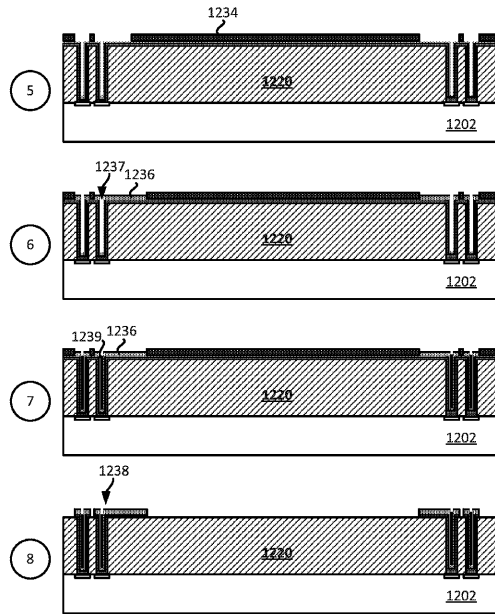


FIG. 12B

【図 12 C】

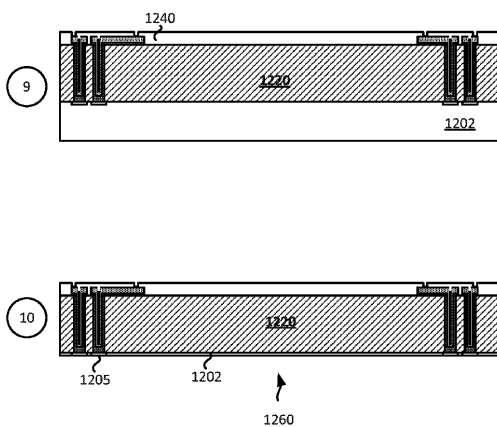


FIG. 12C

【図 13】

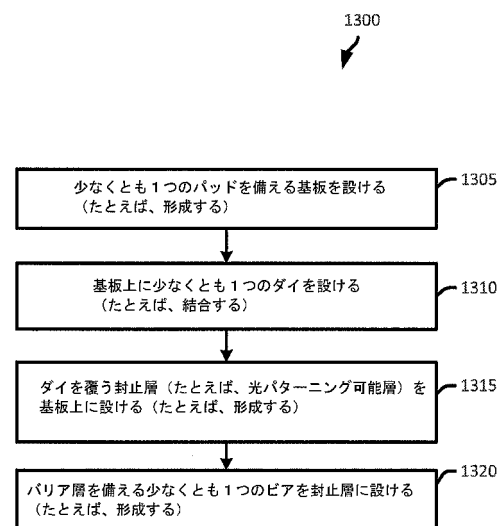


FIG. 13

【図 14】

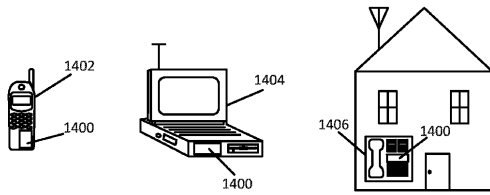


FIG. 14

【手続補正書】

【提出日】平成28年8月16日(2016.8.16)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

光パターニング可能特性を有する封止層と、

前記封止層を横切るビア構造であって、

第 1 の側面と、第 2 の側面と、第 3 の側面とを備えるビアと、

前記ビアの少なくとも前記第 1 の側面と前記第 3 の側面を囲むバリア層とを備えるビア構造と、

前記ビア構造の前記バリア層に結合されたパッドを備える基板であって、前記パッドが前記ビア構造の前記ビアとの直接的な接点を有さない、基板とを備えるデバイス。

【請求項 2】

前記封止層の第 1 の表面に結合された第 1 の誘電体層をさらに備える、請求項 1 に記載のデバイス。

【請求項 3】

前記封止層の第 2 の表面に結合された第 2 の誘電体層をさらに備える、請求項 2 に記載のデバイス。

【請求項 4】

前記バリア層は、チタン (Ti)、窒化チタン (TiN)、および / またはチタンタングステン (TiW) を含む、請求項 1 に記載のデバイス。

【請求項 5】

前記基板に結合された第 1 のダイをさらに備え、前記封止層は、前記第 1 のダイを封止する、請求項 1 に記載のデバイス。

【請求項 6】

前記ビア構造は充填材をさらに備え、前記充填材は非導電性充填材である、請求項 1 に記載のデバイス。

【請求項 7】

前記ビアはシード層を備える、請求項 1 に記載のデバイス。

【請求項 8】

前記ビアは、パッドとして動作するように構成された部分を備える、請求項 1 に記載のデバイス。

【請求項 9】

インターポーザ、パッケージデバイス、および / またはパッケージオンパッケージデバイスを備える、請求項 1 に記載のデバイス。

【請求項 10】

音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、通信デバイス、モバイルデバイス、モバイルフォン、スマートフォン、携帯情報端末、固定位置端末、タブレットコンピュータ、および / またはラップトップコンピュータに組み込まれる、請求項 1 に記載のデバイス。

【請求項 11】

光パターニング可能特性を有する封止層と、

前記封止層を横切るビア構造であって、

第 1 の側面と、第 2 の側面と、第 3 の側面とを備えるビアと、

前記ビアの少なくとも前記第 1 の側面と前記第 3 の側面を囲むバリア手段とを備えるビア構造と、

前記ビア構造の前記バリア手段に結合されたパッドを備える基板であって、前記パッドが前記ビア構造の前記ビアとの直接的な接点を有さない、基板とを備える装置。

【請求項 12】

前記封止層の第 1 の表面に結合された第 1 の誘電体層をさらに備える、請求項 11 に記載の装置。

【請求項 13】

前記封止層の第 2 の表面に結合された第 2 の誘電体層をさらに備える、請求項 12 に記載の装置。

【請求項 14】

前記バリア手段は、チタン (Ti)、窒化チタン (TiN)、および / またはチタンタングステン (TiW) を含む、請求項 11 に記載の装置。

【請求項 15】

前記基板に結合された第 1 のダイをさらに備え、前記封止層は、前記第 1 のダイを封止する、請求項 11 に記載の装置。

【請求項 16】

前記ビア構造は充填手段をさらに備える、請求項 11 に記載の装置。

【請求項 17】

前記ビアはシード層を備える、請求項 11 に記載の装置。

【請求項 18】

前記ビアは、パッドとして動作するように構成された部分を備える、請求項 11 に記載の装置。

【請求項 19】

インターポーザ、パッケージデバイス、および / またはパッケージオンパッケージデバイスを備える、請求項 11 に記載の装置。

【請求項 20】

音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、通信デバイス、モバイルデバイス、モバイルフォン、スマートフォン、携帯情報端末、固定位置端末、タブレットコンピュータ、および／またはラップトップコンピュータに組み込まれる、請求項 11 に記載の装置。

【請求項 21】

集積デバイスを製作するための方法であって、
基板上にパッドを形成するステップと、
前記基板上に、光パターニング可能特性を有する封止層を形成するステップと、
前記封止層内にビア構造を形成するステップとを含み、前記ビア構造を形成する前記ステップは、

前記封止層内のキャビティをフォトリソグラフィするステップと、
前記封止層の前記キャビティ内および前記基板の前記パッドの上方にバリア層を形成するステップと、

前記バリア層上にビアを、前記パッドとの直接的な接点を有さないように形成するステップとを含み、前記ビアは、第 1 の側面と、第 2 の側面と、第 3 の側面とを備え、前記ビアは、前記バリア層が前記ビアの少なくとも前記第 1 の側面と前記第 3 の側面を囲むように前記バリア層上に形成される、方法。

【請求項 22】

前記封止層の第 1 の表面上に第 1 の誘電体層を形成するステップをさらに含む、請求項 21 に記載の方法。

【請求項 23】

前記封止層の第 2 の表面上に第 2 の誘電体層を形成するステップをさらに含む、請求項 22 に記載の方法。

【請求項 24】

前記バリア層を形成する前記ステップは、前記封止層内にチタン (Ti) 層、窒化チタン (TiN) 層、および／またはチタニウムタングステン (TiW) 層を形成するステップを含む、請求項 21 に記載の方法。

【請求項 25】

前記基板に第 1 のダイを結合するステップをさらに含む、前記封止層を形成する前記ステップは、前記第 1 のダイを前記封止層によって封止するステップを含む、請求項 21 に記載の方法。

【請求項 26】

前記ビア構造を形成するステップは、充填材を形成するステップをさらに含む、請求項 21 に記載の方法。

【請求項 27】

前記ビアを形成する前記ステップは、前記バリア層上にシード層を形成するステップを含む、請求項 21 に記載の方法。

【請求項 28】

前記ビアを形成する前記ステップは、ビアの一部をパッドとして形成するステップを含む、請求項 21 に記載の方法。

【請求項 29】

前記集積デバイスは、インターポーザ、パッケージデバイス、および／またはパッケージオンパッケージデバイスを備える、請求項 21 に記載の方法。

【請求項 30】

前記集積デバイスは、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、通信デバイス、モバイルデバイス、モバイルフォン、スマートフォン、携帯情報端末、固定位置端末、タブレットコンピュータ、および／またはラップトップコンピュータに組み込まれる、請求項 21 に記載の方法。

【請求項 31】

前記ビア構造はポリマー充填材をさらに備える、請求項 1 に記載の集積デバイス。

【手続補正書】

【提出日】平成28年11月25日(2016.11.25)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 のダイと

光パターニング可能特性を有する封止層であって、前記第 1 のダイを少なくとも部分的に封止する封止層と、

前記封止層を横切るビア構造であって、

第 1 の側面と、第 2 の側面と、第 3 の側面とを備えるビアと、

前記ビアの少なくとも前記第 1 の側面と前記第 3 の側面を囲むバリア層とを備えるビア構造と、

前記第 1 のダイに結合された基板であって、前記ビア構造の前記バリア層に結合されたパッドを備える基板であって、前記パッドが前記ビア構造の前記ビアとの直接的な接点を有さない、基板とを備える集積デバイス。

【請求項 2】

前記封止層の第 1 の表面に結合された第 1 の誘電体層をさらに備える、請求項 1 に記載の集積デバイス。

【請求項 3】

前記封止層の第 2 の表面に結合された第 2 の誘電体層をさらに備える、請求項 2 に記載の集積デバイス。

【請求項 4】

前記ビア構造は充填材をさらに備え、前記充填材は非導電性充填材である、請求項 1 に記載の集積デバイス。

【請求項 5】

前記ビアはシード層を備える、請求項 1 に記載の集積デバイス。

【請求項 6】

前記ビアは、パッドとして動作するように構成された部分を備える、請求項 1 に記載の集積デバイス。

【請求項 7】

インターポーザ、パッケージデバイス、および / またはパッケージオンパッケージデバイスを備える、請求項 1 に記載の集積デバイス。

【請求項 8】

音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、通信デバイス、モバイルデバイス、モバイルフォン、スマートフォン、携帯情報端末、固定位置端末、タブレットコンピュータ、および / またはラップトップコンピュータに組み込まれる、請求項 1 に記載の集積デバイス。

【請求項 9】

第 1 のダイと、

光パターニング可能特性を有する封止層であって、前記第 1 のダイを少なくとも部分的に封止する封止層と、

前記封止層を横切るビア構造であって、

第 1 の側面と、第 2 の側面と、第 3 の側面とを備えるビアと、

前記ビアの少なくとも前記第 1 の側面と前記第 3 の側面を囲むバリア手段とを備えるビア構造と、

前記第 1 のダイに結合された基板であって、前記ビア構造の前記バリア手段に結合され

たパッドを備える基板であって、前記パッドが前記ビア構造の前記ビアとの直接的な接点を有さない、基板とを備える装置。

【請求項 10】

前記封止層の第 1 の表面に結合された第 1 の誘電体層をさらに備える、請求項 9 に記載の装置。

【請求項 11】

前記封止層の第 2 の表面に結合された第 2 の誘電体層をさらに備える、請求項 10 に記載の装置。

【請求項 12】

前記ビア構造は充填手段をさらに備える、請求項 9 に記載の装置。

【請求項 13】

前記ビアはシード層を備える、請求項 9 に記載の装置。

【請求項 14】

前記ビアは、パッドとして動作するように構成された部分を備える、請求項 9 に記載の装置。

【請求項 15】

インターポーザ、パッケージデバイス、および / またはパッケージオンパッケージデバイスを備える、請求項 9 に記載の装置。

【請求項 16】

音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、通信デバイス、モバイルデバイス、モバイルフォン、スマートフォン、携帯情報端末、固定位置端末、タブレットコンピュータ、および / またはラップトップコンピュータに組み込まれる、請求項 9 に記載の装置。

【請求項 17】

集積デバイスを製作するための方法であって、

基板上にパッドを形成するステップと、

前記基板に第 1 のダイを結合するステップと、

前記基板上に、光パターンニング可能特性を有する封止層を、前記封止層が前記第 1 のダイを少なくとも部分的に封止するように形成するステップと、

前記封止層内にビア構造を形成するステップとを含み、前記ビア構造を形成するステップは、

前記封止層内のキャビティをフォトエッチングするステップと、

前記封止層の前記キャビティ内および前記基板の前記パッドの上方にバリア層を形成するステップと、

前記バリア層上にビアを、前記パッドとの直接的な接点を有さないように形成するステップとを含み、前記ビアは、第 1 の側面と、第 2 の側面と、第 3 の側面とを備え、前記ビアは、前記バリア層が前記ビアの少なくとも前記第 1 の側面と前記第 3 の側面を囲むように前記バリア層上に形成される、方法。

【請求項 18】

前記封止層の第 1 の表面上に第 1 の誘電体層を形成するステップをさらに含む、請求項 17 に記載の方法。

【請求項 19】

前記封止層の第 2 の表面上に第 2 の誘電体層を形成するステップをさらに含む、請求項 18 に記載の方法。

【請求項 20】

前記ビア構造を形成するステップは、充填材を形成するステップをさらに含む、請求項 17 に記載の方法。

【請求項 21】

前記ビアを形成するステップは、前記バリア層上にシード層を形成するステップを含む、請求項 17 に記載の方法。

【請求項 22】

前記ビアを形成するステップは、ビアの一部をパッドとして形成するステップを含む、請求項 17 に記載の方法。

【請求項 23】

前記集積デバイスは、インターポーザ、パッケージデバイス、および/またはパッケージオンパッケージデバイスを備える、請求項 17 に記載の方法。

【請求項 24】

前記集積デバイスは、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、通信デバイス、モバイルデバイス、モバイルフォン、スマートフォン、携帯情報端末、固定位置端末、タブレットコンピュータ、および/またはラップトップコンピュータに組み込まれる、請求項 17 に記載の方法。

【請求項 25】

前記ビア構造はポリマー充填材をさらに備える、請求項 1 に記載の集積デバイス。

【請求項 26】

前記バリア層は、チタン (Ti)、窒化チタン (TiN)、および/またはチタンタングステン (TiW) を含む、請求項 1 に記載の集積デバイス。

【請求項 27】

前記バリア手段は、チタン (Ti)、窒化チタン (TiN)、および/またはチタンタングステン (TiW) を含む、請求項 9 に記載の装置。

【請求項 28】

前記バリア層を形成するステップは、前記封止層内にチタン (Ti) 層、窒化チタン (TiN) 層、および/またはチタンタングステン (TiW) 層を形成するステップを含む、請求項 17 に記載の方法。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2015/015421

A. CLASSIFICATION OF SUBJECT MATTER INV. H01L23/498 H01L25/10 ADD.		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EP0-Internal		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2012/168944 A1 (GAN KAH WEE [MY] ET AL) 5 July 2012 (2012-07-05) paragraphs [0066], [0067]; figure 4B -----	1-3, 5-13, 15-23, 25-30
X	US 2013/341786 A1 (HSU CHUN-LEI [TW] ET AL) 26 December 2013 (2013-12-26) paragraph [0047]; figure 8 -----	1,4,11, 14,21,24
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
28 April 2015		08/05/2015
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer
		Kästner, Martin

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2015/015421

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2012168944 A1	05-07-2012	NONE	
US 2013341786 A1	26-12-2013	CN 103515362 A	15-01-2014
		KR 20140000608 A	03-01-2014
		TW 201401482 A	01-01-2014
		US 2013341786 A1	26-12-2013

フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
H 0 1 L 21/768 (2006.01)
H 0 1 L 21/3205 (2006.01)

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 ホン・ボク・ウィ
アメリカ合衆国・カリフォルニア・9 2 1 2 1 - 1 7 1 4・サン・ディエゴ・モアハウス・ドライヴ・5 7 7 5

(72)発明者 ドン・ウク・キム
アメリカ合衆国・カリフォルニア・9 2 1 2 1 - 1 7 1 4・サン・ディエゴ・モアハウス・ドライヴ・5 7 7 5

(72)発明者 シーチュン・グ
アメリカ合衆国・カリフォルニア・9 2 1 2 1 - 1 7 1 4・サン・ディエゴ・モアハウス・ドライヴ・5 7 7 5

Fターム(参考) 5F033 HH11 HH18 HH23 HH33 JJ11 JJ18 JJ23 JJ33 KK08 MM30
NN06 NN07 PP27 QQ09 QQ37 RR06 RR27 VV07 XX03