

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】平成17年1月20日(2005.1.20)

【公開番号】特開2000-100170(P2000-100170A)

【公開日】平成12年4月7日(2000.4.7)

【出願番号】特願平10-269614

【国際特許分類第7版】

G 1 1 C 11/409

G 1 1 C 11/417

G 1 1 C 11/407

【F I】

G 1 1 C 11/34 3 5 4 P

G 1 1 C 11/34 3 0 5

G 1 1 C 11/34 3 6 2 S

【手続補正書】

【提出日】平成16年2月23日(2004.2.23)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

供給クロックに同期して入力信号を取り込み、保持する入力バッファを有する集積回路装置において、

前記供給クロックを分周して位相が異なる複数の内部クロックを生成する分周回路と、

前記複数の内部クロックそれぞれに同期して前記入力信号を取り込み、保持する複数の入力バッファと、

前記複数の入力バッファの出力を合成する合成回路とを有し、

前記合成回路は、前記複数の入力バッファの出力にそれぞれ応答してHレベルまたはLレベルの低インピーダンス状態または高インピーダンス状態になる複数のトライステートバッファと、前記複数のトライステートバッファの出力が供給される共通の出力ラッチ回路とを有することを特徴とする集積回路装置。

【請求項2】

供給クロックに同期して入力信号を取り込み、保持する入力バッファを有する集積回路装置において、

前記供給クロックを分周して位相が異なる複数の内部クロックを生成する分周回路と、

前記複数の内部クロックそれぞれに同期して前記入力信号を取り込み、保持する複数の入力バッファと、

前記複数の入力バッファの出力を合成する合成回路と、

前記供給クロックの周波数に応じて分周制御信号が設定されるモードレジスタとを有し、

前記分周回路は、前記分周制御信号に応じて、前記供給クロックが所定の周波数より高い時に分周動作を行い、前記供給クロックが前記所定の周波数より低い時に分周動作を行わないことを特徴とする集積回路装置。

【請求項3】

供給クロックに同期して入力信号を取り込み、保持する入力バッファを有する集積回路装置において、

前記供給クロックを分周して位相が異なる複数の内部クロックを生成する分周回路と、

前記複数の内部クロックそれぞれに同期して前記入力信号を取り込み、保持する複数の入力バッファと、

前記複数の入力バッファの出力を合成する合成回路と、

分周制御信号が設定される分周制御設定部とを有し、

前記分周回路は、前記分周制御信号が第1の状態の時に、前記分周動作を行い、前記分周制御信号が第2の状態の時に、前記分周動作を行わないことを特徴とする集積回路装置。

【請求項4】

請求項2または3において、

前記分周回路が分周動作を行わない場合は、前記複数の入力バッファの内、所定の入力バッファが前記供給クロックに同期して前記入力信号を取り込み保持することを特徴する集積回路装置。

【請求項5】

供給クロックに同期して入力信号を取り込み、保持する入力バッファを有する集積回路装置において、

前記供給クロックを分周して位相が異なる複数の内部クロックを生成する分周回路と、

前記複数の内部クロックそれぞれの一方のレベルに同期して前記入力信号を取り込み、保持する複数の入力バッファと、

前記複数の入力バッファの出力を合成する合成回路と、

前記分周された内部クロックの前記一方のレベルが重なる時に、先行する内部クロックを他方のレベルに変更する内部クロック入力回路とを有し、

前記複数の入力バッファは、前記内部クロック入力回路を介してそれぞれの前記内部クロックを入力することを特徴とする集積回路装置。

【請求項6】

供給クロックに同期して入力信号を取り込み、保持する入力バッファを有する集積回路装置において、

前記供給クロックを分周して位相が異なる複数の内部クロックを生成する分周回路と、

前記複数の内部クロックそれぞれに同期して前記入力信号を取り込み、保持する複数の入力バッファと、

前記複数の入力バッファの出力を合成する合成回路と、

前記分周回路が生成される複数の内部クロックの位相を、前記供給クロックの位相と所定関係に調整するクロック補正回路とを有し、

前記クロック補正回路により位相が調整された前記内部クロックが、前記入力バッファに供給されることを特徴とする集積回路装置。