

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 947 771**

51 Int. Cl.:

G01R 19/00 (2006.01)

G01R 35/00 (2006.01)

H01H 33/02 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **13.03.2020** **E 20162904 (5)**

97 Fecha y número de publicación de la concesión europea: **10.05.2023** **EP 3722819**

54 Título: **Compensación de medidas de voltaje en sistemas de alto voltaje**

30 Prioridad:

09.04.2019 AU 2019901217

22.05.2019 AU 2019203600

45 Fecha de publicación y mención en BOPI de la
traducción de la patente:
18.08.2023

73 Titular/es:

SCHNEIDER ELECTRIC INDUSTRIES SAS

(100.0%)

35 Rue Joseph Monier

92500 Rueil Malmaison, FR

72 Inventor/es:

FORCET, RÉMI ANDRÉ JEAN

74 Agente/Representante:

GONZÁLEZ PECES, Gustavo Adolfo

ES 2 947 771 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Compensación de medidas de voltaje en sistemas de alto voltaje

5 PRIORIDAD

La presente solicitud reivindica prioridad a partir de la solicitud de Patente Provisional Australiana No. 2019901217 presentada el 9 de abril de 2019.

10 CAMPO TÉCNICO

La presente solicitud se refiere a los efectos de la diafonía en las mediciones de voltaje.

15 ANTECEDENTES

En cualquier sistema eléctrico que tenga dos o más conductores suficientemente cerca uno del otro, el efecto de la corriente transportada por un conductor será sentido por el otro conductor debido al campo electromagnético generado por la corriente en un conductor que se superpone con el segundo conductor, creando así una corriente en el segundo conductor. Este efecto se conoce como diafonía, y puede crear efectos perjudiciales en el sistema eléctrico.

En los sistemas eléctricos que tienen voltajes elevados, tal como las subestaciones de control eléctricas de los sistemas de distribución eléctrica, este efecto es aún mayor. Este efecto también afectará a la medición de voltajes en dichos sistemas debido al acoplamiento capacitivo, lo que dificultará la obtención de mediciones de voltaje precisas debido a la dificultad de blindar el circuito de medición de voltaje frente a este efecto.

Las mediciones de voltaje imprecisas en estos sistemas pueden impedir la aplicación de determinadas funciones o procedimientos, tal como la "Comprobación de Sincronización".

El estado de la técnica pertinente se describe en los documento US 6 717 395 B2, US 2014/340111 A1 y US 2015/235790 A1.

SUMARIO

Un procedimiento de acuerdo con la invención se define en la reivindicación independiente 1, un dispositivo de acuerdo con la invención se define en la reivindicación independiente 16 y un medio no transitorio legible por ordenador de acuerdo con la invención se define en la reivindicación independiente 17. Las realizaciones ventajosas se definen en las reivindicaciones dependientes.

40 BREVE DESCRIPCIÓN DE LOS DIBUJOS

Diversos aspectos y realizaciones se discutirán con referencia a los dibujos adjuntos en los que:

Figura 1A - muestra una fotografía de una realización de un sistema eléctrico, en particular, una subestación de control de voltaje medio, a la que pueden aplicarse aspectos descritos en el presente documento;

Figura 1B - muestra un esquema interno de un polo del sistema eléctrico de la Figura 1A;

Figura 1C - muestra un circuito equivalente de las impedancias del sistema eléctrico de la Figura 1B;

Figura 2 - muestra una representación del efecto de diafonía de todos los demás voltajes del sistema eléctrico sobre el voltaje V2 medido;

Figura 3 - muestra una representación un circuito, mostrando cómo se realiza la medición en R3, con una corriente creada por la resistencia RVD como se muestra en la Figura 2;

Figura 4 - muestra las formas de onda de la señal de voltaje inyectado V1 y la señal de voltaje medido V2, siendo la forma de onda de error creada por el efecto de diafonía de V1 sobre V2 medido;

Figura 5 muestra un diagrama de flujo de un procedimiento de caracterización del voltaje de diafonía para obtener coeficientes de diafonía que se utilizarán en un algoritmo de compensación;

Figura 6 - muestra una representación más sencilla del circuito equivalente de la Figura 1B;

Figura 7 - muestra el circuito de la Figura 6 con una fuente V1 y una diafonía resultante V2;

Figura 8 - muestra el circuito de la Figura 7 utilizado para calcular las impedancias del circuito;

Figura 9 - muestra un circuito equivalente Thevenin de la Figura 8 relativo al efecto de diafonía para su uso en el cálculo de impedancias de circuito;

Figura 10 - muestra un diagrama polar de U para calcular las impedancias de los circuitos;

Figura 11 - muestra las formas de onda para U y UR3 de los circuitos de las Figuras 8 a 10;

Figura 12 - muestra un circuito del circuito de la Figura 8 mostrando las impedancias calculadas;

Figura 13A - muestra las formas de onda de inyección de una función escalón para U1 y la forma de onda de respuesta U2 medido en otra realización de caracterización del circuito;

Figura 13B - muestra el uso de las formas de onda de la Figura 13A en el cálculo de los parámetros de caracterización;

Figura 14 - muestra un diagrama de flujo de un procedimiento amplio para proporcionar una medición de voltaje compensado afectada por la diafonía;

Figura 15 - muestra un diagrama de flujo de un procedimiento para proporcionar una medida de voltaje compensado de acuerdo con otro aspecto;

Figura 16A - muestra una realización de un dispositivo para llevar a cabo los diversos procedimientos de compensación descritos en el presente documento;

Figura 16B - muestra un ejemplo de un controlador de conmutación real para su uso con los diversos aspectos descritos en el presente documento;

Figura 17 - muestra una representación del dispositivo de las Figuras 16A y 16B en uso con un sistema eléctrico;

Figura 18A - muestra una forma de onda de una medición de voltaje medida en un terminal del sistema eléctrico que contiene el error de diafonía;

Figura 18B - muestra una forma de onda de la medición de voltaje de la Figura 18A después de ser procesada por el dispositivo de la Figura 15 con el error de diafonía eliminado;

Figura 19 - muestra un circuito equivalente Thevenin ampliado utilizado para derivar las relaciones utilizadas para calcular las impedancias internas; y

Figura 20 - muestra otro circuito equivalente Thevenin utilizado en la derivación de relaciones utilizadas para calcular impedancias internas.

DESCRIPCIÓN DE LAS REALIZACIONES

La Figura 1A muestra un ejemplo de un sistema 500 eléctrico al que pueden aplicarse los diversos aspectos descritos en el presente documento. En este ejemplo, el sistema 500 eléctrico es un polo de subestación de control de voltaje medio. La Figura 1B muestra la subestación 500 de control (concretamente, un polo de la subestación de control como se muestra en la Figura 1A) con dos resistencias 510, 520 de HV. En esta vista se muestran dos capacitancias 10, 20 parásitas que existen entre las dos resistencias 510, 520.

La Figura 1C muestra un circuito equivalente simplificado con divisores de voltaje resistivos (RVD) formados por las resistencias 510, 520 de HV de la Figura 1A y las resistencias R3, R4, y mostrando también las capacitancias 10, 20 parásitas.

La Figura 2 muestra una ilustración representativa de los efectos sobre una medida particular de voltaje V2 en el lado de la carga en un sistema eléctrico polifásico como la subestación 500 de control, del voltaje V1 en el lado de la fuente de la misma fase, así como de los voltajes U1, U2, W1, W2 del lado de la fuente y del lado de la carga de las otras 2 fases.

En la práctica, una medición del voltaje V2 se verá afectada por la presencia de estos otros voltajes (V1, U1, U2, W1, W2), dando lugar a un error en el voltaje medido. Este error puede afectar negativamente al funcionamiento del sistema 500 eléctrico, por ejemplo, impidiendo la ejecución segura de la "Comprobación de sincronización" para garantizar el funcionamiento seguro de los interruptores del sistema.

Diversos aspectos descritos en el presente documento permiten la identificación y compensación de los efectos de la

diafonía de estas otras fuentes de voltaje, con el fin de proporcionar una medición de voltaje compensado que refleje con mayor precisión el voltaje real en el punto de medición.

La Figura 3 muestra un circuito equivalente del sistema eléctrico de las Figuras 1A, 1B y 1C, para ilustrar un paso de medición de los efectos de diferentes voltajes sobre un voltaje medido de acuerdo con algunos aspectos. En el ejemplo ilustrado en la Figura 3, los efectos del voltaje V1, sobre el voltaje medido V2medido se realiza mediante la inyección de una señal de voltaje de referencia conocida V1 en el circuito como se muestra. La resistencia RVD es la resistencia efectiva del sistema eléctrico en ese trayecto representado por Rv1 y Rv2 en la Figura 1B ($Rv1 = R9+R10$ y $Rv2 = R1+R5$) en la Figura 1C, y R3 es la resistencia del circuito de medida de voltaje.

En este aspecto, los errores de medición de voltaje se utilizan para caracterizar cada sistema eléctrico (por ejemplo, una subestación de control eléctrica) para permitir la generación de un algoritmo para su uso en el suministro de mediciones de voltaje compensados para cada terminal o casquillo del sistema 500 eléctrico.

Al aplicar o inyectar un voltaje de referencia en un casquillo, se observará que el voltaje medido en todos los demás casquillos conectados a tierra no es cero. Esto es debido a la capacitancia parásita C que está inyectando una corriente $C \cdot d(U_C)/dt$ en la resistencia de medida R3 como se muestra en la Figura 3.

La Figura 4 muestra un trazado de la forma de onda del voltaje de referencia inyectada V1 y el voltaje medido resultante V2medido a partir de la Figura 3. A partir de este trazado, se pueden determinar las características de la forma de onda de error (V2medido) para su uso en la caracterización del sistema eléctrico y el cálculo de coeficientes para su uso en un algoritmo para proporcionar una medición de voltaje compensado. En particular, a partir de este gráfico de la Figura 4, puede determinarse un valor K, que es la relación entre la señal inyectada V1 y la señal de error de V2medido, así como la diferencia de fase α entre la señal de referencia inyectada V1 y la señal de error de V2 medido. En este aspecto, la señal de error resultante de la diafonía también se denomina voltaje acoplado capacitivamente o Vdiafonía, y que es la señal medida durante esta fase de caracterización con el terminal medido conectado a tierra.

Una vez obtenidos, estos valores se pueden utilizar de varias maneras diferentes para proporcionar una medición de voltaje compensado para eliminar al menos una porción de la señal de error introducida por el efecto de diafonía, como se describirá con más detalle a continuación.

Las figuras 3 y 4 muestran el procedimiento para determinar el efecto de V1 sobre el voltaje medido V2. Para tener en cuenta los efectos de todos los voltajes de la red eléctrica sobre V2, se realiza el mismo procedimiento para todos los demás voltajes. Por ejemplo, para determinar el efecto de U1 en V2, se inyecta una señal de referencia U1 en el terminal para U1, con todos los demás terminales o casquillos conectados a masa, y se mide la señal en V2. Estos resultados proporcionan formas de onda como las mostradas en la Figura 4, con la señal inyectada U1 en lugar de la señal inyectada V1.

Una vez que se han medido todas las combinaciones de emparejamientos de voltaje en V2 (resultando en 5 grupos de mediciones de K y α), se lleva a cabo el mismo procedimiento para cada uno de los otros voltajes, U1, U2, V1, W1 y W2. Una vez finalizadas todas las mediciones, se habrán obtenido 30 valores de diafonía (K) y ángulo (α), como se muestra en la tabla siguiente:

U2	V2	W2	U1	V1	W1
U1U2	V1V2	U1W2	U2U1	U2V1	U2W1
V1U2	U1V2	V1W2	V2U1	V2V1	V2W1
W1U2	W1V2	W1W2	W2U1	W2V1	W2W1
V2U2	U2V2	U2W2	V1U1	U1V1	U1W1
W2U2	W2V2	V2W2	W1U1	W1V1	V1W1

Se apreciará que, en algunas realizaciones, un paso de calibración puede llevarse a cabo antes de comenzar los procedimientos descritos anteriormente para asegurar que todas las fases están recibiendo el mismo voltaje inyectado. En algunas realizaciones, el paso de calibración puede hacerse después de la compensación de diafonía.

En una forma amplia entonces, como se muestra en la Figura 5, se proporciona un procedimiento para obtener medidas características K y α de un sistema eléctrico que comprende al menos dos terminales (en algunas realizaciones, hay al menos tres terminales, incluyendo un terminal común), comprendiendo el procedimiento, en el paso 600, inyectar un voltaje de referencia en un primero de los al menos dos terminales; en el paso 610, medir un voltaje acoplado capacitivamente en un segundo de los al menos dos terminales para proporcionar un voltaje acoplado capacitivamente, estando el segundo terminal conectado a tierra; en el paso 620, medir una relación de amplitud entre el voltaje de referencia inyectado y el voltaje acoplado capacitivamente para proporcionar un valor K; y en el paso 630, medir una diferencia de ángulo de fase entre el voltaje de referencia inyectado y el voltaje acoplado capacitivamente para proporcionar un valor de ángulo α .

En algunas realizaciones, cuando hay más de 2 terminales, los pasos anteriores se llevan a cabo para cada par de terminales con el fin de obtener un valor K y un valor de ángulo α para cada par de terminales como se ha descrito anteriormente. Por ejemplo, si hay 2 terminales T1 y T2, los pasos anteriores se realizan dos veces, una para T1T2 (es decir, inyectar voltaje de referencia V_{ref} en T1 y medir el voltaje acoplado capacitivamente $V_{diafonía}$ en T2) y otra para T2T1 (es decir, inyectar voltaje de referencia V_{ref} en T2 y medir el voltaje acoplado capacitivamente $V_{diafonía}$ en T1). Para tres terminales T1, T2 y T3, los emparejamientos serán T1T2, T2T1, T2T3, T3T2, T1T3 y T3T1. Se apreciará que los parámetros medidos en los terminales es el voltaje en el terminal, y así V1 es el voltaje en el terminal T1, V2 es el voltaje en el terminal T2, etc., y así estos emparejamientos pueden escribirse igualmente V1V2, V2V1, V2V3, V3V2, V1V3 y V3V1 como se ha descrito anteriormente.

Una vez que se ha llevado a cabo el procedimiento anterior, y se han obtenido una o más mediciones de pares de voltajes para proporcionar las respectivas mediciones características K y valores α , pueden implementarse diversos medios para generar una medición de voltaje compensado de acuerdo con diversos aspectos. Estos aspectos se describirán ahora en detalle con respecto al emparejamiento de voltaje V1V2 (es decir, el efecto del voltaje V1 en el voltaje V2 medido), sin embargo, se apreciará que los mismos procedimientos pueden aplicarse a uno o más emparejamientos de voltaje para proporcionar una medición de voltaje al menos parcialmente compensada.

También se apreciará que, aunque el mayor efecto se obtendrá aplicando las diversas técnicas a todos los emparejamientos de voltaje del sistema eléctrico, parte del error de la diafonía en una medición de voltaje concreto puede eliminarse o compensarse si se aplica incluso a un emparejamiento de voltaje. Por ejemplo, el procedimiento puede aplicarse sólo a los efectos de V1 en V2 (V1V2); o sólo a los efectos de V1 en V2 (V1V2), W1 en V2 (W1V2) y U1V2 (U1V2); o sólo a los efectos de U2 en V2 (U2V2).

De acuerdo con un aspecto, los valores K y α obtenidos del procedimiento anterior pueden utilizarse para determinar coeficientes de compensación para su uso en un algoritmo de compensación como se muestra en la ecuación 1:

$$V2_{comp} = V2_{med} - \left[KC_{U1V2} * \frac{dU1 - K2_{U1V2} * dV2}{dt} + KC_{V1V2} * \frac{dV1 - K2_{V1V2} * dV2}{dt} + KC_{W1V2} * \frac{dW1 - K2_{W1V2} * dV2}{dt} + KC_{U2V2} * \frac{dU2 - K2_{U2V2} * dV2}{dt} + KC_{W2V2} * \frac{dW2 - K2_{W2V2} * dV2}{dt} \right] \quad (1)$$

Dónde:

V2comp es la medida de voltaje compensado de la medida de V2;

V2medida es el voltaje medido

KcU1V2 es el coeficiente de capacidad determinado para el efecto de U1 sobre V2

KcV1V2 es el coeficiente de capacidad determinado para el efecto de V1 sobre V2

KcW1V2 es el coeficiente de capacidad determinado para el efecto de W1 sobre V2

KcU2V2 es el coeficiente de capacidad determinado para el efecto de U2 sobre V2

KcW2V2 es el coeficiente de capacidad determinado para el efecto de W2 sobre V2

Kc y K2xx pueden calcularse durante la fase de caracterización del circuito a partir de $K2 = (R5+R3)/(R1+R5+R3)$ para la diafonía capacitiva (para más detalles sobre la caracterización del circuito, véase más adelante)

Una vez calculados los coeficientes para un sistema eléctrico determinado, la ecuación anterior puede utilizarse en tiempo real a medida que se toma una medida de voltaje del ensamblaje eléctrico en uso. En particular, como las mediciones de voltaje bruto se toman en los terminales del sistema eléctrico, U1, U2, V1, V2, W1 y W2, de acuerdo con un aspecto, se realiza un cálculo para determinar la diferencia de variación de voltaje (dv) con la muestra anterior tomada, lo que proporciona los valores dv/dt para la ecuación anterior. En la práctica, la diferencia de tiempo entre las mediciones de voltaje bruto viene dada por la frecuencia de muestreo del dispositivo que realiza las mediciones, como se describirá con más detalle más adelante.

De acuerdo con otras realizaciones, el algoritmo de compensación es proporcionado por:

$$V2_{comp} = V2_{med} - P_{V1V2} [K1_{V1V2} * Sen(\alpha) * \frac{dV1 - K2_{V1V2} * dV2}{dt} + Cos(\alpha) * (V1 - K2_{V1V2} * V2)] \dots (2)$$

5 donde:

V2comp es la medida de voltaje compensado de la medida de V2;
V2med es el voltaje medido;
P_{V1V2} es el porcentaje de diafonía en V2 desde V1
A es el ángulo medido

$$K1_{V1V2} = 10/2\pi \cdot f \text{ (t en ms);}$$

$$K2_{V1V2} = (R5 + R3)/(R1 + R5 + R3)$$

15 A continuación se proporciona una derivación completa de esta ecuación (2) con referencia a las Figuras 8 a 11.

Al eliminar el error de todos los casquillos, la ecuación (2) se convierte en:

$$V2_{comp} = V2_{med} - \left\{ P_{U1V2} * \left[K1_{U1V2} * Sen(\alpha) * \frac{dU1 - K2_{U1V2} * dV2}{dt} + Cos(\alpha) * (U1 - K2_{U1V2} * V2) \right] + P_{V1V2} * \left[K1_{V1V2} * Sen(\alpha) * \frac{dV1 - K2_{V1V2} * dV2}{dt} + Cos(\alpha) * (V1 - K2_{V1V2} * V2) \right] + P_{W1V2} * \left[K1_{W1V2} * Sen(\alpha) * \frac{dW1 - K2_{W1V2} * dV2}{dt} + Cos(\alpha) * (W1 - K2_{W1V2} * V2) \right] + P_{U2V2} * \left[K1_{U2V2} * Sen(\alpha) * \frac{dU2 - K2_{U2V2} * dV2}{dt} + Cos(\alpha) * (U2 - K2_{U2V2} * V2) \right] + P_{W2V2} * \left[K1_{W2V2} * Sen(\alpha) * \frac{dW2 - K2_{W2V2} * dV2}{dt} + Cos(\alpha) * (W2 - K2_{W2V2} * V2) \right] \right\} \dots (3)$$

20 En algunas realizaciones, cuando α está cerca de 90 grados (por ejemplo, entre 80 grados y 90 grados), el componente resistivo del error de diafonía es despreciable, y la ecuación (3) puede modificarse para eliminar sólo el componente capacitivo del error de diafonía, y puede simplificarse a:

$$V2_{comp} = V2_{med} - \left[P_{U1V2} * K1_{U1V2} * \frac{dU1 - K2_{U1V2} * dV2}{dt} + P_{V1V2} * K1_{V1V2} * \frac{dV1 - K2_{V1V2} * dV2}{dt} + P_{W1V2} * K1_{W1V2} * \frac{dW1 - K2_{W1V2} * dV2}{dt} + P_{U2V2} * K1_{U2V2} * \frac{dU2 - K2_{U2V2} * dV2}{dt} + P_{W2V2} * K1_{W2V2} * \frac{dW2 - K2_{W2V2} * dV2}{dt} \right] \dots (4)$$

25 En algunas realizaciones, cuando sólo se elimina el componente capacitivo y el coeficiente K2xx = 1, la ecuación (4) puede simplificarse aún más a:

$$V2_{comp} = V2_{med} - \left[P_{U1V2} * K1_{U1V2} * \frac{dU1 - dV2}{dt} + P_{V1V2} * K1_{V1V2} * \frac{dV1 - dV2}{dt} + P_{W1V2} * K1_{W1V2} * \frac{dW1 - dV2}{dt} + P_{U2V2} * K1_{U2V2} * \frac{dU2 - dV2}{dt} + P_{W2V2} * K1_{W2V2} * \frac{dW2 - dV2}{dt} \right] \dots (5)$$

30 Los valores compensados pueden almacenarse en la memoria, visualizarse en una pantalla y/o utilizarse para controlar otras funciones del sistema 500 eléctrico, tal como la comprobación de sincronización.

Este procedimiento de compensación puede utilizarse para proporcionar mediciones de voltaje más precisas en tiempo real mientras el sistema 500 eléctrico (siendo en este ejemplo, el sistema 500 de reconector completo mostrado en la Figura 1A) está operando, para reducir los efectos deletéreos de la diafonía en las mediciones de voltaje en funciones tales como la comprobación de sincronización. Durante la comprobación de sincronización, la utilidad ajusta

la amplitud y espera a que la señal esté en fase antes de cerrar el interruptor. Sin la compensación, la amplitud no sería fiable en esta situación.

En algunas realizaciones en las que el sistema es monofásico, con sólo 2 terminales que proporcionan voltajes V1 y V2, sólo se utilizan los componentes relativos a la relación V2V1 y a la relación V1V2. En tales realizaciones, la ecuación se convierte en:

$$V2_{comp} = V2_{med} - [KC_{V1V2} * \frac{dV1 - K2_{V1V2} dV2}{dt}] \dots\dots\dots(6)$$

10 y

$$V2_{comp} = V2_{med} - [KC_{V2V1} * \frac{dV2 - K2_{V2V1} dV1}{dt}] \dots\dots\dots(7)$$

En otras realizaciones, en sistemas multifásicos, se apreciará que todavía se puede obtener un beneficio al obtener una medición compensada más precisa utilizando sólo una o más mediciones de las otras fases. Por ejemplo, se puede obtener una medición V2 compensada mejorada considerando sólo los efectos de U1 y V1, o de W1 y V1 o de U2 y W2.

Cualquier consideración del efecto de uno o más otros voltajes en un voltaje medido y la eliminación de al menos una parte de ese efecto proporcionará un valor de voltaje más cercano al valor real y por lo tanto proporcionará un beneficio.

En otros aspectos, se puede obtener un mayor refinamiento utilizando un enfoque recursivo para refinar aún más el voltaje compensado. En estos aspectos, puede utilizarse el siguiente algoritmo:

$$V2_{comp2} =$$

$$V2_{med} - [KC_{U1V2} * \frac{dU1_{comp} - k2_{U1V2} dV2_{comp}}{dt} + KC_{V1V2} * \frac{dV1_{comp} - k2_{V1V2} dV2_{comp}}{dt} + KC_{W1V2} * \frac{dW1_{comp} - k2_{W1V2} dV2_{comp}}{dt} + KC_{U2V2} * \frac{dU2_{comp} - k2_{U2V2} dV2_{comp}}{dt} + KC_{W2V2} * \frac{dW2_{comp} - k2_{W2V2} dV2_{comp}}{dt}] \dots\dots\dots(8)$$

En algunos casos, en los que el valor del ángulo α medido es cercano a 90° (por ejemplo, aproximadamente 85°, aproximadamente 86°, aproximadamente 87°, aproximadamente 88° o aproximadamente 89°), entonces el efecto resistivo es despreciable como se ha descrito anteriormente, e ignorarse. En otros casos en los que el valor del ángulo α medido es inferior, como por ejemplo entre aproximadamente 30° y aproximadamente 40°, entre aproximadamente 40° y aproximadamente 50°, entre aproximadamente 50° y aproximadamente 60° y entre aproximadamente 60° y aproximadamente 70°, el efecto resistivo es más prevalente y puede tenerse en cuenta al eliminar la señal de error. Se apreciará que para cada sistema eléctrico y capacidades DSP disponibles, se puede determinar qué ángulo se considerará suficientemente cercano a 90 grados para ignorar el componente resistivo. En algunas de estas realizaciones, el componente resistivo KR se obtiene a partir de

$$\frac{V1 - K2_{V1V2} * V2}{KR_{V1V2}} = P_{V1V2} * \cos(\alpha) * (V1 - k2 * V2) \dots\dots\dots(9)$$

donde P_{V1V2} (Porcentaje de diafonía) y α se obtienen a partir de las mediciones descritas anteriormente con referencia a las Figuras 2 a 5 (Nótese que k2*V2=0 cuando V2 está conectado a tierra).

En tales aplicaciones, la ecuación incorpora también los componentes resistivos:

De forma simple, considerando el efecto de V1 sobre V2, la ecuación se convierte en

$$V2_{comp} = V2_{med} - [KC_{V1V2} * \frac{dV1 - K2_{V1V2} dV2}{dt} + \frac{V1 - K2_{V1V2} * V2}{KR_{V1V2}}] \dots\dots\dots(10)$$

Para una compensación más completa que tenga en cuenta todos los emparejamientos del sistema 500 eléctrico, puede utilizarse la siguiente ecuación

$$V2_{comp} = V2_{med} - \left[Kc_{U1V2} * \frac{dU1 - K2_{U1V2} * dV2}{dt} + Kc_{V1V2} * \frac{dV1 - K2_{V1V2} * dV2}{dt} + Kc_{W1V2} * \frac{dW1 - K2_{W1V2} * dV2}{dt} + Kc_{U2V2} * \frac{dU2 - K2_{U2V2} * dV2}{dt} + Kc_{W2V2} * \frac{dW2 - K2_{W2V2} * dV2}{dt} + \frac{U1 - K2_{U1V2} * V2}{KR_{U1V2}} + \frac{V1 - K2_{V1V2} * V2}{KR_{V1V2}} + \frac{W1 - K2_{W1V2} * V2}{KR_{W1V2}} + \frac{U2 - K2_{U2V2} * V2}{2KR_{U2V2}} + \frac{W2 - K2_{W2V2} * V2}{2KR_{W2V2}} \right] \quad (11)$$

- 5 En otros aspectos, puede obtenerse un refinamiento aún mayor utilizando órdenes superiores, incluidos el 2° orden, el 3° orden, el 4° orden, el 5° orden y órdenes superiores.

Una ecuación de 2° orden incluyendo los componentes resistivos se proporciona como:

$$V2_{comp2} =$$

$$V2_{med} - \left[Kc_{U1V2} * \frac{dU1_{comp} - k2_{U1V2} * dV2_{comp}}{dt} + Kc_{V1V2} * \frac{dV1_{comp} - k2_{V1V2} * dV2_{comp}}{dt} + Kc_{W1V2} * \frac{dW1_{comp} - k2_{W1V2} * dV2_{comp}}{dt} + Kc_{U2V2} * \frac{dU2_{comp} - k2_{U2V2} * dV2_{comp}}{dt} + Kc_{W2V2} * \frac{dW2_{comp} - k2_{W2V2} * dV2_{comp}}{dt} + \frac{U1_{comp} - K2_{U1V2} * V2_{comp}}{KR_{U1V2}} + \frac{V1_{comp} - K2_{V1V2} * V2_{comp}}{KR_{V1V2}} + \frac{W1_{comp} - K2_{W1V2} * V2_{comp}}{KR_{W1V2}} + \frac{U2_{comp} - K2_{U2V2} * V2_{comp}}{KR_{U2V2}} + \frac{W2_{comp} - K2_{W2V2} * V2_{comp}}{KR_{W2V2}} \right] \quad (12)$$

- 10 De acuerdo con otros aspectos, en lugar de obtener los coeficientes de compensación, siendo los coeficientes capacitivos y resistivos a partir de Ksenα y Kcosα como se ha descrito anteriormente, los valores K y α obtenidos como se ha descrito anteriormente pueden utilizarse para caracterizar el sistema eléctrico calculando explícitamente los valores de todas las impedancias internas R1, R5 y C del sistema eléctrico. Estos valores de impedancia calculados pueden utilizarse para obtener los coeficientes de compensación, tal como se describe a continuación.

- 15 Las Figuras 6 a 11 se utilizan para derivar estos valores de impedancia. La Figura 6 muestra una representación más sencilla del circuito equivalente de la Figura 1B. La Figura 7 muestra el circuito de la Figura 6 mostrando una fuente V1 y una diafonía resultante V2. La Figura 8 muestra un esquema equivalente para una fase del sistema eléctrico o subestación 500 de control y la Figura 9 muestra este esquema simplificado transformado en un modelo equivalente de Thevenin. La Figura 10 muestra un diagrama fasorial para U y la Figura 11 muestra las formas de onda de los componentes U y UR3.

- 20 De estas figuras se desprende que V2medido = V2 + un Error (E), donde el error E viene dado por

$$E = A.R3.i1 = Kc dUc/dt$$

Con Uc = U - UR y U = V1 - k2.V2

- 30 Si UR << Uc, entonces E = Kc. (dV1/dt - k2.dV2/dt) cuando la diafonía es predominantemente capacitiva, con K2 = (R5 + R3)/(R1 + R5 + R3) y Kc = K1.Pc (siendo Pc la diafonía en % y K1 = (10/2π)f) considerando que t está en milisegundos.

- 35 Se apreciará que, en la mayoría de los casos, los valores de las resistencias de medida R3 son mucho menores que las resistencias R1 y R5 de HV, es decir, R3 es despreciable. También se apreciará que normalmente, Zc << R por lo tanto Uc ≈ U. En este caso, el efecto de R sobre la diafonía es despreciable y la diafonía es predominantemente capacitiva.

En consecuencia, en estos casos, el voltaje de error para un terminal/casquillo puede expresarse como:

$$E = Kc. \left(\frac{dV1}{dt} - k2. \frac{dV2}{dt} \right)$$

Se puede generar un circuito equivalente del sistema eléctrico y, conociendo los parámetros de voltaje de entrada, frecuencia, porcentaje de diafonía medido (K), ángulo α medido), RVD y R3, se pueden calcular todas las impedancias internas R1, R5 y C.

Las siguientes ecuaciones proporcionan las relaciones pertinentes para calcular las impedancias:

$$R1 = \gamma RVD \text{ donde: } \gamma = i1/i$$

$$R5 = RVD - R1$$

Estas relaciones se derivarán más adelante.

A partir de estas impedancias internas calculadas, se puede determinar un circuito equivalente. La Figura 12 muestra un circuito equivalente del modelo de la Figura 8 con las entradas conocidas $U1_{\text{máx}} = 100V$, diafonía $U1$ sobre $U2 = 52,85\%$, ángulo $U1/U2 = 65^\circ$, $RVD = 2G\Omega$, $R3 = 91k\Omega$, frecuencia = $50Hz$ y frecuencia de muestreo = $20ks/s$. Utilizando las ecuaciones anteriores (y las derivaciones siguientes), se calculó que las impedancias internas eran $R1 = 400M\Omega$, $R5 = 1600M\Omega$ y $C = 4,63pF$.

En otro posible procedimiento de caracterización del circuito, las impedancias del circuito pueden calcularse inyectando una función de paso en $U1$ y midiendo la respuesta al impulso en $U2$ con el terminal $U2$ conectado a tierra, como se ha descrito anteriormente con referencia a las Figuras 2 a 4. En este aspecto, las formas de onda de la Figura 4 se sustituyen por las formas de onda mostradas en las Figuras 13A y 13B.

La Figura 13A muestra la respuesta $U2$ de una señal cuadrada inyectada en $U1$ ($U1 =$ onda cuadrada de $300V$ a $500Hz$). Conociendo $\text{Max } UR3$ (el valor de $R3$ es proporcionado por el fabricante, o puede ser fácilmente medido directamente), $R5$ puede ser determinado con la ecuación:

$$\text{Máx}UR3 = U1.R3/(R5+R3)$$

A partir de ahí, $R1$ también se puede encontrar utilizando:

$$R1 = RVD - R5;$$

y

$$R = R1/(R5 + R3)$$

Además, como se ve en la Figura 13B, C se puede encontrar utilizando la constante de tiempo de la forma de onda de respuesta RC con $T=RC$ de la Figura 13B.

Conociendo las impedancias internas del circuito caracterizado, se puede calcular y eliminar el Error E para cada emparejamiento de voltaje. E puede determinarse utilizando las siguientes relaciones:

$$Kc = K1Pc$$

con

$$K1 = 10f/2\pi$$

y $Pc =$ porcentaje de diafonía K (medido según el procedimiento descrito anteriormente con referencia a las Figuras 2 a 5)

$$K2 = (R5 + R3)/(R1 + R5 + R3)$$

En consecuencia, la siguiente ecuación puede utilizarse para compensar los voltajes medido V_{med} en un terminal, para proporcionar un voltaje compensado que reduzca al menos una porción del error causado por la diafonía en el sistema:

$$V2_{comp} = V2_{med} - \left[KC_{U1V2} \times \left(\frac{dU1}{dt} - K2_{U1V2} \frac{dV2}{dt} \right) + KC_{V1V2} \times \left(\frac{dV1}{dt} - K2_{V1V2} \frac{dV2}{dt} \right) + KC_{W1V2} \times \left(\frac{dW1}{dt} - K2_{W1V2} \frac{dV2}{dt} \right) + KC_{U2V2} \times \left(\frac{dU2}{dt} - K2_{U2V2} \frac{dV2}{dt} \right) + KC_{W2V2} \times \left(\frac{dW2}{dt} - K2_{W2V2} \frac{dV2}{dt} \right) \right]$$

En algunos sistemas eléctricos, K2 es muy cercano a 1, por lo que la ecuación anterior puede simplificarse como:

$$V2_{comp} = V2_{med} - \left[KC_{U1V2} \times \left(\frac{dU1}{dt} - \frac{dV2}{dt} \right) + KC_{V1V2} \times \left(\frac{dV1}{dt} - \frac{dV2}{dt} \right) + KC_{W1V2} \times \left(\frac{dW1}{dt} - \frac{dV2}{dt} \right) + KC_{U2V2} \times \left(\frac{dU2}{dt} - \frac{dV2}{dt} \right) + KC_{W2V2} \times \left(\frac{dW2}{dt} - \frac{dV2}{dt} \right) \right]$$

En consecuencia, en una forma amplia, como se muestra en la Figura 14, se proporciona un procedimiento para proporcionar una medición de voltaje compensado de una medición de voltaje en un sistema eléctrico que incluye un error de diafonía, comprendiendo el procedimiento, en el paso 700, recibir una medición de voltaje bruta del sistema eléctrico; y, en el paso 710, eliminar al menos un componente capacitivo del error de la diafonía para proporcionar la medición de voltaje compensado.

De acuerdo con otro aspecto amplio, como se muestra en la Figura 15, se proporciona un procedimiento para proporcionar una medida de voltaje compensado de una medida de voltaje en un sistema eléctrico, comprendiendo el procedimiento, en el paso 800, medir el voltaje en un terminal de medida del sistema eléctrico para proporcionar la medida de voltaje, y, en el paso 810, determinar la medida de voltaje compensado basándose en la medida de voltaje y en al menos un coeficiente de diafonía calculado durante una fase de caracterización inicial.

Como se ha descrito anteriormente, en algunas realizaciones, esta fase de caracterización inicial comprende, inyectar una señal de voltaje de referencia en un primer terminal del sistema eléctrico; medir en el terminal, una señal acoplada capacitivamente, a partir de la señal de voltaje de referencia; comparar la señal de voltaje de referencia con una señal acoplada capacitivamente medida; y calcular el al menos un coeficiente de diafonía basado en la comparación de la señal de voltaje de referencia y la señal acoplada capacitivamente medida.

De acuerdo con otro aspecto, se proporciona un controlador 200 para su uso con el sistema 500 eléctrico/subestación de control para efectuar la compensación de voltaje como se describe en los diversos aspectos anteriores. En algunas realizaciones, como se muestra en la Figura 16A, el controlador 200 comprende una entrada que tiene un filtro y una unidad de protección contra sobrevoltajes 210 para recibir las mediciones analógicas de voltaje de los terminales o casquillos del sistema eléctrico, tal como una subestación de control, o reconector 500. Estas mediciones en bruto se proporcionan al convertidor A/D, que, en algunas realizaciones, como se muestra en la Figura 16A es proporcionado por el dispositivo ADS13XE0X (16ks/s), proporcionado por Texas Instruments, Inc.

Los datos digitales son entonces proporcionados al procesador de señal digital (DSP) 230, que, en algunas realizaciones, como se muestra en la Figura 16A es proporcionado como dispositivo STM32F446 (3.2 ks/s) por la compañía STMicroelectronics. En este dispositivo se almacenan instrucciones ejecutables para permitir la aplicación de los diversos procedimientos descritos anteriormente, para proporcionar valores de voltaje compensados que se pueden utilizar para almacenar en la memoria, mostrar en una unidad de visualización y/o utilizar para controlar elementos del sistema eléctrico, tal como en la realización de un procedimiento de comprobación de sincronización.

A continuación se proporciona un ejemplo de código adecuado para implementar un ejemplo de uno de los procedimientos descritos anteriormente:

```

    /*!
    *****
    * @brief compensate the sampled voltage data. This required for
    * E38 switches. Calculates the error using this form
    * errors[U1] = KU2U1 * (dU2dU1)
    * + KV1U1 * (dV1dU1)
    * + KW1U1 * (dW1dU1)
    * + KV2U1 * (dV2dU1)
    * + KW2U1 * (dW2dU1);
    * where dUx is calculated as this sample previous
    sample
    * Then subtracts that from the measured value
    * Does this for all the bushings
    *
    * @note adc_v_spi.wlse_data[bushing][sample] is modified
    * Also adds approximately 4% to processing load
    *
    *****
    * @param[in] sample the
    sample in play (0 to SAMPLES_PER_2P5MS)
    *
    *****
    * @return void
    *
    *****
    */
    inline void compensate(u8_t sample)
    {
        static float K[NUM_CVTs][NUM_CVTs];
        static Bool first_time = true;
        float dvolts[NUM_CVTs];
        if (first_time)
        {
            first_time = false;
            float src_factor = 0.032184944f / ((Ts) * 1000.0f);
            float load_factor = 0.031548916f / ((Ts) * 1000.0f);
            K[CVT1][CVT4] = 5.57f * src_factor;
            K[CVT4][CVT1] = 1.84f * load_factor;
            K[CVT2][CVT5] = 5.86f * src_factor;
            K[CVT5][CVT2] = 1.99f * load_factor;
            K[CVT3][CVT6] = 5.84f * src_factor;
            K[CVT6][CVT3] = 1.85f * load_factor;
            K[CVT1][CVT2] = 0.62f * src_factor;
            K[CVT1][CVT5] = 0.19f * src_factor;
            K[CVT1][CVT3] = 0.09f * src_factor;
            K[CVT1][CVT6] = 0.14f * src_factor;
            K[CVT2][CVT1] = 0.74f * src_factor;

```

```

K[CVT2][CVT3] = 0.74f * src_factor;
K[CVT2][CVT4] = 1.29f * src_factor;
K[CVT2][CVT6] = 0.18f * src_factor;
K[CVT3][CVT1] = 0.09f * src_factor;
K[CVT3][CVT2] = 0.42f * src_factor;
K[CVT3][CVT4] = 0.14f * src_factor;
K[CVT3][CVT5] = 1.29f * src_factor;
K[CVT4][CVT2] = 0.87f * load_factor;
K[CVT4][CVT3] = 0.12f * load_factor;
K[CVT4][CVT5] = 0.21f * load_factor;
K[CVT4][CVT6] = 0.06f * load_factor;
K[CVT5][CVT1] = 0.11f * load_factor;
K[CVT5][CVT3] = 0.95f * load_factor;
K[CVT5][CVT4] = 0.23f * load_factor;
K[CVT5][CVT6] = 0.29f * load_factor;
K[CVT6][CVT1] = 0.16f * load_factor;
K[CVT6][CVT2] = 0.14f * load_factor;
K[CVT6][CVT4] = 0.08f * load_factor;
K[CVT6][CVT5] = 0.33f * load_factor;
}
// need to do this before any error calcs as all the voltage diffs are used
for all bushings
for (size_t bushing = CVT1; bushing < NUM_CVTs; bushing++)
{
    dvolts[bushing] = adc_v_spi.wlse_data[bushing][sample] adc_
    v_spi.previous_sample[bushing];
    adc_v_spi.previous_sample[bushing] = adc_v_spi.wlse_data[bushing][sample];
}
// Now calculate the error contribution from all other bushings for each
bushing
float v_error;
for (size_t bushing = CVT1; bushing < NUM_CVTs; bushing++)
{
    v_error = 0.0f;
    for (size_t other_bushing = CVT1; other_bushing < NUM_CVTs; other_bushing+
    +)
    {
        if (other_bushing != bushing)
            v_error += K[other_bushing][bushing] * (dvolts[other_bushing] dvolts
            [bushing]);
    }
    adc_v_spi.wlse_data[bushing][sample] =
    v_error;
}
}

```

El controlador 200 de la Figura 16A también incluye EEPROM 240, memoria 250 Flash, y un procesador 260 principal, que en esta realización es proporcionado por el procesador Sitara ARM Cortex AM3358 proporcionado por Texas Instruments, Inc. Los diversos bloques son alimentados por la fuente 280 de potencia controlada por el supervisor 270 de fuente de potencia, proporcionado por el dispositivo TPS65218 proporcionado por Texas Instruments, Inc.

Se apreciará que, aunque se han proporcionado identificaciones específicas de dispositivos en esta realización, se podría utilizar cualquier otra configuración de dispositivos y partes adecuadas, como comprenderá el experto en la técnica.

La Figura 16B muestra una fotografía de un ejemplo de controlador 200 de subestación de control que tiene la estructura mostrada y descrita con referencia a la Figura 16A.

La figura 17 muestra una realización del dispositivo 200 que recibe datos de salida de voltaje del sistema 500 eléctrico, tal como un dispositivo de subestación de control eléctrica como un reconectador o RVD. La Figura 17 muestra los voltajes medidos Vmed para cada una de las salidas U1, U2, V1, V2, W1 y W2 del sistema 500 eléctrico y la entrada al dispositivo 200. La salida del dispositivo 200 son las medidas de voltaje compensado Vcomp para cada uno de U1, U2, V1, V2, W1 y W2.

En algunas realizaciones y aplicaciones, las mediciones de voltaje compensado se utilizan entonces para controlar aspectos del sistema eléctrico como se ha descrito anteriormente.

La Figura 18A muestra una forma de onda de una señal de voltaje medido V2 medido en el terminal V2 del sistema eléctrico (que es la entrada al filtro 210 del dispositivo 200). Como se apreciará, esta medición contendrá el error E de la diafonía de cada uno de los otros voltajes V1, U1, U2, W1 y W2.

La Figura 18B muestra el voltaje compensado V2comp resultante de la aplicación de uno o más procedimientos descritos antes, que elimina eficazmente el error de diafonía, o parte de él, proporcionando así una medición de voltaje que se aproxima más al voltaje real que aparece en el terminal V2 que el medido por el dispositivo.

Esta medición de voltaje compensado puede entonces usarse para controlar una o más funciones del sistema 500 eléctrico como la Comprobación de Sincronización, o cualquier otra función que requiera una medición precisa de los voltajes.

En un aspecto amplio entonces, se proporciona un dispositivo para controlar un sistema eléctrico con base en una o más medidas de voltaje del sistema eléctrico, el dispositivo que comprende; una entrada para recibir datos correspondientes a una o más medidas de voltaje; un procesador de datos para procesar los datos recibidos y para generar datos correspondientes a una medida de voltaje compensado; y una salida para controlar el sistema eléctrico de acuerdo con la medida de voltaje compensado; en el que el procesador contiene software ejecutable para hacer que el procesador realice uno o más de los procedimientos descritos anteriormente.

En otro aspecto amplio, también se proporciona un medio no transitorio legible por ordenador que contiene código ejecutable para hacer que un procesador realice uno o más de los procedimientos descritos anteriormente.

Derivaciones

Como se ha descrito anteriormente, se han utilizado diversas relaciones para obtener las distintas impedancias del circuito equivalente. Estas relaciones se derivarán ahora con referencia a las Figuras 19 y 20.

La Figura 19 muestra un circuito equivalente Thevenin ampliado del mostrado en la Figura 9. Considerando que $R_6 = R_3 + R_5$, $R_{VD} = R_5 + R_1$, que $R_3 \ll R_{VD}$ y que $\gamma = R_1/R_{VD}$, se cumple lo siguiente:

A) voltaje $R_6 =$ voltaje $(R_1 // R_6)$ { considerando que R_1 está en paralelo con R_6 cuando $V_2=0$ }

$$R_6 \cdot i_1 = i_1 (R_1 \cdot R_6) / (R_1 + R_6)$$

$$i = i_1 (R_1 + R_6) / R_1$$

Por lo tanto, $I = i_1 (R_{VD} + R_3) / R_1$

Considerando $R_1 = \gamma \cdot R_{VD}$ y $R_3 \ll R_{VD}$, se puede concluir que $i_1 \approx \gamma \cdot I$

B) de la figura 18, $R = R_1 // R_6 = R_1 \cdot R_6 / (R_1 + R_6)$ Con $R_6 = R_5 + R_3$,

Dado que $R_3 \ll R_5$; $R_6 \approx R_5$ y $R \approx R_1 \cdot R_5 / (R_1 + R_5)$

Sustituyendo R_1 y R_5 por $\gamma \cdot R_{VD}$ y $(1 - \gamma)R_{VD}$ respectivamente,

$R \approx R_{VD} \cdot \gamma(1 - \gamma)$, esto también se puede escribir como: $\gamma^2 - \gamma + R/R_{VD} = 0$

Esta ecuación cuadrática se puede resolver con 2 valores:

$$\gamma_1 = \frac{1 - \sqrt{1 - 4R/R_{VD}}}{2} \quad \text{y} \quad \gamma_2 = \frac{1 + \sqrt{1 - 4R/R_{VD}}}{2}$$

$$\gamma = \frac{1 \pm \sqrt{1 - 4R/R_{VD}}}{2} \approx \frac{i_1}{I}$$

C)

$$U^2 = (R \cdot i)^2 + (Z_c \cdot i)^2$$

$$Z_c = R * \tan(\alpha)$$

Con α el ángulo entre el voltaje inyectado y la diafonía medida

5

$$iZ_c = \sqrt{U^2 - (R \cdot i)^2}$$

$$\text{Por lo tanto } * \tan(\alpha) = \frac{\sqrt{U^2 - (R \cdot i)^2}}{Ri}$$

10

$$R = \frac{U}{i\sqrt{(\tan \alpha)^2 + 1}}$$

De lo anterior, hay:

15

$$i1 \approx \gamma \cdot i \quad (\text{con } \gamma = R1/RVD) \dots\dots\dots (A)$$

$$\gamma = \frac{1 \pm \sqrt{1 - 4R/RVD}}{2} \dots\dots\dots (B)$$

$$R = \frac{U}{i\sqrt{(\tan \alpha)^2 + 1}} \dots\dots\dots (C)$$

20

Entonces, utilizando (A) y (B), existe

$$i = \frac{2 \cdot i1}{1 \pm \sqrt{1 - 4R/RVD}}$$

25

Entonces, sustituyendo i en (C) por la ecuación anterior, se tiene

$$R = \frac{U}{\sqrt{(\tan \alpha)^2 + 1}} \cdot \frac{1 \pm \sqrt{1 - 4R/RVD}}{2 \cdot i1}$$

Por lo tanto:

$$R^2 = \frac{U^2}{2 \cdot i1^2 [(\tan \alpha)^2 + 1]} * (1 - \frac{2R}{RVD} \pm \sqrt{1 - 4R/RVD}) \quad [\text{poner } D^2 = \frac{U^2}{2 \cdot i1^2 [(\tan \alpha)^2 + 1]}],$$

30

entonces

$$\frac{R^2}{D^2} = \frac{RVD - 2R \pm \sqrt{RVD(RVD - 4R)}}{RVD}$$

$$\pm \sqrt{RVD(RVD - 4R)} = RVD - \frac{R^2 \cdot RVD}{D^2} - 2R \cdot D^2$$

35

Por lo tanto:

$$RVD(RVD - 4R) = (\frac{D^2 \cdot RVD - R^2 \cdot RVD - 2R \cdot D^2}{D^2})^2$$

La ecuación final puede simplificarse a: $RVD^2 \cdot R^2 + 4D^2 \cdot RVD \cdot R + 4D^4 - 2D^2 RVD^2 = 0$

$$R = \frac{-4D^2 \cdot RVD \pm \sqrt{8D^2 \cdot RVD^4}}{2RVD^2}$$

40

pero R sólo puede ser positivo y entonces el resultado real es: $R = \frac{-4D^2 \cdot RVD + D \cdot RVD^2 \cdot \sqrt{8}}{2RVD^2}$ con $D = \frac{U^2}{2 \cdot i1^2 [(\tan \alpha)^2 + 1]}$

A partir de ahí, todos los componentes pueden calcularse de la siguiente manera:

$UR3 = PV1V2 * R3/RVD$ con $PV1V2$ = porcentaje de diafonía de V1 a V2 cuando V2 está en cortocircuito a tierra

5

$$i1 = UR3/R3 \quad (\text{Se sabe } UR3 \text{ y } R3)$$

$$R = \frac{-4D^2.RVD + D.RVD^2.\sqrt{8}}{2RVD^2} \quad \text{con } D = \frac{U^2}{2.i1^2[(\tan \alpha)^2 + 1]}$$

10

$$Zc = R. \tan(\alpha)$$

$$i = U/\sqrt{(R^2 + Zc^2)}$$

$$\gamma \approx i1/i \quad (\text{Con: } \gamma = \frac{R1}{RVD})$$

15

$$R1 = \gamma. RVD$$

$$R5 = RVD - R1$$

20

El algoritmo de compensación de diafonía en sus diversas formas descritas anteriormente funciona simulando el error y eliminándolo del valor medido. Esta simulación puede simplificarse para incluir sólo un polo y el efecto de un lado sobre el otro (por ejemplo, V1 sobre V2). Los diferentes cálculos para cada pareja de polos pueden combinarse en el algoritmo como se ha descrito anteriormente.

25

El algoritmo se basa en las siguientes ecuaciones, que se basan en el modelo de Thevenin de la Figura 19:

$$U = V1 - V2 * (R3 + R5)/(R1 + R3 + R5)$$

$$i = (U - Uc)/R \quad [\text{con } U(0) = 0]$$

30

$$\int(i. dt) [= i \text{ anterior} + i(t) * 0,001 * t(\text{ms})]$$

$$Uc = (1/C) * \int(i. dt)$$

35

[usando $\int(i. dt)$ calculado hasta la muestra anterior]

A partir de ahí, el error medido se calcula como $E(t) = R1.i(t)$.

40

A continuación, se muestra el cálculo del factor $K1dV1/dtMáx = V1Máx$.

La diafonía capacitiva en V2 debida a un voltaje aplicado en V1, k se denomina $kV1V2$

$$kV1V2 = k1 * PV1V2$$

45

Con:

$$kV1V2 = \frac{V2 \text{ Diafonia máx}}{\left(\frac{dV1}{dt}\right)_{\text{máx}}}$$

$PV1V2 = V2$ Porcentaje de diafonía de V1 sobre V2 (Aquí $PV1V2 = 5,86$ ya que la diafonía es 5,86% V1 cuando $V2=0$)

50

$K1 =$ Factor necesario para que $K1 \times \frac{dV1}{dt}$ tenga la misma amplitud que el 1% de $V1$ ($K1 \frac{dV1}{dt} \text{ Máx} = 1\% V1 \text{ Máx}$)

El factor $K1$ puede calcularse como se indica a continuación:

La señal original de amplitud A es $V1(t) = A \cdot \sin(\omega t)$

Considerando que la señal tiene una frecuencia f , $V1(t) = A \cdot \sin(2\pi \cdot f \cdot t)$

Así que la derivada de esta señal es $DV1(t) = A \cdot 2\pi \cdot f \cdot \cos(2\pi \cdot f \cdot t)$

Para tener la misma amplitud que $V1$, $DV1$ debe multiplicarse por un factor de por el factor $1/(2\pi \cdot f)$

Considerando que t está en milisegundos, para tener la misma amplitud que $V1$, para el 100% de $V1$, $DV1$ debe multiplicarse por el factor $1000/2\pi \cdot f$

Para obtener la misma amplitud que el 1% de $V1$, hay que multiplicar $DV1$ por el factor $k1 = \frac{1000}{100} 2\pi \cdot f$

Por tanto, como se utiliza una señal de 50 Hz durante el calibrado, $k1 = 10/2\pi \cdot f = 0,03183$, y para una diafonía del 5,86%, $kV1V2 = 5,86 \times 0,03183 = 0,187$

Aunque lo anterior se ha descrito generalmente con referencia a interruptores eléctricos y/o aplicaciones de medio a alto voltaje, se apreciará que los diversos aspectos son igualmente aplicables a otras aplicaciones, incluyendo aplicaciones de bajo voltaje, sistemas de audio, sistemas de comunicación y equipos médicos, donde la diafonía puede afectar a las medidas de voltaje de uno o más puntos del sistema y utilizado cuando cualquier circuito analógico no está perfectamente aislado del ruido, y la fuente del ruido es muestreada. Esto podría servir para aumentar la precisión de las mediciones en multitud de aplicaciones, incluyendo la electrónica del automóvil, la aviónica y los sensores.

También se apreciará que los diversos procedimientos y sistemas descritos pueden utilizarse para compensar la diafonía inducida por corrientes en lugar del acoplamiento capacitivo de voltaje.

Los expertos en la técnica entenderán que la información y las señales pueden representarse utilizando una variedad de tecnologías y técnicas. Por ejemplo, los datos, las instrucciones, los comandos, la información, las señales, los bits, los símbolos y los chips a los que se hace referencia en la descripción anterior pueden representarse mediante voltajes, corrientes, ondas electromagnéticas, campos magnéticos o partículas, campos ópticos o partículas, o cualquier combinación de los mismos.

Los expertos en la técnica apreciarán además que los diversos bloques lógicos, módulos, circuitos y pasos de algoritmo ilustrativos descritos en relación con las realizaciones expuestas en el presente documento pueden implementarse como hardware electrónico, software o instrucciones informáticas, o combinaciones de ambos. Para ilustrar claramente esta intercambiabilidad de hardware y software, se han descrito anteriormente diversos componentes, bloques, módulos, circuitos y pasos ilustrativos en términos generales de su funcionalidad. Que esta funcionalidad se implemente como hardware o software depende de la aplicación concreta y de las restricciones de diseño impuestas al sistema global. Los artesanos expertos pueden implementar la funcionalidad descrita de diferentes maneras para cada aplicación particular, pero tales decisiones de implementación no deben interpretarse como una desviación del alcance de los aspectos descritos en el presente documento.

Los pasos de un procedimiento o algoritmo descritos en relación con las realizaciones divulgadas en el presente documento pueden estar incorporados directamente en hardware, en un módulo de software ejecutado por un procesador, o en una combinación de ambos. Para una implementación de hardware, el procesamiento puede implementarse dentro de uno o más circuitos integrados de aplicación específica (ASIC), procesadores de señales digitales (DSP), dispositivos de procesamiento de señales digitales (DSPD), dispositivos lógicos programables (PLD), matrices de puertas programables en campo (FPGA), procesadores, controladores, microcontroladores, microprocesadores, otras unidades electrónicas diseñadas para realizar las funciones descritas en el presente documento, o una combinación de los mismos. Los módulos de software, también conocidos como programas informáticos, códigos informáticos o instrucciones, pueden contener una serie de segmentos o instrucciones de código fuente o código objeto, y pueden residir en cualquier medio legible por ordenador, tal como una memoria RAM, una memoria flash, una memoria ROM, una memoria EPROM, registros, un disco duro, un disco extraíble, un CD-ROM, un DVD-ROM, un disco Blu-ray o cualquier otra forma de medio legible por ordenador. En algunos aspectos, los medios legibles por ordenador pueden comprender medios legibles por ordenador no transitorios (por ejemplo, medios tangibles). Además, en otros aspectos, los medios legibles por ordenador pueden comprender medios legibles por ordenador transitorios (por ejemplo, una señal). Las combinaciones de lo anterior también deben incluirse en el alcance de los medios legibles por ordenador. En otro aspecto, el medio legible por ordenador puede estar integrado en el procesador. El procesador y el medio legible por ordenador pueden residir en un ASIC o dispositivo relacionado. Los códigos de software pueden almacenarse en una unidad de memoria y el procesador puede estar configurado para ejecutarlos. La unidad de memoria puede estar implementada dentro del procesador o fuera de él, en cuyo caso puede estar acoplada comunicativamente al procesador a través de diversos medios conocidos en la técnica.

Además, debe apreciarse que los módulos y/u otros medios apropiados para realizar los procedimientos y técnicas descritos en el presente documento pueden descargarse y/u obtenerse de otro modo mediante un dispositivo informático. Por ejemplo, dicho dispositivo puede acoplarse a un servidor para facilitar la transferencia de medios para realizar los procedimientos descritos en el presente documento. Alternativamente, los diversos procedimientos descritos en el presente documento pueden proporcionarse a través de medios de almacenamiento (por ejemplo, RAM, ROM, un medio de almacenamiento físico tal como un disco compacto (CD) o disquete, etc.), de tal manera que un dispositivo informático puede obtener los diversos procedimientos al acoplar o proporcionar los medios de almacenamiento al dispositivo. Además, se puede utilizar cualquier otra técnica adecuada para proporcionar los procedimientos y técnicas descritos en el presente documento a un dispositivo.

En una forma un aspecto puede comprender un producto de programa de ordenador para realizar el procedimiento o las operaciones presentados en el presente documento. Por ejemplo, dicho producto de programa informático puede comprender un medio legible por ordenador (o procesador) que tenga instrucciones almacenadas (y/o codificadas) en el mismo, siendo las instrucciones ejecutables por uno o más procesadores para realizar las operaciones descritas en el presente documento. En determinados aspectos, el producto de programa informático puede incluir material de envasado.

Los procedimientos divulgados en el presente documento comprenden uno o más pasos o acciones para lograr el procedimiento descrito. Los pasos y/o acciones del procedimiento pueden intercambiarse entre sí sin apartarse del alcance de las reivindicaciones. En otras palabras, a menos que se especifique un orden concreto de pasos o acciones, el orden y/o el uso de pasos y/o acciones específicos pueden modificarse sin apartarse del alcance de las reivindicaciones.

El sistema puede ser un sistema implementado por ordenador que comprende un dispositivo de visualización, un procesador y una memoria y un dispositivo de entrada. La memoria puede contener instrucciones para que el procesador ejecute un procedimiento descrito en el presente documento. La memoria del procesador y el dispositivo de visualización pueden estar incluidos en un dispositivo informático estándar, tal como un ordenador de mesa, un dispositivo informático portátil, tal como un ordenador portátil o una tableta, o pueden estar incluidos en un dispositivo o sistema personalizado. El dispositivo informático puede ser un dispositivo informático unitario o programable, o un dispositivo distribuido que comprenda varios componentes conectados operativamente (o funcionalmente) mediante conexiones por cable o inalámbricas. Una realización de un dispositivo informático comprende una unidad central de procedimiento (CPU), una memoria, un aparato de visualización, y puede incluir un dispositivo de entrada tal como teclado, ratón, etc. La CPU comprende una interfaz de entrada/salida, una unidad aritmética y lógica (ALU) y una unidad de control y un elemento contador de programa que está en comunicación con los dispositivos de entrada y salida (por ejemplo, el dispositivo de entrada y el aparato de visualización) a través de la interfaz de entrada/salida. La interfaz de entrada/salida puede comprender una interfaz de red y/o un módulo de comunicaciones para comunicarse con un módulo de comunicaciones equivalente en otro dispositivo utilizando un protocolo de comunicaciones predefinido (por ejemplo, Bluetooth, Zigbee, IEEE 802.15, IEEE 802.11, TCP/IP, UDP, etc.). También puede incluirse una unidad de procesamiento gráfico (GPU). El aparato de visualización puede incluir una pantalla plana (por ejemplo, LCD, LED, plasma, pantalla táctil, etc.), un proyector, un CRT, etc. El dispositivo informático puede incluir una única CPU (núcleo) o varias CPU (núcleo múltiple), o múltiples procesadores. El dispositivo informático puede utilizar un procesador paralelo, un procesador vectorial o ser un dispositivo informático distribuido. La memoria está acoplada operativamente al procesador o procesadores y puede comprender componentes RAM y ROM, y puede estar dentro o fuera del dispositivo. La memoria puede utilizarse para almacenar el sistema operativo y módulos de software o instrucciones adicionales. Los procesadores pueden estar configurados para cargar y ejecutar los módulos de software o instrucciones almacenados en la memoria.

A lo largo de la memoria descriptiva y las reivindicaciones que siguen, a menos que el contexto requiera lo contrario, las palabras "comprende" e "incluye" y variaciones tales como "que comprende" e "que incluye" se entenderán que implican la inclusión de un número entero o grupo de números enteros, pero no la exclusión de cualquier otro número entero o grupo de números enteros.

La referencia a cualquier técnica anterior en esta memoria descriptiva no es, y no debe tomarse como, un reconocimiento de cualquier forma de sugerencia de que dicha técnica anterior forma parte del conocimiento general común.

Se apreciará por los expertos en la técnica que los diversos aspectos no están restringidos en su uso a la aplicación particular descrita. Tampoco están restringidos en las realizaciones descritas con respecto a los elementos particulares y/o características descritas o representadas en el presente documento. Será apreciado que los diversos aspectos no son limitados a la realización o realizaciones divulgadas, pero es capaz de numerosas reacomodaciones, modificaciones y sustituciones sin apartarse del alcance cuando puesto adelante y definido por las reivindicaciones siguientes.

REIVINDICACIONES

1. Un procedimiento para proporcionar una medición de voltaje compensado de una medición de voltaje en un sistema eléctrico, comprendiendo el procedimiento:

- 5 medir el voltaje en un terminal de medición del sistema eléctrico para proporcionar la medición del voltaje, y determinar la medida de voltaje compensado basándose en la medida de voltaje y en al menos un coeficiente de diafonía calculado durante una fase inicial de caracterización,
caracterizado porque
10 el al menos un coeficiente de diafonía se determina a partir de medidas características K y de un valor angular α del sistema eléctrico, en el que la fase de caracterización inicial comprende:
15 inyectar una señal de voltaje de referencia en un primer terminal del sistema eléctrico;
 medir en el terminal, una señal acoplada capacitivamente, a partir de la señal de voltaje de referencia;
 comparar la señal de voltaje de referencia con la señal medida acoplada capacitivamente; y
 calcular el al menos un coeficiente de diafonía basado en la comparación de la señal de voltaje de referencia y la señal medida acoplada capacitivamente.
- 20 2. El procedimiento como se reivindica en la reivindicación 1, en el que el al menos un coeficiente de diafonía corresponde a un componente capacitivo de la comparación de la señal de voltaje de referencia y la señal medida acoplada capacitivamente.
- 25 3. El procedimiento como se reivindica en la reivindicación 1 o 2, las medidas características K y α del sistema eléctrico se obtienen mediante:
 inyectar un voltaje de referencia en el primero de al menos dos terminales;
 medir un voltaje en un segundo de los al menos dos terminales para proporcionar un voltaje medido, estando
30 el segundo terminal conectado a tierra;
 medir una relación de amplitud entre el voltaje de referencia inyectado y el voltaje medido para proporcionar un valor K ; y
 medir una diferencia de ángulo de fase entre el voltaje de referencia inyectado y el voltaje medido para proporcionar un valor de ángulo α .
- 35 4. El procedimiento como se reivindica en la reivindicación 3 comprende además repetir los pasos de la reivindicación 3 para cada emparejamiento de terminales para obtener un valor K específico de terminal emparejado y un valor de ángulo α para cada par de terminales.
- 40 5. El procedimiento como se reivindica en una cualquiera de las reivindicaciones 1 a 4, en el que la medición de voltaje compensado incluye un error de diafonía y en el que la medición de voltaje compensado se determina eliminando al menos un componente capacitivo del error de diafonía para proporcionar la medición de voltaje compensado.
- 45 6. El procedimiento como se reivindica en la reivindicación 5, en el que el componente capacitivo se determina multiplicando un coeficiente de capacitancia por la variación de voltaje con respecto a una medida anterior de la medida de voltaje.
- 50 7. El procedimiento como se reivindica en la reivindicación 6, en el que el coeficiente de capacitancia se determina mediante $K \sin(\alpha)$ donde K y α se obtienen a partir del procedimiento de la reivindicación 3.
- 55 8. El procedimiento como se reivindica en la reivindicación 6, en el que el coeficiente de capacitancia se determina a partir de valores de impedancia obtenidos de un circuito equivalente caracterizado del sistema eléctrico.
9. El procedimiento como se reivindica en una cualquiera de las reivindicaciones 5 a 7 que comprende además eliminar un componente resistivo del error.
10. El procedimiento como se reivindica en la reivindicación 9, en el que el componente resistivo se determina mediante $K \cos(\alpha)$ donde K y α se obtienen a partir del procedimiento de la reivindicación 3.
- 60 11. El procedimiento como se reivindica en una cualquiera de las reivindicaciones 5 a 7 que comprende aplicar la siguiente función:

$V_{2comp} =$

$$V_{2med} - \left[KcU1V2 * \frac{dU1 - k2U1V2 * dV2}{dt} + KcV1V2 * \frac{dV1 - k2V1V2 * dV2}{dt} + KcW1V2 * \frac{dW1 - k2W1V2 * dV2}{dt} + KcU2V2 * \frac{dU2 - k2U2V2 * dV2}{dt} + KcW2V2 * \frac{dW2 - k2W2V2 * dV2}{dt} \right]$$

Dónde:

- 5 V_{2comp} es la medida de voltaje compensado de la medida de V_2 ;
 V_{2med} es el voltaje medido;
 $KcU1V2$ es el coeficiente de capacidad determinado para el efecto de U_1 sobre V_2 ;
 $KcV1V2$ es el coeficiente de capacidad determinado para el efecto de V_1 sobre V_2 ;
10 $KcW1V2$ es el coeficiente de capacidad determinado para el efecto de W_1 sobre V_2 ;
 $KcU2V2$ es el coeficiente de capacidad determinado para el efecto de U_2 sobre V_2 ;
 $KcW2V2$ es el coeficiente de capacidad determinado para el efecto de W_2 sobre V_2 ;
 $dU1/dt$ es la variación de voltaje entre la medida de voltaje U_1 y una medida de voltaje U_1 medida anteriormente;
15 $dV2/dt$ es la variación de voltaje entre la medida de voltaje V_2 y una medida de voltaje anterior V_2
 $dV1/dt$ es la variación de voltaje entre la medida de voltaje V_1 y una medida de voltaje anterior V_1
 $dW1/dt$ es la variación de voltaje entre la medida de voltaje W_1 y una medida de voltaje W_1 medida anteriormente;
20 $dU2/dt$ es la variación de voltaje entre la medida de voltaje U_2 y una medida de voltaje U_2 medida previamente; y
 $dW2/dt$ es la variación de voltaje entre la medida de voltaje W_2 y una medida de voltaje anterior W_2

12. El procedimiento como se reivindica en una cualquiera de las reivindicaciones 9 o 10 que comprende la aplicación de la función:

$$V_{2comp} = V_{2med} - \left[KcU1V2 * \frac{dU1 - dV2}{dt} + KcV1V2 * \frac{dV1 - dV2}{dt} + KcW1V2 * \frac{dW1 - dV2}{dt} + KcU2V2 * \frac{dU2 - dV2}{dt} + KcW2V2 * \frac{dW2 - dV2}{dt} + \frac{U1 - V2}{KRU1V2} + \frac{V1 - V2}{KRV1V2} + \frac{W1 - V2}{KRW1V2} + \frac{U2 - V2}{KRU2V2} + \frac{W2 - V2}{KRW2V2} \right]$$

Dónde:

- 30 V_{2comp} es la medida de voltaje compensado de la medida de V_2 ;
 V_{2med} es el voltaje medido;
 $KcU1V2$ es el coeficiente de capacidad determinado para el efecto de U_1 sobre V_2 ;
 $KcV1V2$ es el coeficiente de capacidad determinado para el efecto de V_1 sobre V_2 ;
 $KcW1V2$ es el coeficiente de capacidad determinado para el efecto de W_1 sobre V_2 ;
35 $KcU2V2$ es el coeficiente de capacidad determinado para el efecto de U_2 sobre V_2 ;
 $KcW2V2$ es el coeficiente de capacidad determinado para el efecto de W_2 sobre V_2 ;
 $dU1/dt$ es la variación de voltaje entre la medida de voltaje U_1 y una medida de voltaje U_1 medida anteriormente;
 $dV2/dt$ es la variación de voltaje entre la medida de voltaje V_2 y una medida de voltaje V_2 medida anteriormente;
40 $dV1/dt$ es la variación de voltaje entre la medida de voltaje V_1 y una medida de voltaje V_1 medida anteriormente;
 $dW1/dt$ es la variación de voltaje entre la medida de voltaje W_1 y una medida de voltaje W_1 medida anteriormente;
45 $dU2/dt$ es la variación de voltaje entre la medida de voltaje U_2 y una medida de voltaje U_2 medida anteriormente;
 $dW2/dt$ es la variación de voltaje entre la medida de voltaje W_2 y una medida de voltaje W_2 medida anteriormente;
50 U_1 es el voltaje medido U_1 ;
 V_1 es el voltaje medido V_1 ;
 V_2 es el voltaje medido V_2 ;
 W_1 es el voltaje medido W_1 ;
 U_2 es el voltaje medido U_2 ;
 W_2 es el voltaje medido W_2 ;
55 $KRU1V1$ es el coeficiente de resistencia determinado para el efecto de U_1 sobre V_1 ;
 $KRV1V2$ es el coeficiente de resistencia determinado para el efecto de V_1 sobre V_2 ;
 $KRW1V2$ es el coeficiente de resistencia determinado para el efecto de W_1 sobre V_2 ;

KRU2V2 es el coeficiente de resistencia determinado para el efecto de U2 sobre V2; y
KRW2V2 es el coeficiente de resistencia determinado para el efecto de W2 sobre V2

13. Un procedimiento como se reivindica en la reivindicación 8 que comprende la aplicación de la función:

5

$$V2_{comp} = V2_{med} - \left[KC_{U1V2} \times \left(\frac{dU1}{dt} - \frac{dV2}{dt} \right) + KC_{V1V2} \times \left(\frac{dV1}{dt} - \frac{dV2}{dt} \right) + KC_{W1V2} \times \left(\frac{dW1}{dt} - \frac{dV2}{dt} \right) + KC_{U2V2} \times \left(\frac{dU2}{dt} - \frac{dV2}{dt} \right) + KC_{W2V2} \times \left(\frac{dW2}{dt} - \frac{dV2}{dt} \right) \right]$$

Dónde:

- 10 KCU1V2 es el coeficiente de capacidad del efecto de U1 sobre V2;
KCV1V2 es el coeficiente de capacidad del efecto de V1 sobre V2;
KCW1V2 es el coeficiente de capacidad del efecto de W1 sobre V2;
KCU2V2 es el coeficiente de capacidad del efecto de U2 sobre V2;
15 KCW2V2 es el coeficiente de capacidad del efecto de W2 sobre V2;
dU1/dt es la variación de voltaje entre la medida de voltaje U1 y una medida de voltaje U1 medida anteriormente;
dV2/dt es la variación de voltaje entre la medida de voltaje V2 y una medida de voltaje V2 medida anteriormente;
20 dV1/dt es la variación de voltaje entre la medida de voltaje V1 y una medida de voltaje V1 medida anteriormente;
dW1/dt es la variación de voltaje entre la medida de voltaje W1 y una medida de voltaje W1 medida anteriormente;
dU2/dt es la variación de voltaje entre la medida de voltaje U2 y una medida de voltaje U2 medida previamente; y
25 dW2/dt es la variación de voltaje entre la medida de voltaje W2 y una medida de voltaje W2 medido previamente.

14. El procedimiento como se reivindica en la reivindicación 5, en el que el error es proporcionado por

30

$$E = Kc. \left(\frac{dV1}{dt} - k2. \frac{dV2}{dt} \right)$$

Donde:

- 35 E es el error de la diafonía en V2 por V1;
Kc es el coeficiente de capacitancia del error;
K2 es un componente del error;
dV1/dt es la variación del voltaje V1 con respecto al voltaje V1 medido previamente en el tiempo de muestreo dt;
40 dV2/dt es la variación del voltaje V2 con respecto al voltaje V2 medido previamente en el tiempo de muestreo dt;

15. El procedimiento como se reivindica en la reivindicación 8 que comprende la aplicación de la función:

45

$$V2_{comp} = V2_{med} - \left[KC_{U1V2} \times \left(\frac{dU1}{dt} - K2_{U1V2} \frac{dV2}{dt} \right) + KC_{V1V2} \times \left(\frac{dV1}{dt} - K2_{V1V2} \frac{dV2}{dt} \right) + KC_{W1V2} \times \left(\frac{dW1}{dt} - K2_{W1V2} \frac{dV2}{dt} \right) + KC_{U2V2} \times \left(\frac{dU2}{dt} - K2_{U2V2} \frac{dV2}{dt} \right) + KC_{W2V2} \times \left(\frac{dW2}{dt} - K2_{W2V2} \frac{dV2}{dt} \right) \right]$$

Dónde:

- 50 KCU1V2 es el coeficiente de capacidad del efecto de U1 sobre V2;
KCV1V2 es el coeficiente de capacidad del efecto de V1 sobre V2;
KCW1V2 es el coeficiente de capacidad del efecto de W1 sobre V2;
KCU2V2 es el coeficiente de capacidad del efecto de U2 sobre V2;
KCW2V2 es el coeficiente de capacidad del efecto de W2 sobre V2;
55 dU1/dt es la variación de voltaje entre la medida de voltaje U1 y una medida de voltaje U1 medida anteriormente;

dV2/dt es la variación de voltaje entre la medida de voltaje V2 y una medida de voltaje V2 medida anteriormente;
 dV1/dt es la variación de voltaje entre la medida de voltaje V1 y una medida de voltaje V1 medida anteriormente;
 5 dW1/dt es la variación de voltaje entre la medida de voltaje W1 y una medida de voltaje W1 medida anteriormente;
 dU2/dt es la variación de voltaje entre la medida de voltaje U2 y una medida de voltaje U2 medida anteriormente;
 10 dW2/dt es la variación de voltaje entre la medida de voltaje W2 y una medida de voltaje W2 medida anteriormente;
 K2U1V2 es el factor de coeficiente del efecto de V2 sobre el error E_{U1V2} ;
 K2V1V2 es el factor de coeficiente del efecto de V2 sobre el error E_{V1V2} ;
 K2W1V2 es el factor de coeficiente del efecto de W1 sobre V2;
 K2U2V2 es el factor de coeficiente del efecto de U2 sobre V2; y
 15 K2W2V2 es el factor de coeficiente del efecto de W2 sobre V2

16. Un dispositivo para controlar un sistema eléctrico basado en una o más mediciones de voltaje del sistema eléctrico, comprendiendo el dispositivo;

20 una entrada para recibir los datos correspondientes a la una o más mediciones de voltaje;
 un procesador de datos para procesar los datos recibidos y generar datos correspondientes a una medición de voltaje compensado; y
 una salida para controlar el sistema eléctrico de acuerdo con la medición de voltaje compensado;
caracterizado porque
 25 el procesador contiene software ejecutable para hacer que el procesador lleve a cabo el procedimiento de una cualquiera de las reivindicaciones 5 a 15.

17. Un medio no transitorio legible por ordenador que contiene código ejecutable que, cuando es ejecutado por un dispositivo como se reivindica en la reivindicación 16, hace que el procesador realice un procedimiento como el reivindicado en una cualquiera de las reivindicaciones 5 a 15.

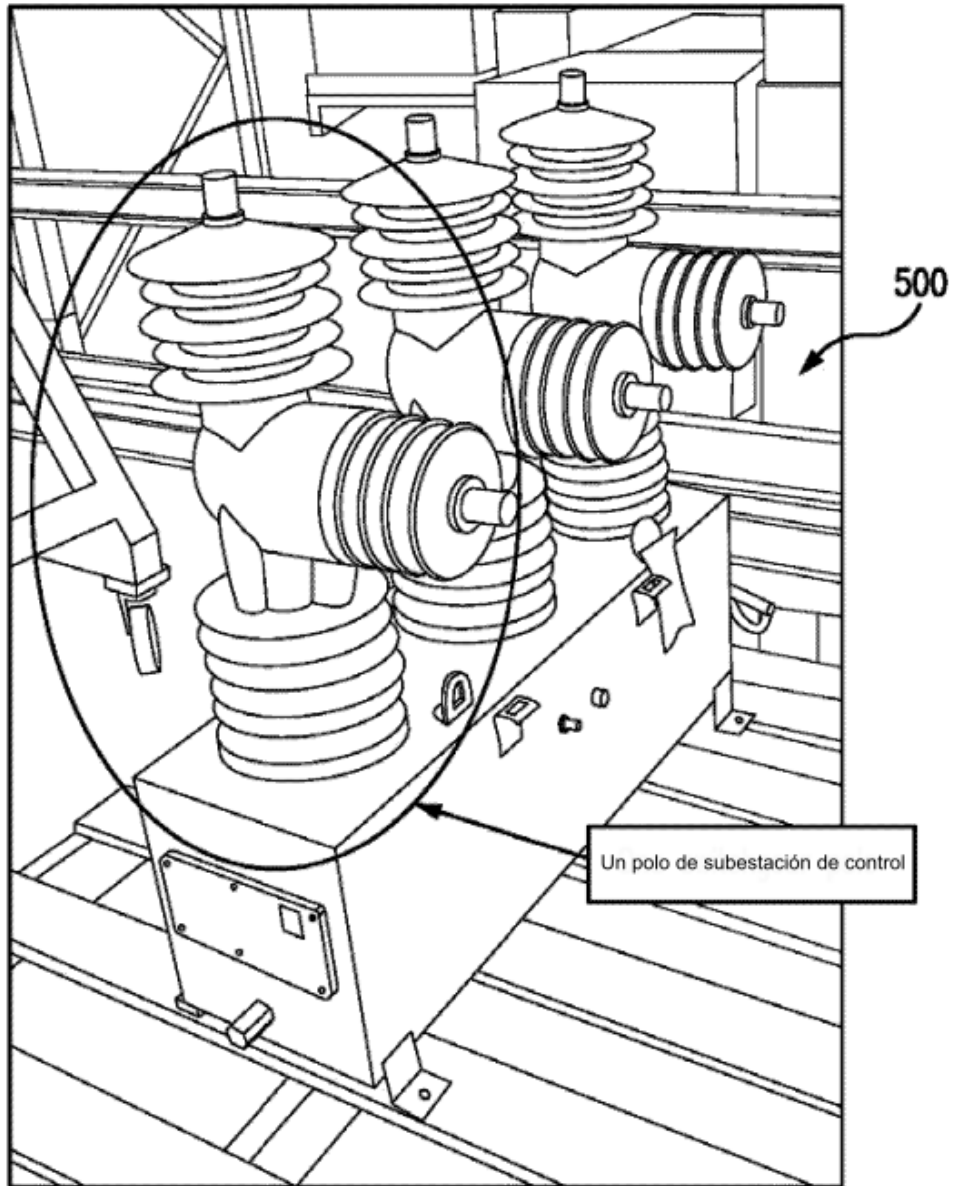


FIG. 1A

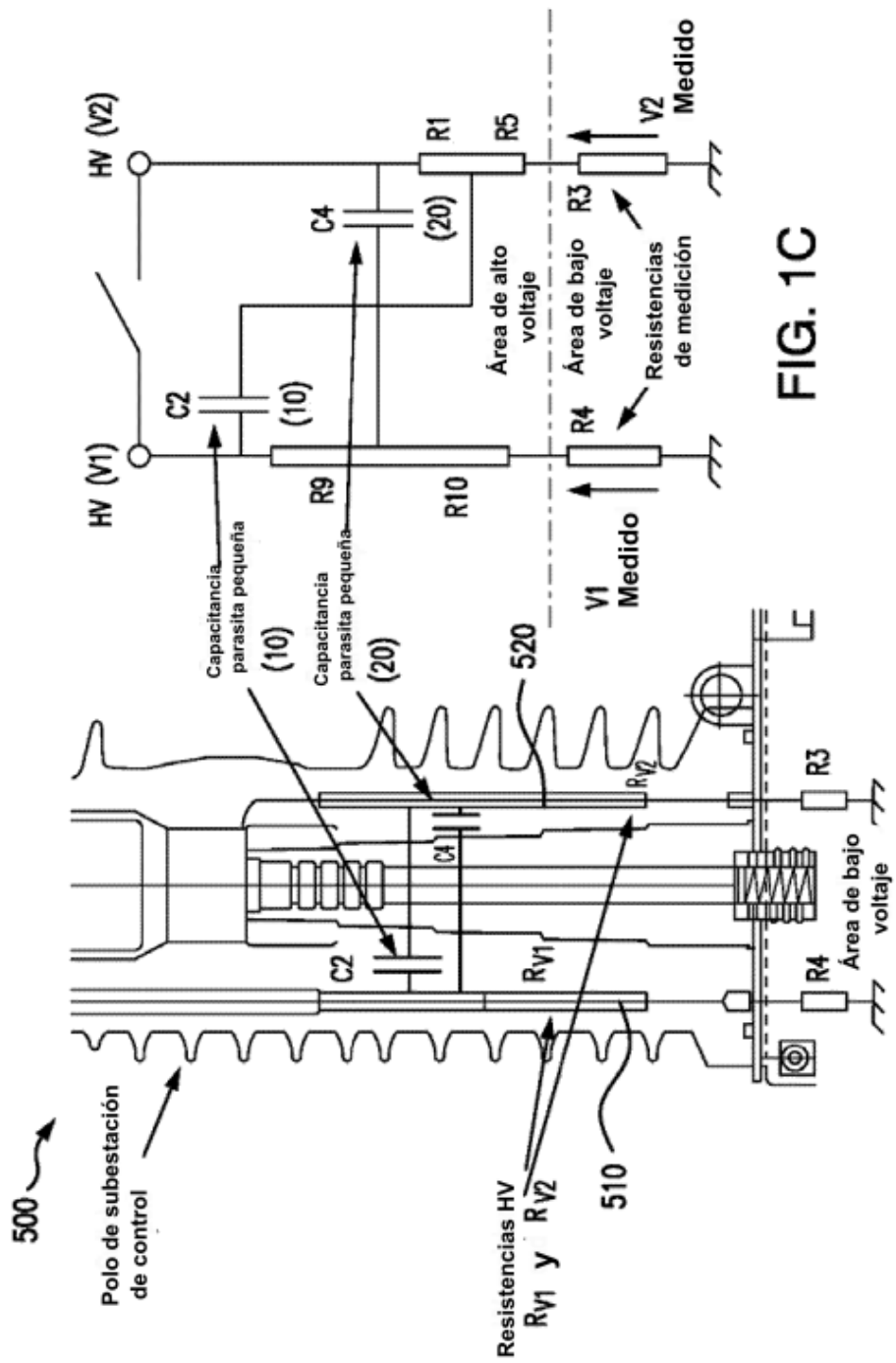


FIG. 1B

FIG. 1C

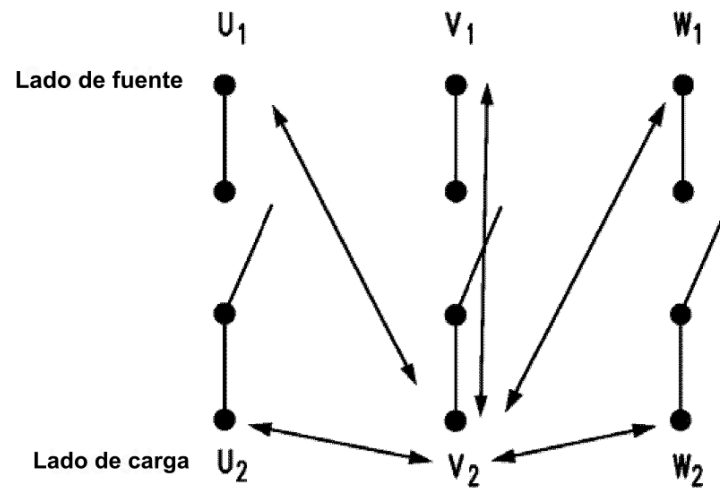


FIG. 2

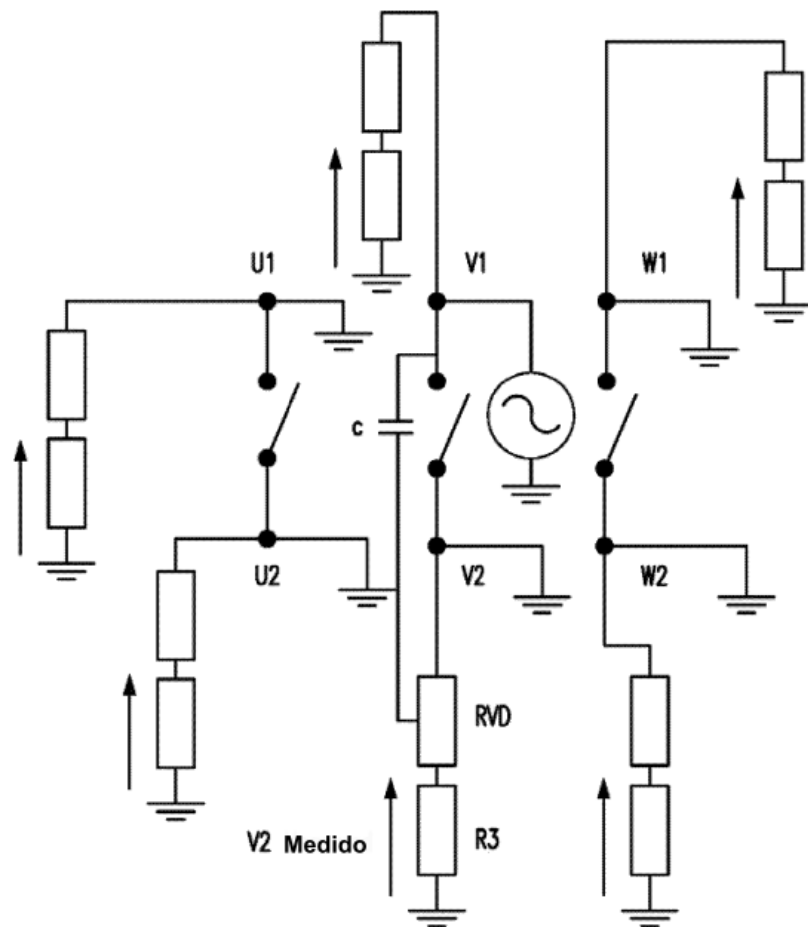


FIG. 3

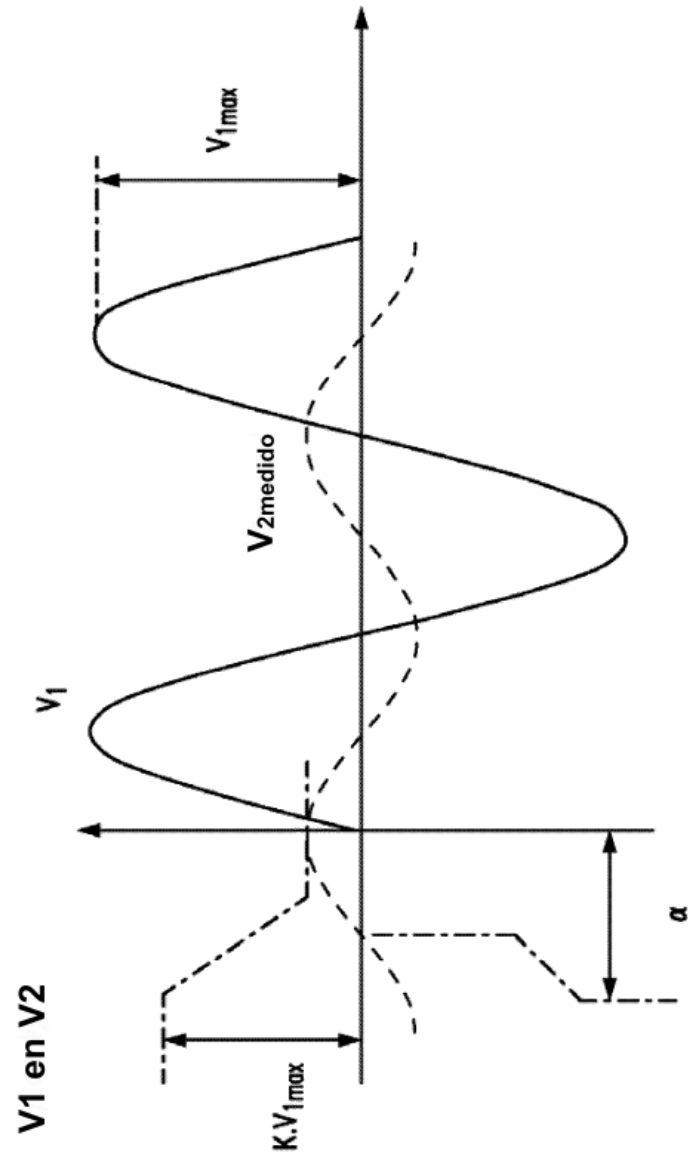


FIG. 4

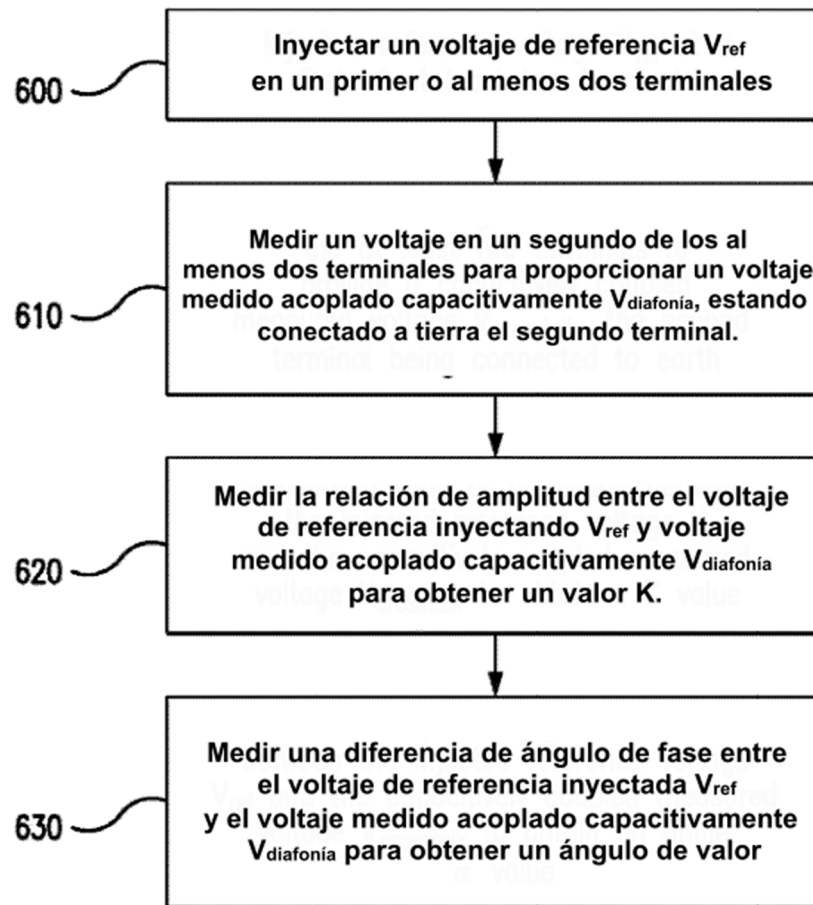


FIG. 5

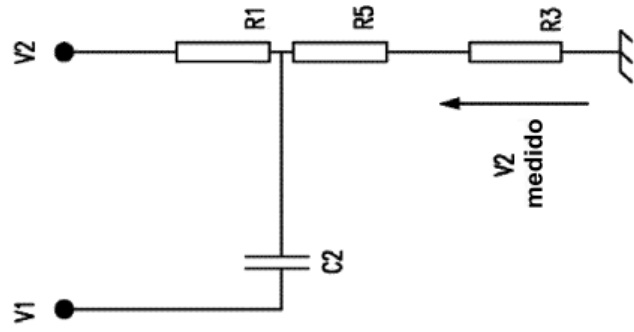


FIG. 7

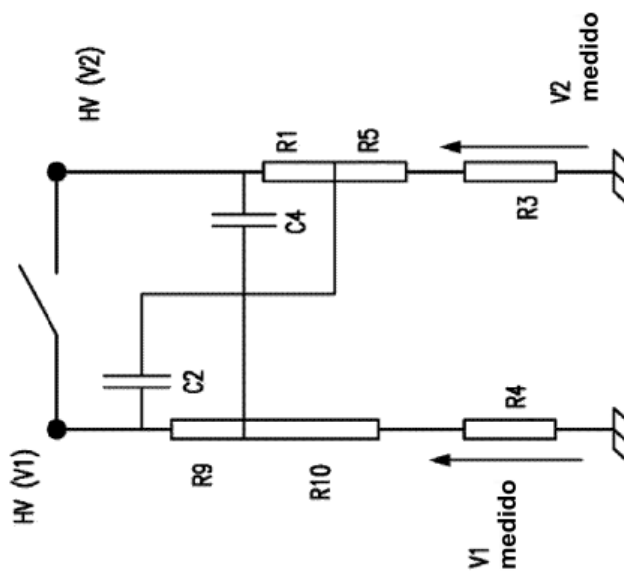


FIG. 6

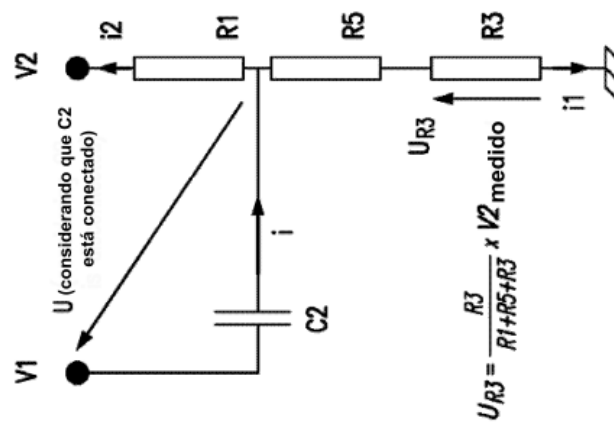


FIG. 8

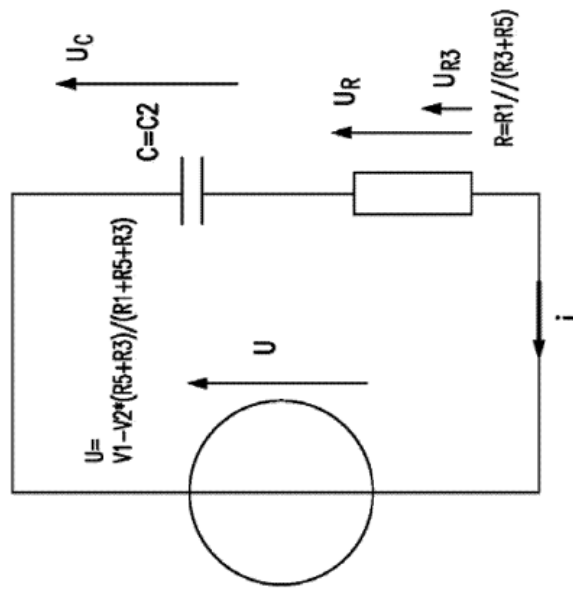


FIG. 9

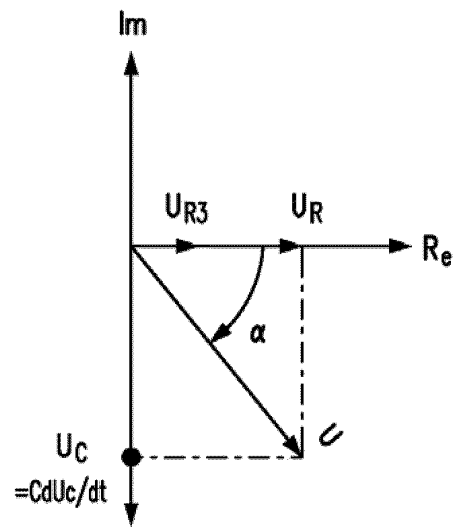


FIG. 10

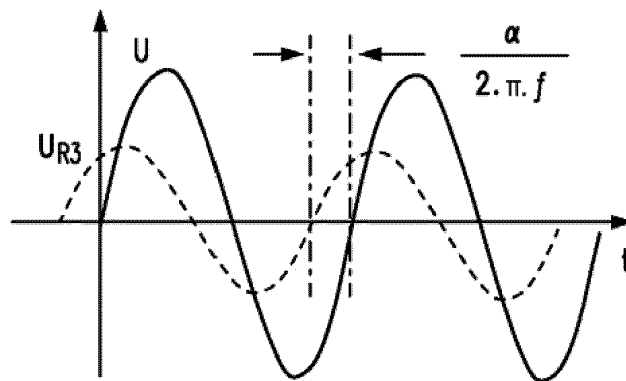


FIG. 11

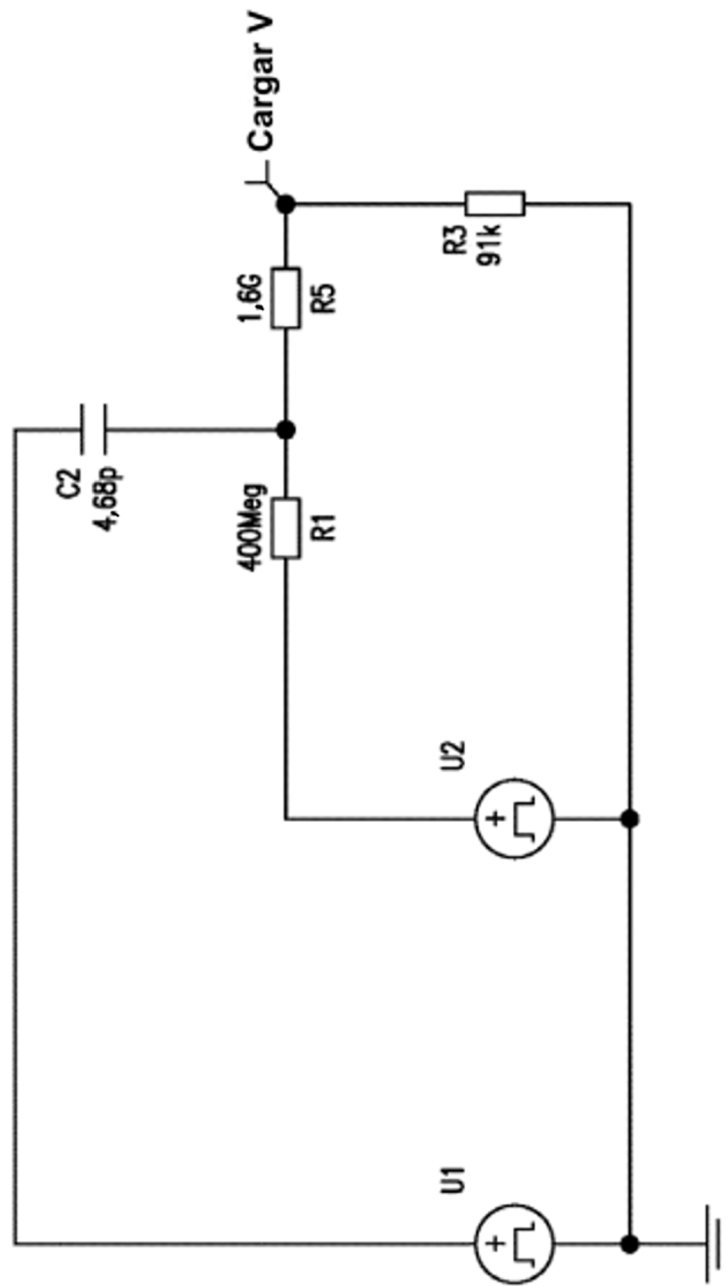


FIG. 12

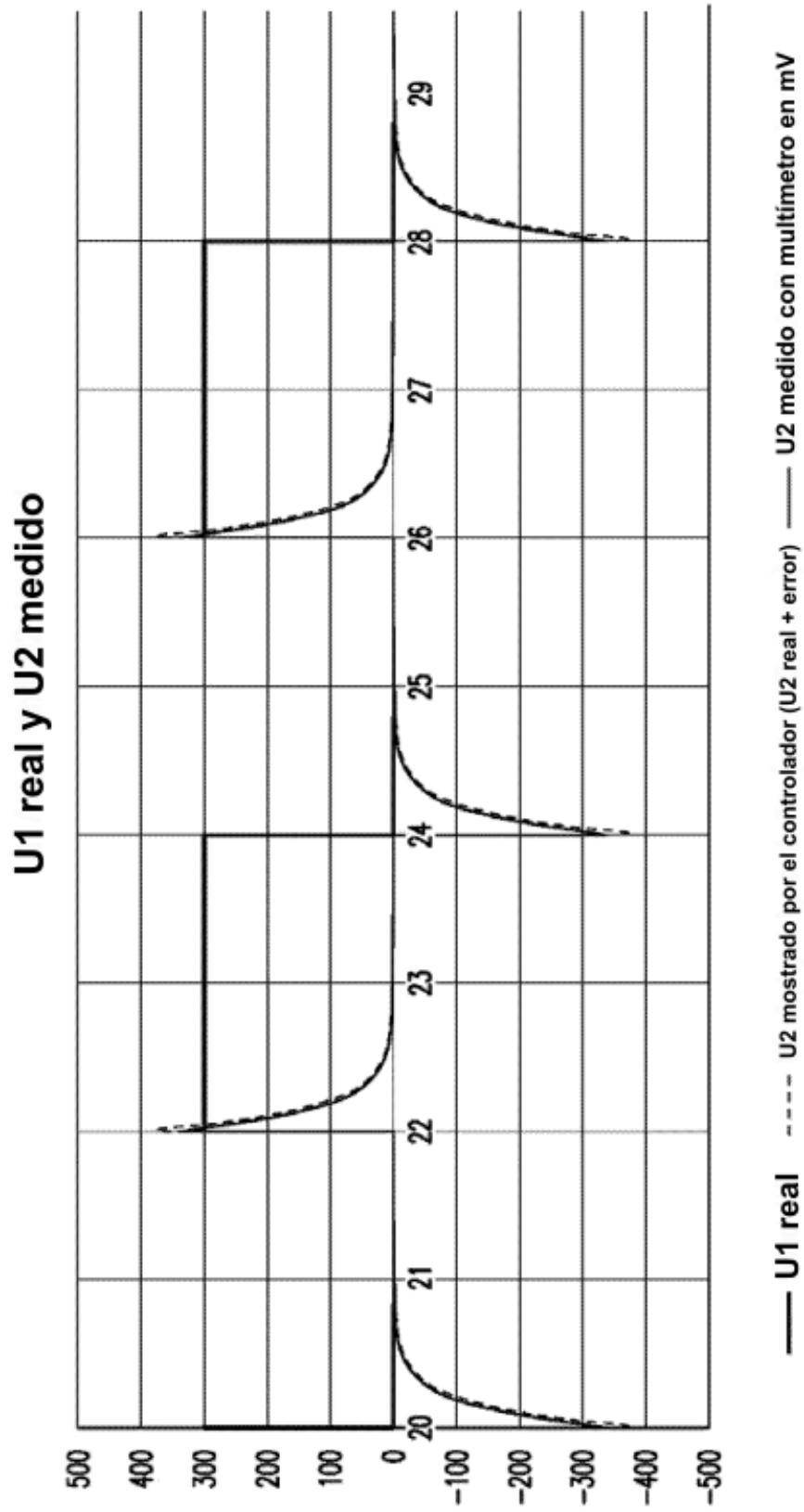


FIG. 13A

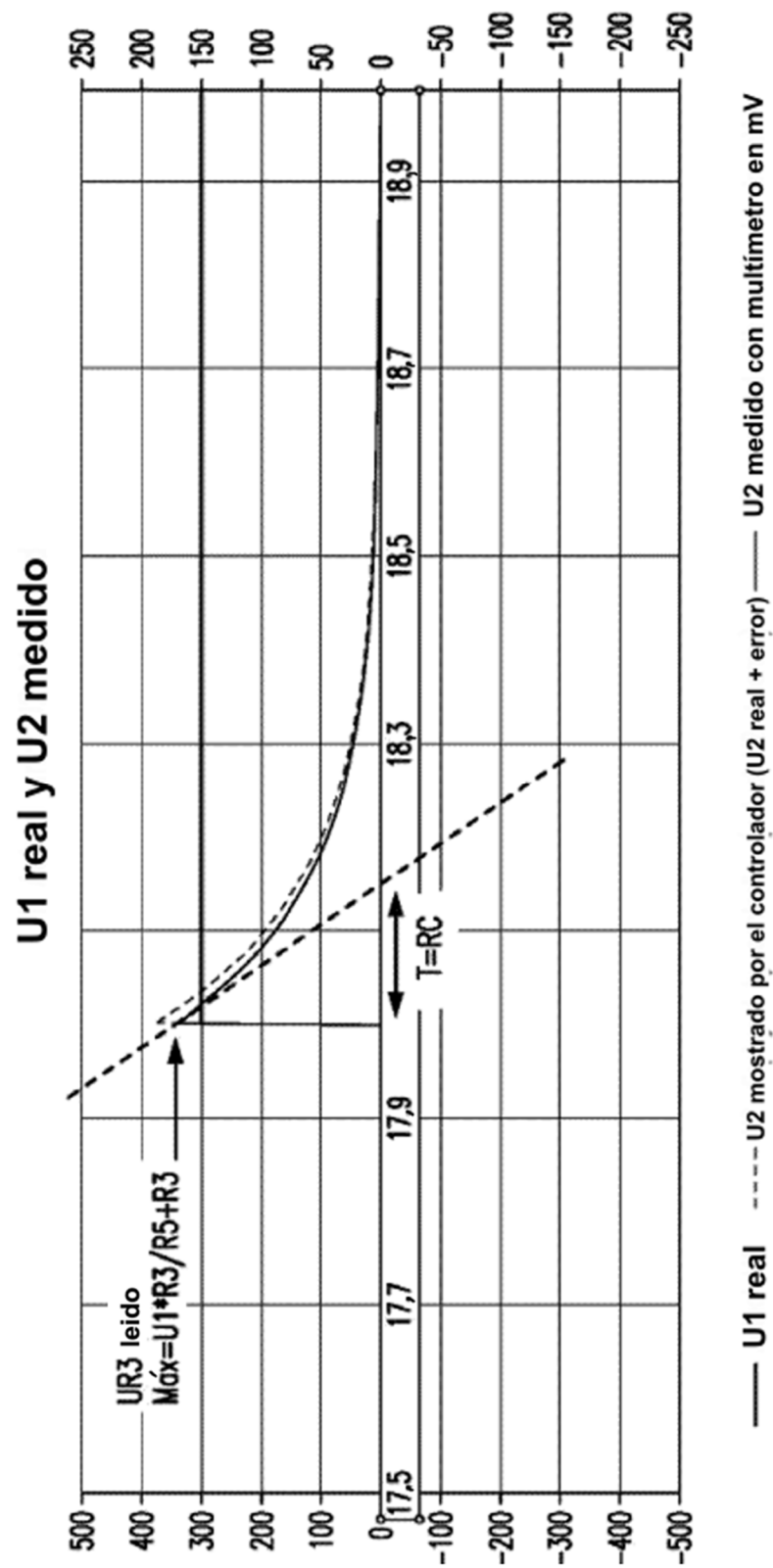


FIG. 13B

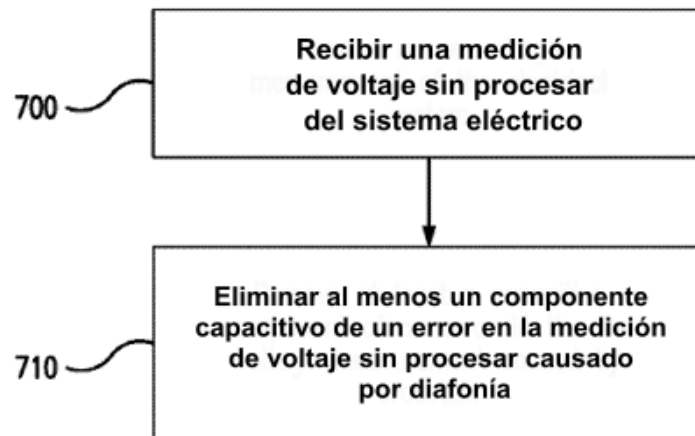


FIG. 14

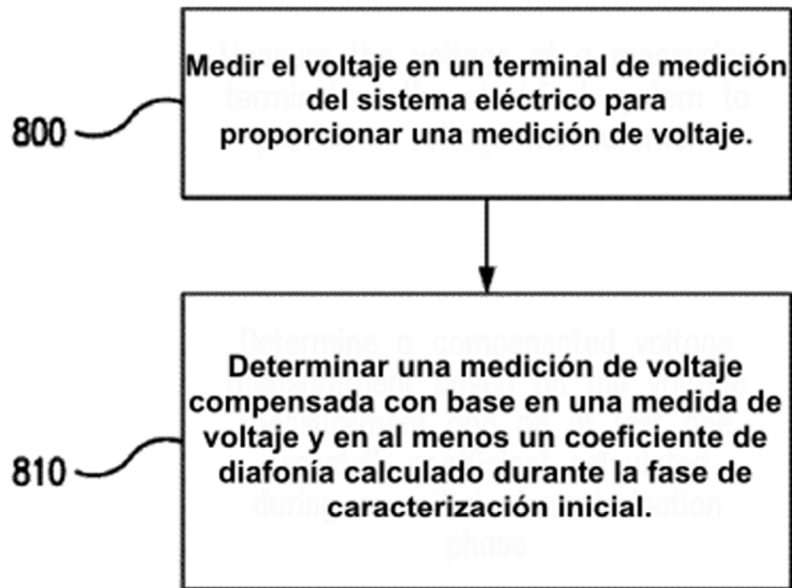


FIG. 15

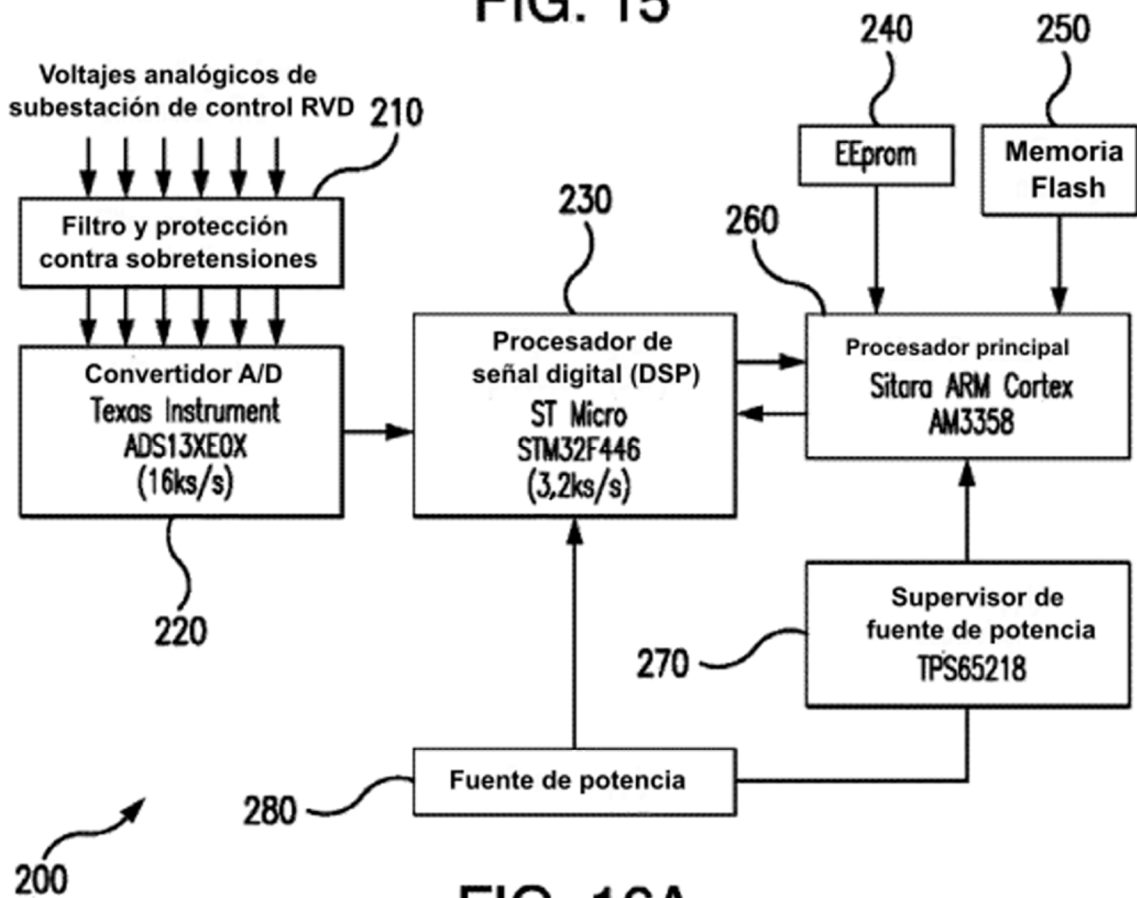


FIG. 16A

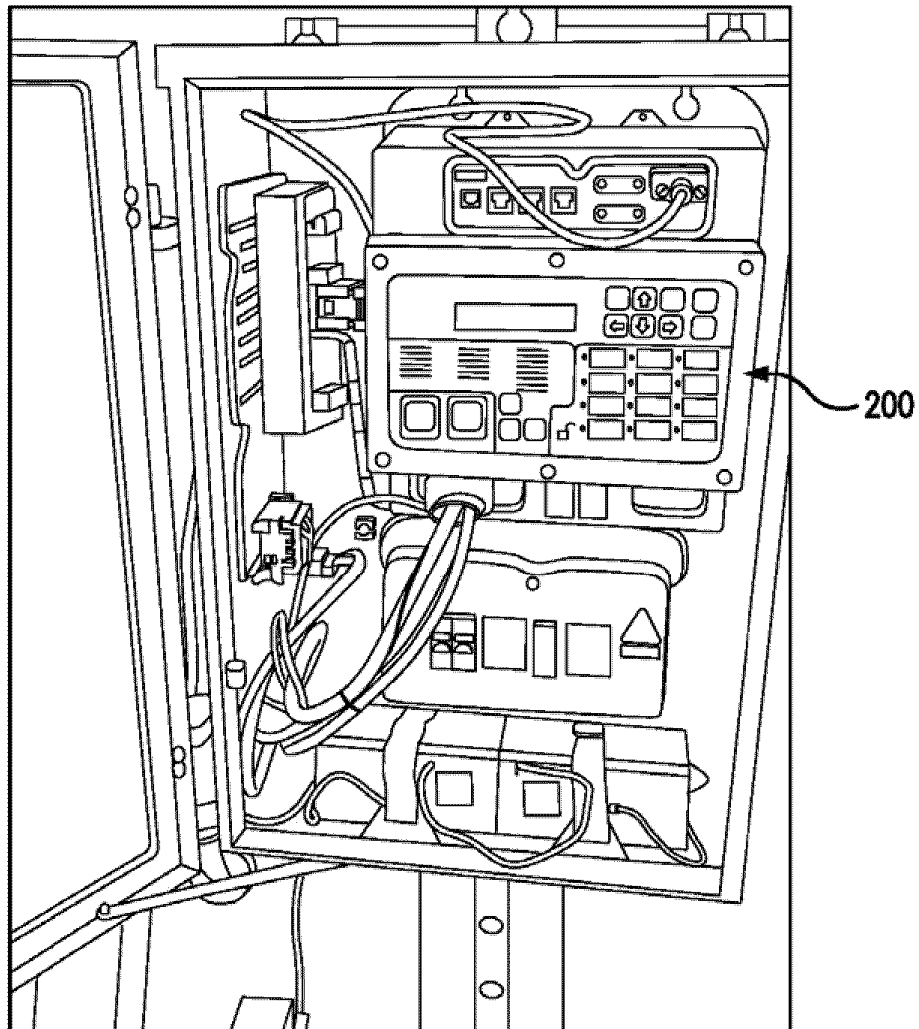


FIG. 16B

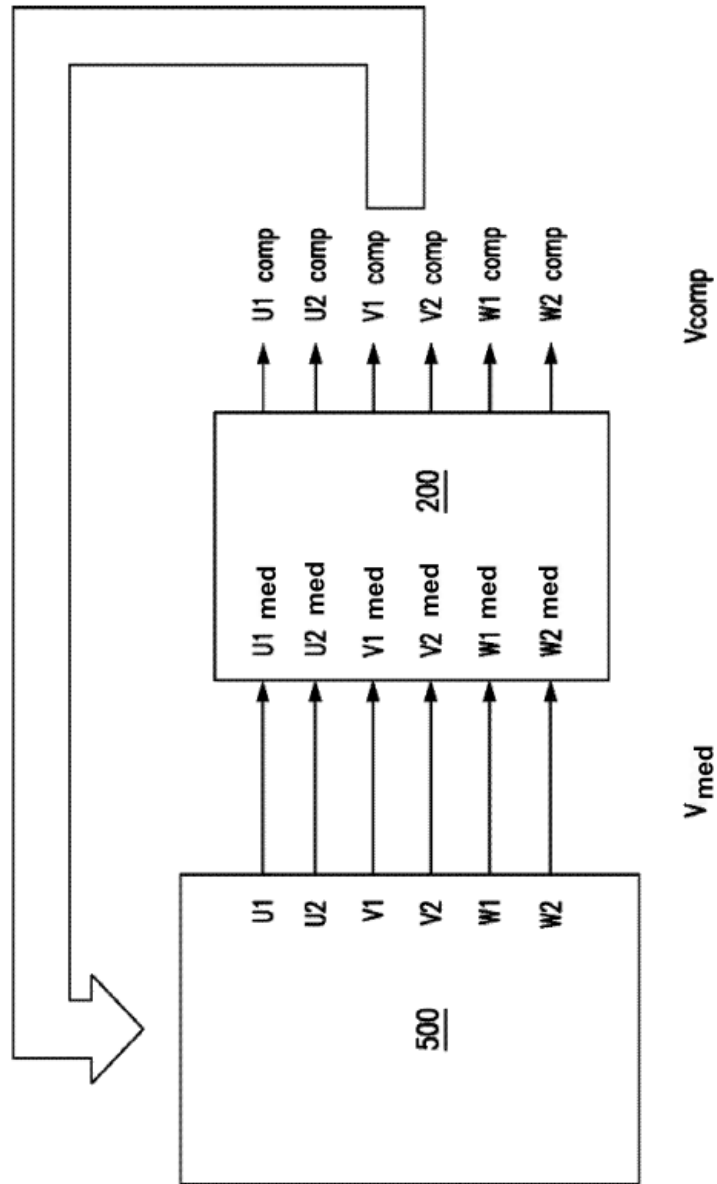


FIG. 17

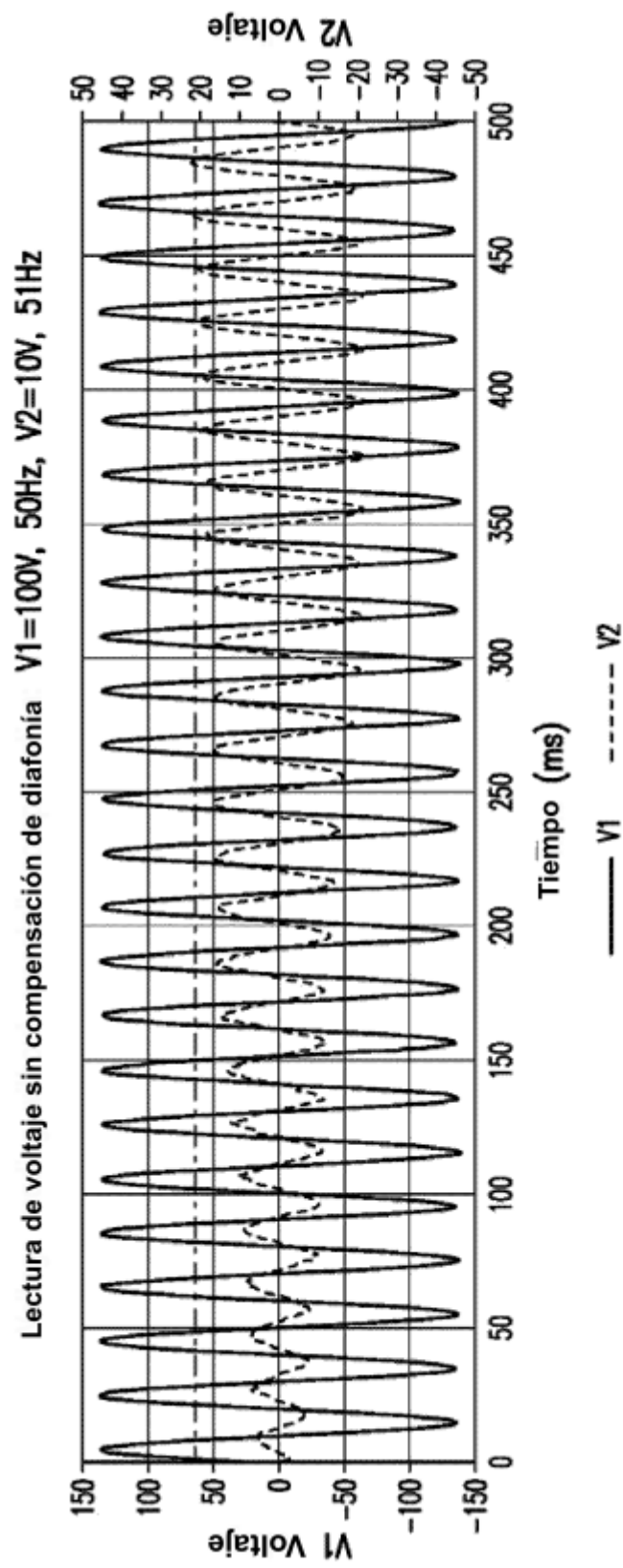


FIG. 18A

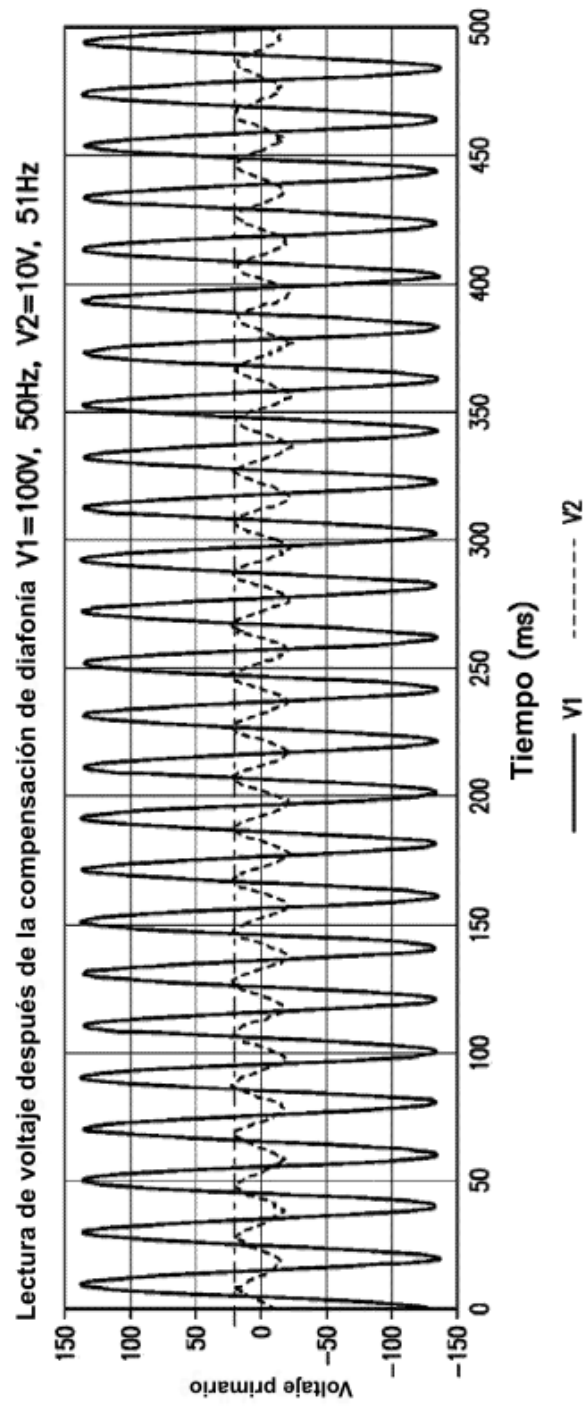


FIG. 18B

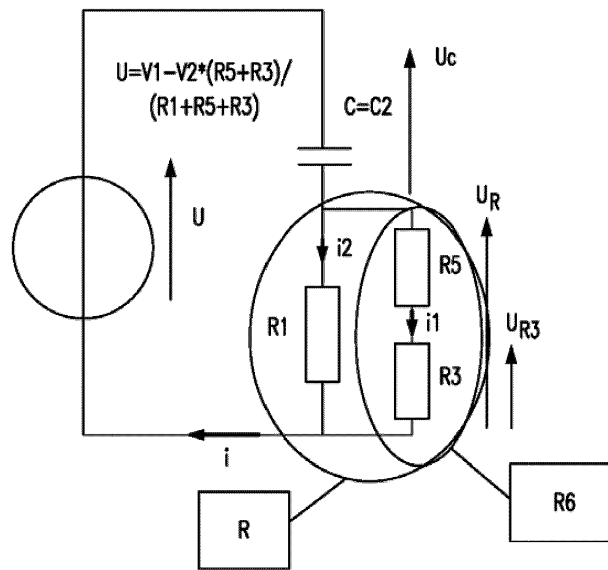


FIG. 19

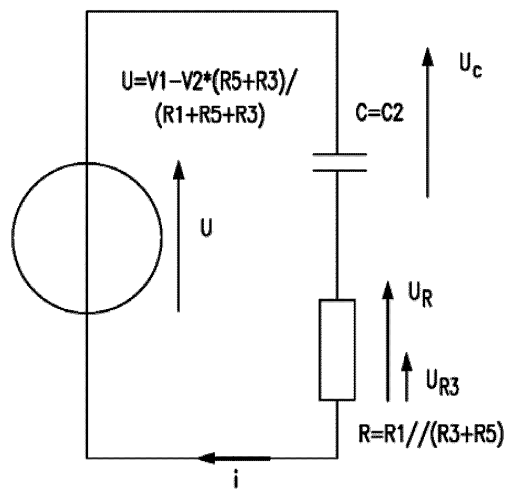


FIG. 20