



(12) 发明专利申请

(10) 申请公布号 CN 112367115 A

(43) 申请公布日 2021.02.12

(21) 申请号 202011089963.5

(22) 申请日 2020.10.13

(71) 申请人 杭州初灵信息技术股份有限公司
地址 310000 浙江省杭州市滨江区物联网街259号

(72) 发明人 乔世栋 黄奇斌 张志光 王晓辉

(74) 专利代理机构 杭州新源专利事务所(普通合伙) 33234

代理人 董晨楠

(51) Int.Cl.

H04B 10/071 (2013.01)

H04J 14/02 (2006.01)

H04Q 11/00 (2006.01)

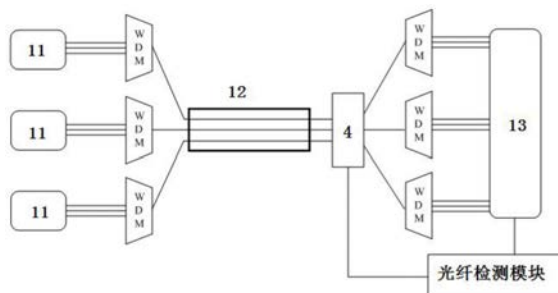
权利要求书2页 说明书7页 附图2页

(54) 发明名称

一种应用于5G前传的WDM系统实时光纤检测模块及方法

(57) 摘要

本发明公开了一种应用于5G前传的WDM系统实时光纤检测模块及方法,包括环形器,环形器连接有LD发光单元和APD光接收单元,环形器连接有WDM系统;所述LD发光单元连接有LD电源控制单元,APD光接收单元连接有APD电源控制单元,APD光接收单元还连接有跨阻放大单元和高速AD单元,高速AD单元连接有FPGA控制采集单元,FPGA控制采集单元连接有CPU管理单元;FPGA控制采集单元还分别与LD电源控制单元、APD电源控制单元相连。CPU管理单元根据接收到的检测指令控制FPGA控制采集单元切换到相应测试光纤进行多次重复测试并采集相应测试数据,随后将测试数据回传至CPU管理单元进行保存。本发明具有省时省力、检测成本低以及能够实时对光纤进行检测的特点。



1. 一种应用于5G前传的WDM系统实时光纤检测模块,其特征在于:包括环形器(1),环形器(1)经内部光纤连接有LD发光单元(2)和APD光接收单元(3),环形器(1)经外部光纤与多路光信号复用器(4)相连,多路光信号复用器(4)与主干光纤线路相连;所述LD发光单元(2)连接有LD电源控制单元(5),APD光接收单元(3)连接有APD电源控制单元(6),APD光接收单元(3)还连接有跨阻放大单元(7)和高速AD单元(8),高速AD单元(8)连接有FPGA控制采集单元(9),FPGA控制采集单元(9)连接有CPU管理单元(10);FPGA控制采集单元(9)还分别与LD电源控制单元(5)、APD电源控制单元(6)相连。

2. 根据权利要求1所述的一种应用于5G前传的WDM系统实时光纤检测模块,其特征在于:FPGA控制采集单元(9)包括SPI从控制器(901),SPI从控制器(901)一端连接有配置寄存器(902),配置寄存器(902)分别连接有LD控制器(903)、APD控制器(904)、AD控制器(905)和光路选择控制器(906),SPI从控制器(901)另一端经SPI接口与CPU管理单元(10)相连;

还包括高速AD采集总线(907),高速AD采集总线(907)连接有数据加速单元(908),数据加速单元(908)连接有底层UDP协议栈(909),底层UDP协议栈(909)经GMII接口与CPU管理单元(10)相连。

3. 根据权利要求2所述的一种应用于5G前传的WDM系统实时光纤检测模块,其特征在于:LD电源控制单元(5)包括LD脉冲控制器和LD电源控制器;LD控制器(903)经LVDS接口与LD脉冲控制器相连,LD控制器(903)经IIC接口与LD电源控制器相连;

APD控制器(904)通过IIC接口与APD电源控制单元(6)相连;

AD控制器(905)通过SPI接口与高速AD单元(8)相连;

光路选择控制器(906)与多路光信号复用器(4)相连;

高速AD采集总线(907)与LVDS接口、IIC接口、SPI接口和GMII接口相连。

4. 根据权利要求2所述的一种应用于5G前传的WDM系统实时光纤检测模块,其特征在于:CPU管理单元(10)包括背板管理接口(101),背板管理接口(101)连接有SNMP协议栈(102),SNMP协议栈(102)分别连接有SPI主控制器(103)和上层UDP协议栈(104)。

5. 根据权利要求4所述的一种应用于5G前传的WDM系统实时光纤检测模块,其特征在于:SPI主控制器(103)经SPI接口与SPI从控制器(901)相连;上层UDP协议栈(104)一端经GMII接口与底层UDP协议栈(909)相连,上层UDP协议栈(104)另一端设有数据存储单元(105)。

6. 应用于5G前传的WDM系统实时光纤检测方法,其特征在于:CPU管理单元根据接收到的检测指令控制FPGA控制采集单元切换到相应测试光纤进行多次重复测试并采集相应测试数据,随后将测试数据回传至CPU管理单元进行保存。

7. 根据权利要求6所述的应用于5G前传的WDM系统实时光纤检测方法,其特征在于:CPU管理单元将测试数据传输至系统管理平台,系统管理平台生成网络质量评估报告。

8. 根据权利要求6所述的应用于5G前传的WDM系统实时光纤检测方法,其特征在于,包括以下步骤:

步骤1、CPU管理单元接收到检测指令后,对FPGA控制采集单元发出测试指令,FPGA控制采集单元首先控制多路光信号选择器切换到待测试光纤;

步骤2、FPGA控制采集单元根据默认配置参数,控制LD发光单元发送测试脉冲信号,测试脉冲信号通过环形器进入多路光信号选择器所选通道的测试光纤;

步骤3、APD光接收单元同步接收测试光纤的反射光信号并转化为电流指标,电流指标经过跨阻放大单元转化为电压信号,提供给高速AD单元进行采样;高速AD采集总线接收高速AD单元采集转换的数字信号;

步骤4、FPGA控制采集单元根据配置的测试光纤长度,确定采集周期,周期达标后,自动关闭高速AD采集总线,完成单次数据采集;

步骤5、对测试光纤进行多次采样,FPGA控制采集单元根据所需累加次数,重复步骤2到4,直至累计次数达标;

步骤6、数据测试完成后,在底层UDP协议栈生成标准的UDP报文数据,经过GMII接口发送至CPU管理单元;

步骤7、CPU管理单元接收到UDP报文数据后,利用上层UDP协议栈解析数据,并还原测试波形数据,保存为标准的OTDR测试文件。

9. 根据权利要求8所述的应用于5G前传的WDM系统实时光纤检测方法,其特征在于:还包括步骤8,具体如下,

步骤8、根据系统所需,OTDR测试文件经过SNMP协议栈生成标准SNMP报文,SNMP报文经由背板管理接口,传输至上层系统管理平台,生成相关网络质量评估报告,或者上层系统管理平台比对历史测试数据,对光纤网络情况进行预判。

10. 根据权利要求8所述的应用于5G前传的WDM系统实时光纤检测方法,其特征在于:步骤2中的默认配置参数为:信号脉宽为10ns;步骤5中的默认累加次数为10000次。

一种应用于5G前传的WDM系统实时光纤检测模块及方法

技术领域

[0001] 本发明涉及一种光纤检测装置,特别是一种应用于5G前传的WDM系统实时光纤检测模块及方法。

背景技术

[0002] 随着我国5G牌照的颁发,5G光网络正在如火如荼的建设当中,5G正在朝着更高速率、更低时延、更低功耗的方向迈进,前传光网络已成为提升其综合能力必不可少的重要手段之一,新架构前传网络C-RAN应运而生。5G的C-RAN架构将带来光纤需求的大规模增加,尽管已经大量应用WDM技术,仍然远远不能够满足飞速增长的5G建站需求;与传统3G/4G时代的烟囱式、星型分布式的接入网架构不同,5G的前传网络架构将充分应用网络虚拟化、无线云化以及移动边缘计算等技术,通过集中式的布放节省站址资源、提高空口资源利用效率,使得前传网络价值不断凸显。这必然导致光纤在基数方面的海量扩张的同时,密集程度方面也需要大大提高,高密度多芯光缆的应用将会成为常态。这就需要在有限的管道资源内布放大量光纤,必将带来光纤尺寸和弯曲性能等方面的挑战,给施工和运维带来了前所未有的严格要求。目前,为了解决5G前传网络进行大规模光纤施工的过程中存在的光纤施工质量问题,需要分别配备大量检测仪表,以及专业人员,进行光纤施工质量评测,不仅耗时耗力、检测成本也较高,而且无法实时的对光纤进行检测。因此,现有的技术存在着耗时耗力、检测成本高以及无法实时对光纤进行检测的问题。

发明内容

[0003] 本发明的目的在于,提供一种应用于5G前传的WDM系统实时光纤检测模块及方法。本发明具有省时省力、检测成本低以及能够实时对光纤进行检测的特点。

[0004] 本发明的技术方案:一种应用于5G前传的WDM系统实时光纤检测模块,包括环形器,环形器经内部光纤连接有LD发光单元和APD光接收单元,环形器经外部光纤与多路光信号复用器相连,多路光信号复用器与主干光纤线路相连;所述LD发光单元连接有LD电源控制单元,APD光接收单元连接有APD电源控制单元,APD光接收单元还连接有跨阻放大单元和高速AD单元,高速AD单元连接有FPGA控制采集单元,FPGA控制采集单元连接有CPU管理单元;FPGA控制采集单元还分别与LD电源控制单元、APD电源控制单元相连。

[0005] 前述的一种应用于5G前传的WDM系统实时光纤检测模块中,FPGA控制采集单元包括SPI从控制器,SPI从控制器一端连接有配置寄存器,配置寄存器分别连接有LD控制器、APD控制器、AD控制器和光路选择控制器,SPI从控制器另一端经SPI接口与CPU管理单元相连;

[0006] 还包括高速AD采集总线,高速AD采集总线连接有数据加速单元,数据加速单元连接有底层UDP协议栈,底层UDP协议栈经GMII接口与CPU管理单元相连。

[0007] 前述的一种应用于5G前传的WDM系统实时光纤检测模块中,LD电源控制单元包括LD脉冲控制器和LD电源控制器;LD控制器经LVDS接口与LD脉冲控制器相连,LD控制器经IIC

接口与LD电源控制器相连；

[0008] APD控制器通过IIC接口与APD电源控制单元相连；

[0009] AD控制器通过SPI接口与高速AD单元相连；

[0010] 光路选择控制器与多路光信号复用器相连；

[0011] 高速AD采集总线与LVDS接口、IIC接口、SPI接口和GMII接口相连。

[0012] 前述的一种应用于5G前传的WDM系统实时光纤检测模块中，CPU管理单元包括背板管理接口，背板管理接口连接有SNMP协议栈，SNMP协议栈分别连接有SPI主控制器和上层UDP协议栈。

[0013] 前述的一种应用于5G前传的WDM系统实时光纤检测模块中，SPI主控制器经SPI接口与SPI从控制器相连；上层UDP协议栈一端经GMII接口与底层UDP协议栈相连，上层UDP协议栈另一端设有数据存储单元。

[0014] 应用于5G前传的WDM系统实时光纤检测方法，CPU管理单元根据接收到的检测指令控制FPGA控制采集单元切换到相应测试光纤进行多次重复测试并采集相应测试数据，随后将测试数据回传至CPU管理单元进行保存。

[0015] 前述的应用于5G前传的WDM系统实时光纤检测方法中，CPU管理单元将测试数据传输至系统管理平台，系统管理平台生成网络质量评估报告。

[0016] 前述的应用于5G前传的WDM系统实时光纤检测方法中，包括以下步骤：

[0017] 步骤1、CPU管理单元接收到检测指令后，对FPGA控制采集单元发出测试指令，FPGA控制采集单元首先控制多路光信号选择器切换到待测试光纤；

[0018] 步骤2、FPGA控制采集单元根据默认配置参数，控制LD发光单元发送测试脉冲信号，测试脉冲信号通过环形器进入多路光信号选择器所选通道的测试光纤；

[0019] 步骤3、APD光接收单元同步接收测试光纤的反射光信号并转化为电流指标，电流指标经过跨阻放大单元转化为电压信号，提供给高速AD单元进行采样；高速AD采集总线接收高速AD单元采集转换的数字信号；

[0020] 步骤4、FPGA控制采集单元根据配置的测试光纤长度，确定采集周期，周期达标后，自动关闭高速AD采集总线，完成单次数据采集；

[0021] 步骤5、对测试光纤进行多次采样，FPGA控制采集单元根据所需累加次数，重复步骤2到4，直至累计次数达标；

[0022] 步骤6、数据测试完成后，在底层UDP协议栈生成标准的UDP报文数据，经过GMII接口发送至CPU管理单元；

[0023] 步骤7、CPU管理单元接收到UDP报文数据后，利用上层UDP协议栈解析数据，并还原测试波形数据，保存为标准的OTDR测试文件。

[0024] 前述的应用于5G前传的WDM系统实时光纤检测方法中，还包括步骤8，具体如下，

[0025] 步骤8、根据系统所需，OTDR测试文件经过SNMP协议栈生成标准SNMP报文，SNMP报文经由背板管理接口，传输至上层系统管理平台，生成相关网络质量评估报告，或者上层系统管理平台比对历史测试数据，对光纤网络情况进行预判。

[0026] 前述的应用于5G前传的WDM系统实时光纤检测方法中，步骤2中的默认配置参数为：信号脉宽为10ns；步骤5中的默认累加次数为10000次。

[0027] 与现有技术相比，本发明基于光时域反射原理设计，根据光的后向散射与菲涅耳

反射原理制作得到。由环形器、LD发光单元、APD光接收单元、多路光信号复用器、LD电源控制单元、APD电源控制单元、跨阻放大单元和高速AD单元、FPGA控制采集单元和CPU管理单元等构成模组化的实时光纤检测模块,利用光在光纤中传播时产生的后向散射光来获取衰减的信息,能够实现光纤衰减的检测、接头损耗的检测、光纤故障点的定位以及能够了解光纤沿长度的损耗分布情况等功能,具有极佳的扩展性和适用性,能够扩展到光纤直驱和有源OTN等其他5G前传方案中;而且采用本发明的光纤检测模块,无需施工人员单独针对每一条线路进行检测,仅对故障线路进行整改即可,节省大量人力物力,不仅省时省力,也能够有效降低检测成本(包括设备成本和人工成本);光纤线路发现故障后,可直接对故障线路进行扫描,不仅可及时发现问题,而且可以精确定位故障点位置,极大的提高了运维人员的工作效率,实现了实时在线对待测试光纤进行检测的目的。综上所述,本发明具有省时省力、检测成本低以及能够实时对光纤进行检测的特点。

附图说明

[0028] 图1是本发明的整体应用示意图;

[0029] 图2是本发明的结构示意图;

[0030] 图3是本发明的控制采集示意图。

[0031] 附图中的标记为:1-环形器,2-LD发光单元,3-APD光接收单元,4-多路光信号复用器,5-LD电源控制单元,6-APD电源控制单元,7-跨阻放大单元,8-高速AD单元,9-FPGA控制采集单元,10-CPU管理单元,11-AAU站点,12-多芯线缆,13-DU设备,101-背板管理接口,102-SNMP协议栈,103-SPI主控制器,104-上层UDP协议栈,105-数据存储单元,901-SPI从控制器,902-配置寄存器,903-LD控制器,904-APD控制器,905-AD控制器,906-光路选择控制器,907-高速AD采集总线,908-数据加速单元,909-底层UDP协议栈。

具体实施方式

[0032] 下面结合附图和实施例对本发明作进一步的说明,但并不作为对本发明限制的依据。

[0033] 实施例。一种应用于5G前传的WDM系统实时光纤检测模块,构成如图1至图3所示,包括环形器1,环形器1经内部光纤连接有LD发光单元2和APD光接收单元3,环形器1经外部光纤连接有多路光信号复用器4,多路光信号复用器4与主干光纤线路相连;所述LD发光单元2连接LD电源控制单元5,APD光接收单元3连接APD电源控制单元6,APD光接收单元3还连接跨阻放大单元7和高速AD单元8,高速AD单元8连接FPGA控制采集单元9,FPGA控制采集单元9连接CPU管理单元10;FPGA控制采集单元9还分别与LD电源控制单元5、APD电源控制单元6相连。

[0034] FPGA控制采集单元9包括SPI从控制器901,SPI从控制器901一端连接配置寄存器902,配置寄存器902分别连接LD控制器903、APD控制器904、AD控制器905和光路选择控制器906,SPI从控制器901另一端经SPI接口与CPU管理单元10相连;

[0035] 还包括高速AD采集总线907,高速AD采集总线907连接数据加速单元908,数据加速单元908连接底层UDP协议栈909,底层UDP协议栈909经GMII接口与CPU管理单元10相连。

- [0036] LD电源控制单元5包括LD脉冲控制器和LD电源控制器;LD控制器903经LVDS接口与LD脉冲控制器相连,LD控制器903经IIC接口与LD电源控制器相连;
- [0037] APD控制器904通过IIC接口与APD电源控制单元6相连;
- [0038] AD控制器905通过SPI接口与高速AD单元8相连;
- [0039] 光路选择控制器906与多路光信号复用器4相连;
- [0040] 高速AD采集总线907与LVDS接口、IIC接口、SPI接口和GMII接口相连。
- [0041] CPU管理单元10包括背板管理接口101,背板管理接口101连接有SNMP协议栈102,SNMP协议栈102分别连接有SPI主控制器103和上层UDP协议栈104。
- [0042] SPI主控制器103经SPI接口与SPI从控制器901相连;上层UDP协议栈104一端经GMII接口与底层UDP协议栈909相连,上层UDP协议栈104另一端设有数据存储单元105。
- [0043] 应用于5G前传的WDM系统实时光纤检测方法,CPU管理单元根据接收到的检测指令控制FPGA控制采集单元切换到相应测试光纤进行多次重复测试并采集相应测试数据,随后将测试数据回传至CPU管理单元进行保存。
- [0044] CPU管理单元将测试数据传输至系统管理平台,系统管理平台生成网络质量评估报告。
- [0045] 包括以下步骤:
- [0046] 步骤1、CPU管理单元接收到检测指令后,对FPGA控制采集单元发出测试指令,FPGA控制采集单元首先控制多路光信号选择器切换到待测试光纤;
- [0047] 步骤2、FPGA控制采集单元根据默认配置参数,控制LD发光单元发送测试脉冲信号,测试脉冲信号通过环形器进入多路光信号选择器所选通道的测试光纤;
- [0048] 步骤3、APD光接收单元同步接收测试光纤的反射光信号并转化为电流指标,电流指标经过跨阻放大单元转化为电压信号,提供给高速AD单元进行采样;高速AD采集总线接收高速AD单元采集转换的数字信号;
- [0049] 步骤4、FPGA控制采集单元根据配置的测试光纤长度,确定采集周期,周期达标后,自动关闭高速AD采集总线,完成单次数据采集;
- [0050] 步骤5、对测试光纤进行多次采样,FPGA控制采集单元根据所需累加次数,重复步骤2到4,直至累计次数达标;
- [0051] 步骤6、数据测试完成后,在底层UDP协议栈生成标准的UDP报文数据,经过GMII接口发送至CPU管理单元;
- [0052] 步骤7、CPU管理单元接收到UDP报文数据后,利用上层UDP协议栈解析数据,并还原测试波形数据,保存为标准的OTDR测试文件。
- [0053] 还包括步骤8,具体如下,
- [0054] 步骤8、根据系统所需,OTDR测试文件经过SNMP协议栈生成标准SNMP报文,SNMP报文经由背板管理接口,传输至上层系统管理平台,生成相关网络质量评估报告,或者上层系统管理平台比对历史测试数据,对光纤网络情况进行预判。
- [0055] 步骤2中的默认配置参数为:信号脉宽为10ns;步骤5中的默认累加次数为10000次。
- [0056] 如图1所示,整体应用方案包括AAU站点11,多芯线缆12,DU设备13,光纤检测模块,多路光信号复用器。以AAU到DU数据传输为例,AAU站点11,通过彩光模块,使用不同波长的

光信号进行通信,经过AAU侧WDM,进行波分复用,汇聚到单光纤后,再集成到多芯线缆12,传输到DU侧以后,经过DU侧WDM,进行解复用,分别连接到DU设备13的不同端口。光纤检测模块,放置于DU侧,通过多路光信号选择器,分别将测试信号连接到多芯线缆12中的不同光纤,可对主干线路光纤任意纤芯进行扫描,并记录为数据文件,用于智能建模或传输到应用层备用。

[0057] 如图2所示,光纤检测模块,包括FPGA控制采集单元9,CPU管理单元10,LD电源控制单元5,LD发光单元2,环形器1,APD电源控制单元6,APD光接收单元3,跨阻放大单元7,高速AD单元8。CPU管理单元10上承应用层管理报文解析,下接FPGA控制采集单元9的参数配置,是系统管理和数据分析的中心,主要通过SPI总线配置FPGA控制采集单元9相关寄存器模组,通过GMII接口接收测试波形曲线数据。FPGA控制采集单元9,是系统硬件控制和数据采集的核心,一方面负责外设参数相关配置,如配置LD电源控制单元5,调整LD发光功率;配置APD电源控制单元6,调整APD的接收灵敏度。另一方面,控制LD发光单元2发送测试脉冲,并通过连接到高速AD单元8的数据总线,同步采集光纤反射数据。

[0058] 环形器1,是一种多端口非互易光学器件,光只能沿一个方向传播,其作用是将LD发出的测试脉冲传导到测试光纤,而后再将反射信号传导回APD,而对LD与APD之间的线路进行隔离。隔离性高,插入损耗小。

[0059] 本系统所用环形器,插入损耗仅有0.5--0.7db。

[0060] 跨阻放大单元7,属于硬件转化电路,对APD产生的光电流进行电压转化,增益放大,差分变换,增益可配置5K欧姆和20K欧姆,将电压波动控制在-1V--+1V区间,适配到AD采样量程之内,同时减弱共模干扰。

[0061] 如图3所示,智能光纤检测模组的控制采集详细过程如下,

[0062] FPGA控制采集单元的控制方面,采用32bit带宽的SPI从控制器901,连接到配置寄存器902,可将CPU管理单元的配置信息写入配置寄存器902,也可以将配置寄存器902中相关外设的状态回读到CPU管理单元,从而完成控制、状态信息的交互。配置寄存器902,负责所有相关外设以及功能模块的操控,包括LD控制器903,APD控制器904,AD控制器905,光路选择控制器906。

[0063] 其中,LD控制器903使用LVDS接口连接LD脉冲控制器,可完成最小5ns的脉冲电流触发。脉冲电流的宽度,直接反映到测试光脉冲的宽度,直接影响时域反射中的测量精度。考虑光纤的折射率一般为1.477,光在光纤中的传输速率约为20万km/s,即0.2m/ns。再考虑反射信号从发射到接收实际是双程,所以测量距离刻度是0.1m/ns。故而5ns的脉冲,对应的测量精度是0.5m,属于较高精度的故障定位。

[0064] LD控制器903使用IIC接口连接LD电源控制器,可以完成8档电压微调。

[0065] APD控制器904使用IIC接口连接APD电源控制器,可实现256档电压微调,实现接收灵敏度的精细化调控。

[0066] AD控制器905使用SPI接口连接高速AD单元,可控制AD最大工作速率250M,并配合增益调整,量程变换等功能。

[0067] 光路选择控制器906,采用直接电平控制的模式,对光通道进行选择,根据光缆纤芯数量的不同,可配备不同级别的选择器,最大支持64路纤芯选择。

[0068] FPGA控制采集单元的采集方面,包含高速AD采集总线907,数据加速单元908,UDP

报文协议栈909。

[0069] 高速AD采集总线907,直接通过DDR数据总线连接到AD芯片,最大工作频率250M,吞吐带宽2000M,可迅速完成海量高精度信号采样。

[0070] 数据加速单元908,利用FPGA内部逻辑和DSP资源,使用多并行以及流水线技术,实现快速波形数据处理,完成降噪,平滑等方面要求,如循环并行累加,可极大的消除随机噪声的影响,提高系统增益。经测试,外部跨阻放大单元增益参数选用20K的条件下,累加10次,系统噪声为405uVrms,而累加10000次以后,系统噪声下降至14uVrms,消噪效果明显。

[0071] UDP协议栈909,负责将处理完成的波形数据,打包为标准UDP报文,通过GMII接口,传输至CPU管理单元。UDP报文涉及的mac,ip,port等参数,均由CPU管理单元通过SPI总线直接初始化到UDP协议栈,并随系统配置的不同随时更新。

[0072] CPU管理单元的控制方面,主要是SNMP控制报文的处理,以及波形测试文件的存储。波形数据通过GMII接口传输至CPU管理单元后,在本地UDP协议栈内还原数据,一方面通过数据存储单元105,形成OTDR标准测试文件,存储到本地存储器。一方面在SNMP协议栈102重新打包为标准SNMP报文,通过背板管理接口101传输至管理层。管理层也可通过背板管理接口101发送管理配置报文到CPU管理单元,经SNMP协议栈102解析,形成寄存器配置信息,经由SPI主控制器103,配置到FPGA配置寄存器,进而控制相关外设。

[0073] 应用于5G前传WDM系统的实时光纤检测方法如下:

[0074] 步骤1、CPU管理单元通过背板管理接口,接收到上层SNMP管理报文,通过SNMP协议栈解析,得到启动光纤网络质量测试,或检测到光纤故障的指令。CPU控制采集单元通过SPI从控制器,控制配置寄存器,进而设置光路选择控制器,切换到待测光纤或故障光纤。

[0075] 步骤2、配置寄存器接收到开始测试指令,根据现有配置参数,通过LD控制器控制LD发光单元,发送测试脉冲信号;测试脉冲信号通过环形器,根据多路光信号复用器所选通道,进入测试光纤。

[0076] 步骤3、APD光接收单元同步开始由环形器接收测试光纤的反射光信号,并转化为电流指标,经过跨阻放大单元,进一步转化、放大为电压信号,提供给高速AD单元进行采样。FPGA控制采集单元,亦同步打开高速AD采集总线,开始接收高速AD单元采集转换的数字信号。

[0077] 步骤4、FPGA控制采集单元根据配置寄存器中测试光纤长度参数,转换为时间参数,确认采集周期,周期达标后,自动关闭高速AD采集总线,完成单次数据采集。

[0078] 步骤5、多次测试累加结果的模式下,需要对测试光纤进行多次采样,FPGA控制采集单元,根据配置寄存器中所设置累加次数,重新控制LD发光单元,发送测试脉冲信号,重复步骤2到4,并经由数据加速单元处理,累计次数达标时,同步完成波形数据的处理,结束测试。

[0079] 步骤6、数据测试完成后,经由FPGA控制采集单元的UDP协议栈,生成标准UDP报文,经过GMII接口发送至CPU管理单元。

[0080] 步骤7、CPU管理单元,接收到UDP报文数据后,会在本地的UDP协议栈解析数据,还原测试波形数据,经由数据存储单元,保存为标准的OTDR测试文件。

[0081] 步骤8、根据系统所需,CPU控制单元通过SNMP协议栈,将测试文件生成标准SNMP报文,经由背板管理接口,传输至本系统管理平台。配合服务层智能应用,进一步分析测试结

果,生成相关网络质量评估报告,给出告警或其他处理建议。亦可比对之前的测试记录,对光纤网络情况进行预判。

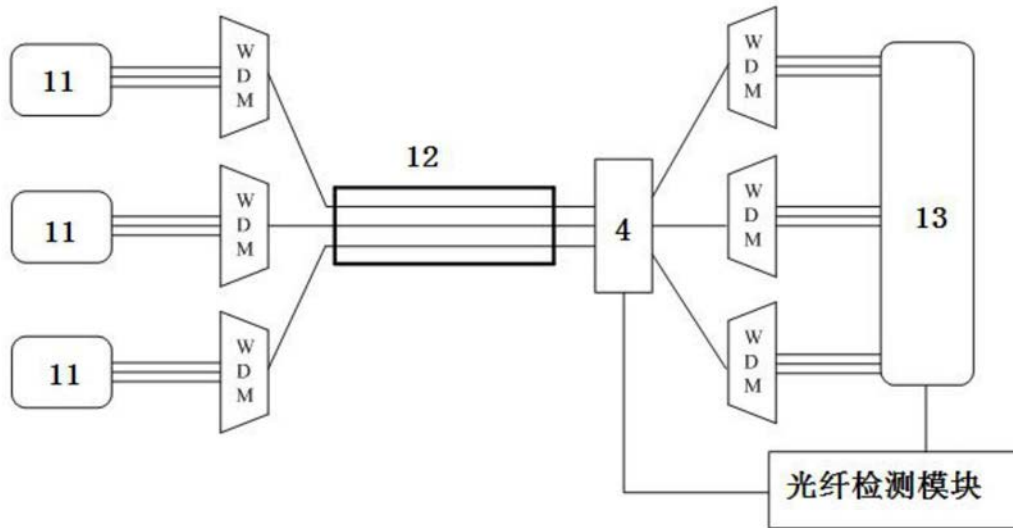


图1

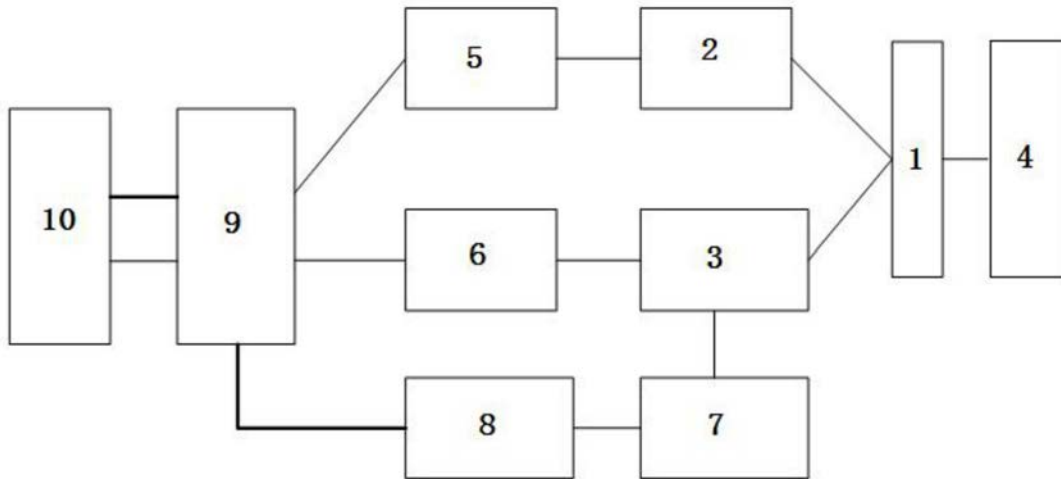


图2

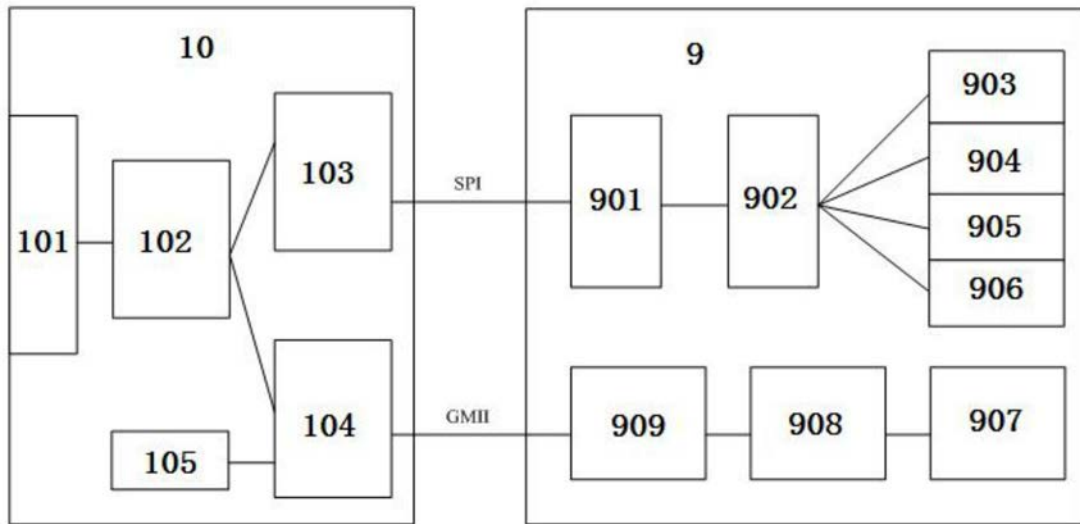


图3