

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和6年9月12日(2024.9.12)

【公開番号】特開2023-170415(P2023-170415A)

【公開日】令和5年12月1日(2023.12.1)

【年通号数】公開公報(特許)2023-226

【出願番号】特願2022-82154(P2022-82154)

【国際特許分類】

H01L 21/822(2006.01)

10

【F I】

H01L 27/04 C

【手続補正書】

【提出日】令和6年9月4日(2024.9.4)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

20

【特許請求の範囲】

【請求項1】

容量を構成する第1電極と第2電極とを備え、

前記第1電極は、平面視において第1方向に沿って延びていている第1ビアプラグを含み、前記第2電極は、平面視において前記第1方向に沿って延びておりかつ前記第1方向と直交する第2方向において前記第1ビアプラグと並んで配置されている第1配線を含み、

前記第1ビアプラグの前記第1方向の長さは、前記第1ビアプラグの前記第2方向の長さよりも長く、

前記第1配線の前記第1方向の長さは、前記第1配線の前記第2方向の長さよりも長く、

前記第1ビアプラグの前記第1方向及び前記第2方向の各々と直交する第3方向の厚みは、前記第1配線の前記第3方向の厚みよりも大きい、半導体装置。

【請求項2】

前記第1配線上に配置されている第1絶縁層をさらに備え、

前記第1ビアプラグは前記第1絶縁層を貫通している、請求項1に記載の半導体装置。

【請求項3】

前記第1絶縁層上に配置されている第2絶縁層と、

前記第1配線の上面から前記第3方向に延びてあり、前記第2方向において前記第1ビアプラグの少なくとも一部と並んで配置されている第2ビアプラグとをさらに備え、

前記第2ビアプラグは、前記第2絶縁層を貫通している、請求項2に記載の半導体装置。

40

【請求項4】

前記第2電極は、前記第1方向に沿って延びておりかつ前記第2方向において前記第1ビアプラグと並んで配置されている第2配線をさらに含み、

前記第1配線と前記第2配線とは、前記第1ビアプラグを挟むように配置されている、請求項1に記載の半導体装置。

【請求項5】

前記第1配線の電位は、前記第2配線の電位と等しい、請求項4に記載の半導体装置。

【請求項6】

前記第1方向に沿って延びてあり、前記第3方向に互いに間隔を空けて配置されている

50

第3配線及び第4配線をさらに備え、

前記第1ビアプラグは、前記第3配線と前記第4配線との間を電気的に接続する、請求項1に記載の半導体装置。

【請求項7】

前記第1ビアプラグの前記第3方向の一端と接しているエッチングストップ膜をさらに備える、請求項1に記載の半導体装置。

【請求項8】

前記第1ビアプラグの前記第1方向の長さは、前記第1配線の前記第2方向の長さよりも長い、請求項1に記載の半導体装置。

【請求項9】

容量を含む半導体装置の製造方法であって、

第1方向及び前記第1方向と直交する第2方向に沿って延びる第1面を有する基板を準備する工程と、

第1電極として、前記第1面上に、前記第1方向の長さが前記第2方向の長さよりも長い第1配線を形成する工程と、

前記第1配線上に、第1絶縁層を形成する工程と、

前記第1電極と容量を構成する第2電極として、前記第2方向において前記第1配線と並んで配置される第1ビアプラグを形成する工程とを備え、

前記第1ビアプラグを形成する工程において、前記第1ビアプラグは、前記第1絶縁層を貫通するように形成される、半導体装置の製造方法。

【請求項10】

前記第1配線を形成する工程では、1つの導電膜から、前記第1配線と、前記第1配線と前記第2方向に間隔を空けて配置される第2配線とが形成され、

前記第1ビアプラグを形成する工程において、前記第1ビアプラグは前記第1配線と前記第2配線との間に形成される、請求項9に記載の半導体装置の製造方法。

10

20

30

40

50