

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016年12月8日(08.12.2016)



(10) 国際公開番号
WO 2016/194487 A1

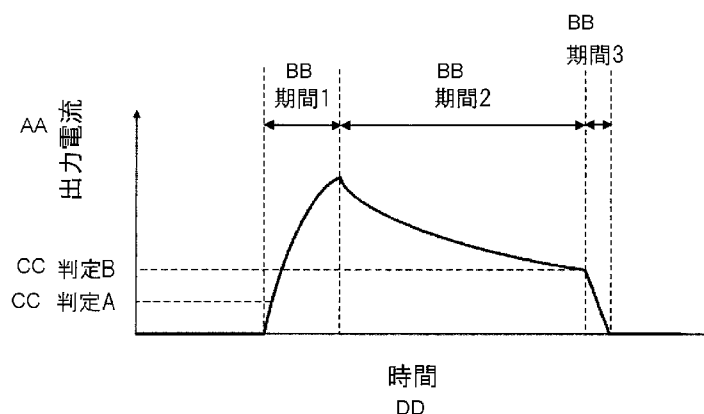
- (51) 国際特許分類:
H02M 7/48 (2007.01)
- (21) 国際出願番号: PCT/JP2016/061993
- (22) 国際出願日: 2016年4月14日(14.04.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-111898 2015年6月2日(02.06.2015) JP
- (71) 出願人: 株式会社日立産機システム(HITACHI INDUSTRIAL EQUIPMENT SYSTEMS CO., LTD.) [JP/JP]; 〒1010022 東京都千代田区神田練堀町3番地 Tokyo (JP).
- (72) 発明者: 石垣 隆士 (ISHIGAKI, Takashi); 〒1008280 東京都千代田区丸の内一丁目6番6号 Tokyo (JP). 井堀 敏 (IBORI, Satoshi); 〒1010022 東京都千代田区神田練堀町3番地 Tokyo (JP). 佐々木 康 (SASAKI, Yasushi); 〒1010022 東京都千代田区神田練堀町3番地 Tokyo (JP). 富山 清隆 (TOMIYAMA, Kiyotaka); 〒1010022 東京都千代田区神田練堀町3番地 Tokyo (JP). 景山 寛
- (74) 代理人: 特許業務法人筒井国際特許事務所 (TSUTSUI & ASSOCIATES); 〒1600022 東京都新宿区新宿2丁目3番10号 新宿御苑ビル3階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,

[続葉有]

(54) Title: POWER CONVERSION DEVICE AND MOTOR DEVICE

(54) 発明の名称: 電力変換装置およびモータ装置

図 4



AA Output current
 BB Period
 CC Criterion
 DD Time

(57) Abstract: The purpose of the present invention is to improve the reliability of elements in a power conversion device and a motor device. Therefore, the power conversion device is provided with a reverse converter and a control unit. The reverse converter has a plurality of upper arms and lower arms equipped with wide band-gap semiconductor switching elements. When an overcurrent flows through the reverse converter, the control unit turns off a first arm that is one of the upper and lower arms and disposed on the path of the overcurrent, and, after turning on a second arm paired with the first arm (period 1 → period 2), turns off the second arm in accordance with the current flowing through the second arm (period 2 → period 3).

(57) 要約:

[続葉有]



WO 2016/194487 A1



MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, 添付公開書類:
TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, — 国際調査報告 (条約第 21 条(3))
KM, ML, MR, NE, SN, TD, TG).

電力変換装置およびモータ装置において、素子の信頼性の向上を実現する。そこで、電力変換装置は、逆変換器および制御部を備える。逆変換器は、ワイドバンドギャップ半導体のスイッチング素子を備える複数の上アームおよび下アームを有する。制御部は、逆変換器に過電流が流れた際に、上下アームの内的一方であり過電流の経路上に配置される第1アームをオフにし、かつ、第1アームの対となる第2アームをオンにした後に（期間1→期間2）、第2アームに流れる電流に応じて第2アームをオフにする（期間2→期間3）。

明 細 書

発明の名称：電力変換装置およびモータ装置

技術分野

[0001] 本発明は、電力変換装置およびモータ装置に関する。

背景技術

[0002] 特許文献1には、インバータを構成するスイッチング素子が故障したことを検出して、インバータの全アームのスイッチング素子をオフにし、しかる後に負荷に対して短絡故障したスイッチング素子をオフにし、その後に、短絡した側の残りのアームのスイッチング素子をオンにする、ことが記載されている。

[0003] 特許文献2には、過電流を検知したとき、ダイオードに並列に接続されているスイッチング素子をオンするように制御することが記載されている。

[0004] 非特許文献1には、SiC-MOSFETのPNダイオードでは、通電すると電子-正孔の再結合により積層欠陥が成長しオン電圧の劣化等が生じるという、通電劣化現象が起こり得ることが記載されている。

先行技術文献

特許文献

[0005] 特許文献1：特開平6-121461号公報

特許文献2：国際公開第2012/056766号

非特許文献

[0006] 非特許文献1：“Stacking fault expansion from basal plane dislocations converted into threading edge dislocations in 4H-SiC epilayers under high current stress”、Journal of Applied Physics 114,014504(2013)

発明の概要

発明が解決しようとする課題

[0007] インバータ装置などの電力変換装置において、従来は、シリコン(Si)素子である、IGBT(Insulated Gate Bipolar Transistor)とPIN(p-

intrinsic-n) ダイオードの逆並列接続されたペアが上下アームに配置された半導体装置が用いられる。

[0008] 上下アームそれぞれの IGBT を、各 IGBT のゲート端子に接続されている駆動装置によって交互にスイッチングさせることで、インバータ装置の出力として交流電力が生成される。この時、各素子において導通損失およびスイッチング損失が発生し、これがインバータ装置の電力変換損失となる。現在の Si デバイスの損失は、Si の物性値から決まる理論値にほぼ達しており、さらなる低減は困難である。

[0009] 一方、SiC や GaN といったワイドバンドギャップ半導体は、シリコンと比べてバンドギャップが大きく、絶縁破壊電界が 1 桁程度大きいという特徴を持つため、次世代パワーデバイスとして有望視されている。特に、SiC の縦型 MOSFET (Metal Oxide Semiconductor Field Effect Transistor) は、数百 V から数キロ V の幅広い耐圧範囲にて、従来のシリコン素子より大幅な低オン抵抗化が見込まれる。さらに、IGBT と異なり、MOSFET はユニポーラ素子であるため、高速なスイッチングが可能である。従って、SiC-MOSFET を用いたインバータ装置は、大幅な損失低減が見込める。

[0010] 縦型 MOSFET は、デバイス構造的に、その素子内部にボディダイオード (内蔵ダイオード) を有している。これは、ソース電極に電氣的に接続している素子内の P 型ボディ領域と、ドレイン電極に電氣的に接続している素子内の N 型ドリフト領域により、ソースドレイン間で PN ダイオード (PNJ) として機能するものであり、MOSFET でオン時に導通するチャンネルと逆並列接続されていると見なすことができる。すなわち、縦型 MOSFET を用いてインバータ装置を構成する場合、IGBT と異なり、ペアとなる逆並列ダイオード素子を必要としない。これは、MOSFET 素子のみでインバータ装置を構成することが可能となることを意味し、インバータ装置の小型化や低コスト化に大きく寄与することになる。

[0011] ただし、SiC-MOSFET は、低オン抵抗である一方で、飽和電流が

大きいという特徴も有する。飽和電流は、MOSFETのチャネル抵抗とトレードオフの関係にあるため、SiC-MOSFETのチャネルを低オン抵抗に設計すればするほど、飽和電流が大きくなってしまう。この飽和電流は、インバータが誤動作等で短絡した時に流れる電流となるため、大きな過電流は、素子やインバータ装置の破壊につながる。一般的に、インバータ装置には過電流を検知・保護する機構が設けられるが、誤検知（不要動作）のリスクや保護回路の制限から、短絡が発生し保護動作が完了するまでの時間は、比較的長い（例えば、 $10\mu\text{s}$ 程度）方が望ましい。

[0012] しかしながら、SiC-MOSFETのような飽和電流が大きい素子を用いる場合、異常時において素子を適格に保護するためには、より短時間で素子を遮断する必要がある。さらには、非特許文献1に記載されているように、大きな電流がSiC-MOSFETのボディダイオードに流れると、通電劣化現象が加速され、素子の信頼性や性能がより早く劣化してしまう。また、劣化が起こる電流値にはしきい値がある。この観点からも大きな短絡電流に対する高速な保護動作が必要である。

[0013] 本発明は、上記に鑑みてなされたものであり、その目的の一つは、電力変換装置およびモータ装置において、素子の信頼性の向上を実現することにある。

[0014] 本発明の前記並びにその他の目的と新規な特徴は、本明細書の記述及び添付図面から明らかになるであろう。

課題を解決するための手段

[0015] 上記課題を解決するため、逆変換器および制御装置を備える。逆変換器は、ワイドバンドギャップ半導体のスイッチング素子を備える複数の上アームおよび下アームを有する。制御装置は、逆変換器に過電流が流れた際に、上下アームの内的一方であり過電流の経路上に配置される第1アームをオフにし、かつ、第1アームの対となる第2アームをオンにした後に、第2アームに流れる電流に応じて第2アームをオフにする。

発明の効果

[0016] 本発明によれば、電力変換装置およびモータ装置において、素子の信頼性の向上が実現可能になる。

図面の簡単な説明

[0017] [図1]実施例1における電力変換装置の概略構成例を示す回路ブロック図である。

[図2]図1の電力変換装置において、逆変換器周りの詳細な構成例を示す回路図である。

[図3]図1の電力変換装置において、逆変換器の駆動に関する主要部の構成例を示す回路図である。

[図4]実施例1における短絡保護動作の動作例を示す波形図である。

[図5A]図4の期間1における電流経路の一例を示す図である。

[図5B]図4の期間2における電流経路の一例を示す図である。

[図5C]図4の期間3における電流経路の一例を示す図である。

[図6]図4の短絡保護動作に伴う動作シーケンスの一例を示す説明図である。

[図7]図2におけるスイッチング素子の概略的な構造例を示す断面図である。

[図8]実施例2における電力変換装置の概略構成例を示す回路図である。

[図9]実施例3における電力変換装置の概略構成例を示す回路図である。

[図10]実施例4における電力変換装置の概略構成例を示す回路図である。

発明を実施するための形態

[0018] 以下、図面等を用いて本発明の実施例について説明する。ただし、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。本発明の思想ないし趣旨から逸脱しない範囲でその具体的構成を変更し得ることは当業者であれば容易に理解される。

[0019] 以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い重複する説明は省略することがある。

[0020] 本明細書等における「第1」、「第2」、「第3」などの表記は、構成要素を識別するために付するものであり、必ずしも数または順序を限定するも

のではない。また、構成要素の識別のための番号は文脈毎に用いられ、一つの文脈で用いた番号が他の文脈で必ずしも同一の構成を示すとは限らない。また、ある番号で識別された構成要素が他の番号で識別された構成要素の機能を兼ねることを妨げるものではない。

[0021] 図面等において示す各構成の位置、大きさ、形状、範囲などは、発明の理解を容易にするため実際の位置、大きさ、形状、範囲などを表していない場合がある。このため、本発明は必ずしも図面等に開示された位置、大きさ、形状、範囲などに限定されない。

実施例 1

[0022] 図 1 に、本発明の第 1 の実施例である電力変換装置の構成例を示す。

[0023] 図 1 の電力変換装置 100 は、負荷の一例となる交流電動機（モータ）1 に電力を供給するための逆変換器（インバータ装置）2、平滑コンデンサ 3、および順変換器（コンバータ装置）11 と、逆変換器 2 を制御する制御部とを備える。制御部は、ここでは、駆動装置 5 および制御装置 6 で構成される。電力変換装置 100 と交流電動機 1 は、モータ装置を構成する。

[0024] 電力変換装置 100 に入力された交流電力は、順変換器 11 により直流電力に変換され、その直流電力は、平滑コンデンサ 3 を介してインバータ装置 2 に入力される。インバータ装置 2 は、交流電動機 1 を制御するために、入力された直流電力を任意の周波数の交流電力に変換する。交流電動機 1 は、インバータ装置 2 から供給された交流電力で回転動作等を行う。

[0025] ここで、インバータ装置 2 は、図 2 に示すように、半導体素子であるスイッチング素子 7 で構成される。スイッチング素子 7 は、例えば、SiC-MOSFET を代表とするワイドバンドギャップ半導体のスイッチング素子で構成される。ここでは、ワイドバンドギャップ半導体として、SiC を用いるが、これに限らず、GaN や酸化ガリウム、ダイヤモンド等であってもよい。

[0026] 図 2 の例では、インバータ装置 2 は、3 相構成であり、U 相、V 相、W 相を備える。高電位側電源電圧が供給される電源端子 P と、U 相、V 相、W 相

の各分岐ノードUN, VN, WNとの間には、それぞれ、上アームU+, V+, W+が設けられる。低電位側電源電圧が供給される電源端子Nと、各分岐ノードUN, VN, WNとの間には、それぞれ、下アームU-, V-, W-が設けられる。各アームのそれぞれは、スイッチング素子7を備える。また、各分岐ノードUN, VN, WNは、それぞれ、U相、V相、W相の出力端子U, V, Wを介して交流電動機1に接続される。

[0027] さらに、図2の例では、電源端子Pまたは電源端子Nと、3相の分岐ノードUN, VN, WNとの間に電流検出器となるシャント抵抗4が設けられる。シャント抵抗4は、ここでは、3相の下アームにそれぞれ設けられる。シャント抵抗4は、相の電流を検出し、インバータ装置2を制御する駆動装置5、および、制御装置6へフィードバックする。なお、シャント抵抗4の設置箇所は、必要な電流を検知できる箇所であればよく、必ずしも、下アームに限定されない。

[0028] 図3は、インバータ装置2を構成する3相の内、U相とV相、および、U相の駆動装置5を示している。ここでは全て図示していないが、インバータ装置2を構成している各アームのスイッチング素子(SiC-MOSFET)7それぞれに対し駆動装置5が設けられる。駆動装置5は、制御装置6からの指令に基づきスイッチング素子7の駆動に必要なゲート電圧を生成し、スイッチング素子7に供給する。

[0029] ここでは、U、V相の下アームU-, V-は、それぞれ、シャント抵抗4a, 4bを備える。インバータ装置2内の主電流がシャント抵抗4に流れると、その電圧は誤検知防止用のフィルタ8を介して駆動装置5に入力される。この電圧がある基準値以上の場合は、過電流が生じていると判断できるため、通常の駆動動作を停止し保護動作を行う。この際に、ここでは、電流検出器としてシャント抵抗を用いているため、例えば、カレントトランス等を用いる場合と異なり、電流を直接検知でき、かつ、高速な応答が可能となる。

[0030] ここで、例えば、インバータ装置2によって3相の交流電動機1を駆動し

ている際に、3相の交流電動機1のV相とU相の間で短絡が生じたとする。この場合における本実施例1の保護動作を図4に示す。横軸は時間で、縦軸はV相の出力電流を記している。まず、短絡前に上アームV+と下アームU-のスイッチング素子（以降、素子と略す場合有り）7がオン状態となっていたとすると、V相およびU相の出力端子V、U間が短絡したため、図5Aに示す電流経路で上アームV+および下アームU-の素子7に過電流が流れる（期間1）。この過電流は、下アームU-のシャント抵抗4aに流れ込むため、シャント抵抗4aの電圧が高くなり、この電圧はフィルタ8を介して駆動装置5に入力される。

[0031] 図4において、過電流を判別する判定A以上の電流が流れると、この電圧値はシャント抵抗4aの抵抗値と判定Aの電流値とから算出される電圧基準を上回ることになるため、駆動装置5は保護動作に移行する。この判定Aの値は、通常動作時の電力変換装置の定格電流値以上であり、一般的には、マージンを含めて定格電流値の1～数倍程度に設定される。

[0032] ここで、SiC-MOSFETの飽和電流は、従来のSi素子に比べて大きいいため、短絡時のシャント抵抗4aの電圧は正常動作時より数倍以上に大きくなる。これは、誤検知のリスクを低下させ、かつ、フィルタ8による遅延時間を短くする。これにより、駆動装置5は速やかに保護動作に移ることが可能となる。過電流を検知した駆動装置5は、即座に過電流が流れる経路のうちの少なくとも上アームか下アームのいずれかをオフにし、短絡状態を高速遮断する。

[0033] 図6には、ゲート信号のタイミングチャートを記している。図6において、期間1では、例えば、上アームV+を含む上アーム全相のゲートが遮断される。ただし、必ずしもこれに限らず、少なくとも、過電流の経路上の上アームV+または下アームU-を遮断することで短絡状態は解消される。

[0034] ここで、上アームV+の素子7をオフにして短絡状態を遮断しても、生成された過電流は、図5Bに示す電流経路で、まだオン状態となっている下アームU-の素子7からオフ状態である下アームV-の素子7（および、W相

の素子がオフ状態であれば、下アーム V^- の素子も)のボディダイオードへ還流される(期間2)。この還流電流が大きいほど、前述したようにボディダイオードの通電劣化が発生・加速される懸念がある。

[0035] このため、期間2では、シャント抵抗4bによって、当該還流電流を高速に検知し、図6に示すように下アーム V^- のスイッチング素子7をオンにする。すなわち、縦型MOSFETは、IGBTと異なり、ゲートがオンのとき、ドレインソース間の双方向に導通が可能という特徴を有している。したがって、ボディダイオードを介して還流電流が流れている状態の縦型MOSFETに対し、そのMOSFETをオンにする同期整流動作を行えば、ボディダイオードに加えて、並列接続されるMOSFETの低抵抗なチャネル導通も電流経路として活用できる。

[0036] このようにMOSFETのチャネル逆導通を利用して、当該還流電流をMOSFETに流すことで、ボディダイオードの正孔電流を減少させ、通電劣化を抑制することが可能になる。なお、この際には、直前までオンであった上アーム V^+ の素子7と、下アーム V^- の素子7とで短絡が生じないように、下アーム V^- の素子7のオン動作には、図6に示すように、上下アーム共にオフ状態であるデットタイム期間を設けることが望ましい。

[0037] さらに、本実施例1では、シャント抵抗4bを用いることで、期間2中の下アーム V^- のスイッチング素子7の電流値と向きを高速に検知できる。期間2において、この還流電流が、通電劣化に対して問題ない水準である判定Bを下回れば、図6の期間3において、駆動装置5は、上下アーム全相を遮断する。ここで、通電劣化に対して問題ない水準とは、スイッチング素子7の設計や品質によって異なるが、前述のように通電劣化にはしきい電流値が存在するため、その値以下であることが望ましい。あるいは、期間3の時間は、通常、数 μs 以下のごく短時間であるため、通電劣化に対して問題ない水準は、素子定格に近い水準、または、電力変換装置の定格電流の数倍(例えば5倍)以下の水準であってもよい場合がある。

[0038] 図6の期間3には、まだオン状態であった下アーム U^- のスイッチング素

子7、および、下アームV-のスイッチング素子7を共にオフする例を記している。これにより、電流は、図5Cに示すように、上下アーム（ここではV-、U+）のスイッチング素子7のボディダイオードを介する電流経路で平滑コンデンサ2に戻る。その結果、平滑コンデンサ2が充電され、過電流の遮断を完了することができる。

[0039] この期間3においては、全スイッチング素子7がオフ状態となっているため、電流はボディダイオードを介して流れることになるが、この電流は前述したように期間2で既に十分減少しているため、通電劣化の問題は生じない。また、期間2で流れる電流は、通常使用範囲の定格電流より数倍大きい過電流である。この際に、通電している下アームV-の素子7のドレインソース間に印加されている電圧は、素子性能から決まるオン電圧であり、期間1の下アームU-の素子7のように電源端子Pと電源端子N間の入力電圧に近い大きな電圧が印加されているわけではない。従って、期間2の下アームV-の素子7の発熱量は、期間1と比較すると大幅に低く、期間2をある程度の時間にわたって維持することが可能となる。

[0040] 以上のように、本実施例1においては、シャント抵抗により過電流を直接検知し、順次高速に遮断動作を行うため、短絡が発生してから遮断が完了するまでの期間で、無駄なく最短な保護動作を実施することが可能となる。この際には、図4の判定Aおよび判定Bを適切に設定することで、短絡が発生してから遮断が完了するまでの期間で、スイッチング素子やインバータ装置の破壊耐量に十分な余裕を持たせることができる。

[0041] これにより、飽和電流が大きいものの高性能であるSiC-MOSFETを採用したり、例えば、SiC-MOSFETの駆動電圧を大きくすること等ができ、半導体素子（スイッチング素子）の信頼性の向上と共に電力変換装置の低損失化（低オン抵抗化）が図れる。すなわち、例えばアーム短絡や負荷短絡事故などが発生した場合、通常、オン抵抗が低い素子を用いるほどボディダイオードの通電劣化現象が加速され得るが、本実施例1を用いることで、オン抵抗が低い素子を用いた場合であっても通電劣化に対する保護が

可能となる。その結果、高性能（高い電力変換効率）で高信頼な電力変換装置を実現できる。

[0042] 図7には、スイッチング素子の一例として、縦型MOSFETの構造例が示される。図7において、ゲート電極21に所定の駆動電圧を印加することでP型のボディ領域24にチャンネルが形成され、ソース電極20に電氣的に接続されるN+型の拡散領域23と、ドレイン電極22に電氣的に接続されるN+型の半導体基板26およびN-型のドリフト領域25とが導通する。

[0043] 半導体基板26は、SiCを代表とするワイドギャップ半導体で構成される。また、ソース電極20に電氣的に接続されるP型のボディ領域24と、ドレイン電極22に電氣的に接続されるN-型のドリフト領域25とでボディダイオードが形成される。ワイドギャップ半導体を用いた場合、耐圧を確保するためのドリフト領域25の厚さ（図7の縦方向）を、Siを用いる場合と比較して1/10程度まで薄くすることができる。その結果、スイッチング素子の低オン抵抗化が図れ、電力変換装置の大幅な低損失化が見込める。

[0044] なお、特許文献1には、インバータ装置を構成するスイッチング素子が故障したことを検出して、インバータ装置の全アームのスイッチング素子をオフにすることが記載されている。しかし、短絡故障で過電流が流れた際に、インバータ装置の全アームを一旦オフにすれば、過電流が瞬時に遮断されるため、素子に印加される電圧が跳ね上がり、かえって素子破壊につながる恐れがある。

[0045] また、特許文献2には、過電流を検知したとき、ダイオードに並列に接続されているスイッチング素子をオンするように制御することが記載されているが、短時間の間に複雑な制御を高精度に行うことは容易でない。一方、本実施例1によれば、複雑な保護回路や動作を付加することもなく、ワイドバンドギャップ半導体のスイッチング素子を極めて大きな短絡電流と大きな跳ね上がり電圧から保護することができる。

[0046] また、本実施例1では、図2等に示したように、シャント抵抗4を下アー

ム側に設ける例を示した。当該シャント抵抗4は、過電流を検出する際（図4の判定A）と、下アーム側にチャネル導通を介した還流用の電流経路を構築する際と、当該還流電流の大きさを検出する際（判定B）とで用いることができる。一方、例えば、上アーム側に還流経路を構築する（すなわち、過電流の検出時に上アームではなく下アームを遮断する）ような場合、シャント抵抗4を上アーム側に設ければよい。ここで、図2等の電源端子Nには、接地電源電圧が供給される場合が多い。この場合、シャント抵抗4を下アーム側に設けると、当該シャント抵抗4の電圧を判定する判定回路（例えば駆動装置5に設けられる）を、電源端子Nの接地電源電圧を鑑みて設計できるため、判定回路の設計が容易となる場合がある。

実施例 2

- [0047] 図8に本発明の第2の実施例である電力変換装置の構成例を示す。
- [0048] 実施例1においては、電流の検出手段としてシャント抵抗を用いる例を示したが、本実施例2では、シャント抵抗4と、カレントセンサ等の電流検出器9とを用いた例を示す。図8では、シャント抵抗4は、実施例1の場合と同様に、電源端子Nと、3相の分岐ノードUN, VN, WNとの間に設けられる。ただし、ここでは、シャント抵抗4は、実施例1の場合と異なり、電源配線NLに設けられる。
- [0049] 電源配線NLは、下アームU-, V-, W-が共通接続される低電位側の電源ノードNNと、電源端子Nとを接続する。同様に、図8において、電源配線PLは、上アームU+, V+, W+が共通接続される高電位側の電源ノードPNと、電源端子Pとを接続する。シャント抵抗4は、電源配線NLの代わりに、電源配線PLに設けられてもよい。
- [0050] 一方、電流検出器9は、3相の分岐ノードUN, VN, WNを交流電動機1にそれぞれ接続する出力配線OLに設けられ、ここでは、3相の出力配線OLの内の2相に設けられる。図8の例では、電流検出器9の設置箇所は、逆変換器2の外となっているが、逆変換器2の中であってもよい。また、シャント抵抗4の設置箇所も、逆変換器2の中であってもよい。

- [0051] 本実施例2によれば、シャント抵抗4を一つしか用いていないため、実施例1の場合と比較して、逆変換器2内の部品数を削減できる。また、実施例1の場合と同様、期間1の過電流検知に、シャント抵抗4を用いることができるため、期間1で高速な保護動作を行うことができる。
- [0052] 一方で、期間2中の判定Bには、電流検出器9を用いる。U相、V相、W相の内の2相の電流を検出すれば、残りの相の線電流は交流条件 ($i_u + i_v + i_w = 0$) から求めることができるため、電流検出器9の配置はこの限りではない。もちろん、電流検出器9を3個使用し、各U相、V相、W相の線電流を検出してもよい。期間2は、電流値が判定Bを下回るまでのある程度の長さを持つ期間であり、必ずしも期間2から期間3に高速に移行する必要性はない。このため、電流検出器9には、シャント抵抗4ほどの高速応答は要求されず、カレントセンサ等であってもよい。

実施例 3

- [0053] 図9に、本発明の第3の実施例である電力変換装置の構成例を示す。
- [0054] 実施例1においては、電流の検出手段としてシャント抵抗を用いる例を示したが、本実施例3では、電圧検出器10を用いた例を示す。電圧検出器10は、スイッチング素子 (SiC-MOSFET) 7のドレイン-ソース間電圧 V_{ds} を検出する。図9では、電圧検出器10を全アームのスイッチング素子7に対して設けた例を記載した。
- [0055] 短絡が発生した場合、過電流が流れるアームは、通常のオン動作時よりもドレイン-ソース間電圧 V_{ds} が大きくなるため、スイッチング素子7のオン/オフ情報と電圧検出器10の検出結果とによって過電圧を判定できる。または、インバータ装置2からの出力電流を検出するカレントセンサ等の電流検出器9の情報をもとに、判定してもよい。期間2における判定Bの電流水準に対しても同様に、スイッチング素子7の抵抗値をもとに、あらかじめ電圧水準として設定しておくことが可能である。
- [0056] 本実施例3によれば、電流検出器としてシャント抵抗を用いないため、部品数の削減、および、シャント抵抗による損失を無くすことが可能となる。

すなわち、小型、低コスト、低損失な電力変換装置を実現できる。

実施例 4

- [0057] 図10に、本発明の第4の実施例である電力変換装置の構成例を示す。
- [0058] 実施例1においては、スイッチング素子7の外部に逆並列の還流ダイオードが接続されない例を示したが、本実施例4では、当該還流ダイオード12が接続される例を示す。還流ダイオード12は、全アームのスイッチング素子(SiC-MOSFET)7に対し、そのドレイン-ソース間にそれぞれ並列に接続され、スイッチング素子7のボディダイオードと共に還流電流を流す。還流ダイオード12は、例えば、ショットキーバリアダイオード等である。
- [0059] 本実施例4によれば、還流ダイオード12を設ける分、部品数が増加するものの、ボディダイオードに流れる還流電流をより小さくすることができるため、例えば、図4における判定Bの電流値をより大きい電流値に設定すること等が可能になる。その結果、短絡が発生してから遮断が完了するまでの期間を、より短縮すること等が可能になる。
- [0060] 以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能である。例えば、前述した実施の形態は、本発明を分かり易く説明するために詳細に説明したものであり、必ずしも説明した全ての構成を備えるものに限定されるものではない。また、ある実施の形態の構成の一部を他の実施の形態の構成に置き換えることが可能であり、また、ある実施の形態の構成に他の実施の形態の構成を加えることも可能である。また、各実施の形態の構成の一部について、他の構成の追加・削除・置換をすることが可能である。

符号の説明

- [0061] 1…交流電動機、2…逆変換器(インバータ装置)、3…平滑コンデンサ、4…シャント抵抗、5…駆動装置、6…制御装置、7…スイッチング素子、8…フィルタ、9…電流検出器、10…電圧検出器、11…順変換器、1

2…還流ダイオード、100…電力変換装置、P、N…電源端子、U、V、
W…出力端子、UN、VN、WN…分岐ノード

請求の範囲

- [請求項1] ワイドバンドギャップ半導体のスイッチング素子を備える複数の上アームと、ワイドバンドギャップ半導体のスイッチング素子を備える複数の下アームと、を備える逆変換器と、
- 前記逆変換器に過電流が流れた際に、前記上下アームの内の一方であり前記過電流の経路上に配置される第1アームをオフにし、かつ、前記第1アームの対となる第2アームをオンにした後に、前記第2アームに流れる電流に応じて前記第2アームをオフにする制御部と、を有する電力変換装置。
- [請求項2] 請求項1記載の電力変換装置において、
- 前記過電流の経路上に、電流を検出する検出器が設けられ、
- 前記検出器は、シャント抵抗で構成される、
- 電力変換装置。
- [請求項3] 請求項2記載の電力変換装置において、
- 前記検出器は、前記第2アームに設けられる、
- 電力変換装置。
- [請求項4] 請求項1記載の電力変換装置において、
- 前記制御部は、前記第2アームをオンにした後に、前記第2アームに流れる電流が予め定められる第1判定値まで減少した際に前記第2アームをオフにする、
- 電力変換装置。
- [請求項5] 請求項4記載の電力変換装置において、
- 前記第1判定値は、定格電流の5倍以下である、
- 電力変換装置。
- [請求項6] 請求項5記載の電力変換装置において、
- 前記第1判定値は、前記過電流が流れたことを判定する際の第2判定値よりも大きい、電力変換装置。
- [請求項7] 請求項3記載の電力変換装置であって、

前記第2アームは、前記下アームであり、
前記シャント抵抗は、前記複数の下アームの内の少なくとも一部の
下アームに設けられる、
電力変換装置。

[請求項8] 請求項1～7のいずれか1項に記載の電力変換装置と、
前記電力変換装置から供給される電力で動作するモータと、
を有するモータ装置。

[請求項9] 複数の上アームおよび複数の下アームを備え、平滑コンデンサから
供給される直流電力を交流電力に変換する逆変換器と、
前記逆変換器を制御する制御部と、
を有する電力変換装置であって、
前記複数の上アームおよび前記複数の下アームのそれぞれは、ワイ
ドバンドギャップ半導体のスイッチング素子を有し、
前記制御部は、
前記逆変換器に過電流が流れた際に、前記上下アームの内の一方の
アームに、複数の前記スイッチング素子のチャネルを介する電流経路
を構築し、該電流経路を介して前記過電流を還流させる第1制御動作
と、
前記第1制御動作の後に、前記上アームおよび前記下アームに、複
数の前記スイッチング素子のボディダイオードを介する電流経路を構
築し、該電流経路を介して前記過電流を前記平滑コンデンサに戻す第
2制御動作と、
を実行する、
電力変換装置。

[請求項10] 請求項9記載の電力変換装置において、
前記制御部は、前記第1制御動作で流れる還流電流を監視し、前記
還流電流が予め定められる第1判定値まで減少した際に前記第2制御
動作を実行する、

電力変換装置。

[請求項11]

請求項10記載の電力変換装置において、

前記第1判定値は、前記過電流が流れたことを判定する際の第2判定値よりも大きい、電力変換装置。

[請求項12]

高電位側電源電圧が供給される第1電源端子と、

低電位側電源電圧が供給される第2電源端子と、

前記第1電源端子に第1電源配線を介して接続される第1電源ノードと、

前記第2電源端子に第2電源配線を介して接続される第2電源ノードと、

3相の分岐ノードと、

前記第1電源ノードと前記3相の分岐ノードとの間にそれぞれ設けられ、ワイドバンドギャップ半導体のスイッチング素子を備える3相の上アームと、

前記第2電源ノードと前記3相の分岐ノードとの間にそれぞれ設けられ、ワイドバンドギャップ半導体のスイッチング素子を備える3相の下アームと、

前記3相の分岐ノードを負荷に接続する出力配線と、

前記第1電源端子または前記第2電源端子と、前記3相の分岐ノードとの間に流れる電流を検出する第1検出器と、

前記3相の上アームおよび前記3相の下アームを制御する制御部と、

を有する電力変換装置であって、

前記制御部は、前記第1検出器で過電流が検出された際に、前記上下アームの内的一方であり前記過電流の経路上に配置される第1アームをオフにし、かつ、前記上下アームの内の方であり前記第1アームと同一相である第2アームをオンにした後に、前記第2アームに流れる電流に応じて前記第2アームをオフにする、

電力変換装置。

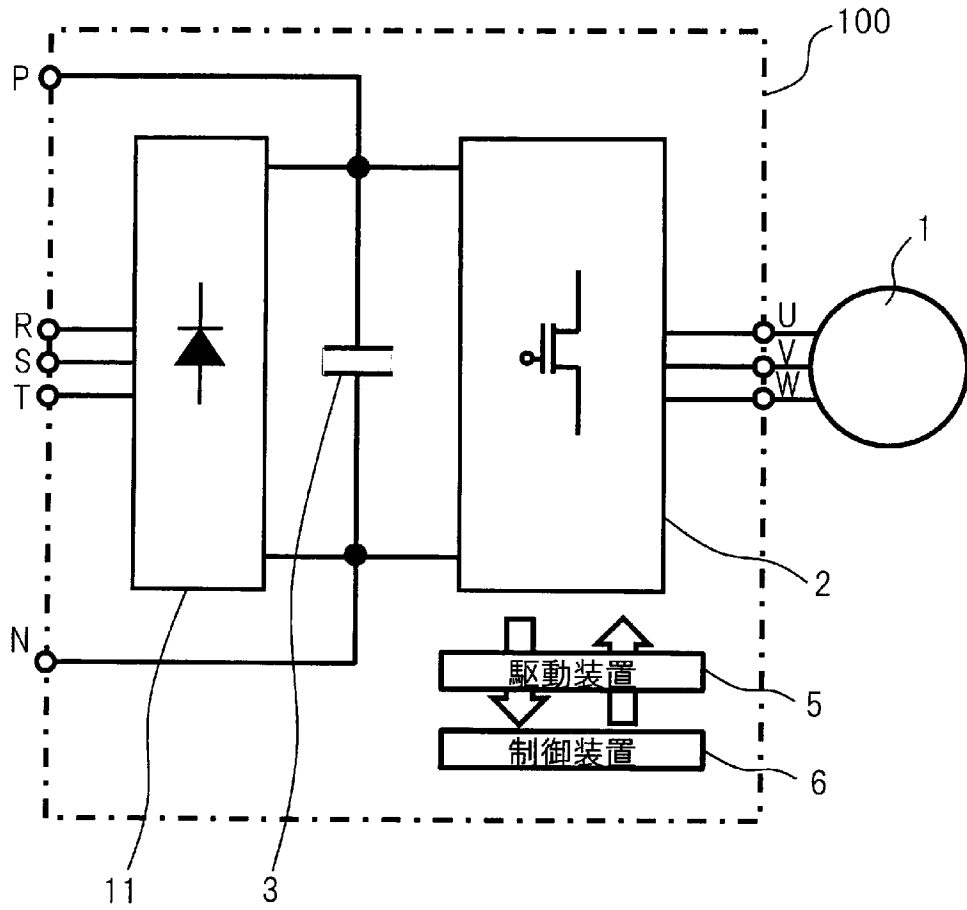
[請求項13] 請求項12記載の電力変換装置において、
前記第1検出器は、シャント抵抗で構成される、
電力変換装置。

[請求項14] 請求項13記載の電力変換装置において、
前記第1検出器は、前記第2アームに設けられ、
前記制御部は、前記第1検出器の検出結果に基づいて前記第2アームをオフにする、
電力変換装置。

[請求項15] 請求項13記載の電力変換装置において、
前記第1検出器は、前記第1電源配線または前記第2電源配線に設けられ、
前記電力変換装置は、さらに、前記出力配線に流れる電流を検出する第2検出器を有し、
前記制御部は、前記第2検出器の検出結果に基づいて前記第2アームをオフにする、
電力変換装置。

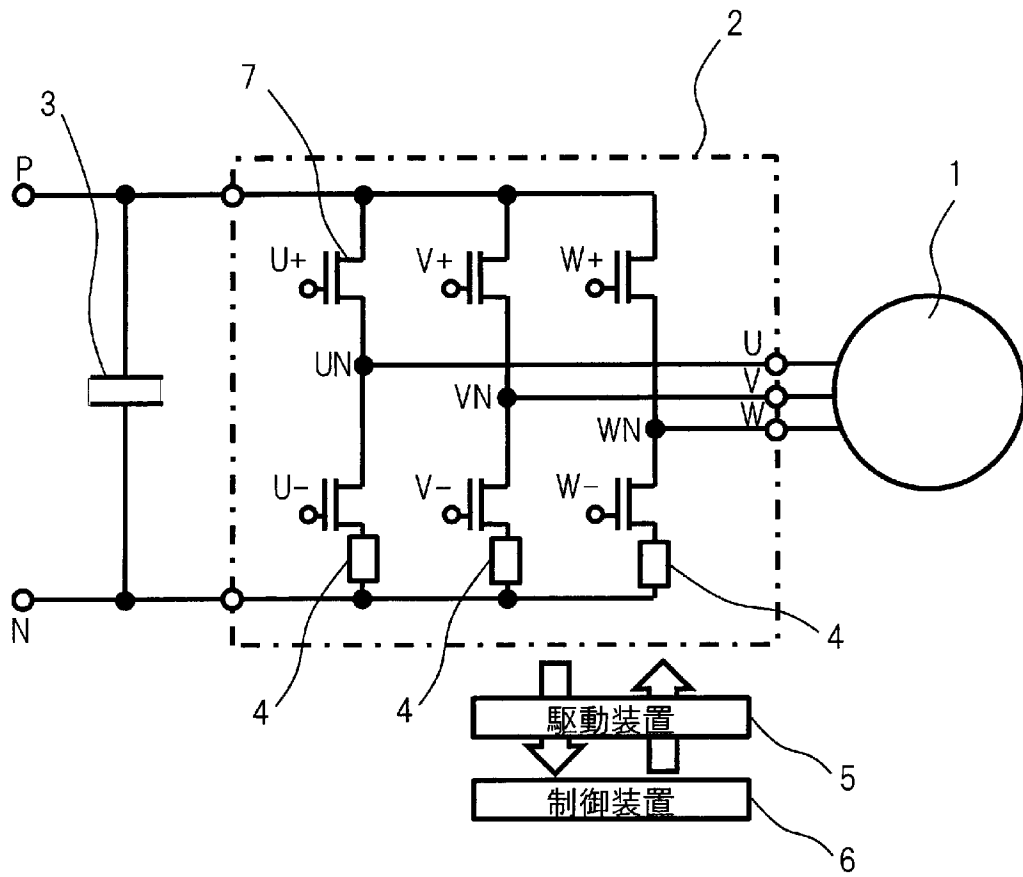
[図1]

図 1



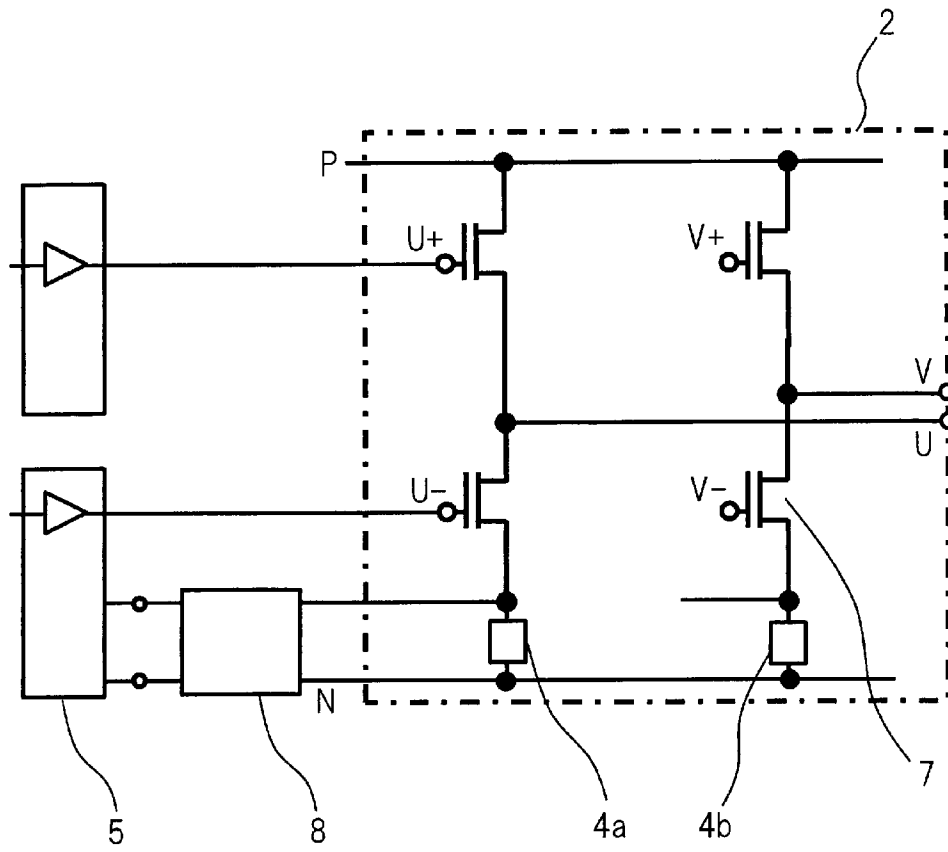
[図2]

図 2



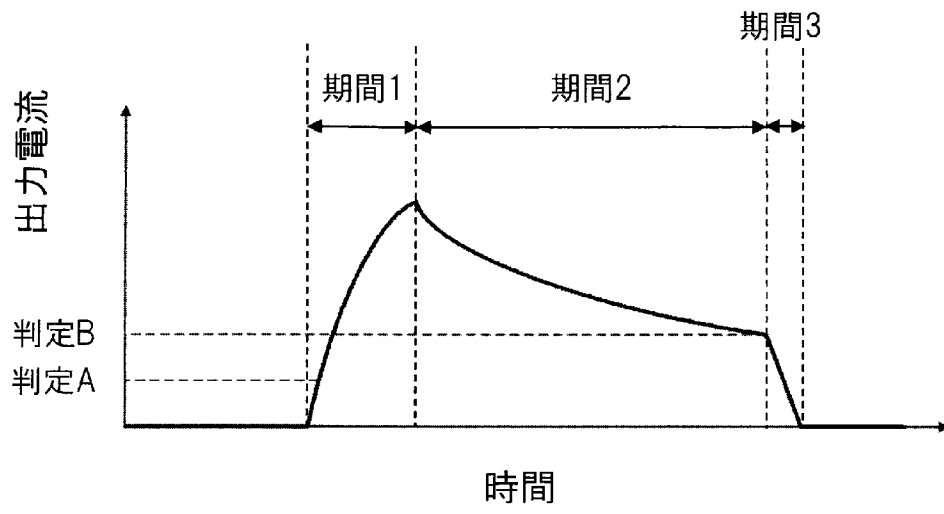
[図3]

図 3

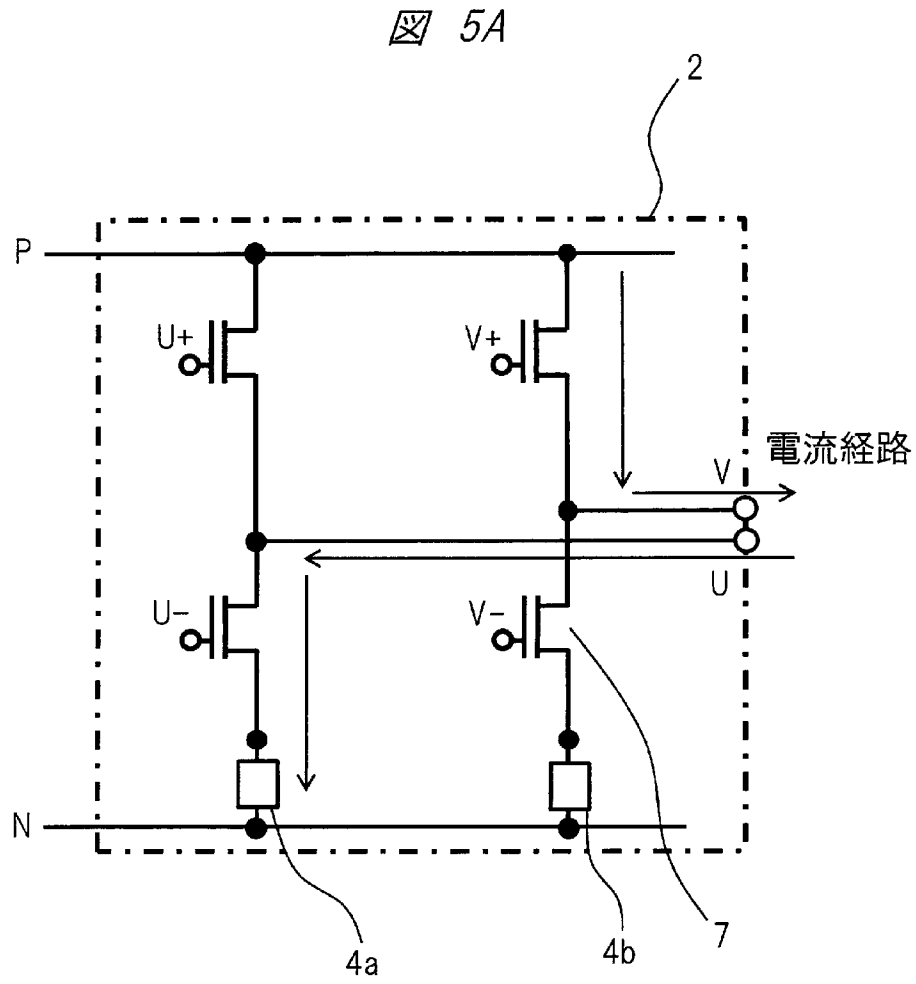


[図4]

図 4

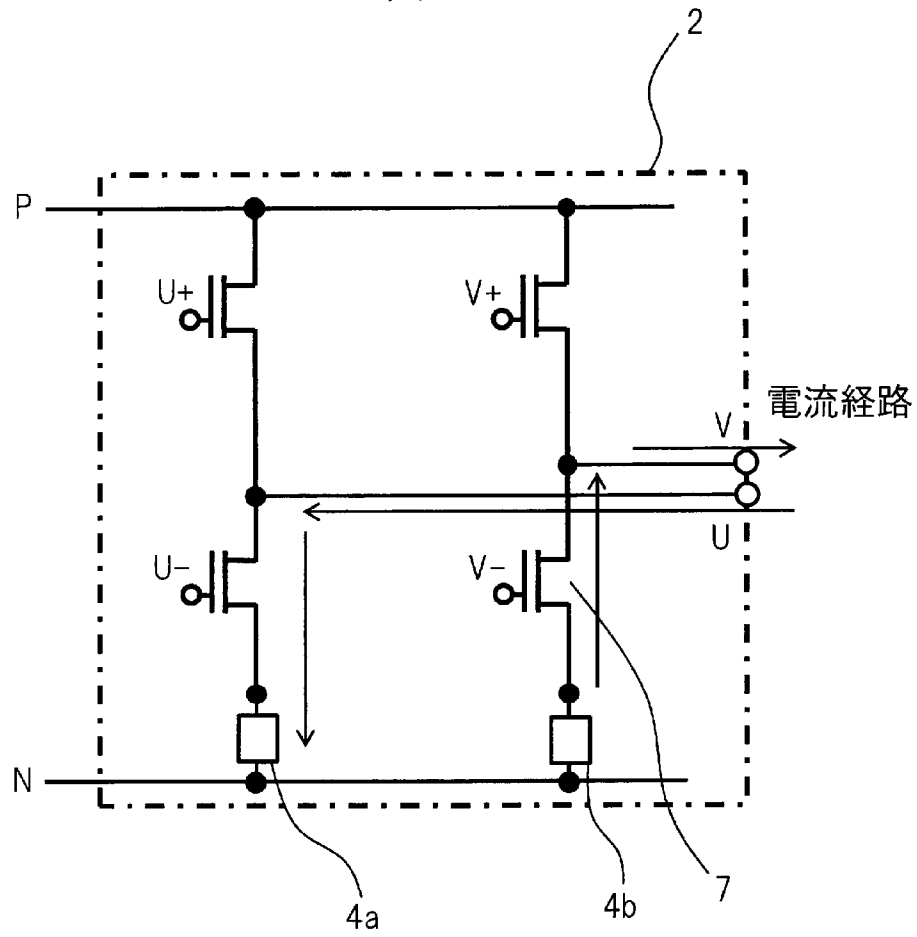


[図5A]

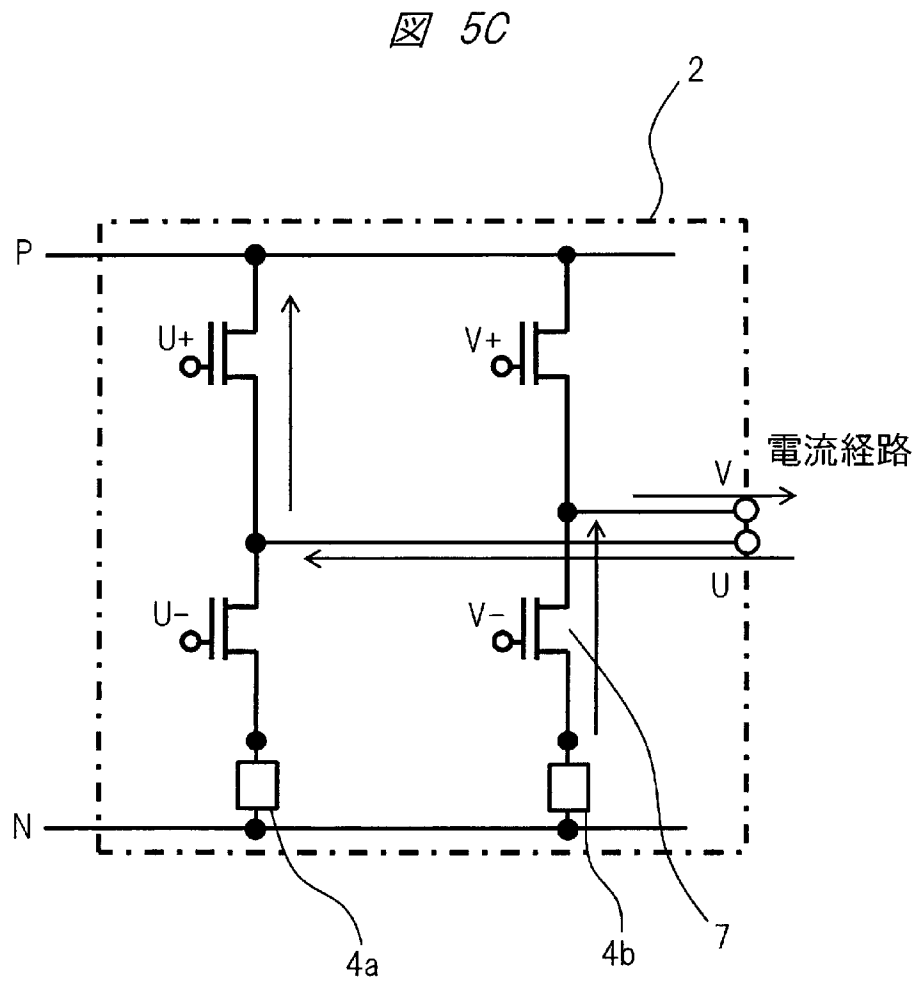


[図5B]

図 5B

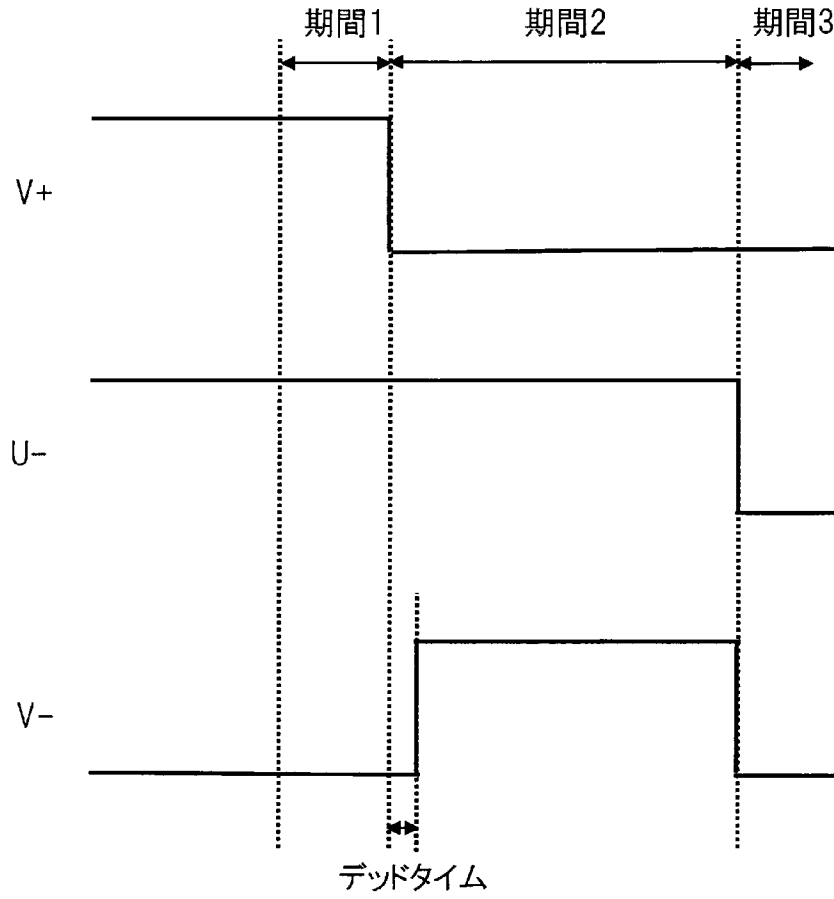


[図5C]



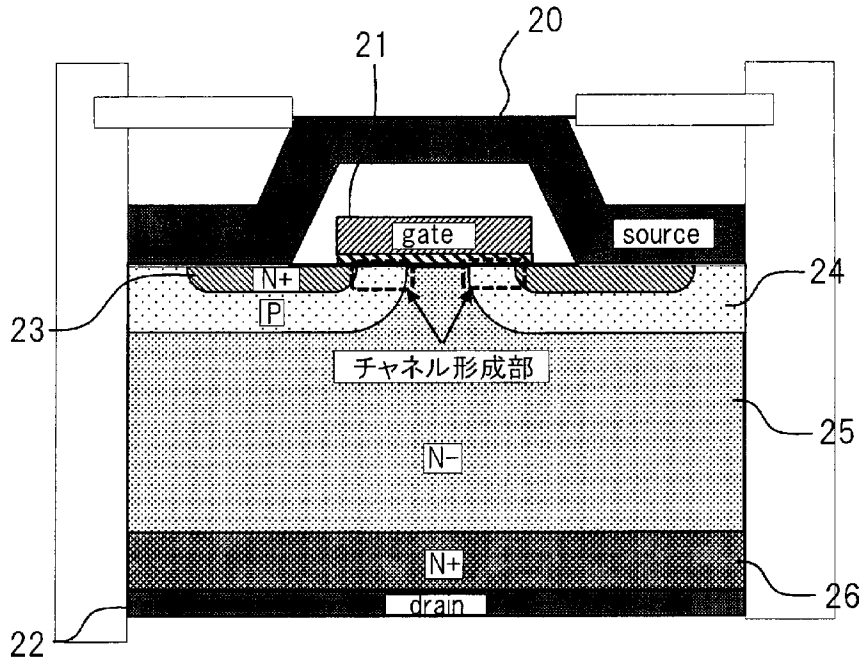
[図6]

図 6



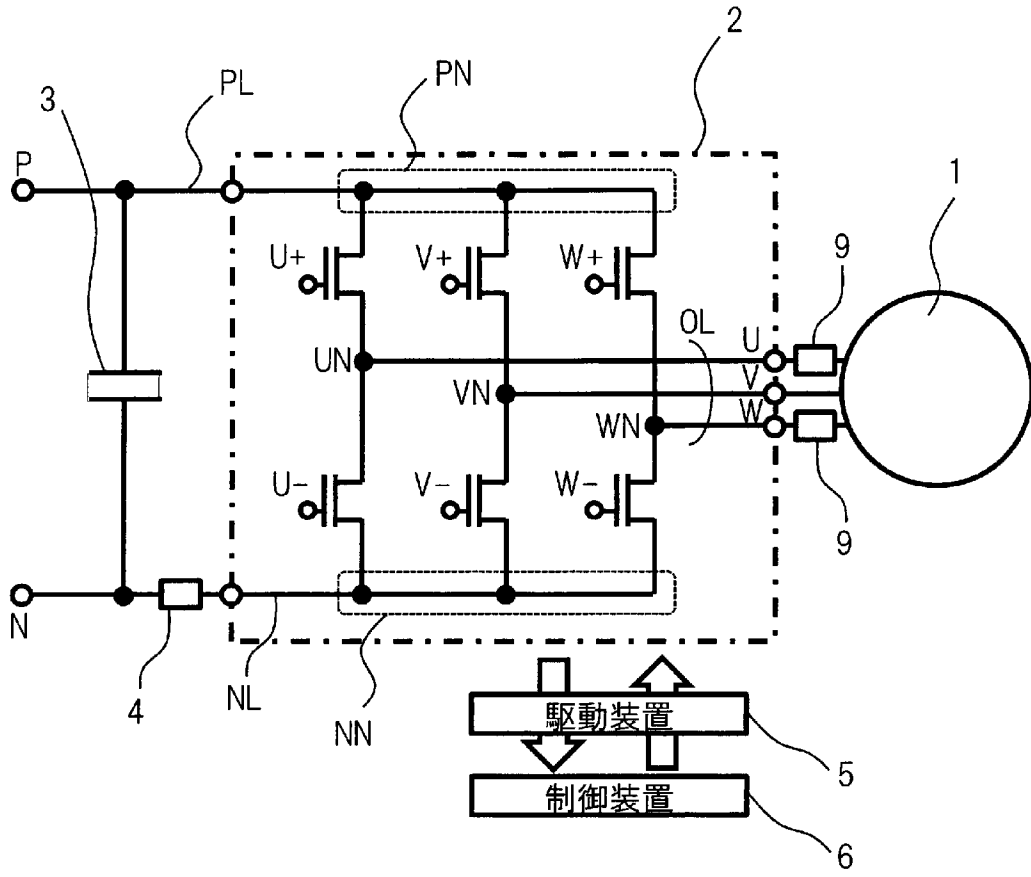
[図7]

図 7



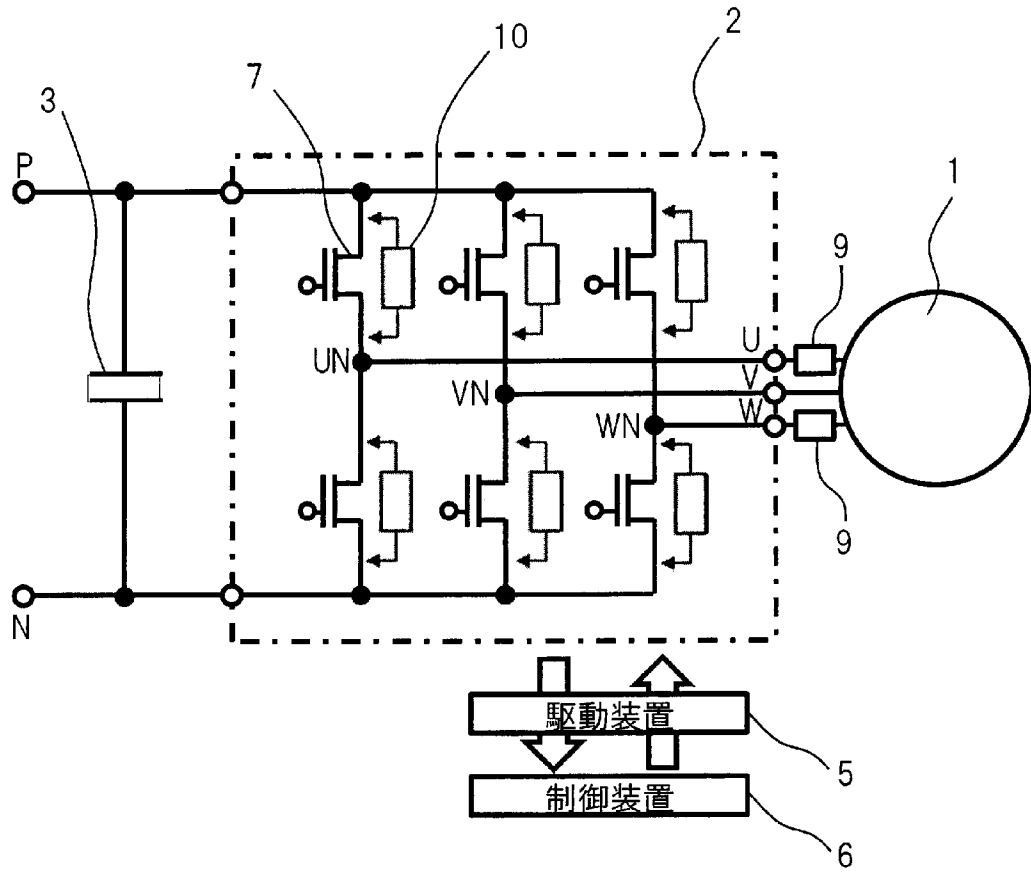
[図8]

図 8



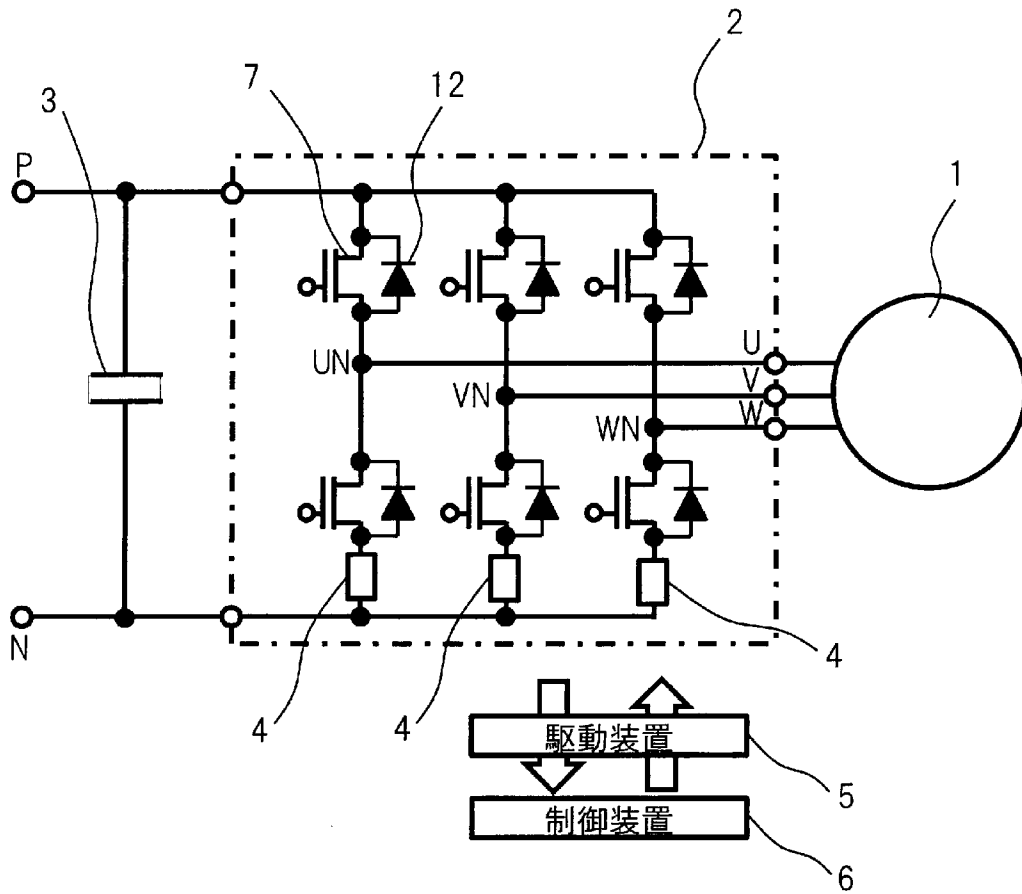
[図9]

図 9



[図10]

図 10



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2016/061993

A. CLASSIFICATION OF SUBJECT MATTER
H02M7/48 (2007.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	WO 2012/056766 A1 (Mitsubishi Electric Corp.), 03 May 2012 (03.05.2012), paragraphs [0005] to [0006], [0010] to [0017], [0074]; fig. 1 to 2 & US 2013/0223114 A1 paragraphs [0006] to [0007], [0025] to [0033], [0107] to [0108]; fig. 1 to 2 & CN 103190048 A	1, 4-6, 9-11 2-3, 7-8, 12-15
Y	JP 2011-188653 A (Mitsubishi Electric Corp.), 22 September 2011 (22.09.2011), paragraph [0016]; fig. 1 (Family: none)	2-3, 7-8, 12-15

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 15 June 2016 (15.06.16)	Date of mailing of the international search report 28 June 2016 (28.06.16)
--	---

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.
--	---

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/061993

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 5-207766 A (Mitsubishi Electric Corp.), 13 August 1993 (13.08.1993), paragraphs [0005], [0031]; fig. 6, 12 & US 5375028 A column 1, lines 48 to 56; column 9, line 52 to column 10, line 13; fig. 1, 7 & DE 4242560 A1	3, 7-8, 12-15
A	JP 62-166785 A (Sawafuji Electric Co., Ltd.), 23 July 1987 (23.07.1987), page 3, upper left column, line 17 to upper right column, line 6; fig. 3 (Family: none)	1-15
A	WO 2013/125366 A1 (Mitsubishi Electric Corp.), 29 August 2013 (29.08.2013), entire text; all drawings & US 2014/0321012 A1 entire text; all drawings & CN 104205591 A	1-15

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H02M7/48(2007.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H02M7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	WO 2012/056766 A1 (三菱電機株式会社) 2012.05.03, [0005] - [0006], [0010] - [0017], [0074], 図1-2 & US 2013/0223114 A1, [0006] - [0007], [0025] - [0033], [0107] - [0108], 図1-2 & CN 103190048 A	1,4-6,9-11 2-3,7-8, 12-15
Y	JP 2011-188653 A (三菱電機株式会社) 2011.09.22, [0016], 図1 (ファミリーなし)	2-3,7-8, 12-15

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

15.06.2016

国際調査報告の発送日

28.06.2016

国際調査機関の名称及びあて先
日本国特許庁 (ISA/J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

高野 誠治

5G

3567

電話番号 03-3581-1101 内線 3526

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 5-207766 A (三菱電機株式会社) 1993.08.13, [0005], [0031], 図6, 図12 & US 5375028 A, 第1欄第48-56行, 第9欄第52行-第10欄第13行, 図1, 図7 & DE 4242560 A1	3, 7-8, 12-15
A	JP 62-166785 A (澤藤電機株式会社) 1987.07.23, 第3頁左上欄第17行-同右上欄第6行, 図3 (ファミリーなし)	1-15
A	WO 2013/125366 A1 (三菱電機株式会社) 2013.08.29, 全文, 全図 & US 2014/0321012 A1, 全文, 全図 & CN 104205591 A	1-15