



ÚŘAD PRO VYNÁLEZY  
A OBJEVY

# POPIS VYNÁLEZU

## K AUTORSKÉMU OSVĚDČENÍ

202 763

(11)

(B1)

(61)

(23) Výstavní priorita  
(22) Přihlášeno 02 08 78  
(21) PV 5065-78

(51) Int. Cl.<sup>3</sup> H 02 J 1/04

(40) Zveřejněno 30 05 80

(45) Vydáno 01 06 83

(75)

Autor vynálezu

MICHL JAN ing.

ŽÁK JAN, PRAHA

(54)

Zapojení výkonového stabilizátoru

1

Vynález se týká zapojení výkonového stabilizátoru, vhodného pro stejnosměrné napájecí zdroje, které mají proudový odběr řádově A a více.

U doposud známých výkonových stabilizátorů se jak v jejich tranzistorovém výkonovém stupni, tak i v zapojení tranzistorů v integrovaném stabilizátoru používá Darlingtonova zapojení. V tomto případě však na přechodu kolektor - emitor koncového tranzistoru vzniká velký úbytek napětí, a tím i velká kolektorová ztráta, což je nevýhodné.

Uvedený nedostatek odstraňuje zapojení výkonového stabilizátoru, sestávající z integrovaného stabilizátoru a dvou tranzistorů, podle vynálezu, jehož podstatou je, že svorka pomocného napětí je připojena ke kolektoru prvního tranzistoru a současně k prvnímu napájecímu vstupu integrovaného stabilizátoru, jehož druhý napájecí vstup je spojen se společnou napájecí svorkou. Výstup integrovaného stabilizátoru je spojen sází prvního tranzistoru a emitor prvního tranzistoru je spojen sází druhého tranzistoru, jehož emitor je připojen jednak ke zpětnovazebnímu vstupu integrovaného stabilizátoru a jednak k výstupní svorce. Kolektor druhého tranzistoru je spojen s napájecí svorkou. Mezi napájecí svorkou a limitační vstup integrovaného stabilizátoru může být pro ochranu prvního tranzistoru proti proudovému přetížení zapojena sériová kombinace první a druhé diody a odporu. Katoda první diody je spojena s anodou druhé diody a anoda první diody je spo-

202 763

jena s limitačním vstupem integrovaného stabilizátoru.

Výhodou zapojení výkonového stabilizátoru podle vynálezu je, že je možno sepnout koncový tranzistor do jeho saturace, čímž se dosáhne jednak snížení jeho kolektorové ztráty a jednak možnosti použít nižšího vstupního napájecího napětí stabilizátoru, takže napájecí zdroj je výkonově méně zatěžován.

Příklad zapojení výkonového stabilizátoru podle vynálezu je znázorněn na obr. 1. Obr. 2 znázorňuje zapojení ochranného obvodu výkonového stabilizátoru.

Integrovaný stabilizátor 1 je svým prvním napájecím vstupem 1<sup>I</sup> spojen se svorkou 10 pomocného napětí a s kolektorem prvního tranzistoru 2 a svým druhým napájecím vstupem 1<sup>II</sup> se společnou napájecí svorkou 40. K výstupní svorce 30 je připojen emitor druhého tranzistoru 3 a zpětnovazební vstup 1<sup>III</sup> integrovaného stabilizátoru 1. Výstup 1<sup>IV</sup> integrovaného stabilizátoru 1 je spojen sází prvního tranzistoru 2, jehož emitor je spojen sází druhého tranzistoru 3, a kolektor druhého tranzistoru 3 je připojen k napájecí svorce 20.

Pro ochranu prvního tranzistoru 2 proti proudovému přetížení může být mezi limitačním vstupem 1<sup>V</sup> integrovaného stabilizátoru 1 a napájecí svorkou 20 zapojen ochranný obvod, sestávající ze sériové kombinace první a druhé diody 4, 5 a odporu 6, přičemž katoda první diody 4 je spojena s anodou druhé diody 5 a anoda první diody 4 je spojena s limitačním vstupem 1<sup>V</sup> integrovaného stabilizátoru 1.

Funkce zapojení výkonového stabilizátoru podle vynálezu je následující:

Integrovaný stabilizátor 1 a první tranzistor 2 jsou napájeny ze svorky 10 pomocného napětí. Výstup 1<sup>IV</sup> integrovaného obvodu 1 ovládá první tranzistor 2 a ten řídí druhý tranzistor 3. Druhý tranzistor 3 tvoří sériový regulační člen výkonového stabilizátoru a pomocí zpětné vazby z výstupní svorky 30 do zpětnovazebního vstupu 1<sup>III</sup> udržuje změnou úbytku napětí mezi svým kolektorem a emitorem výstupní napětí konstantní. Pro správnou činnost je nutné, aby mezi pomocným napětím  $U_{10}$  a napájecím napětím  $U_{20}$  platil vztah:

$$U_{10} \geq U_{20} + \Delta U,$$

kde  $U$  je úbytek napětí na tranzistorech 2, 3.

Dále je nutno, aby mezi napětím napájecím a výstupním napětím  $U_{30}$  platil vztah:

$$U_{20} \geq U_{30} + U_s,$$

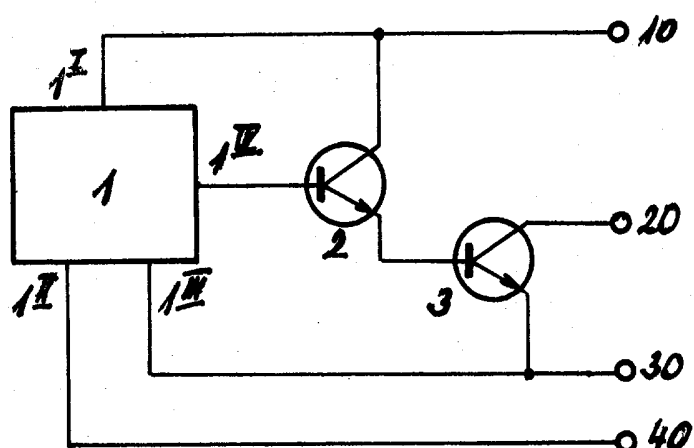
kde  $U_s$  je saturační napětí druhého tranzistoru 3.

Při poklesu napájecího napětí pod požadované výstupní napětí by byl dodáván do zátěže proud ze svorky 10 pomocného napětí přes první tranzistor 2, který však na tuto zátěž není dimenzován a mohl by se zničit. Ochranný obvod, sestávající ze sériové kombinace první a druhé diody 4, 5 a odporu 6, zajistí pomocí limitačního vstupu 1<sup>V</sup> integrovaného stabilizátoru 1 takové napětí na výstupu 1<sup>IV</sup>, že výstupní napětí je nižší, nežli napětí napájecí, a proud do zátěže je stále dodáván přes druhý tranzistor 3 z napájecí svorky 20.

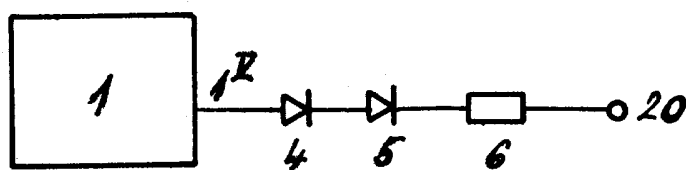
## PŘEDMĚT VYNÁLEZU

1. Zapojení výkonového stabilizátoru, sestávající z integrovaného stabilizátoru a dvou tranzistorů, vyznačené tím, že svorka (10) pomocného napětí je připojena ke kolektoru prvního tranzistoru (2) a současně k prvnímu napájecímu vstupu ( $1^I$ ) integrovaného stabilizátoru (1) a společná napájecí svorka (40) je připojena ke druhému napájecímu vstupu ( $1^{II}$ ) integrovaného stabilizátoru (1), jehož výstup ( $1^{IV}$ ) je spojen sází prvního tranzistoru (2) a emitor prvního tranzistoru (2) je spojen sází druhého tranzistoru (3), jehož emitor je připojen jednak ke zpětnovazebnímu vstupu ( $1^{III}$ ) integrovaného stabilizátoru (1) a jednak k výstupní svorce (30), přičemž kolektor druhého tranzistoru (3) je připojen k napájecí svorce (20).
2. Zapojení výkonového stabilizátoru podle bodu 1, vyznačené tím, že mezi napájecí svorku (20) a limitační vstup ( $1^V$ ) integrovaného stabilizátoru (1) je zapojena sériová kombinace první a druhé diody (4, 5) a odporu (6), přičemž katoda první diody (4) je spojena s anodou druhé diody (5) a anoda první diody (4) je spojena s limitačním vstupem ( $1^V$ ) integrovaného stabilizátoru (1).

2 výkresy



Obr. 1



Obr. 2