

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 3 区分
 【発行日】平成27年7月30日 (2015.7.30)

【公開番号】特開2013-4091(P2013-4091A)
 【公開日】平成25年1月7日 (2013.1.7)
 【年通号数】公開・登録公報2013-001
 【出願番号】特願2012-131985(P2012-131985)
 【国際特許分類】

G 0 6 F 12/08 (2006.01)

【 F I 】

G 0 6 F 12/08 5 0 1 C

G 0 6 F 12/08 5 0 7 F

G 0 6 F 12/08 5 4 3 B

【手続補正書】
 【提出日】平成27年6月10日 (2015.6.10)
 【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

キャッシュ線に関連する状態インジケータを格納する状態インジケータ格納工程であって、前記状態インジケータはシステムメモリの領域に関連するトラッキングエントリに格納され、

前記キャッシュ線は、前記システムメモリの前記領域の対応するユニークなセクションに各々関連する複数のキャッシュ線であり、前記複数のキャッシュ線はN本のキャッシュ線を含み、Nは前記システムメモリの前記領域全てを格納するために必要なキャッシュ線の数であり、

状態インジケータは、前記複数のキャッシュ線の全てのキャッシュ線が前記複数の状態インジケータのうちの関連する状態インジケータを有するように前記複数のキャッシュ線のうちの対応するキャッシュ線に各々関連する、複数の状態インジケータのうちの1つであり、

前記トラッキングエントリは前記複数の状態インジケータの各々を含み、

各状態インジケータは、関連するキャッシュ線が、前記システムメモリの領域の関連するセクションにそのキャッシュ線に格納されているデータを書き込む候補である場合にはダーティ指示を含み、関連するキャッシュ線が、前記システムメモリの領域の関連するセクションにそのキャッシュ線に格納されているデータを書き込む候補でない場合にはクリーン指示を含む、前記工程と、

前記システムメモリの前記領域について、前記複数の状態インジケータのうちダーティ指示を含む状態インジケータの数を判定する工程と、

判定したダーティ指示の数が閾値を超える場合、

キャッシュ線を選択し、

そのキャッシュ線に格納されているデータを前記システムメモリの前記領域の関連するセクションに書き込み、

そのキャッシュ線に対応する状態インジケータにクリーン指示を格納する工程であって、クリーン指示は、そのキャッシュ線が、前記システムメモリの前記領域の関連するセクションにそのキャッシュ線に格納されているデータを書き込む候補でないことを識別す

る前記工程と、
を備える方法。

【請求項 2】

判定したダーティ指示の数が閾値を超える場合、キャッシュ線を選択し、そのキャッシュ線に格納されているデータを前記システムメモリの前記領域の関連するセクションに書き込み、前記システムメモリの前記領域の関連する選択した数のキャッシュ線についてクリーン指示を格納する工程であって、該選択した数のキャッシュ線の各々は、ダーティ指示を含む関連する状態インジケータを有する前記工程をさらに備える、請求項 1 に記載の方法。

【請求項 3】

トラッキングアレイにトラッキングエントリを格納する工程をさらに備え、
前記トラッキングアレイは複数のトラッキングエントリを含み、前記複数のトラッキングエントリの各々はシステムメモリのユニークな領域に関連する、請求項 1 に記載の方法。

【請求項 4】

プロセッサと周辺デバイスとのうちの 1 つを各々備える 1 つ以上のマスタと、
複数のシステムメモリバンクを備えるシステムメモリであって、
各システムメモリバンクは複数のユニークな行を備え、
各行はシステムメモリの 1 つの領域に対応する、システムメモリと、
前記 1 つ以上のマスタに結合されており、複数のキャッシュ線を格納する 1 つ以上のキャッシュメモリであって、
各キャッシュ線は、前記複数の行のうちの 1 つの行に対応するユニークなセクションに関連しており、
各キャッシュ線は、前記 1 つ以上のプロセッサによるアクセスのために前記行の対応する前記ユニークなセクションに関連するデータを格納するように構成されており、
前記 1 つ以上のキャッシュメモリは、システムキャッシュと、対応するプロセッサに関連する専用キャッシュとのうちの 1 つ以上を含む、キャッシュメモリと、
前記 1 つ以上のキャッシュメモリに結合されているキャッシュクリーニング回路と、を備えるシステムであって、
前記キャッシュクリーニング回路は、
前記複数のキャッシュ線のうちの対応するキャッシュ線に各々関連する複数の状態インジケータを格納し、各状態インジケータは、対応するキャッシュ線が、前記行の対応する前記ユニークなセクションにそのキャッシュ線に格納されているデータを書き込む候補であることを示すダーティ指示と、対応するキャッシュ線が、そのキャッシュ線に格納されているデータを書き込む候補でないことを示すクリーン指示とのうちの 1 つの指示を含み、

ダーティ指示を含む状態インジケータの数が閾値を超えている行を選択し、
選択した行について、ダーティ指示を含む対応する状態インジケータを各々有する 1 つ以上のキャッシュ線を選択し、その行の対応するセクションに、選択したキャッシュ線に格納されているデータを書き込み、その状態インジケータにクリーン指示を格納するように構成されており、前記状態インジケータは、その行に関連するトラッキングエントリに格納され、前記トラッキングエントリは、その行に関連するキャッシュ線に関連する前記複数の状態インジケータのうちの N 個の状態インジケータを含み、N は、その行の全てを格納するために必要なキャッシュ線の数である、システム。

【請求項 5】

1 つ以上のトラッキングエントリが所定の閾値を超える数のダーティ指示を含むか否かを判定する工程であって、
各トラッキングエントリは、システムメモリの同じ領域のユニークなセクションに関連する対応するキャッシュ線を各々有する複数のキャッシュ線フィールドを含み、
前記複数のキャッシュ線フィールドは、N 個のキャッシュ線フィールドを含み、N は

システムメモリの前記同じ領域全てを格納するために必要なキャッシュ線の数であり、各キャッシュ線フィールドは、対応するキャッシュ線が、関連する前記ユニークなセクションにそのキャッシュ線に格納されているデータを書き込む候補である場合にはダーティ指示を含み、対応するキャッシュ線が、関連する前記ユニークなセクションにそのキャッシュ線に格納されているデータを書き込む候補でない場合にはクリーン指示を含む、前記工程と、

閾値を超える数のダーティ指示数を有する1つ以上のトラッキングエントリのうちの1つのトラッキングエントリを選択する工程と、

選択したトラッキングエントリに関連するダーティキャッシュ線を選択するキャッシュ線選択工程と、

選択したキャッシュ線を格納するキャッシュにトランザクションを送信するトランザクション送信工程であって、トランザクションは、キャッシュにダーティデータをシステムメモリに書き込ませるように構成されている、前記工程と、

もはや前記キャッシュ線がシステムメモリにデータを書き込むための候補ではないことを示すように、選択したトラッキングエントリに対応する状態インジケータにクリーン指示を格納するクリーン指示格納工程と、

所定の数のキャッシュ線について、キャッシュ線選択工程、トランザクション送信工程、およびクリーン指示格納工程を実行する工程と、

各トラッキングエントリについて、ダーティ指示のカウントを格納する工程であって、ダーティ指示はダーティデータを格納するキャッシュ線に対応する、前記工程と、

トランザクション送信工程に続いて、関連するトラッキングエントリのダーティ指示の新たなカウントを格納する工程と、を備える方法。