

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成23年3月17日(2011.3.17)

【公開番号】特開2008-91392(P2008-91392A)

【公開日】平成20年4月17日(2008.4.17)

【年通号数】公開・登録公報2008-015

【出願番号】特願2006-267476(P2006-267476)

【国際特許分類】

H 01 L 29/808 (2006.01)

H 01 L 21/337 (2006.01)

【F I】

H 01 L 29/80 C

【手続補正書】

【提出日】平成23年2月2日(2011.2.2)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板と、

前記基板の上に形成された第1の窒化物半導体層と、

前記第1の窒化物半導体層の上に形成され、前記第1の窒化物半導体層よりもバンドギャップエネルギーが大きい第2の窒化物半導体層と、

前記第2の窒化物半導体層の上に形成され、p型の窒化物半導体よりなる第3の窒化物半導体層と、

前記第3の窒化物半導体層の上に形成されたゲート電極と、

前記ゲート電極の両側方の領域にそれぞれ形成されたソース電極及びドレイン電極とを備え、

前記第3の窒化物半導体層は、前記ゲート電極の下側部分の厚さが前記ゲート電極の側方部分の厚さよりも大きく、

前記ソース電極及び前記ドレイン電極は、前記ゲート電極の下側部分から離れて設けられることを特徴とする窒化物半導体装置。

【請求項2】

前記第3の窒化物半導体層は、前記基板側から順次形成された第1のp型層及び第2のp型層からなり、

前記第1のp型層は、前記ゲート電極の下側部分の厚さが、前記ソース電極と前記ゲート電極との間及び前記ドレイン電極と前記ゲート電極との間に位置する部分の厚さよりも大きいことを特徴とする請求項1に記載の窒化物半導体装置。

【請求項3】

前記第3の窒化物半導体層は、前記基板側から順次形成された第1のp型層及び第2のp型層からなり、

前記第2のp型層は、前記ソース電極及び前記ドレイン電極と接触していることを特徴とする請求項1に記載の窒化物半導体装置。

【請求項4】

前記第1の窒化物半導体層はGaNからなり、

前記第2の窒化物半導体層は、Al_xGa_{1-x}N(0 < x < 1)からなり、

前記第3の窒化物半導体層における前記第1のp型層は、 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ (0 y 1)からなり、

前記第3の窒化物半導体層における前記第2のp型層は、 $\text{Al}_z\text{Ga}_{1-z}\text{N}$ (0 z 1, y z)からなることを特徴とする請求項2又は3に記載の窒化物半導体装置。

【請求項5】

前記第3の窒化物半導体層における前記第1のp型層の厚さは15nm以上であることを特徴とする請求項2~4のいずれか1項に記載の窒化物半導体装置。

【請求項6】

前記第3の窒化物半導体層は、1層のp型半導体層からなることを特徴とする請求項1に記載の窒化物半導体装置。

【請求項7】

前記第1の窒化物半導体層は GaN からなり、

前記第2の窒化物半導体層は、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ (0 < x 1)からなり、

前記第3の窒化物半導体層は、 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ (0 y 1)からなることを特徴とする請求項6に記載の窒化物半導体装置。

【請求項8】

前記ゲート電極により構成されるトランジスタ素子の第1の閾値電圧値は、前記ゲート電極の側方の部位に表面空乏層を介して仮想的に形成される仮想トランジスタ素子の第2の閾値電圧値よりも大きいことを特徴とする請求項1~7のいずれか1項に記載の窒化物半導体装置。

【請求項9】

前記第1の閾値電圧値は、前記第2の閾値電圧値と比べて2.5V以上大きいことを特徴とする請求項8に記載の窒化物半導体装置。

【請求項10】

前記ソース電極及びドレイン電極は、前記第1の窒化物半導体層と前記第2の窒化物半導体層の界面と接触するように形成されていることを特徴とする請求項1~9のいずれか1項に記載の窒化物半導体装置。

【請求項11】

前記基板は、導電性を有していることを特徴とする請求項1~10のいずれか1項に記載の窒化物半導体装置。

【請求項12】

前記基板は、シリコン又は炭化シリコンであることを特徴とする請求項11に記載の窒化物半導体装置。

【請求項13】

前記ソース電極は、前記第1の窒化物半導体層、第2の窒化物半導体層及び第3の窒化物半導体層を貫通するバイアホールを介して前記基板と電気的に接続されていることを特徴とする請求項11又は12に記載の窒化物半導体装置。

【請求項14】

前記ゲート電極の上側に形成され、比誘電率が4以下である絶縁膜と、

前記絶縁膜の上に設けられ、前記ドレイン電極と電気的に接続された上部電極とをさらに備えていることを特徴とする請求項1~13のいずれか1項に記載の窒化物半導体装置。

【請求項15】

基板の上に、第1の窒化物半導体層、該第1の窒化物半導体よりもバンドギャップエネルギーが大きい第2の窒化物半導体層、p型の第3の窒化物半導体層及びp型の第4の窒化物半導体層を順次形成する工程(a)と、

前記第4の窒化物半導体層におけるゲート電極形成領域を除く部分であって、前記第4の窒化物半導体層の上部又は前記第3の窒化物半導体層の上部を選択的に除去することにより、前記第4の窒化物半導体層から前記ゲート電極形成領域を形成する工程(b)と、

前記ゲート電極形成領域の両側方の領域且つ前記ゲート電極形成領域から離れた領域

であって、少なくとも前記第3の窒化物半導体層及び第2の窒化物半導体層並びに前記第1の窒化物半導体の上部を選択的に除去することにより、断面凹状のソースドレイン電極形成領域を形成する工程(c)と、

前記ソースドレイン形成領域に金属膜を形成することにより、前記第2の窒化物半導体層及び第1の窒化物半導体層の界面とそれぞれ接するソース電極及びドレイン電極を形成する工程(d)と、

前記ゲート電極形成領域の上にゲート電極を形成する工程(e)とを備えていることを特徴とする窒化物半導体装置の製造方法。

【請求項16】

前記工程(b)において、前記第3の窒化物半導体層の上部における前記ゲート電極形成領域の側方部分をも選択的に除去することを特徴とする請求項15に記載の窒化物半導体装置の製造方法。

【請求項17】

前記工程(b)において、前記第4の窒化物半導体層における前記ゲート電極形成領域を除く部分の上部を選択的に除去し、

前記工程(c)において、前記第4の窒化物半導体層の残部における前記ソースドレイン電極形成領域をも選択的に除去することを特徴とする請求項15に記載の窒化物半導体装置の製造方法。

【請求項18】

基板の上に、第1の窒化物半導体層、前記第1の窒化物半導体よりもバンドギャップエネルギーが大きい第2の窒化物半導体層及びp型の第3の窒化物半導体層を順次形成する工程(a)と、

前記第3の窒化物半導体層におけるゲート電極形成領域を除く部分であって、その上部を選択的に除去することにより、前記第3の窒化物半導体層から前記ゲート電極形成領域を形成する工程(b)と、

前記ゲート電極形成領域の両側方の領域で且つ前記ゲート電極形成領域から離れた領域であって、前記第3の窒化物半導体層の残部、前記第2の窒化物半導体層及び前記第1の窒化物半導体の上部を選択的に除去することにより、凹状のソースドレイン電極形成領域を形成する工程(c)と、

前記ソースドレイン形成領域に金属膜を形成することにより、前記第2の窒化物半導体層及び第1の窒化物半導体層の界面とそれぞれに接するソース電極及びドレイン電極を形成する工程(d)と、

前記ゲート電極形成領域の上にゲート電極を形成する工程(e)とを備えていることを特徴とする窒化物半導体装置の製造方法。