

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국



(43) 국제공개일
2011년 6월 3일 (03.06.2011)

PCT

(10) 국제공개번호
WO 2011/065700 A2

- (51) 국제특허분류:
H01L 31/042 (2006.01)
- (21) 국제출원번호: PCT/KR2010/008142
- (22) 국제출원일: 2010년 11월 18일 (18.11.2010)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2009-0116668 2009년 11월 30일 (30.11.2009) KR
- (71) 출원인 (US 을(를) 제외한 모든 지정국에 대하여): **주식회사 티지솔라 (TG SOLAR CORPORATION)** [KR/KR]; 경기도 화성시 동탄면 장지리 164-5, 445-812 Gyeonggi-do (KR).
- (72) 발명자; 겸
- (75) 발명자/출원인 (US 에 한하여): **정종갑 (CHUNG, Jong Kab)** [KR/KR]; 경기도 성남시 분당구 야탑동 매화마을 건영빌라 912-405, 463-070 Gyeonggi-do (KR). **이유진 (LEE, Yoo Jin)** [KR/KR]; 경기도 용인시 수지구 풍덕천 2동 태영데시앙 아파트 106-2002, 448-550

Gyeonggi-do (KR). **이시우 (LEE, Si Woo)** [KR/KR]; 서울시 서초구 반포 4동 64-5 현대홈타운 아파트 101-1505, 137-804 Seoul (KR). **김동계 (KIM, Dong Jee)** [KR/KR]; 경기도 성남시 분당구 정자동 한솔마을 LG 아파트 201-201, 463-909 Gyeonggi-do (KR).

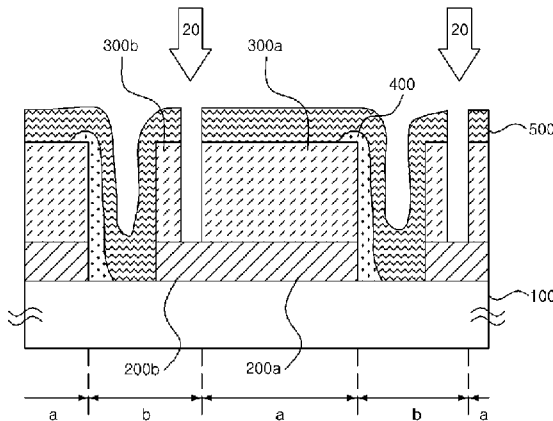
- (74) 대리인: **김한 (KIM, Han)**; 서울시 강남구 역삼동 641-3 노바빌딩 2층, 135-909 Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM,

[다음 쪽 계속]

(54) Title: SOLAR CELL AND FABRICATION METHOD THEREOF

(54) 발명의 명칭 : 태양전지 및 그 제조방법

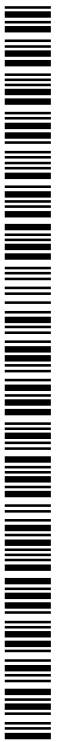
[Fig. 6]



(57) Abstract: The present invention provides a solar cell and a fabrication method thereof. According to the present invention, the solar cell comprises: a substrate (100) which includes multiple unit cell regions (a) and multiple wiring regions (b) positioned between the unit cell regions (a); lower electrodes (200a) which are formed on the unit cell regions (a) of the substrate (100); lower connection electrodes (200b) which are formed on the wiring regions (b) of the substrate (100), and are connected with one side of the lower electrodes (200a) in the same layer; photoelectric element units (300a) which are formed on the lower electrodes (200a), and include at least one of amorphous photoelectric elements and polycrystalline photoelectric elements; dummy photoelectric elements (300b) which are formed at the edge of the lower connection electrodes (200b) at certain intervals in the same layer as the photoelectric element units (300a); upper electrodes (500) which are formed on the photoelectric element units (300a) and the dummy photoelectric elements (300b), and are electrically connected with the side of the lower connection electrodes (200b) connected to the lower electrodes (200a) of the neighboring unit cell regions (a); and sidewall insulating layers (400) which are positioned on the wiring regions (b) of the substrate (100), and are formed between the upper electrodes (500) and the sides of the lower electrodes (200a) and the photoelectric element units (300a).

(57) 요약서:

[다음 쪽 계속]



WO 2011/065700 A2



ZW), 유라시아 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

공개:

- 국제조사보고서 없이 공개하며 보고서 접수 후 이를 별도 공개함 (규칙 48.2(g))

본 발명에서는 태양전지 및 그 제조방법이 개시된다. 본 발명에 따른 태양전지는 다수개의 단위셀 영역(a)과 단위셀 영역(a) 사이에 위치하는 다수개의 배선영역(b)을 포함하는 기판(100); 기판(100) 상의 단위셀 영역(a) 상에 형성되는 하부전극(200a); 기판(100) 상의 배선영역(b) 상에 형성되며 하부전극(200a)의 일측과 동일층으로 연결되는 하부연결전극(200b); 하부전극(200a) 상에 형성되며 비정질 광전소자 또는 다결정 광전소자 중 적어도 어느 하나를 포함하는 광전소자부(300a); 광전소자부(300a)와 동일층으로 일정 간격을 두고 하부연결전극(200b)의 가장자리부 상에 형성되는 더미광전소자(300b); 광전소자부(300a)와 더미광전소자(300b) 상에 형성되고 이웃하는 단위셀 영역(a)의 하부전극(200a)과 연결된 하부연결전극(200b)의 측면과 전기적으로 접속되는 상부전극(500); 및 기판(100) 상의 배선영역(b) 상에 위치하며 하부전극(200a) 및 광전소자부(300a)의 측면과 상부전극(500) 사이에 형성되는 측면 절연층(400)을 포함하는 것을 특징으로 한다.

명세서

발명의 명칭: 태양전지 및 그 제조방법

기술분야

- [1] 본 발명은 태양전지 및 그 제조방법에 관한 것이다. 보다 상세하게는 하부전극과 광전소자(반도체층)를 일괄적으로 패터닝(예를 들면, 레이저 스크라이빙) 하여 우수한 광전 변환 효율을 얻을 수 있는 태양전지 및 그 제조방법에 관한 것이다.

배경기술

- [2] 종래의 박막형 태양전지는 광전 변환 효율이 대략 10% 미만에 불과하여 실제 상용화가 되기에는 여러가지 어려움이 있었다. 이를 해결하기 위하여, 다수개의 광전소자를 전기적으로 직렬로 연결시켜 우수한 광전 변환 효율을 구현하는 기술이 개발되어 왔다.

발명의 상세한 설명

기술적 과제

- [3] 도 1은 종래의 직렬 연결 방식의 태양전지의 구성을 나타내는 도면이다.
- [4] 도 1을 참조하면, 종래의 태양전지는 다수개의 단위셀 영역(a')과 단위셀 영역(a') 사이에 위치하는 배선영역(b')을 포함하는 기관(10)이 제공된다. 이때, 기관(10) 상의 단위셀 영역(a')에서는 하부전극(11)이 형성되고, 하부전극(11) 상에는 반도체층이 적층된 광전소자(20)가 형성된다. 이어서, 광전소자(20) 상에는 상부전극(30)이 형성되어 하나의 태양전지 단위셀을 구성하는데, 상부전극(30)은 이웃하는 다른 단위셀(a')의 하부전극(11) 상부와 배선영역(b') 상에서 접속되어 전기적으로 직렬 방식으로 연결된다.
- [5] 종래의 태양전지는 하부전극(11)을 레이저 스크라이빙 방식으로 제1 패터닝 후 광전소자(20)를 형성하고, 이어서 광전소자(20)만을 레이저 스크라이빙 방식으로 제2 패터닝 후 상부전극(30)을 형성하고, 이어서 상부전극(30)을 레이저 스크라이빙 방식으로 제3 패터닝하여, 즉 최소 3번의 패터닝 공정을 수행하여야 구현할 수 있었다. 이러한 제조 공정은 공정 시간과 공정 비용이 증가하여 태양전지의 제조 단가가 상승되고, 태양전지 단위셀 영역의 면적비가 감소되어(즉, 태양전지의 테드영역이 증가하여) 태양전지의 광전 변환 효율이 저하되는 문제점이 있었다.
- [6] 또한, 종래의 태양전지는 배선영역(b')에서 태양전지 단위셀간의 연결이 이루어질 때, 광전소자(20)의 측면과 상부전극(30) 사이, 또는 하부전극(11) 사이에서 단락(short circuit: SC)이 일어날 수 있다. 이러한 단락 현상은 태양전지 내에서 불필요한 누설전류가 발생되어 태양전지의 광전 변환 효율이 저하되는 문제점이 있었다.

과제 해결 수단

- [7] 따라서, 본 발명은 상기와 같은 종래 기술의 제반 문제점을 해결하기 위하여 안출된 것으로서, 하부전극과 광전소자(반도체층)를 일괄적으로 패터닝(예를 들면, 레이저 스크라이빙) 하여 패턴 공정 수를 감소시킬 수는 태양전지 및 그 제조방법을 제공하는데 그 목적이 있다.
- [8] 또한, 본 발명은 단위셀 영역(태양전지 중 광전 변환이 일어나는 영역)의 면적을 증가시킬 수 있는 태양전지 및 그 제조방법을 제공하는데 그 목적이 있다.
- [9] 또한, 본 발명은 직렬 연결시 발생하는 단락 현상을 방지하고 광전 변환 효율을 향상시킬 수 있는 태양전지 및 그 제조방법을 제공하는데 또 다른 목적이 있다.

발명의 효과

- [10] 본 발명에 따르면, 하부전극과 광전소자(반도체층)를 일괄적으로 패터닝(예를 들면, 레이저 스크라이빙) 하여 패턴 공정 수, 패턴 공정 시간과 패턴 공정 비용을 감소시켜서 태양전지의 제조 단가를 낮출 수 있다.
- [11] 또한, 본 발명에 따르면, 하부전극과 광전소자를 일괄적으로 패터닝함으로써 태양전지 단위셀 영역의 면적을 증가시켜 태양전지의 광전 변환 효율을 향상시킬 수 있다.
- [12] 또한, 본 발명에 따르면, 하부전극과 광전소자의 측면에 별도의 절연층을 형성하여 직렬 연결시 발생하는 단락 현상을 방지하여 태양전지의 신뢰성과 광전 변환 효율을 향상시킬 수 있다.

도면의 간단한 설명

- [13] 도 1은 종래의 태양전지의 구성을 나타내는 도면이다.
- [14] 도 2 내지 도 6은 본 발명의 일 실시예에 따른 태양전지의 제조 과정을 순차적으로 나타내는 도면이다.
- [15] 도 7은 본 발명의 일 실시예에 따른 광전소자부의 구성을 나타내는 도면이다.
- [16] 도 8은 본 발명의 일 실시예에 따른 다른 형태의 광전소자부의 구성을 나타내는 도면이다.
- [17] <도면의 주요 부분에 대한 부호의 설명>
- [18] 100: 기판
- [19] 200: 하부전도층
- [20] 200a: 하부전극
- [21] 200b: 하부연결전극
- [22] 300: 반도체층(실리콘층)
- [23] 300a: 광전소자부(광전소자)
- [24] 300b: 더미광전소자
- [25] 400: 측벽 절연층
- [26] 500: 상부전도층(상부전극)

발명의 실시를 위한 최선의 형태

- [27] 본 발명의 상기 목적은 다수개의 단위셀 영역과 상기 단위셀 영역 사이에 위치하는 다수개의 배선영역을 포함하는 기판; 상기 기판 상의 상기 단위셀 영역 상에 형성되는 하부전극; 상기 기판 상의 상기 배선영역 상에 형성되며 상기 하부전극의 일측과 동일층으로 연결되는 하부연결전극; 상기 하부전극 상에 형성되며 비정질 광전소자 또는 다결정 광전소자 중 적어도 어느 하나를 포함하는 광전소자부; 상기 광전소자부와 동일층으로 일정 간격을 두고 상기 하부연결전극의 가장자리부 상에 형성되는 더미광전소자; 상기 광전소자부와 상기 더미광전소자 상에 형성되고 이웃하는 단위셀 영역의 하부전극과 연결된 하부연결전극의 측면과 전기적으로 접촉되는 상부전극; 및 상기 기판 상의 상기 배선영역 상에 위치하며 상기 하부전극 및 상기 광전소자부의 측면과 상기 상부전극 사이에 형성되는 측벽 절연층을 포함하는 것을 특징으로 하는 태양전지에 의해 달성된다.
- [28] 또한, 본 발명의 상기 목적은 다수개의 단위셀 영역과 상기 단위셀 영역 사이에 위치하는 다수개의 배선영역을 포함하는 기판을 제공하는 단계; 상기 기판 상의 전면에 하부전도층과 반도체층을 순차적으로 형성하는 단계; 상기 기판 상의 상기 배선영역 상의 상기 하부전도층과 상기 반도체층을 일괄적으로 제1 패터닝하는 단계; 상기 기판 상의 상기 배선영역 상에 상기 패터닝된 하부전도층과 상기 패터닝된 반도체층의 측면과 접하는 측벽 절연층을 형성하는 단계; 상기 기판 상의 전면에 상부전도층을 형성하는 단계; 및 상기 기판 상의 상기 배선영역 상의 상기 상부전도층과 상기 패터닝된 반도체층을 일괄적으로 제2 패터닝하는 단계를 포함하는 것을 특징으로 하는 태양전지의 제조방법에 의해서도 달성된다.

발명의 실시를 위한 형태

- [29] 본 발명의 상기 목적과 기술적 구성 및 그에 따른 작용 효과에 관한 자세한 사항은 본 발명의 바람직한 실시예를 도시하고 있는 도면을 참조한 이하 상세한 설명에 의해보다 명확하게 이해될 것이다.
- [30] [본 발명의 바람직한 실시예]
- [31] 본 명세서에 있어서, 태양전지 단위셀 영역(a) 이란 태양전지에서 광전소자(반도체층)가 위치하여 광전 변환이 이루어지는 영역을 의미한다.
- [32] 또한, 본 명세서에 있어서, 태양전지 배선영역(b) 이란 단위셀 영역(a) 사이에 위치하며 태양전지 단위셀간을 분리함과 동시에 전기적으로 연결(예를 들면, 직렬 연결 방식) 하는 기능을 수행하는 영역을 의미하며, 실질적으로 광전 변환이 일어나지 않는 데드영역으로 이해될 수 있다.
- [33] 이하의 본 발명의 일 실시예에 따른 상세한 설명에서는, 반도체층의 소재로서 가장 일반적으로 사용되는 실리콘(Si)을 일례로 설명하지만, 본 발명이 이에 한정되는 것은 아니며, 태양전지에 적용 가능한 반도체 특성을 갖는 공지된 물질을 제한 없이 사용할 수 있다.

- [34] 도 2 내지 도 6은 본 발명의 일 실시예에 따른 태양전지의 제조 과정을 순차적으로 나타내는 도면이다.
- [35] 먼저, 도 2를 참조하면, 다수개의 단위셀 영역(a)과 단위셀 영역(a) 사이에 위치하는 다수개의 배선영역(b)을 포함하는 기관(100)을 제공할 수 있다. 기관(100)의 재질은 투명한 유리 기관을 사용할 수 있으나, 이에 한정되는 것은 아니며 태양전지가 빛을 수광하는 방향에 따라 유리, 플라스틱과 같은 투명 재질 또는 실리콘, 금속[예를 들면, SUS(Stainless Steel)]과 같은 불투명 재질을 모두 사용할 수 있다.
- [36] 이때, 도시되지는 않았지만, 기관(100)의 표면은 텍스처링(texturing)이 수행될 수 있다. 본 발명에서 텍스처링은 태양전지의 기관 표면에 입사되는 빛이 반사되어 광학적으로 손실됨으로써 광전 변환 효율이 저하되는 현상을 방지하기 위한 것이다. 즉, 텍스처링이란 기관의 표면을 거칠게 만드는 것으로, 기관 표면에 요철 패턴(미도시 함)을 형성하는 것을 말한다. 예를 들면, 텍스처링으로 기관의 표면이 거칠어지면 표면에서 한번 반사된 빛이 태양전지 방향으로 재반사될 수 있으므로 빛이 손실되는 것을 감소시킬 수 있고, 광 포획량이 증가되어 태양전지의 광전 변환 효율을 향상시킬 수 있다.
- [37] 이때, 대표적인 텍스처링 방법으로는 샌드 블래스팅 방법을 사용할 수 있다. 본 발명에서 샌드 블래스팅은 식각 입자를 압축 공기로 분사하여 식각하는 건식 블래스팅과 액체와 함께 식각 입자를 분사하여 식각하는 습식 블래스팅을 모두 포함하는 것이다. 한편, 본 발명의 샌드 블래스팅에 사용되는 식각 입자는 모래, 작은 금속과 같이 물리적 충격으로 기관에 요철을 형성시킬 수 있는 입자를 제한 없이 사용할 수 있다.
- [38] 이어서, 기관(100) 상에는 반사 방지층(미도시)을 형성할 수 있다. 반사 방지층은 기관(100)을 통하여 입사된 태양광이 광전소자에 흡수되지 못하고 바로 외부로 반사됨으로써, 태양전지의 효율을 저하시키는 현상을 방지하는 역할을 한다. 반사 방지층의 소재는 실리콘 산화물(SiOx), 실리콘 질화물(SiNx)일 수 있으나 반드시 이에 한정되지 않는다.
- [39] 반사 방지층의 형성 방법으로는 저압 화학기상 증착법(Low Pressure Chemical Vapor Deposition: LPCVD) 및 플라즈마 화학기상 증착법(Plasma Enhanced Chemical Vapor Deposition: PECVD) 등을 포함할 수 있다.
- [40] 이어서, 기관(100) 상부 전면에 전도성 재질의 하부전도층(200)을 형성할 수 있다. 하부전도층(200)의 소재는 접촉 저항이 낮으면서 투명한 성질을 갖는 투명전극(transparent conductive oxide: TCO)을 사용할 수 있다. 투명전극은 일례로 AZO(ZnO:Al), ITO(Indium-Tin-Oxide), GZO(ZnO:Ga), BZO(ZnO:B) 및 FTO(SnO₂:F) 중 어느 하나일 수 있다.
- [41] 하부전도층(200)의 형성 방법으로는 열 증착법(Thermal Evaporation), 전자빔 증착법(E-beam Evaporation), 스퍼터링(sputtering)과 같은 물리기상 증착법(Physical Vapor Deposition: PVD) 및 LPCVD, PECVD, 금속유기 화학기상

증착법(Metal Organic Chemical Vapor Deposition: MOCVD)과 같은 화학기상 증착법(Cheical Vapor Deposition: CVD)을 포함할 수 있다.

- [42] 이어서, 하부전도층(200)의 상부 전면에 p 형과 n 형의 반도체층이 적층되거나 p 형, i형, n 형의 반도체층이 적층될 수 있다. 본 발명의 일 실시예에서는, 일례로 p 형, i 형, n 형의 반도체층을 순서대로 형성할 수 있는데, 반도체층의 재질은 통상적으로 사용되는 실리콘일 수 있으며 이하에서는 실리콘층(300)으로 설명한다. 실리콘층(300)은 PECVD 또는 LPCVD와 같은 화학기상 증착법으로 형성할 수 있는데, 이후 공정에 의하여 단위셀 영역(a)에서는 광을 수광하여 전력을 생산할 수 있는 광전소자의 기능을 수행할 수 있다. 이에 관하여는 도 7 및 도 8을 참조한 이하의 상세한 설명을 통해 자세히 알아보기로 한다.
- [43] 다음으로, 도 3을 참조하면, 하부전도층(200)과 실리콘층(300)을 배선영역(b)에서 일괄적으로 제1 패터닝(10)하여 서로 분리(절연)된 일정한 단위 패턴을 형성할 수 있다.
- [44] 이러한 제1 패터닝(10)은 레이저 광원을 이용한 식각 방법인 레이저 스크라이빙법(laser scribing)을 사용하여 수행될 수 있다. 레이저는 IR-ns(Infrared ray-nanosecond) 또는 IR-ps(Infrared ray-picosecond) 레이저를 사용할 수 있다. 레이저 조사에 의하여 하부전도층(200)이 블로우-업(blow-up)될 때 실리콘층(300)이 팝핑(popping) 메커니즘을 통해 동시에 패터닝 할 수 있다. 다만, 본 발명에서 제1 패터닝(10) 방법이 레이저 스크라이빙법으로 한정되는 것은 아니다.
- [45] 이하에서는, 태양전지의 구동 회로와 등가적으로 설명하기 위하여, 패터닝된 하부전도층(200)을 단위셀 영역(a) 상에서는 하부전극(200a)으로 배선영역(b) 상에서는 하부연결전극(200b)으로 구분하여 설명한다. 이와 동일한 원리로, 패터닝된 실리콘층(300)을 단위셀 영역(a) 상에서는 광전소자부(300a)로 배선영역(b) 상에서는 더미광전소자(300b)로 구분하여 설명한다.
- [46] 광전소자부(300a)는 광을 수광하여 발생한 전자(electron)와 정공(hole)이 하부전극(200a)과 이후 형성될 패터닝된 상부전도층(500)인 상부전극(500)으로 이동하면서 광기전력(전력)을 생산하나, 더미광전소자(300b)는 이후 공정(도 6 참조)에 의해 광전소자부(300a)와 분리되어 실질적으로 전력을 생산하지 못하게 된다. 또한, 하부연결전극(200b)은 광전소자부(300a)에서 생성된 전기 에너지를 다른 단위셀의 상부전극(500)과 양호하게 접속시켜 직렬 연결 방식의 태양전지를 구현하는 기능을 수행할 수 있다.
- [47] 다음으로, 도 4를 참조하면, 광전소자부(300a)와 하부전극(200a)의 측면과 배선영역(b) 상에는 측벽 절연층(400)이 형성될 수 있다. 측벽 절연층(400)은 실리콘 질화막(SiN_x) 또는 실리콘 산화막(SiO_x) 중 어느 하나이거나 이들의 적층막일 수 있다. 이러한 측벽 절연층(400)에 의하여 태양전지 단위셀간의 양호한 전기적 절연 특성을 얻을 수 있다.
- [48] 측벽 절연층(400)의 형성 방법은 노즐로 구성된 헤드를 통하여 잉크를

분사하는 잉크젯 프린팅법(ink jet printing)을 사용할 수 있다. 다만, 본 발명에서 측벽 절연층(400)의 형성 방법이 잉크젯 프린팅법으로 한정되는 것은 아니다.

- [49] 다음으로, 도 5를 참조하면, 기관(100)의 상부 전면에 전도성 재질인 상부전도층(500)을 형성할 수 있다. 상부전도층(500)의 소재는 빛을 수광하는 방향에 따라 투명 또는 불투명한 전도성 재질을 제한 없이 사용할 수 있다. 예를 들면, 투명 전도성 소재인 투명전극(TCO)이나 전도성 소재인 구리(Cu), 알루미늄(Al), 티타늄(Ti), 은(Ag) 등의 금속 및 이들의 합금을 사용할 수 있다. 또한, 상부전도층(500)은 투명전극과 금속막을 적층시킨 적층막 구조로 형성할 수도 있다. 상부전도층(500)의 형성 방법으로는 스퍼터링과 같은 물리기상 증착법 및 LPCVD, PECVD, MOCVD와 같은 화학기상 증착법 등을 포함할 수 있다.
- [50] 다음으로, 도 6을 참조하면, 상부전도층(500)과 패터닝된 실리콘층(300)을 배선영역(b)에서 일괄적으로 제2 패터닝(20)하여 패터닝된 상부전도층(500)인 상부전극(500)과 더미광전소자(300b)를 각각 형성할 수 있다.
- [51] 이러한 제2 패터닝(20)은 레이저 광원을 이용한 식각 방법인 레이저 스크라이빙법(laser scribing)을 이용하여 수행될 수 있다. 다만, 본 발명에서 제2 패터닝(20) 방법이 레이저 스크라이빙법으로 한정되는 것은 아니다.
- [52] 보다 상세하게 설명하면, 더미광전소자(300b)는 광전소자부(200a)와 동일층으로 일정 간격을 두고 하부연결전극(200b)의 가장자리부 상에 형성될 수 있다. 상부전극(500)은 단위셀 영역(a) 상에서는 광전소자부(300a)의 전극의 기능을 수행할 수 있으며, 배선영역(b) 상에서는 광전소자부(300a)와 이웃하는 다른 광전소자부(300a)를 연결하는(즉, 태양전지 단위셀간을 직렬로 연결하는) 배선의 기능을 수행할 수 있다. 이때, 본 발명에서는 상부전극(500)을 통하여 단위셀 영역(a)의 광전소자부(300a)의 상부면과 배선영역(b)의 하부연결전극(200b)의 측면이 전기적으로 연결된다.
- [53] 이상에서 설명된 본 발명의 일 실시예에 따른 태양전지는 총 2회의 패터닝 공정(10, 20)만을 수행함으로써, 최소 3회의 패터닝 공정을 수행하는 종래기술에 비하여 패터닝 공정 수, 패터닝 공정 시간과 패터닝 공정 비용을 감소시켜서 태양전지의 제조 단가를 낮출 수 있다. 또한, 본 발명의 태양전지는 하부전도층(200)과 실리콘층(300)을 일괄적으로 패터닝하기 때문에 상대적으로 단위셀 영역(a)의 면적이 증가하여(즉, 데드영역(b)의 면적이 감소하여), 우수한 광전 변환 효율을 얻을 수 있다. 또한, 본 발명의 태양전지는 광전소자부(300a)와 하부전극(200a)의 측면에 별도의 측벽 절연층(400)을 형성하여 태양전지 단위셀간의 직렬 연결시 발생하는 단락 현상을 방지하여 태양전지의 신뢰성과 광전 변환 효율을 향상시킬 수 있다.
- [54] 본 발명의 일 실시예에 의한 광전소자부(300a)는 비정질 광전소자 또는 다결정 광전소자 중 적어도 어느 하나를 포함할 수 있다.
- [55] 도 7은 본 발명의 일 실시예에 따른 광전소자부의 상세한 구성을 나타내는

도면이다.

- [56] 도 7을 참조하면, 기관(100)의 단위셀 영역(a) 상에 형성된 광전소자부(300a)는 다결정 광전소자일 수 있다. 보다 상세하게 설명하면, 도시 되지는 않았지만, 기관(100) 상의 하부전극(200a) 상에는 제1 비정질 실리콘층을 형성하고, 이어서 제1 비정질 실리콘층 상에는 제2 비정질 실리콘층을 형성하고, 이어서 제2 비정질 실리콘층 상에는 제3 비정질 실리콘층을 형성하여 하나의 광전소자를 구성할 수 있다. 이때, 제1, 제2, 제3 비정질 실리콘층의 형성 방법으로는 PECVD 또는 LPCVD와 같은 CVD 방법을 이용하여 형성할 수 있다.
- [57] 이어서, 제1, 제2, 제3 비정질 실리콘층을 고온 열처리하여 결정화하는 과정을 수행할 수 있다. 즉, 제1 비정질 실리콘층은 제1 다결정 실리콘층(311)으로, 제2 비정질 실리콘층은 제2 다결정 실리콘층(312)으로, 제3 비정질 실리콘층은 제3 다결정 실리콘층(313)으로 각각 결정화할 수 있다. 결국, 제1, 제2, 제3 다결정 실리콘층(311, 312, 313)으로 구성되는 다결정 광전소자부(300a)가 형성될 수 있다.
- [58] 제1, 제2, 제3 비정질 실리콘층의 결정화 방법은 SPC(Solid Phase Crystallization), ELA(Excimer Laser Annealing), SLS(Sequential Lateral Solidification), MIC(Metal Induced Crystallization), 및 MILC(Metal Induced Lateral Crystallization) 중 어느 하나의 방법을 사용할 수 있다. 이와 같은 비정질 실리콘의 결정화 방법은 공지 기술이므로 이에 대한 상세한 설명은 본 명세서에서는 생략하기로 한다.
- [59] 한편, 상기에서는 제1, 제2, 제3 비정질 실리콘층을 모두 형성한 후에 이들 층을 동시에 결정화시키는 것으로 설명하고 있으나 반드시 이에 한정되는 것은 아니다. 예를 들어, 하나의 비정질 실리콘층 마다 결정화 공정을 별도로 진행할 수 있으며, 또한 두 개의 비정질 실리콘층은 동시에 결정화 공정을 진행하고 나머지 하나의 비정질 실리콘층은 별도로 결정화 공정을 진행할 수도 있다.
- [60] 이러한 다결정 광전소자는 광이 수광되어 발생하는 광기전력으로 전력을 생산할 수 있는 p 형, i 형, n 형의 다결정 실리콘층이 순서대로 적층된 p-i-n 다이오드의 구조일 수 있다. 여기서 i 형은 불순물이 도핑되지 않은 진성(intrinsic)을 의미한다. 또한, n 형 또는 p 형 도핑은 비정질 실리콘층 형성시에 불순물을 인시츄(in situ) 방식으로 도핑하는 것이 바람직하다. P 형 도핑시 불순물로서는 보론(B)을 n 형 도핑시 불순물로서는 인(P) 또는 비소(As)를 사용하는 것이 일반적이거나, 이에 한정되는 것은 아니며 공지된 기술을 제한 없이 사용할 수 있다.
- [61] 한편, 다결정 광전소자는 p, i, n 형 이외에도 p+, i, n+ 형, n, i, p 형(특히, n+, i, p+), p, n, n 형(특히, p+, p-, n+) 또는 n, n, p형(특히, n+, n-, p+)의 실리콘층으로 형성될 수 있다. 여기서, +와 -의 의미는 도핑 농도의 상대적인 차이를 나타내며 +가 -보다 고농도의 도핑 농도를 가짐을 의미한다. 예를 들어, n+가 n- 보다 하이 도핑되어 있음을 의미한다. + 또는 -의 표시가 없는 경우에는 도핑 농도의 특별한

제한이 없음을 의미한다. 또한, p와 n 형 사이에 위치하는 반도체층은 광 흡수층(예를 들면, i 형)의 기능을 한다.

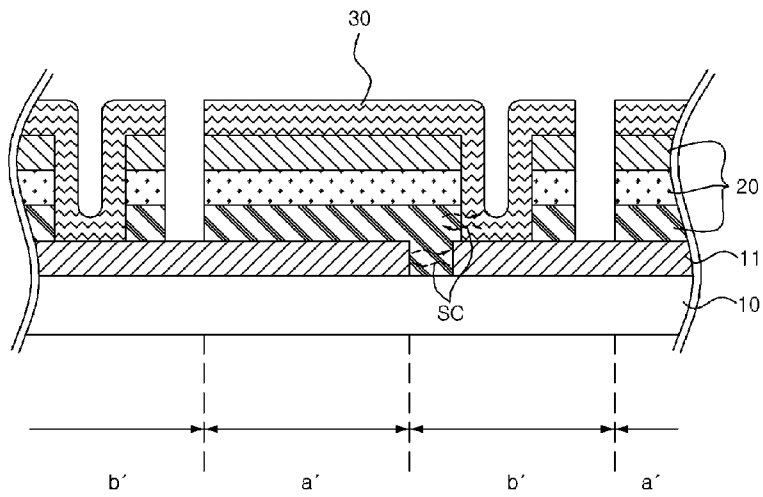
- [62] 또한, 도시되지는 않았지만 다결정 실리콘층(311, 312, 313)의 성질을 보다 향상시키기 위하여 결함 제거 공정을 추가로 진행할 수 있다. 본 발명에서는 다결정 실리콘층을 고온 열처리하거나 수소 플라즈마 처리하여 다결정 실리콘층 내에 존재하는 결함(예를 들어, 불순물 및 덩글링 본드 등)을 제거할 수 있다.
- [63] 한편, 도 6의 태양전지에 도 7의 광전소자부(300a)가 적용된다면, 본 발명에서는, 태양전지의 임의의 단위셀의 제1 다결정 실리콘층(311)과 하부전극(200a)이 연결되고, 하부전극(200a)은 하부연결전극(200b)과 연결되고, 하부연결전극(200b)은 상부전극(500)과 연결되고, 상부전극(500)은 상기 임의의 단위셀의 인접셀의 제3 다결정 실리콘층(313)과 연결되는 단위셀간의 전기적 연결 관계가 구현된다. 따라서, 광전소자부(300a)가 p, i, n 형 다결정 실리콘층이 적층된 구조를 갖는다면, 단위셀간에 p 형 다결정 실리콘층과 n 형 다결정 실리콘층이 전기적으로 직접 연결되는 직렬 연결 방식의 태양전지를 구현할 수 있게 된다.
- [64] 도 8은 본 발명의 일 실시예에 따른 다른 형태의 광전소자부의 상세한 구성을 나타내는 도면이다.
- [65] 도 8을 참조하면, 이상에서 설명된 제1, 제2, 제3 다결정 실리콘층(311, 312, 313)으로 구성된 다결정 광전소자(310) 상에 다른 광전소자가 더 형성될 수 있는데, 이러한 다른 광전소자는 비정질 실리콘층인 상부 제1, 제2, 제3 비정질 실리콘층(321, 322, 323)이 적층된 비정질 광전소자(320)일 수 있다. 이와 같이, 본 발명의 일 실시예에서는 광전소자(310, 320)가 탠덤 구조로 형성된 광전소자부(300a)를 구현할 수 있다. 한편, 이러한 탠덤 구조는 광전소자가 삼중 이상으로 적층된 다중 접합 구조를 포괄적으로 의미할 수 있다.
- [66] 한편, 도시되어 있지 않지만, 다결정 광전소자(310)와 비정질 광전소자(320) 사이에는 투명 전도체인 연결층(미도시)이 추가로 형성될 수 있다. 상기 연결층은 다결정 광전소자(310)와 비정질 광전소자(320) 사이에 옴릭 접촉(ohmic contact)이 이루어지게 하여, 그 결과 태양전지의 광전 변환 효율을 향상시키는 역할을 할 수 있다. 상기 연결층은 ZnO에 Al이 소량 첨가된 AZO(ZnO:Al)인 것이 바람직하나 반드시 이에 한정되지 않으며 통상적인 ITO, ZnO, IZO, FTO(SnO₂:F), BZO 등과 같은 투명 전도성 소재를 특별한 제한 없이 사용할 수 있다.
- [67] 본 발명은 상술한 바와 같이 바람직한 실시예를 들어 도시하고 설명하였으나, 상기 실시예에 한정되지 아니하며 본 발명의 정신을 벗어나지 않는 범위 내에서 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 다양한 변형과 변경이 가능하다. 그러한 변형예 및 변경예는 본 발명과 첨부된 특허청구범위의 범위 내에 속하는 것으로 보아야 한다.

청구범위

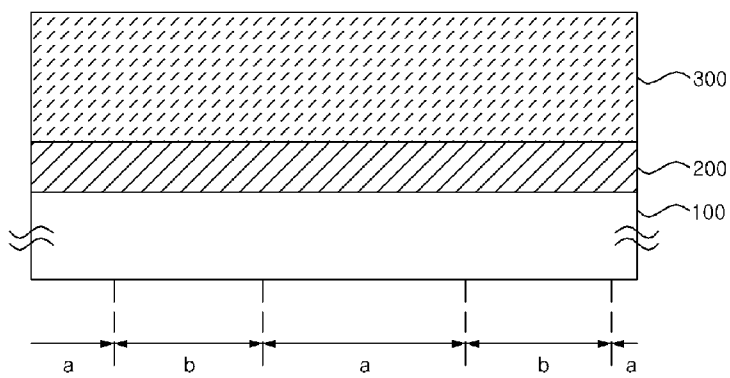
- [청구항 1] 다수개의 단위셀 영역과 상기 단위셀 영역 사이에 위치하는 다수개의 배선영역을 포함하는 기관;
 상기 기관 상의 상기 단위셀 영역 상에 형성되는 하부전극;
 상기 기관 상의 상기 배선영역 상에 형성되며 상기 하부전극의 일측과 동일층으로 연결되는 하부연결전극;
 상기 하부전극 상에 형성되며 비정질 광전소자 또는 다결정 광전소자 중 적어도 어느 하나를 포함하는 광전소자부;
 상기 광전소자부와 동일층으로 일정 간격을 두고 상기 하부연결전극의 가장자리부 상에 형성되는 더미광전소자;
 상기 광전소자부와 상기 더미광전소자 상에 형성되고 이웃하는 단위셀 영역의 하부전극과 연결된 하부연결전극의 측면과 전기적으로 접속되는 상부전극; 및
 상기 기관 상의 상기 배선영역 상에 위치하며 상기 하부전극 및 상기 광전소자부의 측면과 상기 상부전극 사이에 형성되는 측벽 절연층
 을 포함하는 것을 특징으로 하는 태양전지.
- [청구항 2] 제1항에 있어서,
 상기 하부전극과 상기 광전소자부는 일괄적으로 패터닝된 것을 특징으로 하는 태양전지.
- [청구항 3] 제1항에 있어서,
 상기 측벽 절연층은 실리콘 질화막(SiN_x) 또는 실리콘 산화막(SiO_x) 중 어느 하나이거나 이들의 적층막인 것을 특징으로 하는 태양전지.
- [청구항 4] 제1항에 있어서,
 상기 광전소자부는,
 상기 하부전극 상에 형성되는 제1 다결정 반도체층;
 상기 제1 다결정 반도체층 상에 형성되는 제2 다결정 반도체층; 및
 상기 제2 다결정 반도체층 상에 형성되는 제3 다결정 반도체층
 을 포함하는 것을 특징으로 하는 태양전지.
- [청구항 5] 제1항에 있어서,
 상기 광전소자부는,
 상기 하부전극 상에 형성되는 제1 다결정 반도체층;
 상기 제1 다결정 반도체층 상에 형성되는 제2 다결정 반도체층;
 상기 제2 다결정 반도체층 상에 형성되는 제3 다결정 반도체층;
 상기 제3 다결정 반도체층 상에 형성되는 제1 비정질 반도체층;
 상기 제1 비정질 반도체층 상에 형성되는 제2 비정질 반도체층; 및

- 상기 제2 비정질 반도체층 상에 형성되는 제3 비정질 반도체층을 포함하는 것을 특징으로 하는 태양전지.
- [청구항 6] 제4항 또는 제5항에 있어서,
상기 제1 다결정 반도체층, 상기 제2 다결정 반도체층 및 상기 제3 다결정 반도체층은 각각 p 형, i 형, n 형 다결정 반도체층이거나, 각각 n 형, i 형, p 형 다결정 반도체층인 것을 특징으로 하는 태양전지.
- [청구항 7] 제5항에 있어서,
상기 제1 비정질 반도체층, 상기 제2 비정질 반도체층 및 상기 제3 비정질 반도체층은 각각 p 형, i 형, n 형 비정질 반도체층이거나, 각각 n 형, i 형, p 형 비정질 반도체층인 것을 특징으로 하는 태양전지.
- [청구항 8] 제4항 또는 제5항에 있어서,
상기 다결정 반도체층은 SPC(Solid Phase Crystallization), ELA(Excimer Laser Annealing), SLS(Sequential Lateral Solidification), MIC(Metal Induced Crystallization), 및 MILC(Metal Induced Lateral Crystallization) 중 어느 하나의 방법으로 결정화된 것을 특징으로 하는 태양전지.
- [청구항 9] 다수개의 단위셀 영역과 상기 단위셀 영역 사이에 위치하는 다수개의 배선영역을 포함하는 기판을 제공하는 단계;
상기 기판 상의 전면에 하부전도층과 반도체층을 순차적으로 형성하는 단계;
상기 기판 상의 상기 배선영역 상의 상기 하부전도층과 상기 반도체층을 일괄적으로 제1 패터닝하는 단계;
상기 기판 상의 상기 배선영역 상에 상기 패터닝된 하부전도층과 상기 패터닝된 반도체층의 측면과 접하는 측벽 절연층을 형성하는 단계;
상기 기판 상의 전면에 상부전도층을 형성하는 단계; 및
상기 기판 상의 상기 배선영역 상의 상기 상부전도층과 상기 패터닝된 반도체층을 일괄적으로 제2 패터닝하는 단계를 포함하는 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 10] 제9항에 있어서,
상기 제1 및 상기 제2 패터닝은 레이저 스크라이빙(laser scribing)을 이용하여 수행되는 것을 특징으로 하는 태양전지의 제조방법.

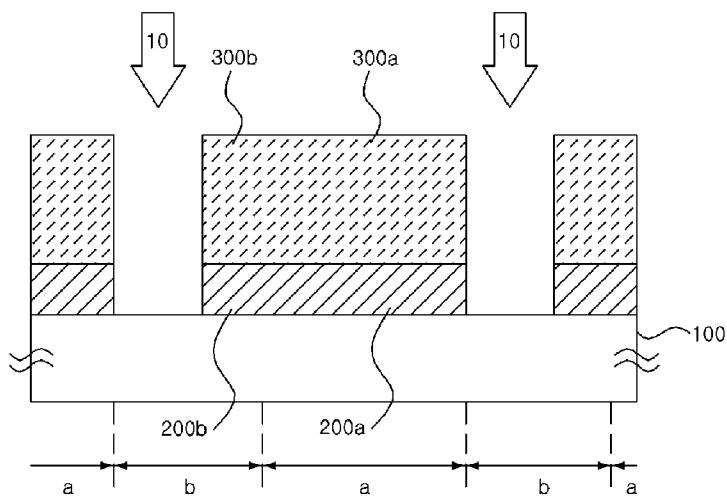
[Fig. 1]



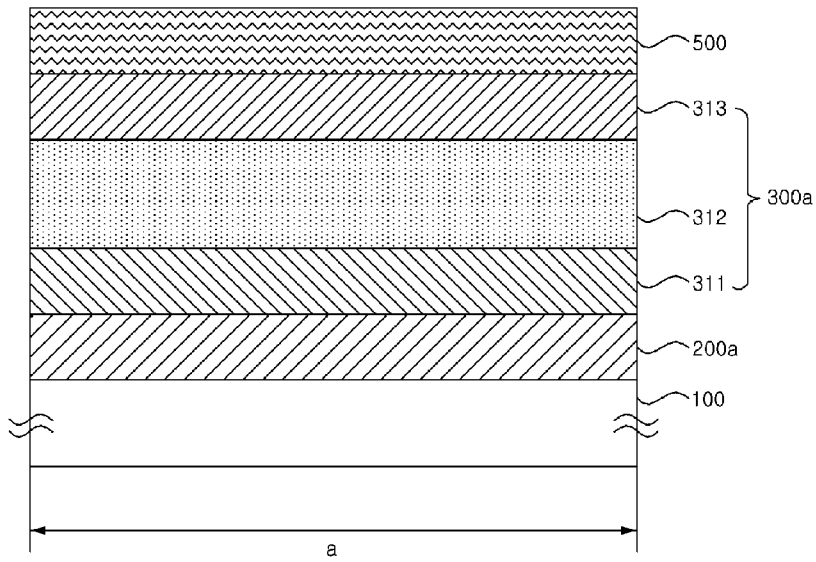
[Fig. 2]



[Fig. 3]



[Fig. 7]



[Fig. 8]

