

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2024年12月12日(12.12.2024)



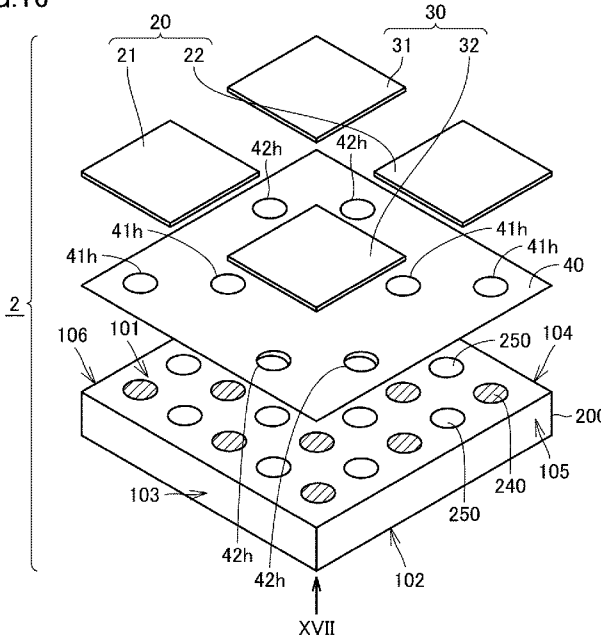
(10) 国際公開番号  
**WO 2024/252864 A1**

- (51) 国際特許分類:  
*H01G 4/30* (2006.01)
- (21) 国際出願番号: PCT/JP2024/017778
- (22) 国際出願日: 2024年5月14日(14.05.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2023-093700 2023年6月7日(07.06.2023) JP
- (71) 出願人: 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: 藤田 幸宏 (FUJITA, Yukihiro); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 日▲高▼青路 (HIDAKA, Seiji); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 弁理士法人深見特許事務所 (FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島三丁目2番4号 中之島フェスティバルタワー・ウエスト Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,

(54) Title: MULTILAYER CERAMIC CAPACITOR

(54) 発明の名称: 積層セラミックコンデンサ

FIG.16



(57) Abstract: An insulating layer (40) is provided on a first main surface (101), and has a plurality of openings (41h, 42h) formed therein. At least one first external electrode (20) and at least one second external electrode (30) are provided to be spaced apart from each other on the insulating layer (40). The at least one first external electrode (20) is provided so as to cover, among a plurality of first via conductors (240), corresponding first via conductors (240) and cover, among a plurality of second via conductors (250), at least one second via conductor (250). The at least one first external electrode (20) is



WO 2024/252864 A1

EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

electrically connected to corresponding first via conductors (240) through, among the plurality of openings (41h, 42h), corresponding openings (41h). The at least one second external electrode (30) is electrically connected to corresponding second via conductors (250) through, among the plurality of openings (41h, 42h), corresponding openings (42h).

(57) 要約: 絶縁層(40)は、第1主面(101)上に設けられ、複数の開口部(41h, 42h)が形成されている。少なくとも1つの第1外部電極(20)および少なくとも1つの第2外部電極(30)は、絶縁層(40)上において互いに間隔をあけて設けられている。少なくとも1つの第1外部電極(20)は、複数の第1ビア導体(240)のうちの対応する複数の第1ビア導体(240)、および、複数の第2ビア導体(250)うちの少なくとも1つの第2ビア導体(250)を覆うように設けられている。少なくとも1つの第1外部電極(20)は、複数の開口部(41h, 42h)のうちの対応する開口部(41h)を通じて対応する複数の第1ビア導体(240)と電氣的に接続されている。少なくとも1つの第2外部電極(30)は、複数の開口部(41h, 42h)のうちの対応する開口部(42h)を通じて対応する複数の第2ビア導体(250)と電氣的に接続されている。

## 明 細 書

発明の名称：積層セラミックコンデンサ

### 技術分野

[0001] 本発明は、積層セラミックコンデンサに関する。

### 背景技術

[0002] 配線基板内蔵用電子部品の構成を開示した先行技術文献として、特開 2009-295687号公報(特許文献1)がある。特許文献1に記載された配線基板内蔵用電子部品は、セラミック焼結体と、外部電極とを備える。セラミック焼結体は、主面および裏面を有する。外部電極は、セラミック焼結体の主面および裏面の少なくとも一方の上に配置され、メタライズ金属層の表面に銅めっき層を形成してなる。セラミック焼結体には、セラミック誘電体層を介して複数の内部電極が積層配置され、複数の内部電極に接続された複数のコンデンサ内ビア導体が設けられている。外部電極が、複数のコンデンサ内ビア導体における主面側および裏面側の少なくとも一方の端部に接続されている。複数のコンデンサ内ビア導体が全体としてアレイ状に配置されている。

### 先行技術文献

#### 特許文献

[0003] 特許文献1：特開2009-295687号公報

### 発明の概要

#### 発明が解決しようとする課題

[0004] 積層セラミックコンデンサには、ビア導体の配置の影響を抑制して外部電極の配置の自由度を確保することが求められる場合がある。

[0005] 本発明は上記の課題に鑑みてなされたものであって、外部電極の配置の自由度を確保することができる、積層セラミックコンデンサを提供することを目的とする。

#### 課題を解決するための手段

[0006] 本発明に基づく積層セラミックコンデンサは、コンデンサ本体と、複数の第1ビア導体と、複数の第2ビア導体と、絶縁層と、少なくとも1つの第1外部電極および少なくとも1つの第2外部電極とを備える。コンデンサ本体は、誘電体層を挟んで1層ずつ交互に積層方向に積層された複数の第1内部電極層および複数の第2内部電極層を含み、第1主面および第1主面とは上記積層方向の反対側に位置する第2主面を有する。複数の第1ビア導体は、コンデンサ本体の内部に設けられ、複数の第1内部電極層と電氣的に接続されている。複数の第2ビア導体は、コンデンサ本体の内部に設けられ、複数の第2内部電極層と電氣的に接続されている。絶縁層は、第1主面上に設けられ、複数の開口部が形成されている。少なくとも1つの第1外部電極および少なくとも1つの第2外部電極は、絶縁層上において互いに間隔をあけて設けられている。少なくとも1つの第1外部電極は、複数の第1ビア導体のうちの対応する複数の第1ビア導体、および、複数の第2ビア導体うちの少なくとも1つの第2ビア導体を覆うように設けられている。少なくとも1つの第1外部電極は、複数の開口部のうちの対応する開口部を通じて対応する複数の第1ビア導体と電氣的に接続されている。少なくとも1つの第2外部電極は、複数の開口部のうちの対応する開口部を通じて対応する複数の第2ビア導体と電氣的に接続されている。

### 発明の効果

[0007] 本発明によれば、ビア導体の配置の影響を抑制して外部電極の配置の自由度を確保することができる。

### 図面の簡単な説明

[0008] [図1]本発明の実施形態1に係る積層セラミックコンデンサを第1主面側から見た斜視図である。

[図2]図1の積層セラミックコンデンサをII方向から見た平面図である。

[図3]図2の積層セラミックコンデンサをIII-III線矢印方向から見た断面図である。

[図4]コンデンサ本体の平面図である。

[図5]図3の積層セラミックコンデンサをV-V線矢印方向から見た断面図である。

[図6]図3の積層セラミックコンデンサをV'-V'線矢印方向から見た断面図である。

[図7]本発明の実施形態1の第1変形例に係る積層セラミックコンデンサの平面図である。

[図8]図7の積層セラミックコンデンサを矢印V'''方向から見た側面図である。

[図9]図7の積層セラミックコンデンサを矢印IX方向から見た側面図である。

[図10]本発明の実施形態1の第2変形例に係る積層セラミックコンデンサを第2主面側から見た斜視図である。

[図11]図10の積層セラミックコンデンサをX-X'線矢印方向から見た断面図である。

[図12]本発明の実施形態1の第3変形例に係る積層セラミックコンデンサを第2主面側から見た斜視図である。

[図13]図12の積層セラミックコンデンサをX'''-X'''線矢印方向から見た断面図である。

[図14]図12の積層セラミックコンデンサをXV-XV線矢印方向から見た断面図である。

[図15]本発明の実施形態2に係る積層セラミックコンデンサを第1主面側から見た斜視図である。

[図16]本発明の実施形態2に係る積層セラミックコンデンサの構成を示す分解斜視図である。

[図17]図16の積層セラミックコンデンサをXV'''方向から見た斜視図である。

[図18]図17の積層セラミックコンデンサをXV'''-XV'''線矢印方向から見た断面図である。

[図19]図17の積層セラミックコンデンサをX-X'-X-X線矢印方向から見た断面図である。

[図20]図17の積層セラミックコンデンサをX-X'-X-X線矢印方向から見た断面図である。

### 発明を実施するための形態

[0009] 以下、本発明の各実施形態に係る積層セラミックコンデンサについて図を参照して説明する。以下の実施形態の説明においては、図中の同一または相当部分には同一符号を付して、その説明は繰り返さない。

[0010] (実施形態1)

図1は、本発明の実施形態1に係る積層セラミックコンデンサを第1主面側から見た斜視図である。図2は、図1の積層セラミックコンデンサをI-I方向から見た平面図である。図3は、図2の積層セラミックコンデンサをI-I'-I-I線矢印方向から見た断面図である。図4は、コンデンサ本体の平面図である。図5は、図3の積層セラミックコンデンサをV-V線矢印方向から見た断面図である。図6は、図3の積層セラミックコンデンサをV-I'-V-I線矢印方向から見た断面図である。

[0011] 図1～図6に示すように、本発明の実施形態1に係る積層セラミックコンデンサ1は、コンデンサ本体100と、複数の第1ビア導体140と、複数の第2ビア導体150と、少なくとも1つの第1外部電極20および少なくとも1つの第2外部電極30とを備える。

[0012] 図3に示すように、コンデンサ本体100は、誘電体層110を挟んで1層ずつ交互に積層方向に積層された複数の第1内部電極層120および複数の第2内部電極層130を含み、第1主面101および第1主面101とは上記積層方向の反対側に位置する第2主面102を有する。

[0013] 誘電体層110の材質は任意であり、たとえば、 $BaTiO_3$ 、 $CaTiO_3$ 、 $SrTiO_3$ 、 $SrZrO_3$ 、または、 $CaZrO_3$ などを主成分とするセラミック材料からなる。これらの主成分に、Mn化合物、Fe化合物、Cr化合物、Co化合物およびNi化合物からなる群から選ばれる、主成分よりも含

有量の少ない副成分が添加されていてもよい。

[0014] コンデンサ本体100の形状は任意である。本実施形態では、コンデンサ本体100は、全体として直方体の形状を有する。全体として直方体の形状とは、たとえば、直方体の角部および稜線部が丸みを帯びている形状のように、完全な直方体の形状ではないが、6つの表面を有し、全体として直方体ととらえることができる形状のことである。したがって、コンデンサ本体100は、第1主面101と、第2主面102と、第1側面103と、第2側面104と、第3側面105と、第4側面106とを備える。

[0015] コンデンサ本体100の第1側面103～第4側面106は、コンデンサ本体100の表面のうち、第1主面101および第2主面102以外の面である4つの側面を構成している。すなわち、コンデンサ本体100は、第1主面101と第2主面102とを繋ぐ4つの側面である第1側面103～第4側面106をさらに有する。第1側面103は、第2側面104と相對し、第3側面105は、第4側面106と相對している。本実施形態において、コンデンサ本体100の第1側面103～第4側面106は、第1主面101および第2主面102のそれぞれと直交しているが、直交していなくてもよい。

[0016] コンデンサ本体100の寸法は任意であるが、たとえば、第1主面101側から見て、矩形の縦方向の寸法を0.3mm以上3.0mm以下、横方向の寸法を0.3mm以上3.0mm以下、誘電体層110、第1内部電極層120および第2内部電極層130の積層方向における寸法を50 $\mu$ m以上200 $\mu$ m以下とすることができる。上記積層方向におけるコンデンサ本体100の寸法とは、コンデンサ本体100の厚みのことである。

[0017] 図3および図5に示すように、複数の第1内部電極層120の各々は、同一層内において互いに離間している複数の第1内部電極部で構成されている。本実施形態においては、複数の第1内部電極層120の各々は、同一層内において互いに離間している、第1内部電極部121および第1内部電極部122で構成されている。第1内部電極部121および第1内部電極部12

2は、線対称の形状を有している。ただし、第1内部電極部121および第1内部電極部122の形状は、線対称の形状に限られず、非対称の形状であってもよい。また、同一層内に配置される第1内部電極部の数は、2つに限られず、3つ以上でもよい。複数の第1内部電極層120の各々には、後述する複数の第2ビア導体150を挿通させるために、複数の第1貫通孔120hが形成されている。なお、複数の第1内部電極層120の各々は、同一層内において一体で構成されていてもよい。

[0018] 図3および図6に示すように、複数の第2内部電極層130の各々は、同一層内において一体で構成されている。第2内部電極層130は、第1内部電極層120と略同一の矩形状の外形を有している。複数の第2内部電極層130の各々には、後述する複数の第1ビア導体140を挿通させるために、複数の第2貫通孔130hが形成されている。

[0019] 第1内部電極層120および第2内部電極層130の材質は、任意であり、たとえば、Ni、Cu、Ag、Pd、Pt、Fe、Ti、Cr、Sn若しくはAuなどの金属、またはそれらの金属を含む合金などを主成分として含有している。第1内部電極層120および第2内部電極層130は、共材として、誘電体層110に含まれる誘電体セラミックと同じセラミック材料を含んでいてもよい。その場合、第1内部電極層120および第2内部電極層130に含まれる共材の割合は、たとえば、20vol%以下である。

[0020] 第1内部電極層120および第2内部電極層130の各々の厚さは任意であるが、たとえば、0.3 $\mu$ m以上1.0 $\mu$ m以下程度とすることができる。第1内部電極層120および第2内部電極層130の層数は任意であるが、両方を併せて、たとえば、10層以上150層以下程度とすることができる。

[0021] 積層セラミックコンデンサ1においては、第1内部電極層120と第2内部電極層130とが誘電体層110を介して対向することにより静電容量が形成される。複数の第1内部電極部が同一の第2内部電極層130と対向しつつ互いに間隔をあけて配置されていることにより、複数のコンデンサ機能

部が高密度に並設された容量密度の高い積層セラミックコンデンサを実現することができる。

[0022] 図3～図6に示すように、複数の第1ビア導体140は、コンデンサ本体100の内部に設けられ、複数の第1内部電極層120と電氣的に接続されている。複数の第1ビア導体140は、複数の第2内部電極層130の各々に形成されている第2貫通孔130hを挿通しており、複数の第2内部電極層130とは絶縁されている。本実施形態においては、複数の第1ビア導体140は、複数列に並んで配置されている。

[0023] 図3および図5に示すように、複数の第1内部電極部の各々は、複数の第1ビア導体140のうちの対応する複数の第1ビア導体140と電氣的に接続されている。本実施形態においては、第1内部電極部121は、1列に並んだ対応する3つの第1ビア導体140と電氣的に接続されている。第1内部電極部122は、1列に並んだ対応する他の3つの第1ビア導体140と電氣的に接続されている。

[0024] 複数の第1ビア導体140の各々は、コンデンサ本体100の第1主面101から第2主面102に向けて上記積層方向に延伸する態様でコンデンサ本体100の内部に設けられている。すなわち、複数の第1ビア導体140の各々は、コンデンサ本体100の第1主面101に露出しており、第2主面102には露出していない。これにより、第2主面102側に配置される電子部品と積層セラミックコンデンサ1との短絡が生ずることを抑制することができる。

[0025] 図3～図6に示すように、複数の第2ビア導体150は、コンデンサ本体100の内部に設けられ、複数の第2内部電極層130と電氣的に接続されている。複数の第2ビア導体150は、複数の第1内部電極層120の各々に形成されている第1貫通孔120hを挿通しており、複数の第1内部電極層120とは絶縁されている。本実施形態においては、複数の第2ビア導体150は、複数の第1ビア導体140が並んだ列同士の間で列状に並んで配置されている。第1ビア導体140と第2ビア導体150とは、行列状に並

んで配置されている。第2内部電極層130は、1列に並んだ3つの第2ビア導体150と電氣的に接続されている。

[0026] 複数の第2ビア導体150の各々は、コンデンサ本体100の第1主面101から第2主面102に向けて上記積層方向に延伸する態様でコンデンサ本体100の内部に設けられている。すなわち、複数の第2ビア導体150の各々は、コンデンサ本体100の第1主面101に露出しており、第2主面102には露出していない。

[0027] 複数の第1ビア導体140および複数の第2ビア導体150が上記のように交互に列状に配置されていることにより、第1ビア導体140および第2ビア導体150をそれぞれ流れる電流によって誘導される磁界が相互相殺されることにより、積層セラミックコンデンサ1の等価直列インダクタンス(ESL)を低くすることができる。

[0028] 第1ビア導体140および第2ビア導体150の形状は任意であり、たとえば、円柱状とすることができる。その場合の第1ビア導体140および第2ビア導体150の直径は、たとえば、30 $\mu\text{m}$ 以上150 $\mu\text{m}$ 以下程度である。また、隣り合う第1ビア導体140と第2ビア導体150との間の距離、より詳しくは、第1ビア導体140の中心と第2ビア導体150の中心との間の距離は、たとえば、50 $\mu\text{m}$ 以上500 $\mu\text{m}$ 以下程度である。

[0029] 第1ビア導体140および第2ビア導体150の材質は、任意であり、たとえば、Ni、Cu、Ag、Pd、Pt、Fe、Ti、Cr、Sn若しくはAuなどの金属、またはそれらの金属を含む合金などを用いることが可能である。

[0030] 図1～図3に示すように、複数の第1外部電極20および少なくとも1つの第2外部電極30は、第1主面101上において互いに間隔をあけて設けられている。本実施形態においては、第1外部電極20は、第1外部電極21および第1外部電極22で構成されている。ただし、第1外部電極20の数は、2つに限られず、1つ以上であればよい。本実施形態においては、第2外部電極30の数は、1つであるが、2つ以上でもよい。

- [0031] 複数の第1外部電極20の各々は、矩形状に延在している。ただし、複数の第1外部電極20の各々の形状は、矩形状に限られず、台形状、L字状、U字状、X字状またはT字状などでもよい。
- [0032] 少なくとも1つの第1外部電極20の各々は、複数の第1ビア導体140のうちの対応する複数の第1ビア導体140と電氣的に接続されている。本実施形態においては、第1外部電極21は、対応する3つの第1ビア導体140と電氣的に接続されている。第1外部電極22は、対応する他の3つの第1ビア導体140と電氣的に接続されている。ただし、第1外部電極20と第1ビア導体140との接続関係は、上記に限られず、各第1外部電極20に対して、対応する複数の第1ビア導体140が接続されていればよい。
- [0033] 少なくとも1つの第2外部電極30は、矩形状に延在している。ただし、第2外部電極30の形状は、矩形状に限られず、台形状、L字状、U字状、X字状またはT字状などでもよい。
- [0034] 少なくとも1つの第2外部電極30は、複数の第2ビア導体150のうちの対応する複数の第2ビア導体150と電氣的に接続されている。本実施形態においては、1つの第2外部電極30は、3つの第2ビア導体150の全てと電氣的に接続されている。ただし、第2外部電極30と第2ビア導体150との接続関係は、上記に限られず、各第2外部電極30に対して、対応する複数の第2ビア導体150が接続されていればよい。
- [0035] 第1外部電極20および第2外部電極30の材質は任意である。本実施形態においては、第1外部電極20および第2外部電極30は、回転めっき法によるめっき処理で形成されるめっき電極である。めっき電極を構成する材料として、Cu、NiおよびSnなどが挙げられる。めっき電極は、単層で構成されていてもよいし、複数層で構成されていてもよい。
- [0036] 本発明の実施形態1に係る積層セラミックコンデンサ1は、複数の第1内部電極層120の各々は、同一層内において互いに離間している第1内部電極部121および第1内部電極部122で構成されている。複数の第2内部電極層130の各々は、同一層内において一体で構成されている。第1内部

電極部 1 2 1 および第 1 内部電極部 1 2 2 の各々は、複数の第 1 ビア導体 1 4 0 のうちの対応する複数の第 1 ビア導体 1 4 0 と電氣的に接続されている。第 1 外部電極 2 1 および第 1 外部電極 2 2 の各々は、第 1 内部電極部 1 2 1 および第 1 内部電極部 1 2 2 のうちの対応する第 1 内部電極部と電氣的に接続されている複数の第 1 ビア導体 1 4 0 と電氣的に接続されている。少なくとも 1 つの第 2 外部電極 3 0 は、複数の第 2 ビア導体 1 5 0 のうちの対応する複数の第 2 ビア導体 1 5 0 と電氣的に接続されている。

[0037] これにより、第 2 外部電極 3 0 を接地しつつ第 1 外部電極 2 1 および第 1 外部電極 2 2 の各々を電位の異なる電源に接続することによって、誘電体層 1 1 0 を挟んで対向する第 1 内部電極部 1 2 1 と第 2 内部電極層 1 3 0 とからなるコンデンサ機能部と、誘電体層 1 1 0 を挟んで対向する第 1 内部電極部 1 2 2 と第 2 内部電極層 1 3 0 とからなる他のコンデンサ機能部とを、高密度に並設することができ、容量密度の高い積層セラミックコンデンサ 1 を実現することができる。

[0038] また、各第 1 外部電極 2 0 が複数の第 1 ビア導体 1 4 0 と電氣的に接続され、各第 2 外部電極 3 0 が複数の第 2 ビア導体 1 5 0 と電氣的に接続されていることにより、第 1 ビア導体 1 4 0 および第 2 ビア導体 1 5 0 の各々と IC などの接続端子を 1 対 1 で接続する場合に比較して、第 1 外部電極 2 0 および第 2 外部電極 3 0 の各々と IC などの接続端子を容易に接続することができるとともに、最短距離で接続することができる。特に、IC などの接続端子同士のピッチが短い場合に、本発明が効果的である。

[0039] 本発明の実施形態 1 に係る積層セラミックコンデンサ 1 においては、複数の第 1 ビア導体 1 4 0 は、複数列に並んで配置されている。複数の第 2 ビア導体 1 5 0 は、複数の第 1 ビア導体 1 4 0 が並んだ列同士の間で列状に並んで配置されている、これにより、積層セラミックコンデンサ 1 の ESL を低くすることができる。

[0040] 本発明の実施形態 1 に係る積層セラミックコンデンサ 1 においては、第 1 外部電極 2 0 同士の間第 2 外部電極 3 0 が配置されていることにより、積

層セラミックコンデンサ1の向きによらず、第1外部電極20と第2外部電極30とを視覚的に容易に識別することができる。ここで、積層セラミックコンデンサ1の向きとは、たとえば、図2に示す状態を縦向き、図2の積層セラミックコンデンサ1を90°回転させた状態を横向きとした場合の、縦向きと横向きとを意味する。

[0041] 本発明の実施形態1に係る積層セラミックコンデンサ1において、後述する実施形態2の構成と組み合わせてもよい。具体的には、第1主面101上に、複数の開口部が形成された絶縁層40が設けられていてもよい。少なくとも1つの第1外部電極20および少なくとも1つの第2外部電極30は、絶縁層40上において互いに間隔をあけて設けられる。各第1外部電極20は、複数の第1ビア導体140のうちに対応する複数の第1ビア導体140、および、複数の第2ビア導体150のうち少なくとも1つの第2ビア導体150を覆うように設けられている。各第2外部電極30は、複数の第1ビア導体140のうち少なくとも1つの第1ビア導体140、および、複数の第2ビア導体150のうちに対応する複数の第2ビア導体150を覆うように設けられている。各第1外部電極20は、複数の開口部のうちに対応する開口部を通じて対応する複数の第1ビア導体140と電氣的に接続されている。各第2外部電極30は、複数の開口部のうちに対応する開口部を通じて対応する複数の第2ビア導体150と電氣的に接続されている。これにより、第1ビア導体140および第2ビア導体150の配置の影響を抑制して第1外部電極20および第2外部電極30の配置の自由度を確保することができる。

[0042] 以下、本発明の実施形態1に係る積層セラミックコンデンサの変形例について説明する。以下の変形例の説明においては、本発明の実施形態1に係る積層セラミックコンデンサと同様である構成については同じ符号を付してその説明を繰り返さない。以下の変形例についても、後述する実施形態2の構成と組み合わせてもよい。

[0043] 図7は、本発明の実施形態1の第1変形例に係る積層セラミックコンデン

サの平面図である。図8は、図7の積層セラミックコンデンサを矢印V | | | 方向から見た側面図である。図9は、図7の積層セラミックコンデンサを矢印 | X 方向から見た側面図である。

[0044] 図7～図9に示すように、本発明の実施形態1の第1変形例に係る積層セラミックコンデンサ1Aは、複数の第1外部電極20Aおよび少なくとも1つの第2外部電極30Aを備える。第1外部電極20Aは、第1外部電極21Aおよび第1外部電極22Aで構成されている。複数の第1外部電極20Aの各々は、第1主面101上から4つの側面のうちの少なくとも1つの側面上に延在している。少なくとも1つの第2外部電極30Aは、第1主面101上から4つの側面のうちの少なくとも1つの側面上に延在している。

[0045] 本変形例においては、第1外部電極21Aは、第1主面101上から、第1側面103、第3側面105および第4側面106に亘って形成されている。第1外部電極21Aは、第1主面101と第1側面103との間の稜線部を覆っている。第1外部電極22Aは、第1主面101上から、第2側面104、第3側面105および第4側面106に亘って形成されている。第1外部電極22Aは、第1主面101と第2側面104との間の稜線部を覆っている。第2外部電極30Aは、第1主面101上から、第3側面105および第4側面106に亘って形成されている。

[0046] 本変形例においては、コンデンサ本体100の角部または稜線部を第1外部電極20Aおよび第2外部電極30Aで覆うことができるため、コンデンサ本体100の角部または稜線部の割れまたは欠けの発生を抑制することができる。また、コンデンサ本体100の側面に形成されている第1外部電極20Aおよび第2外部電極30Aの各々にプローブを接触させることにより、積層セラミックコンデンサ1Aの電気特性を測定することが可能となる。

[0047] 本変形例においては、第1外部電極20Aおよび第2外部電極30Aを、たとえば、スパッタ法、蒸着法、または、金属粉末若しくは金属粉ペーストを焼き付ける方法などにより形成してもよい。

[0048] 図10は、本発明の実施形態1の第2変形例に係る積層セラミックコンデ

ンサを第2主面側から見た斜視図である。図11は、図10の積層セラミックコンデンサをX1-X1線矢印方向から見た断面図である。

[0049] 図10および図11に示すように、本発明の実施形態1の第2変形例に係る積層セラミックコンデンサ1Bは、コンデンサ本体100Bの内部に設けられた、複数の第1ビア導体140Bおよび複数の第2ビア導体150Bを備える。第1ビア導体140Bと第2ビア導体150Bとは、行列状に並んで配置されている。

[0050] 複数の第1ビア導体140Bの各々は、コンデンサ本体100Bの第1主面101に露出するとともに第2主面102にも露出している。具体的には、複数の第1ビア導体140Bの各々は、コンデンサ本体100Bを上記積層方向に貫通するように設けられている。複数の第1ビア導体140Bの各々において、上記積層方向の一端は第1外部電極20と接続されており、他端は第2主面102から突出している。なお、複数の第1ビア導体140Bの各々の他端は、必ずしも第2主面102から突出していなくてもよく、第2主面102と面一に位置していてもよい。

[0051] 複数の第2ビア導体150Bの各々は、コンデンサ本体100Bの第1主面101に露出するとともに第2主面102にも露出している。具体的には、複数の第2ビア導体150Bの各々は、コンデンサ本体100Bを上記積層方向に貫通するように設けられている。複数の第2ビア導体150Bの各々において、上記積層方向の一端は第2外部電極30と接続されており、他端は第2主面102から突出している。なお、複数の第2ビア導体150Bの各々の他端は、必ずしも第2主面102から突出していなくてもよく、第2主面102と面一に位置していてもよい。

[0052] 上記のように、本変形例においては、複数の第1ビア導体140Bおよび複数の第2ビア導体150Bの各々は、第2主面102側に露出している。これにより、第1主面101側に接続された電子部品と、第2主面102側に接続された電子部品とを、積層セラミックコンデンサ1Bを介して電氣的に接続することが可能となる。

[0053] 図12は、本発明の実施形態1の第3変形例に係る積層セラミックコンデンサを第2主面側から見た斜視図である。図13は、図12の積層セラミックコンデンサをX111-X111線矢印方向から見た断面図である。図14は、図12の積層セラミックコンデンサをX1V-X1V線矢印方向から見た断面図である。

[0054] 図12～図14に示すように、本発明の実施形態1の第3変形例に係る積層セラミックコンデンサ1Cは、コンデンサ本体100Cの内部に設けられた、複数の第1ビア導体140Cおよび複数の第2ビア導体150Cを備える。第1ビア導体140Cと第2ビア導体150Cとは、列方向の位置が互いに異なるように配置されている。本変形例においても、第2変形例と同様に、複数の第1ビア導体140Cおよび複数の第2ビア導体150Cの各々は、第2主面102側に露出している。これにより、第1主面101側に接続された電子部品と、第2主面102側に接続された電子部品とを、積層セラミックコンデンサ1Cを介して電氣的に接続することが可能となる。

[0055] (実施形態2)

以下、本発明の実施形態2に係る積層セラミックコンデンサについて図を参照して説明する。本発明の実施形態2に係る積層セラミックコンデンサは、第1外部電極、第2外部電極、第1ビア導体および第2ビア導体の配置、並びに絶縁層をさらに備える点が主に、本発明の実施形態1に係る積層セラミックコンデンサと異なるため、本発明の実施形態1に係る積層セラミックコンデンサと同様である構成については同じ符号を付してその説明を繰り返さない。

[0056] 図15は、本発明の実施形態2に係る積層セラミックコンデンサを第1主面側から見た斜視図である。図16は、本発明の実施形態2に係る積層セラミックコンデンサの構成を示す分解斜視図である。図17は、図16の積層セラミックコンデンサをXV11方向から見た斜視図である。図18は、図17の積層セラミックコンデンサをXV111-XV111線矢印方向から見た断面図である。図19は、図17の積層セラミックコンデンサをX1X

—X | X線矢印方向から見た断面図である。図20は、図17の積層セラミックコンデンサをXX—XX線矢印方向から見た断面図である。

[0057] 図15～図20に示すように、本発明の実施形態2に係る積層セラミックコンデンサ2は、コンデンサ本体200と、複数の第1ビア導体240と、複数の第2ビア導体250と、複数の第1外部電極20および複数の第2外部電極30と、絶縁層40とを備える。

[0058] 図16～図20に示すように、本発明の実施形態2に係る積層セラミックコンデンサ2は、コンデンサ本体200の内部に設けられた、複数の第1ビア導体240および複数の第2ビア導体250を備える。複数の第1ビア導体240および複数の第2ビア導体250は、行方向および列方向の各々において交互に配置されている。

[0059] 複数の第1ビア導体240の各々は、コンデンサ本体200の第1主面101に露出するとともに第2主面102にも露出している。具体的には、複数の第1ビア導体240の各々は、コンデンサ本体200を上記積層方向に貫通するように設けられている。複数の第1ビア導体240の各々において、上記積層方向の一端は第1主面101と面一に位置しており、他端は第2主面102から突出している。なお、複数の第1ビア導体240の各々の他端は、必ずしも第2主面102から突出していなくてもよく、第2主面102と面一に位置していてもよい。

[0060] 複数の第2ビア導体250の各々は、コンデンサ本体200の第1主面101に露出するとともに第2主面102にも露出している。具体的には、複数の第2ビア導体250の各々は、コンデンサ本体200を上記積層方向に貫通するように設けられている。複数の第2ビア導体250の各々において、上記積層方向の一端は第1主面101と面一に位置しており、他端は第2主面102から突出している。なお、複数の第2ビア導体250の各々の他端は、必ずしも第2主面102から突出していなくてもよく、第2主面102と面一に位置していてもよい。

[0061] 絶縁層40は、第1主面101上に設けられている。絶縁層40は、第1

主面101を全体的に覆っている。絶縁層40は、第1主面101には、複数の第1開口部41hおよび複数の第2開口部42hが形成されている。

[0062] 絶縁層40は、セラミックにより形成することができる。絶縁層40が、セラミックにより形成される場合、絶縁層40を構成する材料として、 $Al_2O_3$ 、PZT、SiC、 $SiO_2$ 、およびMgOからなる群から選ばれる少なくとも1種類が用いられる。絶縁層40がセラミックにより形成される場合、積層セラミックコンデンサ2の応力に対する機械的強度を向上させることができる。また、絶縁層40がセラミックにより形成される場合、誘電体層110に含まれるセラミックの粒径と絶縁層40に含まれるセラミックの粒径とを比較したとき、絶縁層40に含まれるセラミックの粒径の方が小さいことが好ましい。

[0063] 絶縁層40をセラミックにより形成する場合、絶縁層40の形成方法としては、エアロゾルデポジション法(AD法)、コールドスプレー法などの溶射法、またはCVD(化学気相蒸着)などを用いてもよい。

[0064] また、絶縁層40が、樹脂により形成される場合、絶縁層40を構成する材料は、エポキシ樹脂、シリコン樹脂、フッ素樹脂、フェノール樹脂、ユリア樹脂、メラミン樹脂、不飽和ポリエステル樹脂、チタン酸バリウム、アルミナ、シリカ、イットリア、およびジルコニアからなる群から選ばれる少なくとも1種類を含み得る。この場合、絶縁層40を構成する材料として、ソルダーレジストとして用いられる金属酸化物を用いた熱硬化性エポキシ樹脂、シリコン樹脂、フッ素樹脂、フェノール樹脂、メラミン樹脂、チタン酸バリウム、アルミナ、またはシリカなどが好適に用いられる。

[0065] 絶縁層40が樹脂により形成される場合は、その形成する手段として、噴霧装置または浸漬装置などを用いることにより、絶縁層40を形成することができる。あるいは、絶縁層40をコンデンサ本体200の第1主面101に貼り付けて形成してもよいし、絶縁層40をスクリーン印刷法により形成してもよい。

[0066] 上記絶縁材料の物性に応じて、絶縁層40を熱硬化もしくは乾燥させるこ

とによって、絶縁層40が積層セラミックコンデンサ2の第1主面101に固着される。

[0067] 図15および図16に示すように、少なくとも1つの第1外部電極20および少なくとも1つの第2外部電極30は、絶縁層40上において互いに間隔をあけて設けられている。本実施形態においては、第1外部電極20は、第1外部電極21および第1外部電極22で構成されている。ただし、第1外部電極20の数は、2つに限られず、1つ以上であればよい。第1外部電極21および第1外部電極22は、矩形状の形状を有し、矩形状の第1主面101における対角線上に位置する角部の上方にそれぞれ位置している。本実施形態においては、第2外部電極30は、第2外部電極31および第2外部電極32で構成されている。ただし、第2外部電極30の数は、2つに限られず、1つ以上であればよい。第2外部電極31および第2外部電極32は、矩形状の形状を有し、矩形状の第1主面101における他の対角線上に位置する角部の上方にそれぞれ位置している。

[0068] 本実施形態においては、第1外部電極21および第1外部電極22の各々は、複数の第1ビア導体240のうちに対応する2つの第1ビア導体240、および、複数の第2ビア導体250のうちに対応する2つの第2ビア導体250を覆うように設けられている。ただし、第1外部電極21および第1外部電極22の各々が覆う対応する第1ビア導体240の数は、2つに限られず、3つ以上でもよい。第1外部電極21および第1外部電極22の各々が覆う第2ビア導体250の数は、2つに限られず、1つ以上であればよい。

[0069] 本実施形態においては、第2外部電極31および第2外部電極32の各々は、複数の第1ビア導体240のうちに対応する2つの第1ビア導体240、および、複数の第2ビア導体250のうちに対応する2つの第2ビア導体250を覆うように設けられている。ただし、第2外部電極31および第2外部電極32の各々が覆う第1ビア導体240の数は、2つに限られず、1つ以上であればよい。第2外部電極31および第2外部電極32の各々が覆う対応する第2ビア導体250の数は、2つに限られず、3つ以上でもよい。

- [0070] 第1外部電極21および第1外部電極22の各々は、複数の開口部のうちの対応する2つの第1開口部41hを通じて対応する2つの第1ビア導体240と電氣的に接続されている。具体的には、第1外部電極21および第1外部電極22の各々の一部は、第1開口部41h内に設けられて、第1ビア導体240の上記積層方向の一端と接続されている。
- [0071] 図19および図20に示すように、第1外部電極21は、対応する第1内部電極部121と電氣的に接続されている2つの第1ビア導体240と電氣的に接続されている。同様に、第1外部電極22は、対応する第1内部電極部122と電氣的に接続されている2つの第1ビア導体240と電氣的に接続されている。ただし、第1外部電極20と第1ビア導体240との接続関係は、上記に限られず、各第1外部電極20に対して、対応する第1内部電極部と電氣的に接続されている複数の第1ビア導体240が接続されていればよい。
- [0072] 図15、図16、図19および図20に示すように、第2外部電極31および第2外部電極32の各々は、複数の開口部のうちの対応する2つの第2開口部42hを通じて対応する2つの第2ビア導体250と電氣的に接続されている。具体的には、第2外部電極31および第2外部電極32の各々の一部は、第2開口部42h内に設けられて、第2ビア導体250の上記積層方向の一端と接続されている。ただし、第2外部電極30と第2ビア導体250との接続関係は、上記に限られず、各第2外部電極30に対して、対応する複数の第2ビア導体250が接続されていればよい。
- [0073] 本発明の実施形態2に係る積層セラミックコンデンサ2においては、複数の第1ビア導体240および複数の第2ビア導体250は、行方向および列方向の各々において交互に配置されている。これにより、実施形態1に係る積層セラミックコンデンサ1より、積層セラミックコンデンサ2のESLをさらに低くすることができる。
- [0074] 本発明の実施形態2に係る積層セラミックコンデンサ2においては、複数の第1外部電極20は、複数の開口部のうちの対応する第1開口部41hを

通じて対応する複数の第1ビア導体240と電氣的に接続されている。少なくとも1つの第2外部電極30は、複数の開口部のうちの対応する第2開口部42hを通じて対応する複数の第2ビア導体250と電氣的に接続されている。これにより、第1ビア導体240および第2ビア導体250の配置の影響を抑制して第1外部電極20および第2外部電極30の配置の自由度を確保することができる。すなわち、第1ビア導体240および第2ビア導体250の配置を維持しつつ、第1外部電極20および第2外部電極30を任意の位置に配置しつつ、第1外部電極20と当該第1外部電極20に対応する第1ビア導体240とを電氣的に接続し、第2外部電極30と当該第2外部電極30に対応する第2ビア導体250とを電氣的に接続することができる。ひいては、汎用的なコンデンサ本体200を用いつつ、第1外部電極20および第2外部電極30の配置の自由度を確保することができる。

[0075] 本発明の実施形態2に係る積層セラミックコンデンサ2においては、複数の第1内部電極層120の各々は、同一層内において互いに離間している複数の第1内部電極部で構成されているが、これに限られず、複数の第1内部電極層120の各々は、同一層内において一体で構成されていてもよい。この場合、コンデンサ本体200には、コンデンサ機能部が1つのみ存在する。

[0076] (付記)

上述した例示的な実施形態は、以下の態様の具体例であることが当業者により理解される。

[0077] <1>

誘電体層を挟んで1層ずつ交互に積層方向に積層された複数の第1内部電極層および複数の第2内部電極層を含み、第1主面および該第1主面とは前記積層方向の反対側に位置する第2主面を有するコンデンサ本体と、

前記コンデンサ本体の内部に設けられ、前記複数の第1内部電極層と電氣的に接続された複数の第1ビア導体と、

前記コンデンサ本体の内部に設けられ、前記複数の第2内部電極層と電氣

的に接続された複数の第2ビア導体と、

前記第1主面上に設けられ、複数の開口部が形成された絶縁層と、

前記絶縁層上において互いに間隔をあけて設けられた、少なくとも1つの第1外部電極および少なくとも1つの第2外部電極とを備え、

前記少なくとも1つの第1外部電極は、前記複数の第1ビア導体のうちの対応する複数の第1ビア導体、および、前記複数の第2ビア導体うちの少なくとも1つの第2ビア導体を覆うように設けられており、

前記少なくとも1つの第1外部電極は、前記複数の開口部のうちの対応する開口部を通じて前記対応する複数の第1ビア導体と電氣的に接続されており、

前記少なくとも1つの第2外部電極は、前記複数の開口部のうちの対応する開口部を通じて対応する複数の第2ビア導体と電氣的に接続されている、積層セラミックコンデンサ。

[0078] <2>

前記少なくとも1つの第2外部電極は、前記複数の第1ビア導体のうちの少なくとも1つの第1ビア導体、および、前記複数の第2ビア導体うちの前記対応する複数の第2ビア導体を覆うように設けられている、<1>に記載の積層セラミックコンデンサ。

[0079] <3>

前記複数の第1内部電極層の各々は、同一層内において互いに離間している複数の第1内部電極部で構成されており、

前記複数の第2内部電極層の各々は、同一層内において一体で構成されており、

前記複数の第1内部電極部の各々は、前記複数の第1ビア導体のうちの対応する複数の第1ビア導体と電氣的に接続されており、

前記少なくとも1つの第1外部電極として、複数の第1外部電極を備え、

前記複数の第1外部電極の各々は、前記複数の第1内部電極部のうちの対応する第1内部電極部と電氣的に接続されている複数の第1ビア導体と電氣

的に接続されている、＜1＞または＜2＞に記載の積層セラミックコンデンサ。

[0080] ＜4＞

前記複数の第1ビア導体および前記複数の第2ビア導体の各々は、第2主面側に露出している、＜1＞から＜3＞のいずれか1つに記載の積層セラミックコンデンサ。

[0081] ＜5＞

前記複数の第1ビア導体は、複数列に並んで配置されており、  
前記複数の第2ビア導体は、前記複数の第1ビア導体が並んだ列同士の間で列状に並んで配置されている、＜1＞から＜4＞のいずれか1つに記載の積層セラミックコンデンサ。

[0082] ＜6＞

前記複数の第1ビア導体および前記複数の第2ビア導体は、行方向および列方向の各々において交互に配置されている、＜1＞から＜4＞のいずれか1つに記載の積層セラミックコンデンサ。

[0083] 上述した実施形態の説明において、組み合わせ可能な構成を相互に組み合わせてもよい。

[0084] 今回開示された実施形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

## 符号の説明

[0085] 1, 1A, 1B, 1C, 2 積層セラミックコンデンサ、20, 20A, 21, 21A, 22, 22A 第1外部電極、30, 30A, 31, 32 第2外部電極、40 絶縁層、41h 第1開口部、42h 第2開口部、100, 100B, 100C, 200 コンデンサ本体、101 第1主面、102 第2主面、103 第1側面、104 第2側面、105 第3側面、106 第4側面、110 誘電体層、120 第1内部電極層、1

20h 第1貫通孔、121, 122 第1内部電極部、130 第2内部電極層、130h 第2貫通孔、140, 140B, 140C, 240 第1ビア導体、150, 150B, 150C, 250 第2ビア導体。

## 請求の範囲

- [請求項1] 誘電体層を挟んで1層ずつ交互に積層方向に積層された複数の第1内部電極層および複数の第2内部電極層を含み、第1主面および該第1主面とは前記積層方向の反対側に位置する第2主面を有するコンデンサ本体と、
- 前記コンデンサ本体の内部に設けられ、前記複数の第1内部電極層と電氣的に接続された複数の第1ビア導体と、
- 前記コンデンサ本体の内部に設けられ、前記複数の第2内部電極層と電氣的に接続された複数の第2ビア導体と、
- 前記第1主面上に設けられ、複数の開口部が形成された絶縁層と、
- 前記絶縁層上において互いに間隔をあけて設けられた、少なくとも1つの第1外部電極および少なくとも1つの第2外部電極とを備え、
- 前記少なくとも1つの第1外部電極は、前記複数の第1ビア導体のうちの対応する複数の第1ビア導体、および、前記複数の第2ビア導体うちの少なくとも1つの第2ビア導体を覆うように設けられており、
- 前記少なくとも1つの第1外部電極は、前記複数の開口部のうちの対応する開口部を通じて前記対応する複数の第1ビア導体と電氣的に接続されており、
- 前記少なくとも1つの第2外部電極は、前記複数の開口部のうちの対応する開口部を通じて対応する複数の第2ビア導体と電氣的に接続されている、積層セラミックコンデンサ。
- [請求項2] 前記少なくとも1つの第2外部電極は、前記複数の第1ビア導体のうちの少なくとも1つの第1ビア導体、および、前記複数の第2ビア導体うちの前記対応する複数の第2ビア導体を覆うように設けられている、請求項1に記載の積層セラミックコンデンサ。
- [請求項3] 前記複数の第1内部電極層の各々は、同一層内において互いに離間している複数の第1内部電極部で構成されており、

前記複数の第2内部電極層の各々は、同一層内において一体で構成されており、

前記複数の第1内部電極部の各々は、前記複数の第1ビア導体のうちの対応する複数の第1ビア導体と電氣的に接続されており、

前記少なくとも1つの第1外部電極として、複数の第1外部電極を備え、

前記複数の第1外部電極の各々は、前記複数の第1内部電極部のうちの対応する第1内部電極部と電氣的に接続されている複数の第1ビア導体と電氣的に接続されている、請求項1または請求項2に記載の積層セラミックコンデンサ。

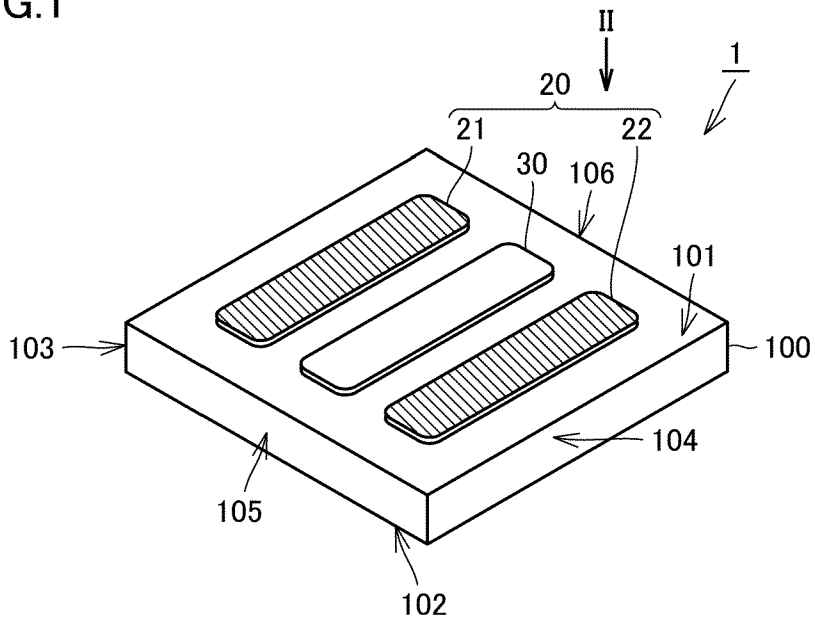
[請求項4] 前記複数の第1ビア導体および前記複数の第2ビア導体の各々は、第2主面側に露出している、請求項1から請求項3のいずれか1項に記載の積層セラミックコンデンサ。

[請求項5] 前記複数の第1ビア導体は、複数列に並んで配置されており、  
前記複数の第2ビア導体は、前記複数の第1ビア導体が並んだ列同士の間で列状に並んで配置されている、請求項1から請求項4のいずれか1項に記載の積層セラミックコンデンサ。

[請求項6] 前記複数の第1ビア導体および前記複数の第2ビア導体は、行方向および列方向の各々において交互に配置されている、請求項1から請求項4のいずれか1項に記載の積層セラミックコンデンサ。

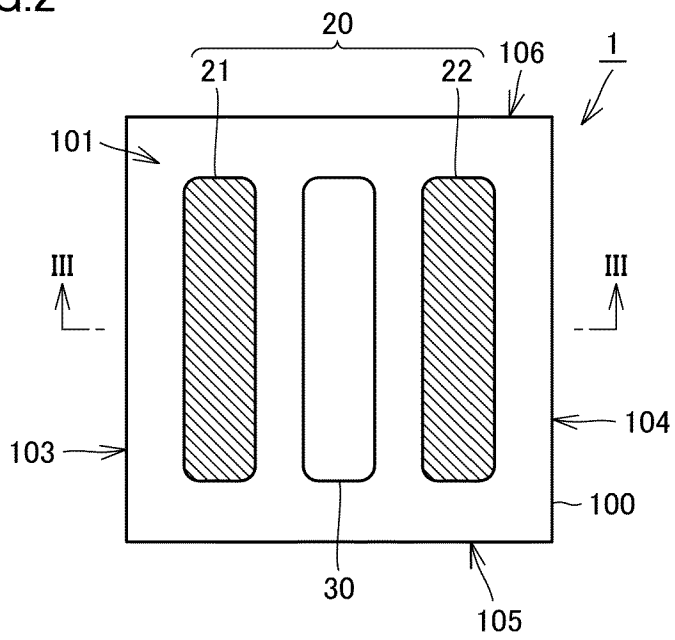
[図1]

FIG.1



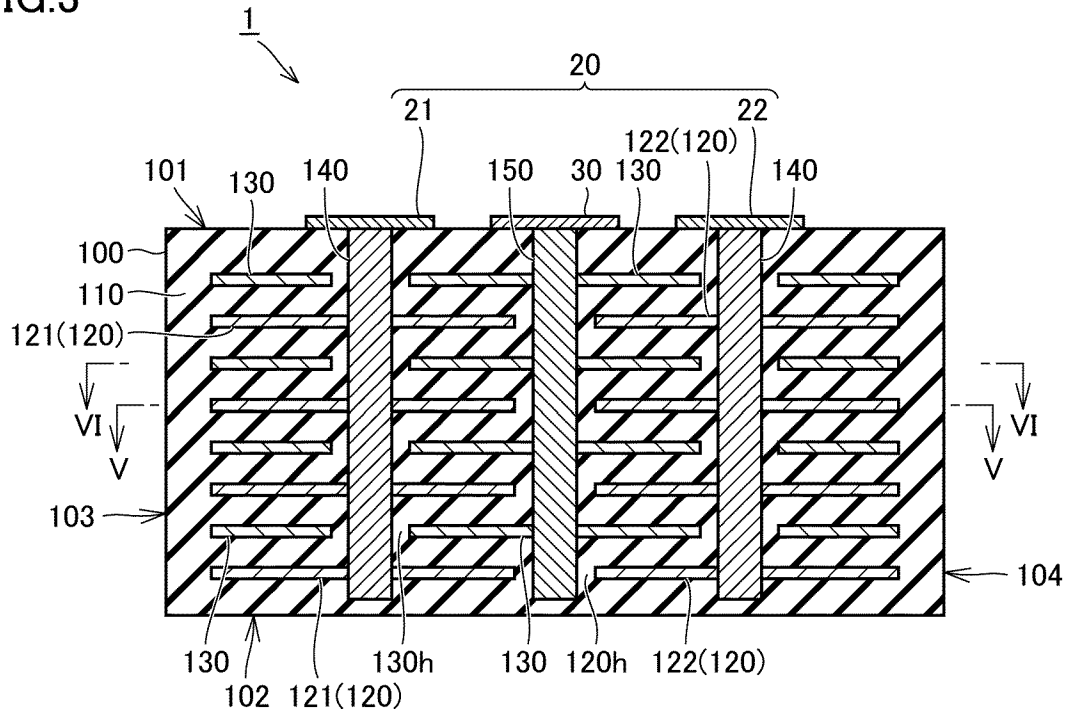
[図2]

FIG.2



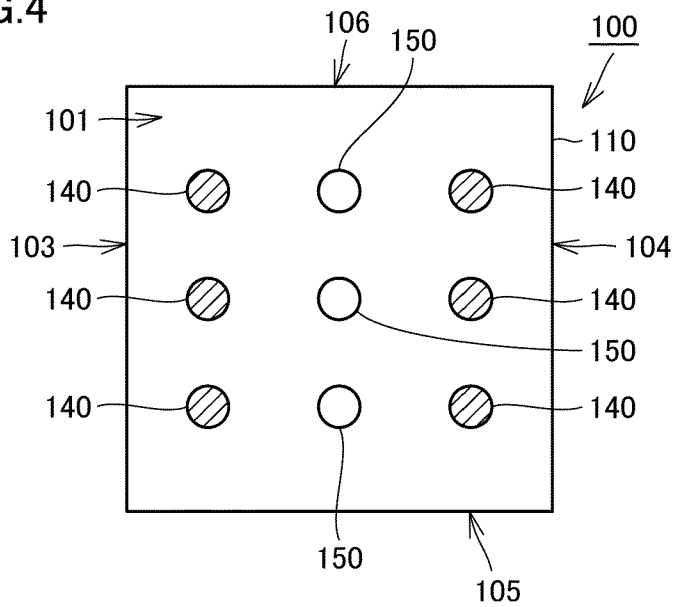
[図3]

FIG.3



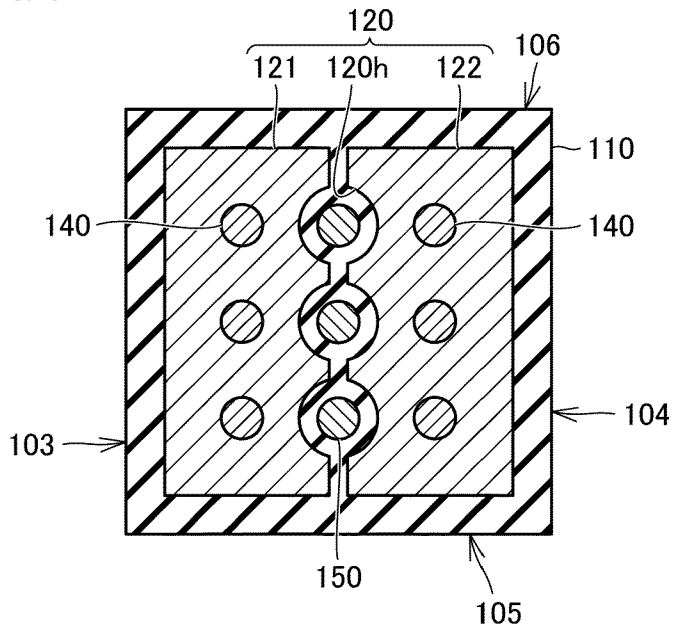
[図4]

FIG.4



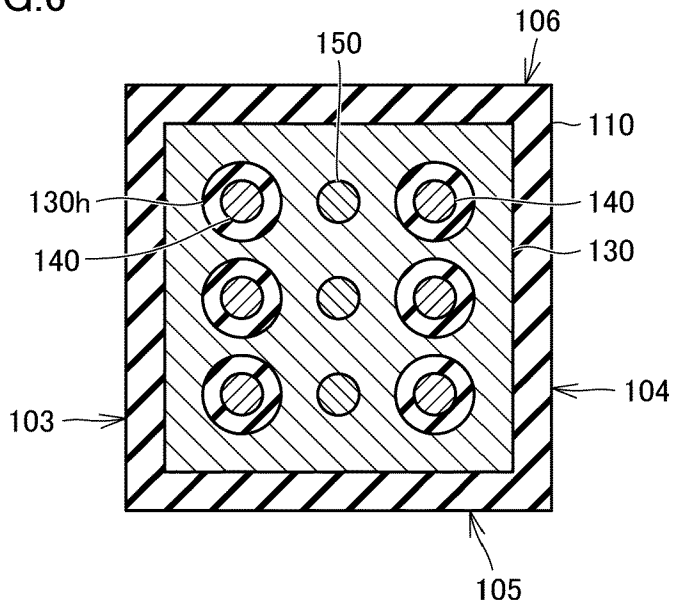
[図5]

FIG.5



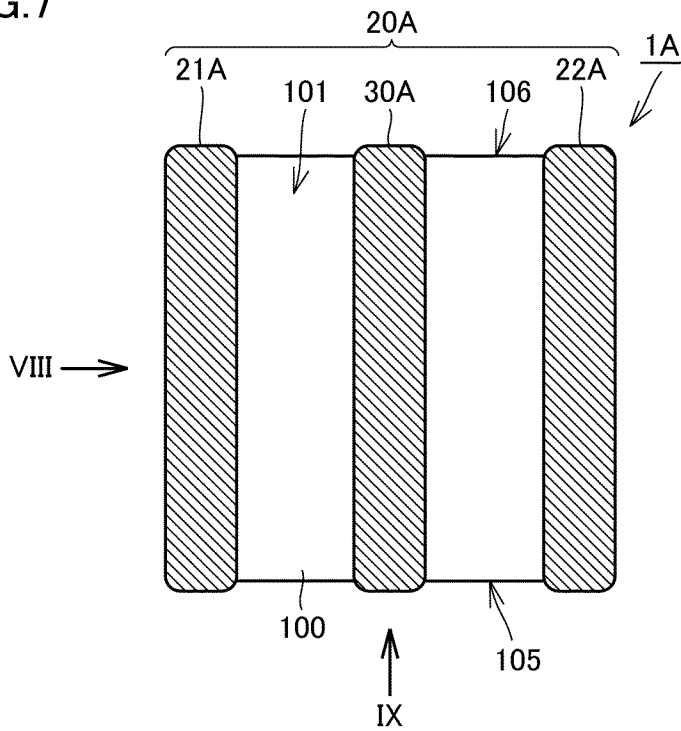
[図6]

FIG.6



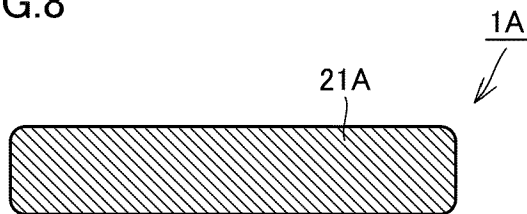
[図7]

FIG.7



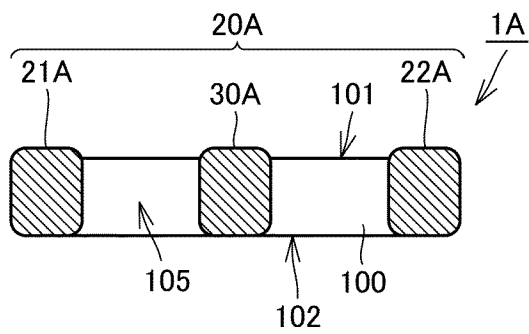
[図8]

FIG.8



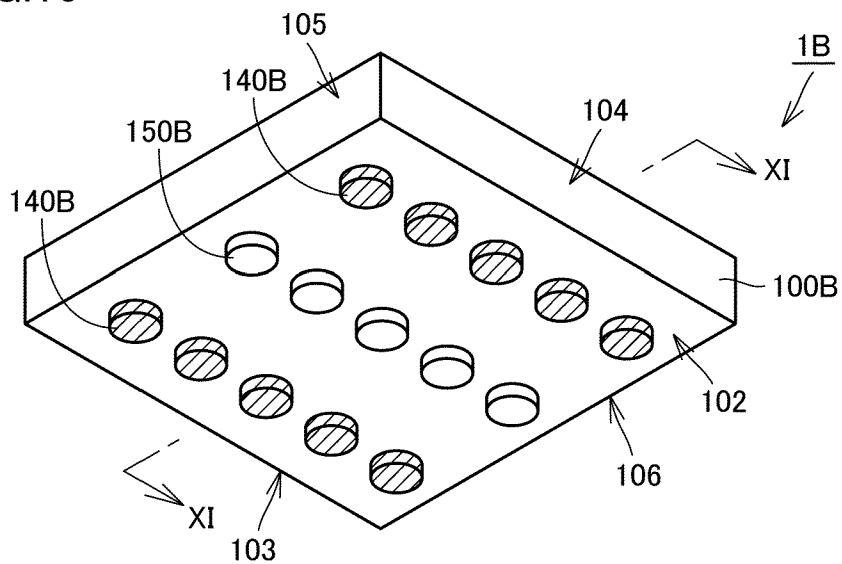
[図9]

FIG.9



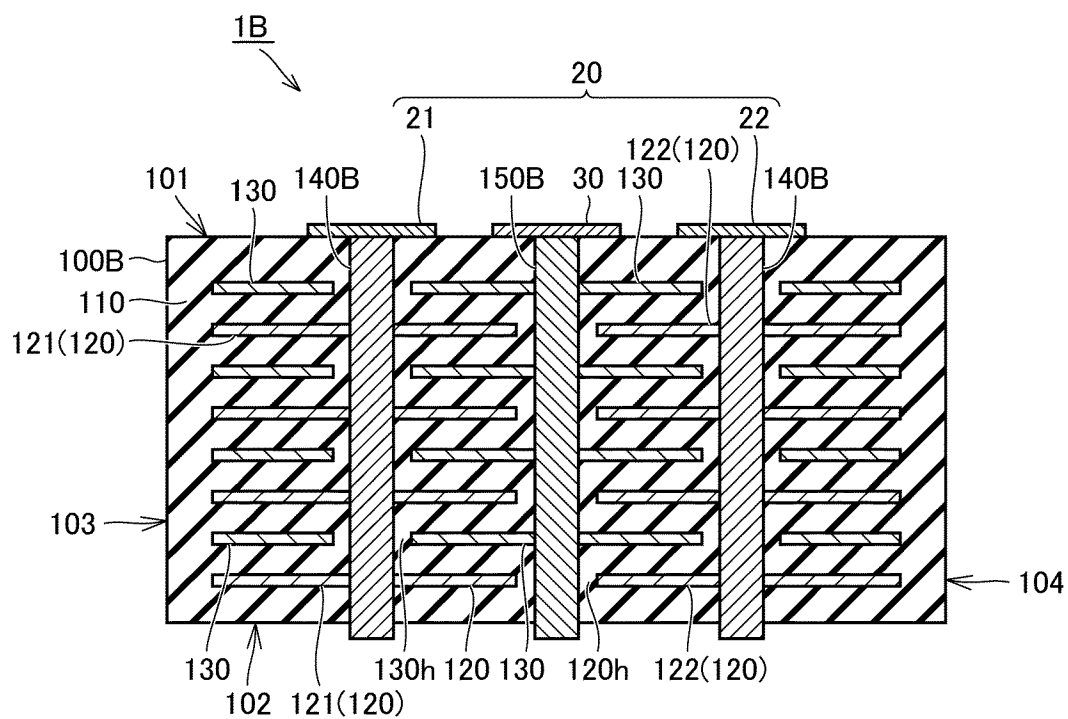
[図10]

FIG.10



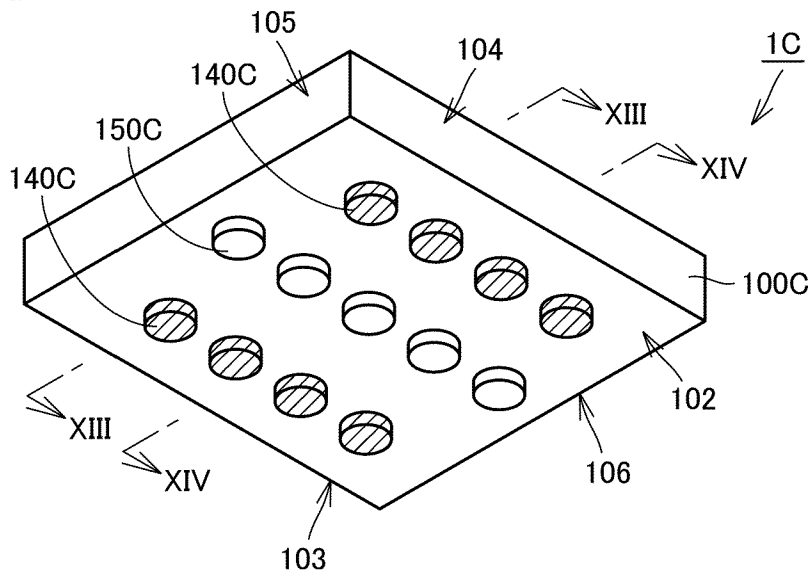
[図11]

FIG.11



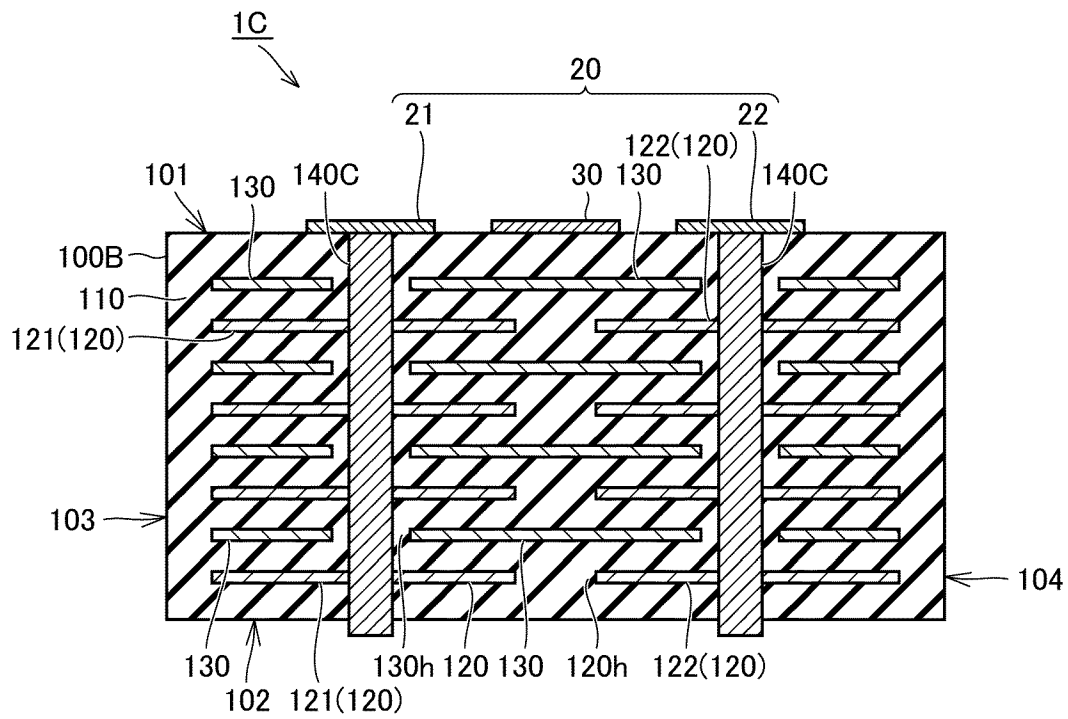
[FIG.12]

FIG.12



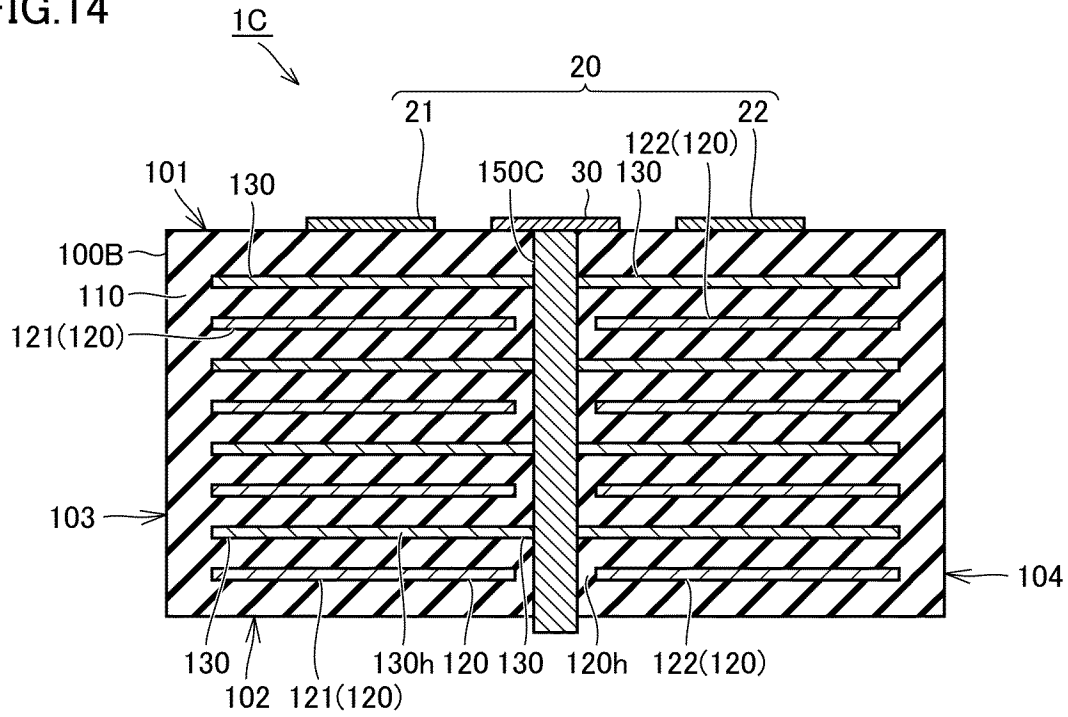
[FIG.13]

FIG.13



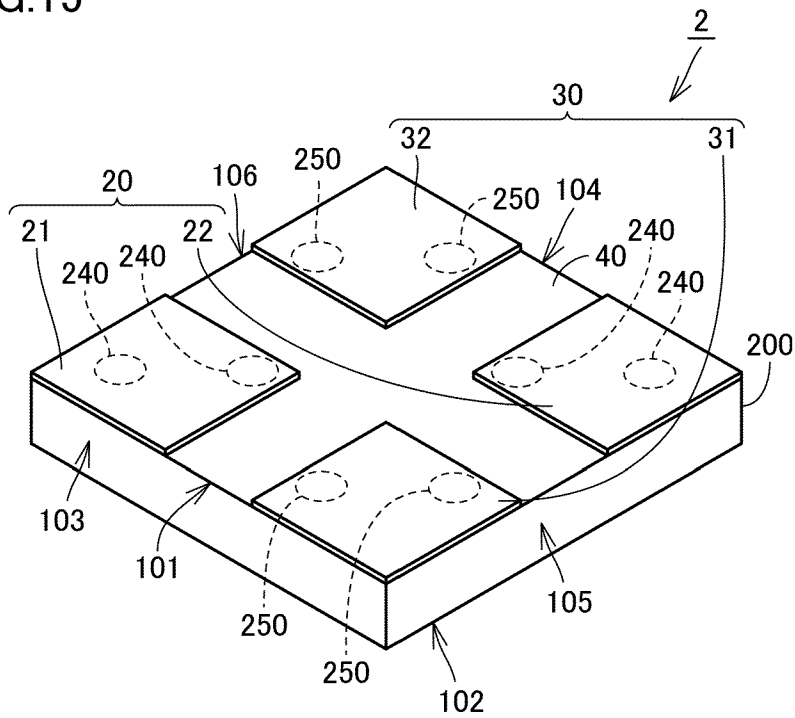
[図14]

FIG.14



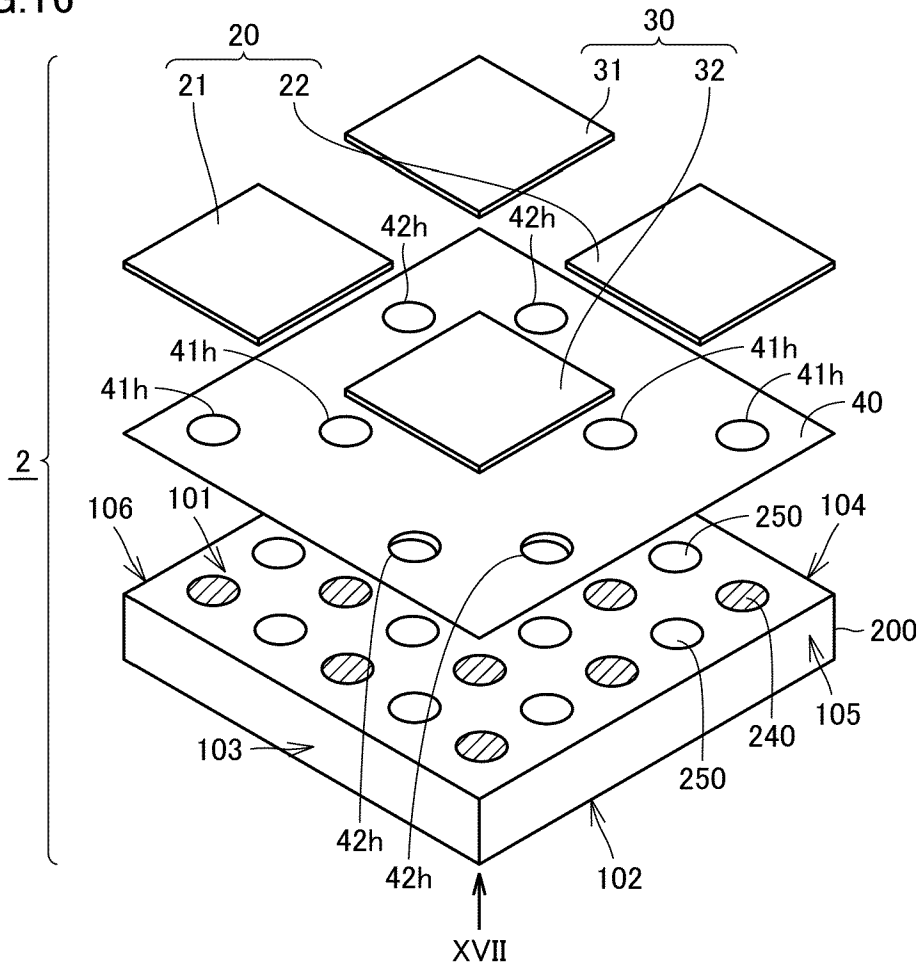
[図15]

FIG.15



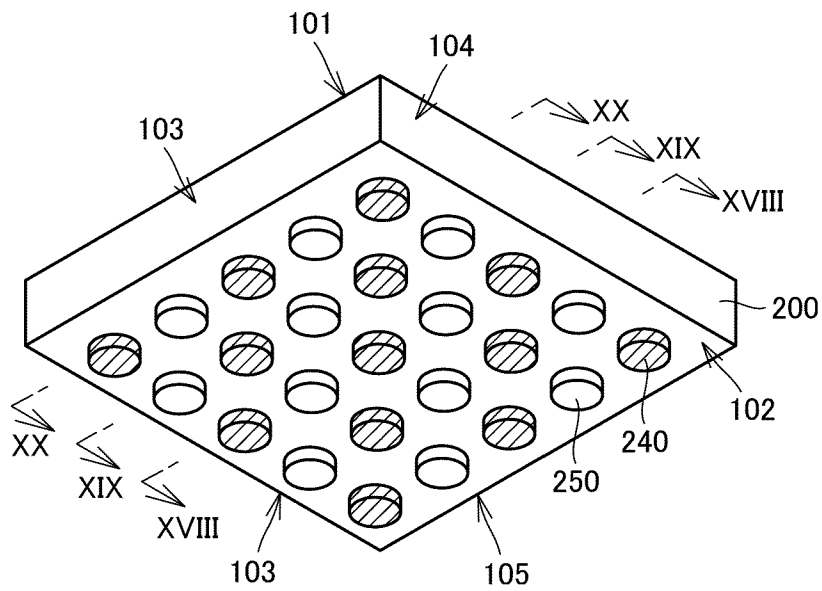
[図16]

FIG.16



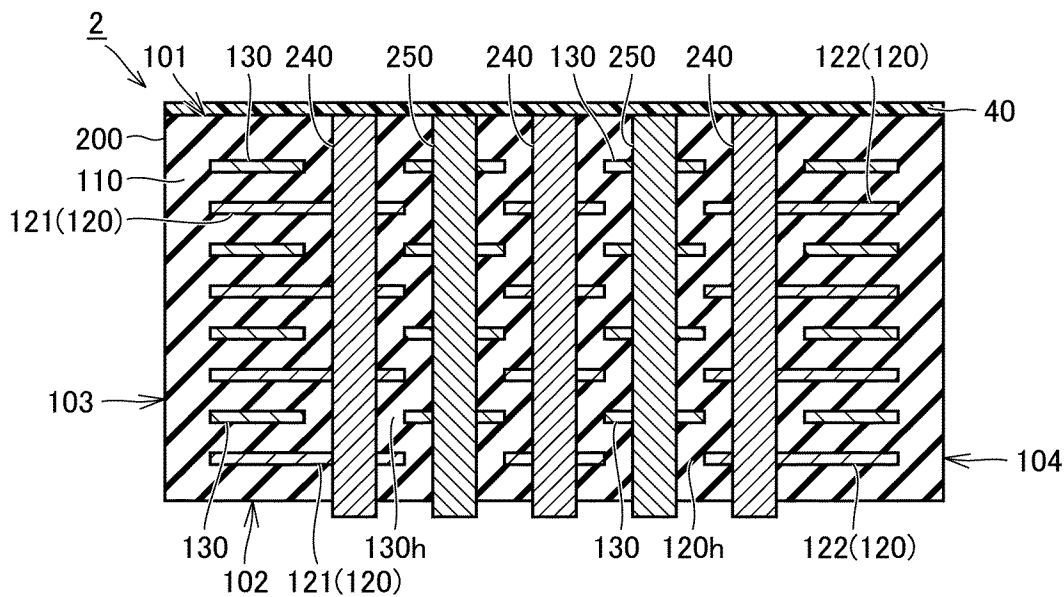
[図17]

FIG.17



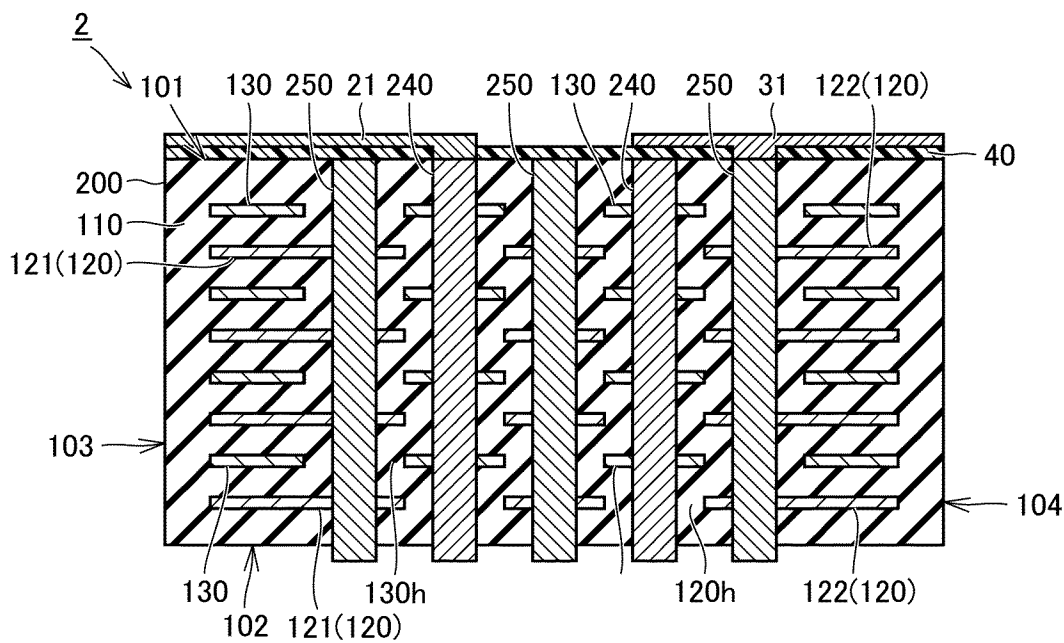
[図18]

FIG.18



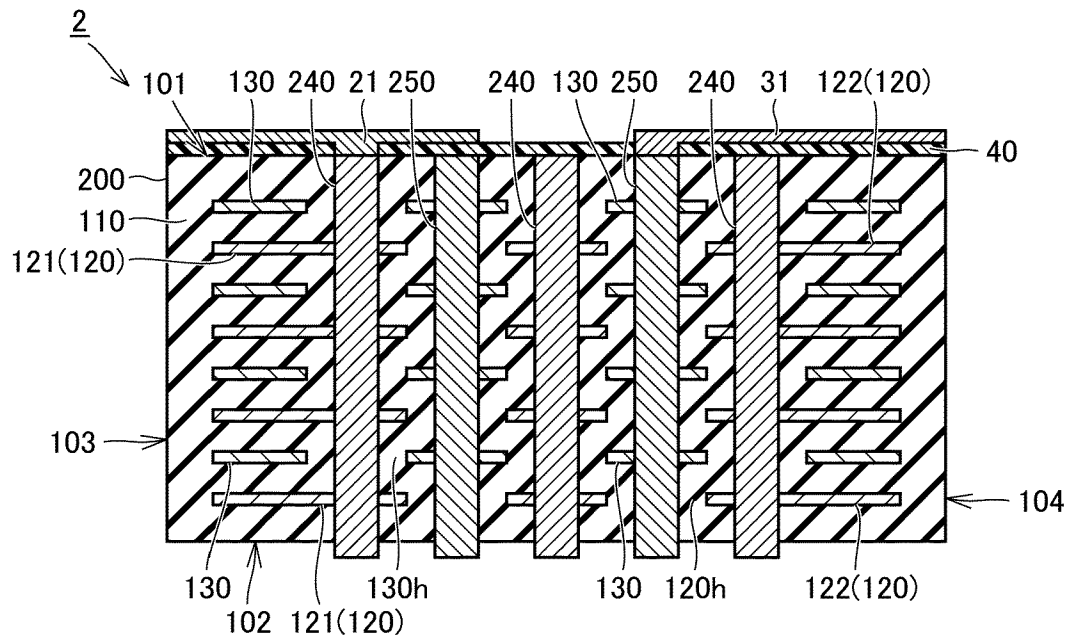
[図19]

FIG.19



[図20]

FIG.20



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/017778

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<i>H01G 4/30</i> (2006.01)i FI: H01G4/30 513; H01G4/30 201C; H01G4/30 201F		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H01G4/30		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-96262 A (NGK SPARK PLUG CO., LTD.) 12 April 2007 (2007-04-12) paragraphs [0038]-[0040], [0044], [0072], fig. 1-3, 15-16	1-6
A	JP 2009-147178 A (NGK SPARK PLUG CO., LTD.) 02 July 2009 (2009-07-02) paragraphs [0031]-[0035], fig. 1-3	1-6
A	JP 2019-91877 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 13 June 2019 (2019-06-13) paragraphs [0019]-[0058], fig. 1-3c, 12-14	1-6
A	JP 2007-96258 A (NGK SPARK PLUG CO., LTD.) 12 April 2007 (2007-04-12) paragraphs [0041]-[0051], fig. 1-4	1-6
A	JP 2004-134551 A (NGK SPARK PLUG CO., LTD.) 30 April 2004 (2004-04-30) paragraphs [0032]-[0042], fig. 1-3	1-6
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search <b>22 July 2024</b>		Date of mailing of the international search report <b>30 July 2024</b>
Name and mailing address of the ISA/JP <b>Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan</b>		Authorized officer  Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/JP2024/017778**

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2007-96262	A	12 April 2007	US 2007/0045814 A1 paragraphs [0063]-[0069], [0078], [0107]-[0108], fig. 1-3, 15-16	
JP	2009-147178	A	02 July 2009	(Family: none)	
JP	2019-91877	A	13 June 2019	US 2019/0148068 A1 paragraphs [0031]-[0070], fig. 1-3C, 12-14 KR 10-2019-0053692 A CN 109767916 A	
JP	2007-96258	A	12 April 2007	US 2007/0064375 A1 paragraphs [0114]-[0125], fig. 1-4 EP 1761119 A1 CN 1925721 A	
JP	2004-134551	A	30 April 2004	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01G 4/30(2006.01)i FI: H01G4/30 513; H01G4/30 201C; H01G4/30 201F		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01G4/30 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2024年 日本国実用新案登録公報 1996-2024年 日本国登録実用新案公報 1994-2024年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2007-96262 A（日本特殊陶業株式会社）12.04.2007（2007-04-12） 段落[0038]-[0040], [0044], [0072], 図1-3, 15-16	1-6
A	JP 2009-147178 A（日本特殊陶業株式会社）02.07.2009（2009-07-02） 段落[0031]-[0035], 図1-3	1-6
A	JP 2019-91877 A（サムソン エレクトローメカニクス カンパニーリミテッド。） 13.06.2019（2019-06-13） 段落[0019]-[0058], 図1-3c, 12-14	1-6
A	JP 2007-96258 A（日本特殊陶業株式会社）12.04.2007（2007-04-12） 段落[0041]-[0051], 図1-4	1-6
A	JP 2004-134551 A（日本特殊陶業株式会社）30.04.2004（2004-04-30） 段落[0032]-[0042], 図1-3	1-6
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	22.07.2024	国際調査報告の発送日
		30.07.2024
名称及びあて先	権限のある職員（特許庁審査官） 久保田 昌晴 5D 4230 電話番号 03-3581-1101 内線 3549	
	日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	

国際調査報告  
 パテントファミリーに関する情報

国際出願番号

PCT/JP2024/017778

引用文献	公表日	パテントファミリー文献	公表日
JP 2007-96262 A	12.04.2007	US 2007/0045814 A1 段落[0063]-[0069], [0078], [0107]-[0108], 図1-3, 15-16	
JP 2009-147178 A	02.07.2009	(ファミリーなし)	
JP 2019-91877 A	13.06.2019	US 2019/0148068 A1 段落[0031]-[0070], 図1-3C, 12-14 KR 10-2019-0053692 A CN 109767916 A	
JP 2007-96258 A	12.04.2007	US 2007/0064375 A1 段落[0114]-[0125], 図1-4 EP 1761119 A1 CN 1925721 A	
JP 2004-134551 A	30.04.2004	(ファミリーなし)	