



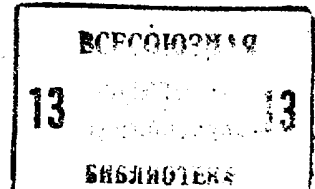
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1095427** **A**

3 (50) Н 04 L 1/00; 1/10

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3547067/18-09

(22) 31.01.83

(46) 30.05.84. Бюл. № 20

(72) С.В.Смирнов, И.В.Проного,
Е.П.Солдатенко и М.П.Смирнова

(53) 621.391.833.44(088.8)

(56) 1. Авторское свидетельство СССР
№ 425366, кл. Н 04 L 1/00, 1971.

2. Авторское свидетельство СССР
№ 629643, кл. Н 04 L 1/00, 1977 (прототип).

(54)(57) УСТРОЙСТВО ДЛЯ ЗАЩИТЫ ОТ ИМПУЛЬСНЫХ ПОМЕХ, содержащее двоичный счетчик, выход одного из разрядов которого подключен к первому входу первого элемента совпадения, выход которого является выходом устройства, а инверсный выход счетного триггера подключен к первому входу второго элемента совпадения, о т л и ч а ю щ е е с я тем, что, с целью повышения помехозащищенности путем подавления многократных импульсных помех, в него введены три дополнительных элемента совпадения и инвертор, при этом вход инвертора объединен с первым входом первого дополнительного элемента совпадения, выход которого подклю-

чен к входу "Установка 0" двоичного счетчика и второму входу первого элемента совпадения через второй дополнительный элемент совпадения, к другому входу которого подключен выход второго элемента совпадения, к другим входам которого подключены соответственно выход инвертора и выход третьего дополнительного элемента совпадения, к входам которого подключены соответственно инверсный выход счетного триггера, выход соответствующего разряда двоичного счетчика и тактовый вход двоичного счетчика, другие разряды которого подключены к соответствующим входам первого элемента совпадения, тактовый вход которого объединен с тактовым входом двоичного счетчика, а выход первого элемента совпадения подключен к соответствующему входу второго дополнительного элемента совпадения и к входу "Установка 0" счетного триггера, к тактовому входу которого подключен выход третьего дополнительного элемента совпадения, а прямой выход счетного триггера подключен к второму входу первого дополнительного элемента совпадения.

(19) **SU** (11) **1095427** **A**

Изобретение относится к радиотехнике и может быть использовано в приемных устройствах систем обмена информацией, подверженных воздействию импульсных помех.

Известно устройство для защиты от импульсных помех, содержащее последовательно соединенные первый элемент совпадения, первый вход которого соединен с входом устройства, а к второму входу подключен выход триггера, к счетному входу которого подключен выход элемента задержки через второй элемент совпадения, выход первого элемента совпадения подключен к второму входу второго элемента совпадения и к входу элемента задержки, выполненного в виде счетчика на двух триггерах, причем к дополнительному входу первого элемента совпадения подключен тактовый генератор, а к установочным входам триггеров элемента задержки подключен вход устройства, выходом которого является выход второго элемента совпадения [1].

Однако известное устройство не обеспечивает подавление помехи типа "Пропадание импульса" и имеет низкую помехозащищенность.

Наиболее близким к изобретению является устройство для защиты от импульсных помех, содержащее двоичный счетчик, выход одного из разрядов которого подключен к первому входу первого элемента совпадения, выход которого является выходом устройства, а инверсный выход счетного триггера подключен к первому входу второго элемента совпадения, выход первого элемента совпадения подключен к входу счетного триггера, вход сброса которого объединен с вторыми входами первого и второго элементов совпадения и с установочными входами триггеров элемента задержки и подключен к выходу элемента ИЛИ, входы которого объединены через блок задержки [2].

Недостатком данного устройства является низкая помехозащищенность из-за многократных импульсных помех.

Цель изобретения - повышение помехозащищенности путем подавления многократных импульсных помех.

Поставленная цель достигается тем, что в устройство для защиты от импульсных помех, содержащее двоичный счетчик, выход одного из разрядов которого подключен к первому входу первого элемента совпадения, вы-

ход которого является выходом устройства, а инверсный выход счетного триггера подключен к первому входу второго элемента совпадения, введены три дополнительных элемента совпадения и инвертор, при этом вход инвертора объединен с первым входом первого дополнительного элемента совпадения, выход которого подключен к входу "Установка 0" двоичного счетчика и к второму входу первого элемента совпадения через второй дополнительный элемент совпадения, к другому входу которого подключен выход второго элемента совпадения, к другим входам которого подключены соответственно выход инвертора и выход третьего дополнительного элемента совпадения, к входам которого подключены инверсный выход счетного триггера соответственно, выход соответствующего разряда двоичного счетчика и тактовый вход двоичного счетчика, другие разряды которого подключены к соответствующим входам первого элемента совпадения, тактовый вход которого объединен с тактовым входом двоичного счетчика, а выход первого элемента совпадения подключен к соответствующему входу второго дополнительного элемента совпадения и к входу "Установка 0" счетного триггера, к тактовому входу которого подключен выход третьего дополнительного элемента совпадения, а прямой выход счетного триггера подключен к второму входу первого дополнительного элемента совпадения.

На чертеже представлена электрическая схема предложенного устройства.

Устройство для защиты от импульсных помех содержит двоичный счетчик 1, счетный триггер 2, первый и второй элементы совпадения 3 и 4, первый, второй и третий дополнительные элементы совпадения 5-7 и инвертор 8.

Устройство для защиты от импульсных помех работает следующим образом.

Устройство низким потенциалом на управляющем входе и синхроимпульсами, поступающими на тактовый вход, устанавливается в исходное состояние, при котором двоичный счетчик 1 обнулен, а счетный триггер 2 находится в единичном состоянии, т.е. на всех выходах счетчика и на инверсном выходе счетного триггера 2 присутствует низкий потенциал, а на прямом выходе счетного триггера 2 - высокий потенциал, при этом на выходах первого и второго

элементов 3 и 4 и первого и третьего дополнительного элементов 5 и 7 совпадения присутствует низкий потенциал, а на выходе второго дополнительного элемента 6 совпадения присутствует низкий потенциал.

При появлении на управляющем входе высокого потенциала на выходе первого дополнительного элемента совпадения 5 появляется низкий потенциал, вызывающий появление на выходе второго дополнительного элемента 6 совпадения высокого потенциала, который разрешает поступление синхроимпульсов в двоичный счетчик 1. Тем самым осуществляется контроль по длительности поступившего на управляющих вход импульса. Если импульс оканчивается раньше, чем заполнится двоичный счетчик 1 и на тактовом входе синхронизации появляется стробирующий синхроимпульс, то на управляющем входе — импульс помехи. В этом случае двоичный счетчик 1 обнуляется, а на выходе первого элемента 3 совпадения, и следовательно на выходе устройства, сигнал не появляется. Т.е. помеха типа "Ложный импульс" подавляется устройством. Описанный процесс повторяется каждый раз после появления ложного импульса, что свидетельствует о том, что устройство подавляет многократную помеху типа "Ложный импульс".

Наличие импульса на установочном входе двоичного счетчика 1 в момент появления стробирующего импульса, что происходит после заполнения двоичного счетчика 1, свидетельствует о том, что на управляющем входе присутствует информационный сигнал. Поэтому стробирующий синхроимпульс инвертируется на выходе первого элемента 3 совпадения и поступает на выход устройства.

Одновременно низким потенциалом с выхода первого элемента 3 совпадения обнуляется счетный триггер 2. Высокий потенциал, устанавливающийся на инверсном выходе счетного триггера 2, разрешает в дальнейшем появление сигнала на выходе третьего дополнительного элемента совпадения, при совпадении во времени наличия определенной кодовой комбинации в двоичном счетчике 1 и синхроимпульса на тактовом входе. Низкий потенциал, устанавливающийся на прямом выходе счетного триггера 2, устанавливает

высокий потенциал на выходе первого дополнительного элемента 5 совпадения. На выходе второго элемента 4 совпадения присутствует высокий потенциал, триггерные связи между первым элементом 3 совпадения и вторым дополнительным элементом 6 совпадения обусловлены тем, что сигнал на выходе устройства точно равен по длительности стробирующему синхроимпульсу, независимо от потенциалов, действующих на входах второго элемента 4 совпадения и первого дополнительного элемента 5 совпадения. Задним фронтом стробирующего синхроимпульса двоичный счетчик 1 переполняется и на всех его выходах устанавливается низкий потенциал. В это же время на выходе второго дополнительного элемента 6 совпадения устанавливается низкий потенциал, запрещающий поступление синхроимпульсов в двоичный счетчик 1, если на управляющем входе еще присутствует высокий потенциал. Если на управляющем входе появляется низкий потенциал во время формирования импульса на выходе, то это не повлияет на длительность выходного импульса. После окончания выходного импульса, при наличии низкого потенциала на управляющем входе, на выходе второго дополнительного элемента 6 совпадения по прежнему присутствует высокий потенциал, удерживаемый низким потенциалом с выхода второго элемента 4 совпадения. Начинается процесс контроля по длительности паузы между импульсами. Двоичный счетчик 1 с нулевого состояния считает синхроимпульсы. Если пауза между импульсами на управляющем входе оканчивается раньше, чем в двоичном счетчике 1 зафиксирована определенная кодовая комбинация и появится синхроимпульс, т.е. происходит переключение третьего дополнительного элемента 7 совпадения, то это свидетельствует, что на управляющем входе помеха и двоичный счетчик 1 обнуляется. Это никак не влияет на выход устройства. Следовательно, помеха типа "Пропадание импульса" не проходит на выход устройства. При появлении паузы между импульсами на управляющем входе двоичный счетчик 1 осуществляет контроль ее по длительности и сбрасывается в нулевое состояние если определяется, что на управляющем входе присутствует помеха. Таким образом, устройство

осуществляет подавление многократной помехи типа "Пропадание импульса".

Если пауза между импульсами имеет достаточную длительность, чтобы в двоичном счетчике 1 была зафиксирована определенная кодовая комбинация, после чего на вход третьего дополнительного элемента совпадения 7 поступает синхроимпульс, то это значит, что на управляющем входе присутствует пауза между информационными сигналами. Поэтому третий дополнительный элемент 7 совпадения переключается. Низким потенциалом с его выхода на выходах второго элемента 4 совпадения и первого дополнительного элемента 5 совпадения устанавливается высокий потенциал, что приводит к появлению на выходе второго дополнительного элемента 6 совпадения низкого потенциала, обнуляющего двоичный счетчик 1. Обнуление двоичного счетчика 1 вызывает появление высокого потенциала на выходе третьего дополнительного элемента 7 совпадения. Счетный триггер 2 переключается в единичное состояние, и устройство возвращается в исходное состояние.

Таким образом, при поступлении информационного импульса на управляющий вход устройства, на выходе устройства формируется импульс, совпадающий по длительности и фазе с синхроимпульсом, действующим на тактовом входе устройства. Причем многократные импульсы помехи типа "Ложный импульс", "Пропадание импульса" не вызывают ложного срабатывания устройства, т.е. подавляются устройством.

В предлагаемом устройстве многократная помеха, типа "Ложный импульс" и "Пропадание импульса" не проходит на выход, т.е. многократная помеха подавляется предлагаемым устройством. Это обусловлено тем, что в предлагаемом устройстве осуществляется контроль по длительности независимо является ли сигнал на управляющем входе помехой типа "Ложный импульс" или информационным сигналом.

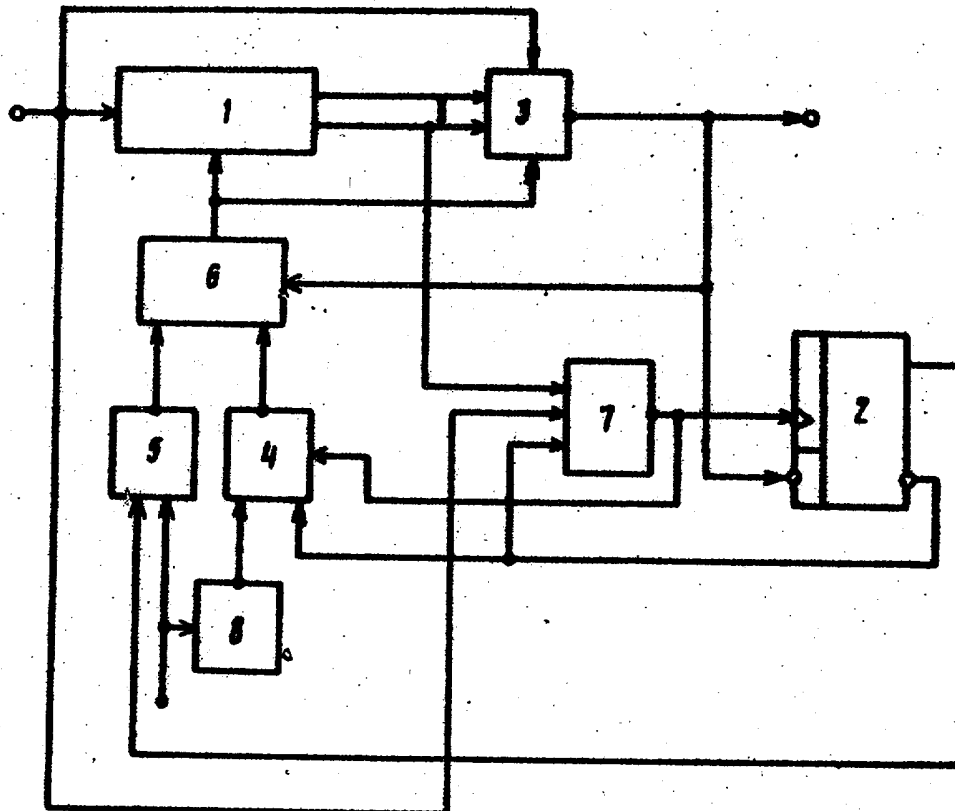
Только после определения, что сигнал на управляющем входе является информационным, происходит стробирование выходного импульса синхроимпульсом, т.е. выходной импульс совпадает по длительности и фазе с синхроимпульсом, после чего устройство переходит в режим контроля по длительности, независимо является ли сигнал на управ-

ляющем входе паузой между информационными сигналами или помехой типа "Пропадание импульса". В этом режиме независимо от результатов контроля исключается появление сигнала на выходе устройства. После определения, что сигнал на управляющем входе является паузой между информационными сигналами, устройство возвращается в режим контроля независимо является ли сигнал на управляющем входе информационным сигналом или помехой типа "Ложный импульс". Причем предлагаемое устройство обеспечивает подавление любого количества последовательных помех одного типа, так как устройство возвращается каждый раз в исходное состояние, если в результате контроля по длительности определено, что сигнал на управляющем входе является помехой.

В известном устройстве-прототипе многократные помехи типа "Ложный импульс" и "Пропадание импульса" проходят на выход устройства. Это объясняется тем, что блок задержки не подавляет помеху, а только сдвигает ее во времени. Поэтому на первый вход элемента ИЛИ помеха может поступить с выхода блока задержки в тот момент времени, когда на втором входе элемента ИЛИ присутствует аналогичная помеха, поступающая с управляющего входа устройства. Совпадение помех на входах элемента ИЛИ приводит к прохождению помехи на выход элемента ИЛИ. Если в рассмотренном случае на входах элемента ИЛИ присутствуют помехи типа "Ложный импульс", то они суммируются на выходе элемента ИЛИ, что при соответствующей длительности суммарной помехи на выходе элемента ИЛИ вызывает заполнение двоичного счетчика синхроимпульсами и формирование ложного сигнала на выходе устройства. Т.е. уже две помехи типа "Ложный импульс" вызывают ложное срабатывание устройства. Если на входах элемента ИЛИ действуют перекрывающиеся во времени помехи типа "Пропадание импульса", то на выходе элемента ИЛИ возникает помеха, немедленно сбрасывающая двоичный счетчик и счетный триггер в нулевое состояние, что приводит к повторному заполнению двоичного счетчика и формированию второго выходного импульса, который является ложным. Т.е. уже две помехи типа

"Пропадание импульса" вызывают ложное срабатывание известного устройства. При большем числе последовательных помех одного типа, действующих на управляющем входе, количество ложных срабатываний известного устройства

соответственно увеличивается. Таким образом, известное устройство не обеспечивает подавление многократных импульсных помех, т.е. имеет низкую помехозащищенность относительно предлагаемого устройства.



Составитель В.Евдокимова

Редактор Н.Воловик Техред И.Метелева

Корректор Г.Огар

Заказ 3635/43

Тираж 635

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д.4/5

Филиал ИПИ "Патент", г.Ужгород, ул.Проектная, 4