

FEDERÁLNÍ ÚŘAD  
PRO VYNÁLEZY

# POPIS VYNÁLEZU

## K AUTORSKÉMU OSVĚDČENÍ

(21) PV 3365-87.M  
(22) Přihlášeno 12 05 87

(40) Zveřejněno 14 03 90  
(45) Vydáno 09 09 91

271 684

(11)

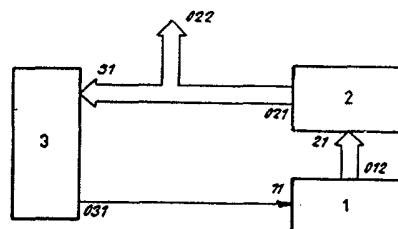
(13) B1

(51) Int. Cl.<sup>5</sup>  
H 03 K 17/94

(75) Autor vynálezu KREJČÍČEK JAROMÍR ing.,  
KOTOUL VLADIMÍR, BRNO

(54) Zapojení pro nastavení počátečního stavu  
sekvenčního obvodu

(57) Řešení se týká zapojení, které slouží k nastavení počátečního stavu sekvenčního obvodu nastavovacími signály. Přináší při jeho jednoduchém provedení úsporu jednoho až dvou vývodů, možnost opakovaného nastavení stavu při uklidnění stavu napájecího napětí. Přitom lze v zapojení použít již stávající paměti a řídicí jednotky. Jeho podstata spočívá v tom, že obsahuje skupinu adresových výstupů sekvenčního obvodu, které jsou připojeny na skupinu adresových vstupů paměťového členu. Jeho skupina datových výstupů je připojena na skupinu datových vstupů řídicí jednotky a tvoří současně skupinu datových výstupů zapojení. Nastavovací výstup řídicí jednotky je přitom připojen na nastavovací vstup sekvenčního obvodu.



OBR. 1

Vynález se týká zapojení pro nastavení počátečního stavu sekvenčního obvodu nastavovacími signály.

V zájmu miniaturizace a snížení ceny integrovaných obvodů je zapotřebí, aby byly zhotovovány s co možná nejmenším počtem vývodů. Za tím účelem se na každý vývod přivádí více signálů, jež se uvnitř integrovaného obvodu od sebe rozlišují například kódováním amplitudovou selekcí, šířkovou selekcí, časovou selekcí a podobně. Pro nastavování počátečního stavu integrovaného obvodu je zpravidla určen jeden samostatný vývod, na který se přivádějí z řídící jednotky nastavovací signály, případně další vývod, na který se přivádějí, rovněž z řídící jednotky, signály ke změně tohoto stavu. To tedy znamená jeden až dva vývody navíc, z nichž jeden vývod, tj. vývod pro nastavení počátečního stavu, má pouze jednorázové uplatnění. Pokud je k dispozici pouze tento vývod, není umožněno opakování nastavení při uklidněném stavu napájecího napětí.

Uvedené nevýhody odstraňuje zapojení pro nastavení počátečního stavu sekvenčního obvodu s adresovými výstupy připojenými k paměťovému členu nastavovacími signály podle vynálezu, jehož podstatou je, že skupina adresových výstupů sekvenčního obvodu je připojena na skupinu adresových vstupů paměťového členu, jehož skupina datových výstupů je připojena na skupinu datových vstupů řídící jednotky a tvoří současně skupinu datových výstupů zapojení, nastavovací výstup řídící jednotky je připojen na nastavovací vstup sekvenčního obvodu. Skupina datových výstupů paměťového členu je připojena na skupinu datových vstupů přes transformační člen, přičemž skupina řídících výstupů řídící jednotky je připojena na skupinu vstupů transformačního členu.

Výhodou tohoto zapojení pro nastavení počátečního stavu sekvenčního obvodu je jeho jednoduchost, úspora jednoho až dvou vývodů, možnost opakovaného nastavení stavu při uklidněném stavu napájecího napětí, přičemž v zapojení lze použít již stávající paměti a řídící jednotky.

Příklad zapojení podle vynálezu je znázorněn na výkresu, na němž obr. 1 značí blokové schéma zapojení, obr. 2 blokové schéma alternativního zapojení.

Skupina adresových výstupů 012 sekvenčního obvodu 1 - obr. 1 - je připojena na skupinu adresových vstupů 21 paměťového členu 2, jehož skupina datových výstupů 021 je připojena na skupinu datových vstupů 31 řídící jednotky 3 a tvoří současně skupinu datových výstupů 022 zapojení pro připojení na neznázorněné zařízení na zpracování informací. Nastavovací výstup 031 řídící jednotky 3 je připojen na nastavovací vstup 11 sekvenčního obvodu 1.

V zapojení podle obr. 2, jinak shodném se zapojením podle obr. 1, je mezi paměťový člen 2 a řídící jednotku 3 vložen transformační člen 4, takže skupina datových výstupů 021 paměťového členu 2 je připojena na skupinu datových vstupů 41 transformačního členu 4, jehož skupina datových výstupů 041 je připojena na skupinu datových vstupů 31 řídící jednotky 3 a skupina řídících výstupů 032 řídící jednotky 3 je připojena na skupinu vstupů 42 transformačního členu 4.

V obou případech se využívá řídící jednotky a paměťového členu 2, které již v neznázorněných zařízeních na zpracování informací jsou obsaženy.

Do jedné buňky paměťového členu 2 se předem запиše stavová informace, jež je přiřazena počátečnímu stavu sekvenčního obvodu 1 a jež se liší od informací, zapsaných v ostatních buňkách paměťového členu 2. Tyto další informace slouží běžně k provozu zařízení na zpracování informací. Při zapnutí napájecího napětí se sekvenční obvod 1 bude nacházet v nějakém náhodném stavu. Pokud tento náhodný stav bude odpovídat požadovanému počátečnímu stavu sekvenčního obvodu 1, nebude v zapojení již probíhat žádný nastavovací proces. Pokud náhodný stav bude jiný než požadovaný počáteční stav, pak se paměťový člen 2 čte, přečtená data se vedou na skupinu datových vstupů 31 řídící jednotky 3 a z řídící jednotky 3 se současně vysílají na nastavovací vstup 11 sekvenčního obvodu 1 nastavovací signály. Jakmile řídící jednotka 3 zjistí přečtení stavové informace, ukončí vysílání nastavovacích signálů.

Tím je sekvenční obvod 1 nastaven do požadovaného počátečního stavu. Poněvadž v řídící jednotce 3 je zakódováno, kolik stavů může sekvenční obvod 1 mít a v jakém pořadí, může se požadovaný počáteční stav sekvenčního obvodu 1 nastavit vysláním dalších nastavovacích signálů, jejichž počet je dán počtem stavů, o něž je požadovaný stav vzdálen od okamžitého stavu.

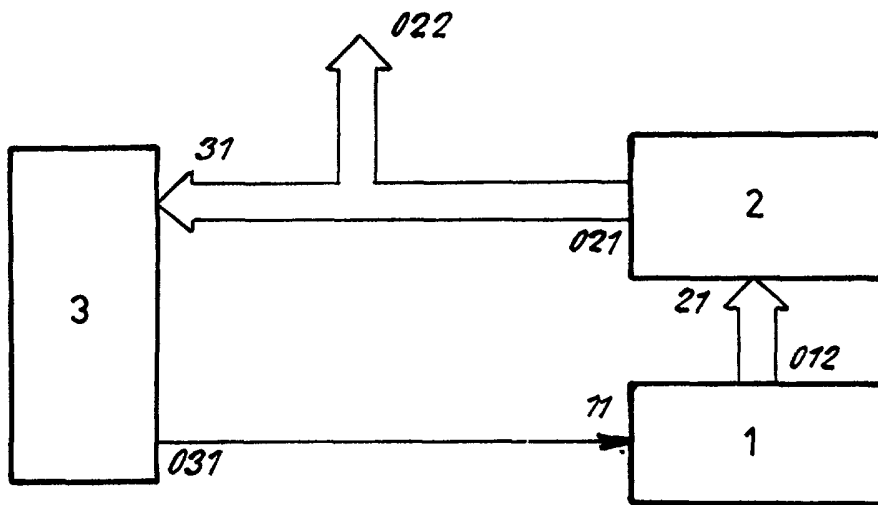
Pokud není v paměťovém členu 2 volná buňka pro stavovou informaci, vytvoří se unikátní kombinace informací několika za sebou následujících buněk, odlišná od kombinací stejného počtu za sebou následujících zbývajících buněk. Ke zjištění této kombinace, sloužící jako stavová informace, slouží transformační člen 4 - obr. 2, jehož signály po vyhodnocení této kombinace jsou z jeho skupiny výstupů 041 přiváděny na skupinu datových vstupů 31 řídící jednotky 3. Jinak je činnost tohoto zapojení stejná jako zapojení podle obr. 1.

Vynálezu lze využít v systémech bezkontaktních klávesnic opatřených zákaznickými integrovanými obvody.

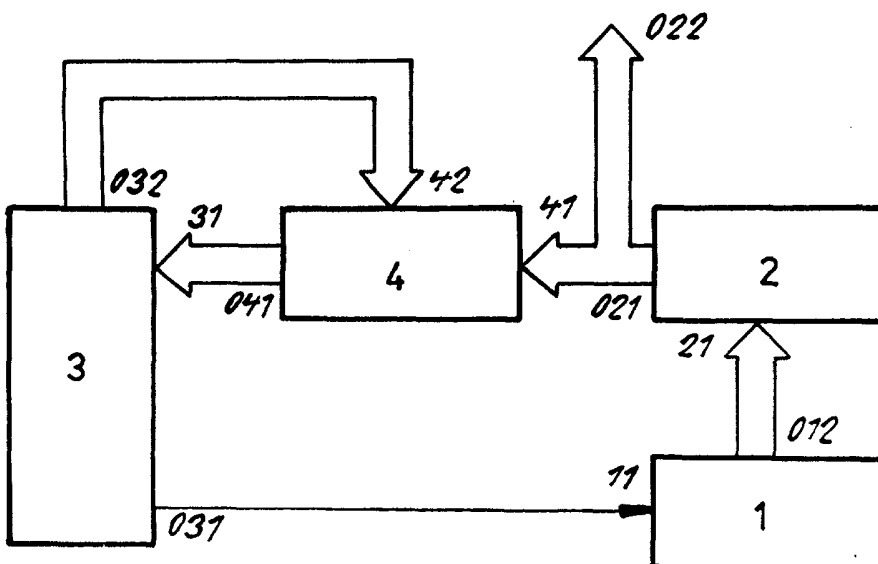
#### P R E D M Ě T V Y N Á L E Z U

1. Zapojení pro nastavení počátečního stavu sekvenčního obvodu, jehož adresové výstupy jsou připojeny k paměťovému členu, nastavovacími signály, vyznačené tím, že skupina adresových výstupů (012) sekvenčního obvodu (1) je připojena na skupinu adresových vstupů (21) paměťového členu (2), jehož skupina datových výstupů (021) je připojena na skupinu datových vstupů (31) řídící jednotky (3) a tvoří současně skupinu datových výstupů (022) zapojení, nastavovací výstup (031) řídící jednotky (3) je připojen na nastavovací vstup (11) sekvenčního obvodu (1).
2. Zapojení podle bodu 1, vyznačené tím, že skupina datových výstupů (021) paměťového členu (2) je připojena na skupinu datových vstupů (31) přes transformační člen (4), přičemž skupina řídících výstupů (032) řídící jednotky (3) je připojena na skupinu vstupů (42) transformačního členu (4).

1 výkres



OBR. 1



OBR. 2