

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-22751
(P2014-22751A)

(43) 公開日 平成26年2月3日(2014. 2. 3)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 21/8246 (2006. 01)	HO 1 L 27/10 4 4 7	4 M 1 1 9
HO 1 L 27/105 (2006. 01)	HO 1 L 29/82 Z	5 F 0 0 4
HO 1 L 29/82 (2006. 01)	HO 1 L 43/08 Z	5 F 0 9 2
HO 1 L 43/08 (2006. 01)	HO 1 L 43/12	
HO 1 L 43/12 (2006. 01)	HO 1 L 21/302 1 0 1	

審査請求 未請求 請求項の数 27 O L (全 26 頁) 最終頁に続く

(21) 出願番号 特願2013-150526 (P2013-150526)
 (22) 出願日 平成25年7月19日 (2013. 7. 19)
 (31) 優先権主張番号 13/553, 965
 (32) 優先日 平成24年7月20日 (2012. 7. 20)
 (33) 優先権主張国 米国 (US)

(71) 出願人 390019839
 三星電子株式会社
 Samsung Electronics
 Co., Ltd.
 大韓民国京畿道水原市靈通区三星路129
 129, Samsung-ro, Yeon
 gtong-gu, Suwon-si, G
 yeonggi-do, Republic
 of Korea
 (74) 代理人 100089037
 弁理士 渡邊 隆
 (74) 代理人 100110364
 弁理士 実広 信哉

最終頁に続く

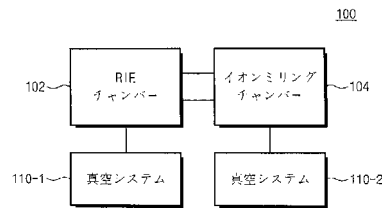
(54) 【発明の名称】 磁気接合、磁気メモリ、改善された特性を有する磁気接合を提供するための方法、及びシステム

(57) 【要約】

【課題】磁気接合、磁気メモリ、改善された特性を有する磁気接合を提供するための方法、及びシステムが提供される。

【解決手段】本発明による方法及び装置はR I Eチャンパー及びイオンミリングチャンパーを含む。複数のチャンパーは互いに連結され、磁気メモリが大気環境に露出されずにチャンパーの間を移動することができる。方法は磁気接合膜と磁気接合膜上にハードマスク膜を提供する。ハードマスクはR I Eを使用してハードマスク膜から形成される。磁気接合膜はR I Eエッチングの後、磁気メモリが大気環境に露出されずにイオンミリングされて各磁気接合の少なくとも一部を定義する。磁気接合が提供される。磁気接合は被固定膜、非磁性スペーサー膜及び自由膜を含む。自由膜は20nm以下の幅を有し、書込み電流が磁気接合を通じて流れる時、スイッチすることができる。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

基板上に多数の磁気接合を含む磁気メモリを製造するために使用される装置において、
反応性イオンエッチングチャンパーと、
イオンミリングチャンパーと、を含み、

前記反応性イオンエッチングチャンパー及び前記イオンミリングチャンパーが連結されることによって、前記磁気メモリが前記反応性イオンエッチングチャンパー及び前記イオンミリングチャンパーの間を大気環境に露出されずに移動することができる装置。

【請求項 2】

前記反応性イオンエッチングチャンパー及び前記イオンミリングチャンパーに連結されるインターロックチャンパーをさらに含み、

前記インターロックチャンパーは前記大気環境から孤立され、前記磁気メモリを前記反応性イオンエッチングチャンパーと前記イオンミリングチャンパーとの間で前記大気環境に露出されずに移動するように許容する請求項 1 に記載の装置。

【請求項 3】

少なくとも前記イオンミリングチャンパーに連結される蒸着チャンパーをさらに含み、
前記磁気メモリは前記イオンミリングチャンパーと前記蒸着チャンパーとの間を移動することができる請求項 2 に記載の装置。

【請求項 4】

前記蒸着チャンパーは前記反応性イオンエッチングチャンパーに連結され、前記磁気メモリは前記蒸着チャンパーと前記反応性イオンエッチングチャンパーとの間を、前記大気環境に露出されずに移動することができる請求項 3 に記載の装置。

【請求項 5】

磁気メモリでの使用のために基板上に少なくとも 1 つの磁気接合を提供する方法であって、前記磁気接合は書込み電流が前記磁気接合を通じて流れる時、多数の安定された磁気状態の間でスイッチすることができるように配置され、

前記少なくとも 1 つの磁気接合のための多数の磁気接合膜を提供することと、

前記多数の磁気接合膜上にハードマスク膜を提供することと、

反応性イオンエッチングを使用して前記ハードマスク膜からハードマスクを形成することと、

前記反応性イオンエッチングを遂行した後、前記磁気メモリを大気環境へ露出させずに前記多数の磁気接合膜をイオンミリングすることと、を含み、

前記多数の磁気接合膜をイオンミリングすることは前記少なくとも 1 つの磁気接合の各々の少なくとも一部を定義する方法。

【請求項 6】

前記多数の磁気接合膜のイオンミリングの後に、前記少なくとも 1 つの磁気接合上にキャッピング膜を提供することをさらに含み、

前記多数の磁気接合膜をイオンミリングする段階の後、前記磁気メモリが大気環境に露出されない請求項 5 に記載の方法。

【請求項 7】

前記多数の磁気接合膜をイオンミリングする段階は前記少なくとも 1 つの磁気接合を定義する請求項 6 に記載の方法。

【請求項 8】

前記イオンミリング段階は前記少なくとも 1 つの磁気接合の各々の一部のみを定義し、

前記キャッピング膜を提供する段階の後に、前記磁気メモリを前記大気環境に露出させずに少なくとも 1 回の追加反応性イオンエッチングを遂行することをさらに含む請求項 6 に記載の方法。

【請求項 9】

前記多数の磁気接合膜は第 1 基準膜、第 1 バリア膜、自由膜、第 2 バリア膜、及び第 2 自由膜を含み、

10

20

30

40

50

前記イオンミリング段階は第2基準膜を限定し、

前記少なくとも1回の追加反応性イオンエッチングは前記第2バリア膜、前記自由膜及び前記第1バリア膜の少なくとも一部を限定する請求項8に記載の方法。

【請求項10】

前記少なくとも1回の追加反応性イオンエッチングを遂行した後、少なくとも1回の追加イオンミリングを遂行することをさらに含み、

前記少なくとも1回の追加イオンミリングは、前記少なくとも1回の追加反応性イオンエッチングを遂行した後、前記磁気メモリが大気環境に露出されずに少なくとも1つの磁気接合の追加的な一部を限定することを含む請求項8に記載の方法。

【請求項11】

前記少なくとも1回の追加イオンミリング工程の後、少なくとも1つのキャッピング膜を提供することをさらに含み、

前記少なくとも1回の追加イオンミリングを提供する段階の後、前記磁気メモリは大気環境に露出されない方法。

【請求項12】

被固定膜と、
非磁性スペーサー膜と、
自由膜と、を含み、

前記非磁性スペーサー膜は前記被固定膜及び前記自由膜の間に配置され、前記自由膜は20nm以下の幅を有し、

書込み電流が前記磁気接合を通じて流れる時、前記自由膜は多数の安定な磁性状態の間でスイッチ可能であるように前記磁気接合が構成される、磁気メモリで使用される磁気接合。

【請求項13】

前記磁気接合は多数の側面を含み、

前記非磁性スペーサー膜及び前記自由膜に対応する前記多数の側面の少なくとも一部を覆う第1キャッピング膜をさらに含む請求項12に記載の磁気接合。

【請求項14】

前記第1キャッピング膜及び前記磁気接合の多数の側面の追加領域を覆う再蒸着膜をさらに含む請求項13に記載の磁気接合。

【請求項15】

前記再蒸着膜を覆う第2キャッピング膜をさらに含む請求項14に記載の磁気接合。

【請求項16】

追加非磁性スペーサー膜と、
追加被固定膜と、をさらに含み、

前記追加非磁性スペーサー膜は前記自由膜及び前記追加被固定膜の間に配置される請求項13に記載の磁気接合。

【請求項17】

前記第1キャッピング膜は前記追加被固定膜、前記追加非磁性スペーサー膜、前記自由膜、及び前記非磁性スペーサー膜に対応する多数の側面の一部を覆う請求項16に記載の磁気接合。

【請求項18】

前記追加非磁性スペーサー膜及び前記被固定膜の間のCoFeB膜と、

前記第1キャッピング膜及び前記CoFeB膜に対応する前記磁気接合の多数の側面の追加領域を覆う再蒸着膜と、をさらに含む請求項17に記載の磁気接合。

【請求項19】

多数の磁気格納セルと、
多数のビットラインと、を含み、

前記多数の磁気格納セルの各々は幅を有する少なくとも1つの磁気接合を含み、前記少なくとも1つの磁気接合は被固定膜、非磁性スペーサー膜、及び自由膜を含み、前記非磁

10

20

30

40

50

性スペーサー膜は前記被固定膜及び前記自由膜の間に配置され、

書込み電流が前記磁気接合を通じて流れる時、前記自由膜が多数の安定された磁性状態の間でスイッチ可能であるように前記磁気接合は構成され、前記幅は20nm以下である磁気メモリ。

【請求項20】

前記多数の磁気格納セルは多数のカラムを含むアレイを形成し、前記カラムは200nm以下のピッチを有する請求項19に記載の磁気メモリ。

【請求項21】

前記ピッチは100nm以下である請求項20に記載の磁気メモリ。

【請求項22】

前記少なくとも1つの磁気接合の各々は多数の側面を含み、

前記少なくとも1つの磁気接合の各々は、前記非磁性スペーサー膜及び前記自由膜に対応する多数の側面の少なくとも一部を覆う第1キャッピング膜をさらに含む請求項19に記載の磁気メモリ。

【請求項23】

前記第1キャッピング膜及び前記少なくとも1つの磁気接合の各々の多数の側面の追加領域を覆う再蒸着膜をさらに含む請求項22に記載の磁気メモリ。

【請求項24】

前記少なくとも1つの磁気接合の各々は、前記再蒸着膜を覆う第2キャッピング膜をさらに含む請求項23に記載の磁気メモリ。

【請求項25】

前記少なくとも1つの磁気接合の各々は、追加非磁性スペーサー膜及び追加被固定膜をさらに含み、

前記追加非磁性スペーサー膜は前記自由膜及び前記追加被固定膜の間に配置される請求項24に記載の磁気メモリ。

【請求項26】

前記第1キャッピング膜は、前記追加被固定膜、前記追加非磁性スペーサー膜、前記自由膜、及び前記非磁性スペーサー膜に対応する多数の側面の領域を覆う請求項24に記載の磁気メモリ。

【請求項27】

前記少なくとも1つの磁気接合の各々は、

前記追加非磁性スペーサー膜及び前記被固定膜の間のCoFeB膜と、

前記第1キャッピング膜と前記CoFeB膜に対応する前記磁気接合の多数の側面の追加領域とを覆う再蒸着膜と、をさらに含む請求項26に記載の磁気メモリ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は磁気メモリのような磁気装置で使用可能な磁気素子と、その磁気素子を使用する装置に関する。

【背景技術】

【0002】

磁気メモリ、特に磁性ランダムアクセスメモリ(magnetic random access memories、MRAMs)は高い読出し/書込み速度、優れた耐久性、不揮発性、及び作動の際に低い電力消費の潜在性によって、関心が高まっている。MRAMは磁性物質を格納・記録媒体として利用して情報を格納することができる。MRAMの一形態はスピン伝達トルクランダムアクセスメモリ(spin transfer torque random access memory、STT-RAM)である。STT-RAMは磁気接合を通じて印加される電流によって、少なくとも一部に書き込まれる磁気接合を利用する。磁気接合を通じて印加されるスピン分極電流(spin polarized current)は磁気接合で磁気モーメントのスピントルクを加える。

10

20

30

40

50

その結果、スピントルクに反応する磁気モーメントを有する膜は目的とする状態にスイッチされることができる。

【0003】

例えば、図1は一般的な磁気トンネルリング接合(magnetic tunneling junctions、MTJ)10を含む一般的なSTT-RAM5を図示する。一般的なMTJ10はピッチぐらい離隔され、wの幅を有する。一般的に、ピッチは少なくとも200乃至300nm以上である。MTJ10の幅は一般的に約90乃至120nm以上である。しかし、例えば、最も近いMTJから少なくとも300nm以上離れた孤立されたMTJ10は22nm以上の単位に製造され得る。一般的なMTJ10は、一般的に下部コンタクト(図示せず)上に配置され、一般的なシード膜12を使用し、一般的な反強磁性膜(antiferromagnetic、AFM)14、一般的な被固定膜(pinned layer)16、一般的なトンネルリングバリア膜(tunneling barrier layer)18、一般的な自由膜(free layer)20、及び一般的なキャッピング膜22を含む。上部コンタクト(図示せず)は一般的にMTJ10上に配置される。誘電キャッピング膜24は一般的にMTJ10を覆う。

10

【0004】

一般的な自由膜20の磁化21をスイッチさせるために、電流はCPP(面垂直電流、current-perpendicular-to-plane)方向へ印加される。十分な電流が上部コンタクト及び下部コンタクトの間へ印加される時、一般的な自由膜20の磁化21が一般的な被固定膜16の磁化17と平行であるか、或いは反並行にスイッチされることができる。磁場配列(magnetic configurations)での差異は互いに異なる磁気抵抗に対応し、それで一般的なMTJ10の互いに異なる論理状態(例えば、論理演算“0”及び論理演算“1”)に対応する。したがって、一般的なMTJ10のトンネルリング磁気抵抗(tunneling magnetoresistance、TMR)の読出しによって、一般的なMTJの状態が定められることができる。

20

【0005】

図2は一般的なSTT-RAM5での一般的なMTJ10を製造するための一般的な方法50を図示する。段階52を通じて、MTJ10のためのスタックが蒸着され、マスクされる。例えば、膜12、14、16、18、20及び22は基板の表面を横切って蒸着され得る。ハードマスク膜(hard mask layer)がまた蒸着される。ハードマスクはタンタルTa又はタングステンWのような物質を包含することができる。

30

【0006】

段階54を通じて、STT-RAM5のためのパターンが反応イオンエッチング(reactive ion etch、RIE)を使用してハードマスクに変換される。一般的に、MTJ10に対応するフォトレジストパターンがハードマスク上に提供される。フォトレジストマスクはMTJが形成される領域を覆う。RIEチャンバーで、ハードマスクに適切な反応ガスを低い圧力で、一般的に数mTorrの単位で導入する。例えば、フッ素F又は塩素Clは、タンタルTa又はタングステンWハードマスクの場合に使用され得る。その後、RIEはフォトレジストマスクによって露出されたハードマスク膜の領域を化学的に除去する段階54にしたがって遂行される。結果的に、フォトレジストマスクで現像されたパターンは段階54でハードマスクに正確に変換される。

40

【0007】

RIEが遂行されれば、段階56を通じて、メモリ5を含む基板はRIEチャンバーから取り出され、イオンミリングチャンバー(ion milling chamber)へ移動される。段階56の間に、基板は一般的に大気環境(ambient)に露出される。即ち、メモリ5は空気中に露出される。その後、段階58を通じて、MTJは傾斜イオンミリング(angled ion milling)を通じて定義される。段階58を遂行するために、イオンミリングチャンバーは例えば、 10^{-5} Torr以下まで排気される(evacuate)。例えば、低い圧力は(例えば、イオンガンから発生された

50

イオンが基板の表面へ到達するようにし、ハードマスクによって露出されたMTJスタックの一部を除去するようにする。段階54で遂行されたRIEとは異なり、段階58は化学的な工程ではなく、物理的な工程であるとみなされる。それで、段階58で使用されるイオンは、スタックの膜12、14、16、18、及び20と化学的に反応しないことが望ましい。段階60を通じて、一般的なキャッピング膜24が蒸着され得る。一般的なSTT-RAM5の製造が完成される。

【0008】

一般的なSTT-RAM5を製造することができても様々な問題点がある。段階58で傾いたイオンミリングは、一般的なSTT-RAM5のピッチが減少されることが出来る程度(extent)を制限し得る。その上、方法50の収率(yield)が低い。例えば、一般的なMTJ10の電気的特性で大きな差異(variation)を有し得る。例えば、一般的なMTJ10のトンネルリング磁気抵抗TMR及びRA(抵抗面積積:resistance area product)は異なり得る。このような差異は一般的なSTT-RAM5が使用されることができない程度に十分に大きくなり得る。それで、一般的な方法50の収率が低いことがあり得る。

10

【0009】

したがって、スピン伝達トルクメモリの性能を向上させ、性能の差異を減少させ、収率を増大させる方法及びシステムを必要とする。本明細書に記述された方法及びシステムは要求に対応する。

20

【先行技術文献】

【特許文献】

【0010】

【特許文献1】米国特許第7,639,456号公報

【発明の概要】

【発明が解決しようとする課題】

【0011】

本発明の目的は、磁気接合、磁気メモリ、改善された特性を有する磁気接合を提供するための方法、及びシステムを提供することにある。

【課題を解決するための手段】

【0012】

本発明の概念にしたがう一実施形態は装置を提供する。前記装置は、基板上に多数の磁気接合を含む磁気メモリを製造するために使用される装置において、反応性イオンエッチングチャンパーと、イオンミリングチャンパーと、を含み、前記反応性イオンエッチングチャンパー及び前記イオンミリングチャンパーが連結されることによって、前記磁気メモリが前記反応性イオンエッチングチャンパー及び前記イオンミリングチャンパーの間を大気環境に露出されずに移動することができる。

30

【0013】

本発明の一実施形態によれば、前記装置は、前記反応性イオンエッチングチャンパー及び前記イオンミリングチャンパーに連結されるインターロックチャンパーをさらに含み、前記インターロックチャンパーは前記大気環境から孤立されることができ、前記磁気メモリを前記反応性イオンエッチングチャンパーと前記イオンミリングチャンパーとの間で前記大気環境に露出されずに移動するように許容することができる。

40

【0014】

本発明の他の実施形態によれば、前記装置は、少なくとも前記イオンミリングチャンパーと連結される蒸着チャンパーをさらに含み、前記磁気メモリは前記イオンミリングチャンパーと前記蒸着チャンパーとの間を移動することができる。

【0015】

本発明のその他の実施形態によれば、前記蒸着チャンパーは前記反応性イオンエッチングチャンパーに連結され、前記磁気メモリは前記蒸着チャンパー及び前記反応性イオンエッチングチャンパーの間を、前記大気環境に露出されずに移動することができる。

50

【0016】

本発明の概念にしたがう方法は、磁気メモリでの使用のために基板上に少なくとも1つの磁気接合を提供する方法であって、前記磁気接合は書込み電流が前記磁気接合を通じて流れる時、多数の安定された磁気状態の間でスイッチすることができるように配置され、前記少なくとも1つの磁気接合のための多数の磁気接合膜を提供することと、前記多数の磁気接合膜上にハードマスク膜を提供することと、反応性イオンエッチングを使用して前記ハードマスク膜からハードマスクを形成することと、前記反応性イオンエッチングを遂行した後、前記磁気メモリを大気環境へ露出させずに前記多数の磁気接合膜をイオンミリングすることと、を含み、前記多数の磁気接合膜をイオンミリングすることは前記少なくとも1つの磁気接合の各々の少なくとも一部を定義する。

10

【0017】

本発明の一実施形態によれば、前記方法は、前記多数の磁気接合膜のイオンミリングの後に、前記少なくとも1つの磁気接合上にキャッピング膜を提供することをさらに含み、前記多数の磁気接合膜をイオンミリングする段階の後、前記磁気メモリが大気環境に露出されないこともあり得る。

【0018】

本発明の他の実施形態によれば、前記多数の磁気接合膜をイオンミリングする段階は前記少なくとも1つの磁気接合を定義することができる。

【0019】

本発明のその他の実施形態によれば、前記イオンミリング段階は前記少なくとも1つの磁気接合の各々の一部のみを定義し、前記キャッピング膜を提供する段階の後に、前記磁気メモリを前記大気環境に露出させずに少なくとも1回の追加反応性イオンエッチングを遂行することをさらに含むことができる。

20

【0020】

本発明のその他の実施形態によれば、前記多数の磁気接合膜は第1基準膜、第1バリア膜、自由膜、第2バリア膜、及び第2自由膜を含み、前記イオンミリング段階は第2基準膜を限定し、前記少なくとも1回の追加反応性イオンエッチングは前記第2バリア膜、前記自由膜及び前記第1バリア膜の少なくとも一部を限定することができる。

【0021】

本発明のその他の実施形態によれば、前記方法は、前記少なくとも1回の追加反応性イオンエッチングを遂行した後、少なくとも1回の追加イオンミリングを遂行することをさらに含み、前記少なくとも1回の追加イオンミリングは、前記少なくとも1回の追加反応性イオンエッチングを遂行した後、前記磁気メモリが大気環境に露出されずに少なくとも1つの磁気接合の追加的な一部を限定することを含むことができる。

30

【0022】

本発明のその他の実施形態によれば、前記方法は、前記少なくとも1回の追加イオンミリング工程の後、少なくとも1つのキャッピング膜を提供することをさらに含み、前記少なくとも1回の追加イオンミリングを提供する段階の後、前記磁気メモリは大気環境に露出されないこともあり得る。

【0023】

本発明の概念にしたがうその他の実施形態は磁気接合を提供する。前記磁気接合は、被固定膜と、非磁性スペーサー膜と、自由膜と、を含み、前記非磁性スペーサー膜は前記被固定膜及び前記自由膜の間に配置され、前記自由膜は20nm以下の幅を有し、書込み電流が前記磁気接合を通じて流れる時、前記自由膜は多数の安定な磁性状態の間でスイッチ可能であるように、前記磁気接合が構成される磁気メモリで使用される。

40

【0024】

本発明の一実施形態によれば、前記磁気接合は多数の側面を含み、前記非磁性スペーサー膜及び前記自由膜に対応する前記多数の側面の少なくとも一部を覆う第1キャッピング膜をさらに含むことができる。

【0025】

50

本発明の他の実施形態によれば、前記磁気接合は、前記第1キャッピング膜及び前記磁気接合の多数の側面の追加領域を覆う再蒸着膜をさらに含むことができる。

【0026】

本発明のその他の実施形態によれば、前記磁気接合は、前記再蒸着膜を覆う第2キャッピング膜をさらに含むことができる。

【0027】

本発明のその他の実施形態によれば、前記磁気接合は、追加非磁性スペーサー膜と、追加被固定膜と、をさらに含み、前記追加非磁性スペーサー膜は前記自由膜及び前記追加被固定膜の間に配され得る。

【0028】

本発明のその他の実施形態によれば、前記第1キャッピング膜は前記追加被固定膜、前記追加非磁性スペーサー膜、前記自由膜、及び前記非磁性スペーサー膜に対応する多数の側面の一部を覆うことができる。

【0029】

本発明のその他の実施形態によれば、前記磁気接合は、前記追加非磁性スペーサー膜及び前記被固定膜の間のCoFeB膜と、前記第1キャッピング膜及び前記CoFeB膜に対応する前記磁気接合の多数の側面の追加領域を覆う再蒸着膜と、をさらに含むことができる。

【0030】

本発明の概念にしたがうその他の実施形態は磁気メモリを提供する。前記磁気メモリは、多数の磁気格納セルと、多数のビットラインと、を含み、前記多数の磁気格納セルの各々は幅を有する少なくとも1つの磁気接合を含み、前記少なくとも1つの磁気接合は被固定膜、非磁性スペーサー膜、及び自由膜を含み、前記非磁性スペーサー膜は前記被固定膜及び前記自由膜の間に配置され、書込み電流が前記磁気接合を通じて流れる時、前記自由膜が多数の安定された磁性状態の間でスイッチ可能であるように前記磁気接合は構成され、前記幅は20nm以下である。

【0031】

本発明の一実施形態によれば、前記多数の磁気格納セルは多数のカラムを含むアレイを形成し、前記カラムは200nm以下のピッチを有することができる。

【0032】

本発明の他の実施形態によれば、前記ピッチは100nm以下であり得る。

【0033】

本発明のその他の実施形態によれば、前記少なくとも1つの磁気接合の各々は多数の側面を含み、前記少なくとも1つの磁気接合の各々は、前記非磁性スペーサー膜及び前記自由膜に対応する多数の側面の少なくとも一部を覆う第1キャッピング膜をさらに含むことができる。

【0034】

本発明のその他の実施形態によれば、前記磁気メモリは、前記第1キャッピング膜及び前記少なくとも1つの磁気接合の各々の多数の側面の追加領域を覆う再蒸着膜をさらに含むことができる。

【0035】

本発明のその他の実施形態によれば、前記磁気メモリは、前記少なくとも1つの磁気接合の各々は、前記再蒸着膜を覆う第2キャッピング膜をさらに含むことができる。

【0036】

本発明のその他の実施形態によれば、前記磁気メモリは、前記少なくとも1つの磁気接合の各々は、追加非磁性スペーサー膜及び追加被固定膜をさらに含み、前記追加非磁性スペーサー膜は前記自由膜及び前記追加被固定膜の間に配置され得る。

【0037】

本発明のその他の実施形態によれば、前記第1キャッピング膜は、前記追加被固定膜、前記追加非磁性スペーサー膜、前記自由膜、及び前記非磁性スペーサー膜に対応する多数

10

20

30

40

50

の側面の領域を覆うことができる。

【0038】

本発明のその他の実施形態によれば前記少なくとも1つの磁気接合の各々は、前記追加非磁性スペーサー膜及び前記被固定膜とのC o F e B膜と、前記第1キャッピング膜及び前記C o F e B膜に対応する前記磁気接合の多数の側面の追加領域を覆う再蒸着膜と、をさらに含むことができる。

【発明の効果】

【0039】

本発明の一実施形態による装置の使用は、ハードマスク又は他の磁気接合の反応性イオンエッチング及びイオンミリングが大気環境に露出されずに遂行されることができる。結果的に、酸(acid)の形成を防ぐことができる。従って、磁気接合の損傷を防止することができる。装置の使用は、装置を使用して形成された磁気接合の性能を向上させることができる。

10

【0040】

その上、キャッピング膜のような膜は、反応性イオンエッチング及び/又はイオンミリングの後に蒸着されることができるが、工程の間で大気環境に磁気メモリが露出されないこともあり得る。従って、形成される磁気素子の追加損傷を減少させるか、或いは除去することができる。

【図面の簡単な説明】

【0041】

20

【図1】一般的な磁気接合を含む磁気メモリを図示する。

【図2】一般的な磁気メモリのための磁気接合を製造する一般的な方法を図示する。

【図3】磁気メモリのための磁気接合を製造するための装置の一例示的な実施形態を図示する。

【図4】磁気メモリのための磁気接合を製造するための装置の他の例示的な実施形態を図示する。

【図5】磁気メモリのための磁気接合を製造するための装置のその他の例示的な実施形態を図示する。

【図6】前記装置を使用して磁気メモリの磁気接合を製造するための方法の一例示的な実施形態を図示する。

30

【図7】スピン伝達を通じてスイッチ可能な磁気接合の一例示的な実施形態を図示する。

【図8】スピン伝達を通じてスイッチ可能な磁気接合の他の例示的な実施形態を図示する。

【図9】スピン伝達を通じてスイッチ可能な磁気接合のその他の例示的な実施形態を図示する。

【図10】磁気挿入層を使用し、スピン伝達を通じてスイッチ可能な磁気接合のその他の例示的な実施形態を図示する。

【図11】スピン伝達を通じてスイッチ可能な磁気接合を製造するための方法の一例示的な実施形態を示す。

【図12】製造の間にスピン伝達を通じてスイッチ可能な磁気接合の一例示的な実施形態を図示する。

40

【図13】製造の間にスピン伝達を通じてスイッチ可能な磁気接合の一例示的な実施形態を図示する。

【図14】製造の間にスピン伝達を通じてスイッチ可能な磁気接合の一例示的な実施形態を図示する。

【図15】製造の間にスピン伝達を通じてスイッチ可能な磁気接合の一例示的な実施形態を図示する。

【図16】製造の間にスピン伝達を通じてスイッチ可能な磁気接合の一例示的な実施形態を図示する。

【図17】格納セルのメモリ素子での磁気接合を利用するメモリの一例示的な実施形態を

50

図示する。

【発明を実施するための形態】

【0042】

例示的な実施形態は、磁気メモリのような磁気装置及び磁気接合として使用する装置で使用可能である磁気接合に関連する。下記の記載は当該技術で熟練された者が製造或いは使用することができるように記述され、特許明細書及びその要件が本明細書内で提供される。例示的な実施形態に対する多様な変更と、一般的な概念と、本明細書で記述された特徴は非常に明確である。例示的な実施形態は主に、特別な実行内で提供される特別な方法及びシステムの用語内で記述される。しかし、前記方法及びシステムは他の実行形態内で効率的に作動する。“例示的な実施形態(exemplary embodiment)”、“一実施形態(one embodiment)”及び“他の実施形態(another embodiment)”のような句文は多数の実施形態のみだけでなく同一或いは異なる実施形態としてみなされ得る。実施形態は特定要素を有するシステム及び/又は装置に関連して記述される。しかし、前記システム及び/又は装置は図示されたものより多いか、或いは少ない要素を包含してもよく、前記要素の配列及び形態に対する多様な形態は、本発明の範囲から逸脱しないように行われる。例示的な実施形態はまた、特定の段階を有する特別な方法を文脈内で開示することがある。しかし、前記方法及びシステムは、異なる段階及び/又は追加した段階、及び例示的な実施形態とは一致しない他の順序の段階を有する他の方法に対して効率的に作動する。従って、本発明は、図示された実施形態に限定されることを意図しないが、本明細書内に記述された原理及び特徴に一致する最も広い範囲に一致する。

10

20

【0043】

磁気接合を使用する磁気メモリのみならず磁気接合を提供する方法及び装置が記載される。例示的な実施形態は基板上の磁気接合を含む磁気メモリを提供する方法及び装置を提供する。装置はR I Eチャンパー及びイオンミリングチャンパーを含む。R I E及びイオンミリングチャンパーが連結されることによって、R I E及びイオンミリングチャンパーの間を、磁気メモリが大気環境に露出されずに移動することができる。一側面で、方法は磁気接合のための磁気接合膜を提供することと、磁気接合膜上にハードマスク膜を提供することと、を含む。方法はまた、R I Eを使用してハードマスク膜からハードマスクを形成することと、R I Eの後に、磁気メモリが大気環境に露出されずに磁気接合膜をイオンミリングすることを含む。磁気接合膜のイオンミリングの段階は各磁気接合の少なくとも一部を限定する。他の側面で、磁気接合が提供される。磁気接合は被固定膜、非磁性スペーサー膜、及び自由膜を含む。自由膜は20nm以下の幅を有し、書込み電流が磁気接合を通じて流れる時、スイッチすることができる。

30

【0044】

例示的な実施形態は、特定要素を有する特定磁気素子及び磁気メモリに関して記述される。本発明が、他の要素及び/又は追加要素及び/又は本発明と矛盾しない他の特性を有する前記磁気接合及び磁気メモリの使用において、一貫されるということを当該技術で熟練された者は容易に認識することができる。前記方法及びシステムはまた、スピン伝達現象、磁気接合、他の物理的現象及び製造技術を理解するように文脈内で記述される。結果的に、当業者は前記方法及びシステムの動作の理論的な説明はスピン伝達、磁気接合、他の物理的現象、及び製造技術の理解に基づいて作られたことを容易に認識することができる。しかし、本明細書内に記述された方法及びシステムは特定の物理的な説明に依存しない。当業者はまた、前記方法及びシステムが基板との特別な関係を有する構造の文脈内に記述されたことを容易に認識することができる。しかし、当業者は前記方法及びシステムが他の構造でも一貫されること容易に認識することができる。追加的に、前記方法及びシステムは合成及び/又は単純な特定膜を有する所定に層の文脈内で記述される。しかし、当業者は前記膜が他の構造を有することができることを容易に認識する。さらに、前記方法及びシステムは特定膜を有する磁気接合及び/又はサブ構造物(substructures)の文脈内で記述される。しかし、当業者は前記方法及びシステムと矛盾しない

40

50

追加的な / 又は異なる膜を有する磁気接合及び / 又はサブ構造物がまた使用され得ることを容易に認識する。さらに、所定の要素は磁性、強磁性、及びフェリ磁性であることとして記述される。本明細書内で使用されたように、前記磁性という用語は強磁性、フェリ磁性、又はそれと類似な構造を包含することができる。本明細書内で使用されるように、“磁性 (magnetic) ” 又は “ 強磁性 (ferromagnetic) ” は、強磁性体 (ferromagnets) 及びフェリ磁性体 (ferrimagnets) を含むが、これに限定されない。前記方法及びシステムはまた、単一磁気接合及びサブ構造物の文脈内で記述される。しかし、当業者は前記方法及びシステムが多数の磁気接合及びサブ構造物を有する磁気メモリの使用に一貫されることを容易に認識する。さらに、本明細書内で使用されるように、“面内 (in - plane) ” とは、磁気接合の1つ以上の膜の

10

【0045】

図3は、磁気メモリの磁気接合を製造するための装置100の一例示的な実施形態を示したブロックダイアグラムである。装置100は追加的な要素が結合されたさらに大きいシステムの一部であり得る。選択的に、装置100は独立形 (stand - alone) システムであり得る。明確にするために、装置100の幾つかの要素が図3に図示される。装置100は、互いに連結された反応イオンエッチング (RIE) チャンバー102及びイオンミリングチャンバー104を含む。幾つかの実施形態で、中央インターロックチャンバー (central interlock chamber、図示せず) が RIE チャンバー102及びイオンミリングチャンバー104の間にあり得る。RIE チャンバー102は反応性イオンエッチング (RIE) が遂行されるチャンバーである。そのため、RIE チャンバーは製造工程の間に素子の膜の一部を除去する化学的反応が許諾されるように具備される。また、RIE チャンバー102はRIE チャンバー102内へ反応ガスを導入するガス伝達システム (gas delivery system) を包含することができる。

20

【0046】

装置100は、磁気接合を定義するのに使用されるイオンミリングチャンバー104を含む。イオンミリングチャンバー104は、イオンガン (ion gun) のようなイオンソース (図示せず) を含み、イオンミリングに相応しいように極めて低い圧力に排気される。

30

【0047】

また、RIE チャンバー102及びイオンミリングチャンバー104のための真空システム110 - 1、110 - 2が図示される。2つの真空システム110 - 1、110 - 2が図示され、RIE チャンバー102及びイオンミリングチャンバー104は互いに異なる要件を含む。さらに詳細に、イオンミリングチャンバー104は、イオンソースからイオンが製造される素子に到達することができるように非常に高い真空 (例えば、より低い圧力) で進行されることが望ましい。その上、RIE チャンバー102は一般的に反応性イオンエッチングで使用される反応ガスを包含するので、分離された真空システム110 - 1、110 - 2を有することが望ましい。イオンミリングチャンバー104が真空システム110 - 2を包含することによって、前記ガスがイオンミリングチャンバー104の一部から隔離されることが望ましい。しかし、他の実施形態では、単一の真空システムが2つのチャンバー102、104のために使用され得る。

40

【0048】

それらの個別の工程段階のための構成に加えて、RIE チャンバー102及びイオンミリングチャンバー104は連結される。より詳細には、RIE チャンバー102及びイオンミリングチャンバー104が連結されることによって、磁気メモリが大気環境 (例えば、装置100の外部大気) に露出されずにRIE チャンバー102及びイオンミリングチャンバー104の間を移動することができる。そのため、チャンバー102、104の間で製造される素子を含む基板が移動する間、RIE チャンバー102及びイオンミリング

50

チャンパー 104 の両方が真空状態であり得る。追加的に、幾つかの移動メカニズム（図示せず）も、装置 100 の一部であり得る。移動メカニズムは、チャンパーが大気環境から隔離されて（例えば、真空状態）、R I E チャンパー 102 及びイオンミリングチャンパー 104 の間を磁気メモリを移動させるのに使用され得る。

【0049】

図示された実施形態では、R I E チャンパー 102 及びイオンミリングチャンパー 104 は直接的に連結されない。そのため、移動チューブ (transfer tube) 又は類似要素 (analogous component) がチャンパー 102、104 を連結することができる。他の実施形態では、R I E チャンパー 102 はイオンミリングチャンパー 104 と直接的に連結され得る。前記実施形態では、ドア (door) 又は類似メカニズム (analogous mechanism) は、使用する間にチャンパー 102、104 を分離することができる。結果的に、異なる工程がチャンパーのうちの 1 つのチャンパー 102 又は 104 で遂行される間に、他のチャンパー 102 又は 104 に影響を及ぼさないことがあり得る。

10

【0050】

前記装置は磁気メモリの磁気接合の製造を改善させるのに使用され得る。例えば、基板上の素子をイオンミリングした後、大気環境に磁気素子が露出されずに反応性イオンエッチングを遂行することができる。類似して、基板上の素子を反応性イオンエッチングした後、大気環境に磁気素子が露出されずにイオンミリングを遂行することができる。このような工程は、磁気接合の性能を改善させ得る。例えば、図 2 で図示された一般的な方法 50 で決定される。反応性イオンエッチングを遂行した後、ハードマスク物質の再蒸着 (redeposition) があり得る。ハードマスクはタングステン W 又はタンタル Ta のような物質からなり得る。反応性イオンエッチングには、フッ素 F 又は塩素 Cl のようなガスを使用することができる。WF 又は WCl のような物質の再蒸着が発生し得る。段階 54 で磁気メモリを大気環境に露出させる時、フッ素 F 又は塩素 Cl は空気中の水蒸気と反応して HF 又は HCl を形成する。このような化合物は非常に酸性であり、磁気物質の下部スタックを損傷させ得る。その結果、自由膜 20、バリア膜 18、及び / 又は被固定膜 16 が損傷され得る。一般的な磁気接合 10 の性能は低下され得る。反対に、装置 100 の使用によって、ハードマスク又は他の磁気接合の反応性イオンエッチング及びイオンミリングが大気環境に露出されずに遂行することができる。結果的に、酸 (acid) の形成を防ぐことができる。従って、磁気接合の損傷を防止することができる。その結果、装置 100 の使用は、装置 100 を使用して形成された磁気接合の性能を向上させることができる。

20

30

【0051】

図 4 は磁気メモリの磁気接合を製造するための装置 100' の例示的な実施形態を示したブロックダイアグラムである。装置 100' は追加的な要素が結合されたより大きいシステムの一部であり得る。選択的に、装置 100' は独立形システムであり得る。明確にするために、装置 100' の幾つかの要素が図 4 で図示される。装置 100' は装置 100 と類似である。装置 100' は、R I E チャンパー 102 及びイオンミリングチャンパー 104 と各々類似な R I E チャンパー 102' 及びイオンミリングチャンパー 104' を含む。従って、チャンパー 102'、104' の構造及び機能は、チャンパー 102、104 の構造及び機能と各々類似であり得る。

40

【0052】

装置 100' はまたインターロックチャンパー 106 及び蒸着チャンパー 108 を含む。幾つかの実施形態で、チャンパー 106 及び / 又は 108 は省略され得る。インターロックチャンパー 106 は R I E チャンパー 102' とイオンミリングチャンパー 104' との間を連結する。イオンミリングチャンパー 104' は蒸着チャンパー 108 に連結される。選択的な実施形態で、インターロックチャンパー 106 はチャンパー 102、104、108 に直接的に連結される中央チャンパー (central chamber) であり得る。また、インターロックチャンパー 106 は装置 100' のローディング / アン

50

ローディング (loading/unloading) のための中央入口 (central entrance) であり得る。しかし、他の実施形態で、他のチャンパー 102'、104'、及び/又は108の中で1つ以上は直接的な基板のローディング又はアンローディングのための入口を有することができる。図示された実施形態で、各チャンパー 102'、104'、106、108は、各々の真空システム 110-1'、110-2'、110-3、110-4を各々含む。他の実施形態で、真空システム 110-1'、110-2'、110-3、110-4は、多数のチャンパーを真空排気するように (evacuate) 結合され得る。

【0053】

インターロックチャンパー 106は、例えば真空システム 110-3を使用して、大気環境から孤立される。その上、インターロックチャンパー 106は、R I Eチャンパー 102'とイオンミリングチャンパー 104'との間を大気環境に露出されずに磁気メモリを移動させるのに利用され得る。例えば、インターロックチャンパー 106は真空排気されることができ、磁気メモリはR I Eチャンパー 102'からインターロックチャンパーへ移動され得る。その後、R I Eチャンパー 102'はインターロックチャンパー 106から孤立されることができ、その後、磁気メモリはインターロックチャンパー 106からイオンミリングチャンパー 104'へ移動され得る。蒸着チャンパー 108はまたイオンミリングチャンパー 104'に連結されることによって、磁気メモリがイオンミリングチャンパー 104'及び蒸着チャンパー 108の間を大気環境に露出せずに移動され得る。その上、磁気メモリがR I Eチャンパー 102'とイオンミリングチャンパー 104'との間を大気環境に露出されずに移動し、磁気メモリがイオンミリングチャンパー 104'と蒸着チャンパー 108との間を大気環境に露出されずに移動するので、磁気メモリはR I Eチャンパー 102'と蒸着チャンパー 108との間を大気環境に露出されずに移動され得る。

【0054】

装置 100'は、装置 100の効果と共有する。特に、イオンミリングの後に反応性イオンエッチング及び/又は反応性イオンエッチングの後、イオンミリングは、工程の間で磁気メモリが大気環境に露出されずに遂行することができる。前記記載された理由によって、改善された性能を有する磁気接合が得られる。その上、キャッピング膜のような膜は反応性イオンエッチング及び/又はイオンミリングの後に蒸着されることができ、工程の間で大気環境に磁気メモリが露出されないこともあり得る。その結果、形成される磁気素子の追加損傷を減少させるか、或いは除去することができる。

【0055】

図5は磁気メモリの磁気接合を製造するための装置 100"の例示的な実施形態を示したブロックダイヤグラムである。装置 100"は追加的な要素が結合されたさらに大きいシステムの一部であり得る。選択的に装置 100"は独立形システムであり得る。明確にするために、装置 100"の幾つかの要素を図5で図示する。装置 100"は装置 100及び装置 100'と類似である。装置 100"はR I Eチャンパー 102/102'、イオンミリングチャンパー 104/104'、インターロックチャンパー 106及び蒸着チャンパー 108と各々類似なR I Eチャンパー 102"、イオンミリングチャンパー 104"、インターロックチャンパー 106'及び蒸着チャンパー 108'を含む。チャンパー 102"、104"、106'、108'の構造及び機能はチャンパー 102/102'、104/104'、106、108の構造及び機能と各々類似であり得る。

【0056】

インターロックチャンパー 106'はすべてのチャンパー 102"、104"、108'の中央にある。その結果、磁気メモリは1つのチャンパー 102"、104"及び/又は106'から他のチャンパー 102"、104"、及び/又は106'へと大気環境に露出されずに移動することができる。したがって、反応性イオンエッチング、イオンミリング、及び蒸着工程のためのチャンパー 102"、104"、106'の中でいずれの工程も、工程の間で磁気メモリが大気環境に露出されずに遂行することができる。

【0057】

装置100”は、110-1及び110-2の組み合わせと類似であり、110-1’、110-2’、110-3、及び110-4の組み合わせと類似の単一真空システム110”を含む。それで、真空システム110”はチャンパー102”、104”、106’、及び/又は108’のうちの一つ以上を真空排気する。他の実施形態で、真空システム110”はシステム100又は100’で使用された分離された要素の一つ以上に分けられることができる。

【0058】

装置100”は、装置100/100’の効果を共有する。特に、イオンミリングの後の反応性イオンエッチング及び/又は反応性イオンエッチングの後のイオンミリングは、工程の間で磁気メモリが大気環境に露出されずに遂行することができる。前記記述された理由によって、磁気接合は改善された性能を有することができる。その上、キャッピング膜のような膜は反応性イオンエッチング及び/又はイオンミリングの後に、工程の間で磁気メモリが大気環境に露出されずに蒸着され得る。従って、形成される磁気素子に対する損傷を減少させるか、或いは除去することができる。

10

【0059】

図6は前記装置を使用して磁気メモリの磁気接合を製造するための方法150の例示的な実施形態を図示する。簡略化のために、幾つかの段階は、省略され、結合され、挿入されるか、或いは他の順序で遂行することができる。方法150は装置100に関して記述される。しかし、方法150は装置100’、100”、及び/又は他の類似な装置のような他の装置で使用され得る。その上、方法150は磁気メモリの製造に包含され得る。従って、方法150はSTT-RAM又は他の磁気メモリの製造で使用され得る。書込み電流が磁気接合を通じて流れる時、製造される磁気接合は多数の安定された磁気状態の間でスイッチすることができる。

20

【0060】

段階152を通じて、磁気接合膜が提供される。段階152は目的とする厚さに目的とする物質を蒸着することを含む。段階152はシード膜、固定膜(例えば、反強磁性体)、被固定膜、非磁性スペーサー膜、及び自由膜の蒸着を含む。他の実施形態で、段階152は単一被固定膜、MgOのようなバリア膜、及び自由膜を提供することを含む。前記実施形態で、段階152はまたMgOのような第2バリア膜、及び第2被固定膜を蒸着することを含む。第1及び第2固定膜がまた蒸着され得る。被固定膜及び/又は自由膜はSAF(合成反強磁性体; synthetic antiferromagnetic)であり得る。

30

【0061】

段階154を通じて、ハードマスク膜がまた提供される。例えば、ハードマスク膜はタングステンW及び/又はタンタルTaを包含することができる。段階154は磁気接合膜上にハードマスク膜をブランケット(blanket)蒸着することを含む。例えば、蒸着チャンパーが装置100の一部であれば、段階152及び154は装置100で遂行することができる。

【0062】

段階156を通じて、ハードマスクは、反応性イオンエッチングを使用してハードマスク膜から形成される。段階156の反応性イオンエッチングはRIEチャンパー102で遂行することができる。段階156で遂行される反応性イオンエッチングは1mTorr単位の圧力の下で反応ガスを使用することができる。

40

【0063】

段階156で反応性イオンエッチングを遂行した後、段階158を通じてイオンミリングを使用して磁気接合を少なくとも部分的に定義する。幾つかの実施形態で、磁気接合は完全に定義される。それで、磁気接合のための段階152で提供されたすべての膜は段階158を通じてミリング(mill)される。他の実施形態で、膜は部分的にミリングされる。磁気接合の定義は他の工程を使用して完成されることができ、追加的なイオンミ

50

ング及び/又は追加的な反応性イオンエッチングを包含できるが、これに限定されない。

【0064】

段階158のイオンミリングはイオンミリングチャンバー104で遂行することができる。それで、段階158のイオンミリングは、反応性イオンエッチングとイオンミリングとの間で磁気メモリが大気環境に露出されずに遂行することができる。段階156の反応性イオンエッチングで使用されたガスがイオンミリングを妨害することが実質的に防止される。所定の実施形態で、段階156の反応性イオンエッチングで使用されたガスがイオンミリングチャンバー104へ入ることが実質的に防止される。例えば、イオンミリングは 10^{-8} 乃至 10^{-9} Torrの圧力の下で遂行することができる。磁気メモリをRIEチャンバー102へ移動させる前に、RIEチャンバー102はイオンミリングチャンバー104と実質的に同一の圧力に真空排気されることができる。幾つかの実施形態で、磁気メモリがRIEチャンバー102からイオンミリングチャンバー104へ移動される時、チャンバー102、104の両方は真空状態である。選択的にRIEチャンバー102は真空排気されて、非活性ガスが導入されることができる。その後、磁気メモリは望ましくは類似の圧力の下で非活性ガスを含むイオンミリングチャンバー104へ移動される。イオンミリングチャンバー104は真空排気され、イオンミリングが進行され得る。他の実施形態で、チャンバー102、104の間で移動は他の方式で遂行することができる。しかし、磁気メモリは、磁気メモリ及び磁気素子が大気環境に露出されずに実質的に段階156及び158での工程で悪影響無くチャンバー102、104の間で移動され得る。

10

20

【0065】

段階160を通じて、キャッピング膜は選択的に蒸着され得る。キャッピング膜は絶縁物であり得る。例えば、シリコン酸化物、シリコン窒化物及び/又はアルミニウム酸化物が使用され得る。キャッピング膜は磁気接合の側面を損傷から保護するのに使用され得る。幾つかの実施形態で、イオンミリング段階158の後、磁気メモリが大気環境に露出されずにキャッピング膜が蒸着され得る。

【0066】

方法150は、磁気素子の製造が完成される時まで続くことができる。幾つかの実施形態で、方法150は磁気接合膜の一部を除去して、磁気接合を定義することを完成することを含む。方法150は、構造の追加イオンミリング及び/又は追加反応性イオンエッチングを遂行することを含む。追加的なキャッピング膜がまた蒸着され得る。このような工程の幾つか又は全ては、磁気メモリが大気環境に露出されずに遂行することができる。例えば、磁気メモリは、チャンバー102/102'/102"、104/104'/104"、106/106'及び/又は108/108'の間を装置100/100'/100"を開放することなく移動することができる。

30

【0067】

方法150は、装置100、100'及び/又は100"の効果を共有することができる。特に、改善された性能と、性能での減少された差異(variation)を有する磁気メモリが製造され得る。したがって、方法150の収率が増加され得る。

【0068】

図7は、方法150及び/又は装置100、100'及び/又は100"を使用して製造されたスピン伝達を使用してスイッチ可能な磁気接合210を含む磁気メモリ200の例示的な実施形態を図示する。明確には、図7はスケール通りではない。磁気メモリは基板201を含み、製造された磁気メモリ内の追加的な要素を包含することができる。例えば、トランジスタ(transistor)のような選択素子、導電ライン、及び/又は他の構造が基板に形成され得る。磁気接合210は、シード膜212、被固定膜214、非磁性スペーサー膜216、自由膜218、選択的な第2非磁性スペーサー膜220、選択的な第2被固定膜222、及びキャッピング膜224を含む。図示された実施形態で、被固定膜214は磁気-被固定され(self-pinned)るため、外部固定膜(external pinning layer)を必要としない。しかし、他の実施形態

40

50

で、AFM膜のような固定膜は、被固定膜214、222の磁気モーメントを固定させるために提供され得る。一般的に、被固定膜214、222の磁気モーメントが面内(plane)にある場合、固定膜が使用され得るが、被固定膜214、222の磁気モーメントが面と垂直である時は使われない。また、磁気接合210は、磁気接合200を通じて書込み電流が流れる時、自由膜218が安定された磁気状態の間でスイッチされることができるよう構成される。それで、自由膜218は、スピン伝達トルクを使用してスイッチすることができる。2つの被固定膜214、222と2つの非磁性スペーサー膜216、220が図示されたが、他の実施形態では単に1つの非磁性スペーサー膜216又は220と1つの被固定膜214又は222が包含され得る。

【0069】

非磁性スペーサー膜216及び/又は220はトンネルリングバリア膜、導電体、又は他の構造であり得る。この時、自由膜218と被固定膜214及び/又は222との間に磁気抵抗が示される。非磁性スペーサー膜216、220は類似な構造を有する必要はない。例えば、2つの膜216、220の全てがトンネルリングバリアであるか、或いは1つはトンネルリングバリアであり、その他の1つは導電体であり得る。他の実施形態で、非磁性スペーサー膜216、220は結晶性MgOトンネルリングバリア膜である。そのような実施形態で、MgOシード膜204は磁気接合200のTMR及び他の特性を改善するために適用され得る。MgOシード膜の存在はトンネルリングバリア膜220の結晶構造を改善させると仮定されている。

【0070】

単一膜として図示されたが、自由膜218及び/又は被固定膜212及び/又は222は多層膜(multiple layers)を包含することができる。例えば、膜214、218、222の1つ以上は、Ruのような薄膜を通じて反強磁性であるか、或いは強磁性として連結された磁気膜を含むSAFであり得る。SAFで、Ru又は他の物質の薄膜が挿入された多層磁気膜が使用され得る。膜214、218、222の1つ以上は、他の多層膜を有することができる。図7には磁化が図示されていないが、自由膜218及び/又は被固定膜230の各々は、面外磁気消去エネルギー(out-of-plane demagnetization energy)を超過する垂直異方性エネルギー(perpendicular anisotropy energy)を有することができる。それで、自由膜210及び/又は被固定膜212、222の各々は面に対して垂直方向の磁気モーメントを有することができる。他の実施形態で、膜214、218及び/又は220の磁気モーメントは各々面内にある。自由膜218、被固定膜214、及び/又は被固定膜222の磁気モーメントの他の方向が可能である。

【0071】

磁気接合210は、方法150及び/又は装置100、100'及び/又は100"を使用して製造することができるので、方法150及び/又は装置100、100'及び/又は100"の効果を獲得することができる。特に、磁気接合210は性能を向上させ、及び/又は性能での差異を減少させ得る。その上、製造方法150は、磁気接合210の減少された臨界寸法(critical dimension)を許容することができる。例えば、磁気接合210は、20nm以下の直径(又は最も小さい臨界寸法)を有することができる。追加的に、メモリ200は、隣接する磁気接合210の間での200nm以下のさらに小さい間隔(例えば、列又は行のピッチ)を有することができる。幾つかの実施形態で、ピッチは100nmより大きくない。幾つかのそのような実施形態で、ピッチは90nmより大きくない。図示された実施形態で、段階160のキャッピング膜は省略されるか、或いは提供されない。その結果、前記記載された効果に追加的に、さらに密なメモリ(more dense memory)が提供され得る。

【0072】

図8は、方法150及び/又は装置100、100'及び/又は100"を使用して製造されることができスピン伝達を使用するスイッチ可能な磁気接合210'を含む磁気メモリの例示的な実施形態を図示する。明確には、図8はスケール通りではない。磁気メ

10

20

30

40

50

メモリ200'は磁気メモリ200と類似である。磁気メモリ200'は装置100、100'及び100"及び方法150に関して記述される。基板201'及び磁気接合210'は基板201及び磁気接合210と各々類似である。したがって、類似な膜には類似な図面符号を付す。磁気接合210'は、膜212、214、216、218、220、222、224と各々類似な選択的シード膜212'、被固定膜214'、非磁性スペーサー膜216'、自由膜218'、他の非磁性スペーサー膜220'、被固定膜222'、及びキャッピング膜224'を含む。従って、追加的なシード膜212'、被固定膜214'、反磁性スペーサー膜216'、自由膜218'、他の反磁性スペーサー膜220'、被固定膜222'及びキャッピング膜224'の幾何学的な結晶構造、物質及び特性は、膜212、214、216、218、220、222、224と各々類似である。さらに、基板201'は基板201と類似であり得る。2つの被固定膜214'、222'と2つの反磁性スペーサー膜216'、220'が図示されたが、他の実施形態では、単に1つの反磁性スペーサー膜216'又は220'及び1つの被固定膜214'又は222'が包含され得る。

10

【0073】

追加的に、磁気接合210'は、キャッピング膜230を包含することができる。キャッピング膜230は、磁気接合210'が完全に定義された後、段階160で蒸着される。その結果、キャッピング膜230は磁気接合210'の側面を実質的に覆う。幾つかの実施形態で、キャッピング膜230はシリコン窒化物、シリコン酸化物、及び/又はアルミニウム酸化物であり得る。しかし、他の絶縁物質が使用され得る。図示された実施形態で、接合210'がミリングされた後、イオンミリング及びキャップ230蒸着の間で、メモリ200'が大気環境に露出されず、キャッピング膜230は、段階160で蒸着され得る。

20

【0074】

磁気接合210'は、方法150及び/又は装置100、100'及び/又は100"を使用して製造することができるので、方法150及び/又は装置100、100'及び/又は100"の効果を獲得することができる。特に、磁気接合210'は、性能を向上させ、性能での差異を減少させ得る。その上、製造方法150は磁気接合210'の減少された臨界寸法を許容することができる。例えば、磁気接合210'は、20nm以下の直径(又は最も小さい臨界寸法)を有することができる。メモリ200'は、隣接する磁気接合210'の間での200nm以下のさらに小さい間隔(例えば、列又は行ピッチ)を有することができる。幾つかの実施形態で、ピッチは100nmより大きくない。幾つかのそのような実施形態で、ピッチは90nmより大きくない。従って、前記記載された効果に追加的に、さらに密なメモリが提供され得る。

30

【0075】

図9は、方法150及び/又は装置100、100'及び/又は100"を使用して製造できるスピン伝達を使用するスイッチ可能な磁気接合210"を含む磁気メモリ200"の例示的な実施形態を図示する。明確には、図9はスケール通りではない。磁気メモリ200"は、磁気メモリ200、200'と類似である。磁気メモリ200"は、装置100、100'及び100"及び方法150に関して記述される。基板201"及び磁気接合210"は、基板201/201'及び磁気接合210/210'と各々類似である。したがって、類似な膜には類似な図面符号を付す。磁気接合210"は、膜212/212'、214/214'、216/216'、218/218'、220/220'、222/222'、224/224'、230と各々類似な選択的シード膜212"、被固定膜214"、非磁性スペーサー膜216"、自由膜218"、他の非磁性スペーサー膜220"、被固定膜222"、キャッピング膜224"、及びキャッピング膜230'を含む。従って、追加的なシード膜212"、被固定膜214"、反磁性スペーサー膜216"、自由膜218"、他の反磁性スペーサー膜220"、被固定膜222"、キャッピング膜224"、及びキャッピング膜230'の幾何学的な、結晶構造、物質、及び特性は膜212/212'、214/214'、216/216'、218/218'、2

40

50

20/220'、222/222'、224/224'、230と各々類似である。さらに、基板201"は、基板201/201'と類似であり得る。2つの被固定膜214"、222"と2つの反磁性スペーサー膜216"、220"が図示されたが、他の実施形態では、単に1つの反磁性スペーサー膜216"又は220"及び1つの被固定膜214"又は222"が包含され得る。

【0076】

磁気接合210"は、キャッピング膜230'及び再蒸着膜232を包含することができる。さらに詳細に、磁気接合210"は、段階158を通じて部分的にミリングされ、段階160でキャッピング膜230'が蒸着される。図示された実施形態で、磁気接合210"は段階158で、反磁性スペーサー膜216"及び被固定膜214"の間の界面に至るまでミリングされる。しかし、他の実施形態で、ミリングは他の膜又は他の界面で終了され得る。その後、磁気接合210"の定義が完成される。例えば、追加イオンミリング及び/又は反応性イオンエッチングが遂行することができる。しかし、膜214"、212"の一部を除去する間、再蒸着膜232が形成される。

10

【0077】

磁気接合210"は、方法150及び/又は装置100、100'及び/又は100"を使用して製造することができるので、方法150及び/又は装置100、100'及び/又は100"の効果を獲得することができる。特に、磁気接合210"は、性能を向上させ、性能での差異を減少させ得る。その上、製造方法150は磁気接合210"の減少された臨界寸法を許容することができる。例えば、磁気接合210"は20nm以下の直径(又は最も小さい臨界寸法)を有することができる。メモリ200"は隣接する磁気接合210"の間での200nm以下のさらに小さい間隔(例えば、列又は行ピッチ)を有することができる。幾つかの実施形態で、ピッチは100nmより大きくない。幾つかのそのような実施形態で、ピッチは90nmより大きくない。それで、前記記載された効果に追加的に、さらに密なメモリが提供され得る。

20

【0078】

図10は、方法150及び/又は装置100、100'及び/又は100"を使用して製造できるスピン伝達を使用するスイッチ可能な磁気接合210' ' 'を含む磁気メモリ200' ' 'の例示的な実施形態を図示する。明確には、図10はスケール通りではない。磁気メモリ200' ' 'は、磁気メモリ200、200'、200"と類似である。磁気メモリ200' ' 'は、装置100、100'及び100"及び方法150に関して記述される。基板201' ' '及び磁気接合210' ' 'は、基板201/201'/201"及び磁気接合210/210'/210"と各々類似である。したがって、類似な膜には類似な図面符号を付す。磁気接合210' ' 'は、膜212/212'/212"、214/214'/214"、216/216'/216"、218/218'/218"、220/220'/220"、222/222'/222"、224/224'/224"、230/230'、232と各々類似な選択的シード膜212' ' '、被固定膜214' ' '、非磁性スペーサー膜216' ' '、自由膜218' ' '、他の非磁性スペーサー膜220' ' '、被固定膜222' ' '、キャッピング膜224' ' '、キャッピング膜230' ' '及び再蒸着膜232を含む。従って、追加的なシード膜212' ' '、被固定膜214' ' '、反磁性スペーサー膜216' ' '、自由膜218' ' '、他の反磁性スペーサー膜220' ' '、被固定膜222' ' '、キャッピング膜224' ' '、キャッピング膜230"及び再蒸着膜232'の幾何学的な結晶構造、物質及び特性は膜212/212'/212"、214/214'/214"、216/216'/216"、218/218'/218"、220/220'/220"、222/222'/222"、224/224'/224"、230/230'、232と各々類似である。さらに、基板201' ' 'は基板201/201'/201"と類似であり得る。2つの被固定膜214' ' '、222' ' 'と2つの反磁性スペーサー膜216' ' '、220' ' 'が図示されたが、他の実施形態で、単に1つの反磁性スペーサー膜216' ' '又は220' ' '及び1つの被固定膜214' ' '又は222' ' 'が包含され得る。

30

40

50

【0079】

磁気接合210'''は、キャッピング膜230''、再蒸着膜232'、及び追加キャッピング膜234を包含することができる。さらに詳細に、磁気接合210'''は、段階158を通じて部分的にミリングされ、段階160でキャッピング膜230''が蒸着される。図示された実施形態で、磁気接合210'''は、段階158で、反磁性スペーサー膜216'''及び被固定膜214'''の間の界面に至るまでミリングされる。しかし、他の実施形態で、ミリングは他の膜又は他の界面で終了され得る。その後、磁気接合210'''の定義が完成される。例えば、追加イオンミリング及び/又は反応性イオンエッチングが遂行することができる。しかし、膜214'''、212'''の一部を除去する間、再蒸着膜232'が形成される。その後、追加的なキャッピング膜234が蒸着される。

10

【0080】

磁気接合210'''は、方法150及び/又は装置100、100'及び/又は100''を使用して製造することができるので、方法150及び/又は装置100、100'及び/又は100''の効果を獲得することができる。特に、磁気接合210'''は性能を向上させ、性能での差異を減少させ得る。その上、製造方法150は、磁気接合210'''の減少された臨界寸法を許容することができる。例えば、磁気接合210'''は20nm以下の直径(又は最も小さい臨界寸法)を有することができる。メモリ200'''は隣接する磁気接合210'''間での200nm以下のさらに小さい間隔(例えば、列又は行ピッチ)を有することができる。幾つかの実施形態で、ピッチは100nmより大きくない。幾つかのそのような実施形態で、ピッチは90nmより大きくない。それで、前記記載された効果に追加的に、さらに密なメモリが提供され得る。

20

【0081】

図11は、磁気メモリで磁気接合を製造するための方法170の例示的な実施形態を図示する。簡略化のために、幾つかの段階は省略されるか、結合されるか、挿入されるか、或いは他の順序で遂行することができる。方法170は、装置100''に関して記述される。しかし、方法170は、装置100、110'のような他の装置及び/又は他の類似な装置で使用され得る。さらに、方法150は、磁気メモリの製造に包含され得る。そして、方法150は、STT-RAM又は磁気メモリの製造に使用され得る。図12乃至図16は方法170を使用する製造の間の磁気メモリ250の例示的な実施形態を図示するダイアグラムである。明確には、図12乃至図16はスケール通りではなく、メモリ250の一部が省略される。方法170及び素子250がまた特別な膜に関して記述される。しかし、幾つかの実施形態で、前記膜は多層のサブ膜(multiple sublayers)を包含することができる。書込み電流が磁気接合を通じて流れる時、製造された磁気接合は多数の安定された磁気状態の間でスイッチ可能である。

30

【0082】

段階172を通じて、磁気接合膜が提供される。段階172は、目的とする厚さに目的とする物質が蒸着されることを含む。段階172は、シード膜、固定膜(例えば、反強磁性体)、被固定膜、非磁性スペーサー膜、及び自由膜の蒸着を含む。幾つかの実施形態で、段階172は単一被固定膜、MgOのようなバリア膜、及び自由膜を提供することを含む。幾つかの実施形態で、段階172はまたMgOのような第2バリア膜及び第2被固定膜を蒸着することを含む。第1及び第2固定膜がまた蒸着され得る。被固定膜及び/又は自由膜はSAFであり得る。追加的に自由膜及び/又は被固定膜に隣接するCoFeBのような高いスピン分極膜(high spin polarization layers)がまた提供され得る。従って、段階172は段階152と類似である。

40

【0083】

段階174を通じてハードマスク膜が提供される。ハードマスクは例えば、タングステンW、タンタルTa、又は他の膜を包含することができる。段階174は磁気接合膜上にハードマスク膜をブランケット(blanket)蒸着することを包含することができる。したがって、段階174は方法150の段階154と類似である。段階172及び段階

50

174は装置100”の例えば蒸着チャンパー108’で遂行することができる。

【0084】

段階176を通じて、反応性イオンエッチングを使用してハードマスク膜からハードマスクを形成する。段階176の反応性イオンエッチングは、RIEチャンパー102”で遂行することができる。段階176で遂行された反応性イオンエッチングは、1mTorrの圧力で反応ガスを使用することができる。図12は段階176を遂行した後の磁気メモリ250を図示する。それで、基板251は選択的シード膜262、被固定膜264、高いスピン分極CoFeB膜266、非磁性スペーサー膜268、自由膜270、第2非磁性スペーサー膜272、第2高いスピン分極CoFeB膜274、被固定膜276、及びキャッピング膜278の下にある。このような膜262、264、268、270、272、及び274は磁気接合210/210’/210”/210’”’の膜212/212’/212’”’、214/214’/214’”’、216/216’/216’”’、218/218’/218’”’、220/220’/220’”’、222/222’/222’”’及び224/224’/224’”’と各々類似である。また、ハードマスク252が図示される。ハードマスク252は磁気接合260を形成するために使用される。磁気接合260はメモリで、臨界寸法d及びピッチpを有する。ハードマスク252はRIEチャンパー102”で遂行される反応性イオンエッチングを使用して単一膜から形成される。

10

【0085】

段階178を通じて、反応性イオンエッチングを遂行した後、磁気メモリ250はRIEチャンパー102”からイオンミリングチャンパー104”へと移送され、部分的にイオンミリングされる。前記移送は、磁気メモリ250が大気環境に露出されずに達成される。つまり、移送は真空中で、非活性ガス存在の下で、又は他の類似な方式で行われ得る。イオンミリングは、磁気メモリ250の表面から傾くように遂行される。一般的にこのような傾斜は20°である。図示された実施形態で、磁気接合は部分的に定義される。それで、磁気接合のために段階172で提供された膜262、264、266、268、270、272、274、276、及び278の一部のみが段階178を通じてミリングされる。段階178のイオンミリングは、反応性イオンエッチング及びイオンミリングの間で大気環境に基板（及び形成された磁気接合260）が露出されずに遂行される。

20

30

【0086】

段階180を通じてキャッピング膜が蒸着される。キャッピング膜は絶縁物であり得る。例えば、シリコン酸化物、シリコン窒化物及び/又はアルミニウム酸化物が使用され得る。イオンミリング段階の後に、イオンミリング段階178の後、大気環境に磁気メモリが露出されずにキャッピング膜が蒸着される。例えば、磁気メモリ250はイオンミリングチャンパー104”から蒸着チャンパー108’へと移送され、蒸着チャンパー108’でキャッピング膜が蒸着される。図13は、段階180を遂行した後の磁気メモリ250を図示する。図示された実施形態で、キャッピング膜278’及び被固定膜276’が定義される。追加的に、キャッピング膜280が蒸着される。

【0087】

段階182を通じて大気環境に磁気メモリ250が露出されずに、追加的な反応性イオンエッチングが遂行される。段階182は、磁気メモリ250を蒸着チャンパー108’からRIEチャンパー102”へと移送して遂行することができる。前記移送は真空中の下で、非活性ガス存在の下で、又は他の類似な方式で遂行される。図14は、段階182を遂行した磁気メモリ250を図示する。それで、膜268’、270’、272’、274’は磁気接合260のために定義される。追加的に再蒸着膜282が磁気接合260の側面上に形成される。

40

【0088】

その後、段階184を通じて磁気メモリは再びイオンミリングされる。イオンミリングは、磁気メモリ250が大気環境に露出されずに遂行される。段階184は磁気メモリ2

50

50をRIEチャンパー102"からイオンミリングチャンパー104"へと移送させて遂行することができる。前記移送は真空の下で、非活性ガスの存在の下で、又は他の類似な方式で遂行することができる。図15は、段階184を遂行した後の磁気メモリ250を図示する。それで、膜266'、264、262'が定義される。それで、磁気接合260が形成される。

【0089】

段階186を通じてキャッピング膜が蒸着される。キャッピング膜は絶縁物であり得る。例えば、シリコン酸化物、シリコン窒化物、及び/又はアルミニウム酸化物が使用され得る。イオンミリング段階184の後に、磁気メモリが大気環境に露出されずにキャッピング膜が蒸着される。例えば、磁気メモリ250がイオンミリングチャンパー104"で蒸着チャンパー108'へと移動され、蒸着チャンパー108'でキャッピング膜が蒸着される。図16は、段階186を遂行した後の磁気メモリ250を図示する。キャッピング膜284が蒸着される。結果的に、磁気メモリ250が大気環境に露出されても磁気接合260は大気環境に露出されない。磁気メモリ250は、磁気接合260に損傷無く装置100"から取り出される。図示された実施形態で、以後に定義される膜は、キャッピング膜280/280'及び再蒸着膜282/282'の存在によって、さらに大きい臨界寸法を有する。他の実施形態で、再蒸着膜282/282'及び/又はキャッピング膜280/280'の一部又は全部が段階の間で除去され得る。

10

【0090】

段階186によって磁気接合260が完全に定義されなければ、段階182、184、及び186を反復して磁気接合260を完全に定義する。それで、磁気接合260は反応性イオンエッチング、イオンミリング、及びキャッピング膜の蒸着の組み合わせを含むハイブリッド工程(hybrid process)を使用して定義され得る。

20

【0091】

方法170を使用して、磁気接合260が形成され得る。磁気接合260は、磁気メモリ250が大気環境に露出されずに定義されるので、磁気接合260の損傷が減少され得る。例えば、再蒸着膜282が大気環境に露出されないので、HF、HCl又は類似の化合物の形成が減少されるか、或いは除去され得る。磁気接合260を定義した後、キャッピング膜284は再蒸着膜282'をくむことができる。その結果、磁気接合260に対する追加的な損傷を防止することができる。従って、磁気接合260の性能が向上され、方法のための収率が改善され得る。その上、さらに小さい臨界寸法及び/又はさらに小さいピッチを有する磁気接合が達成されることができる。例えば、臨界寸法は20nm以下であり得る。幾つかの実施形態で、ピッチは200nm以下であり得る。幾つかのそのような実施形態で、ピッチは100nm以下であり得る。

30

【0092】

図17は、格納セルのメモリ要素で磁気接合を使用するメモリの例示的な実施形態を図示する。磁気接合200、200'、200"、200'''、260は磁気メモリで使用され得る。図17はメモリ300のような例示的な実施形態である。磁気メモリ300はワードライン選択ドライバー(word line select driver、304)のみならず読出し/書込みカラム選択ドライバー(reading/writing column select driver、302、306)を含む。メモリ300の格納領域は、磁気格納セル310、(storage cells)を含む。各磁気メモリセルは少なくとも1つの磁気接合312及び少なくとも1つの選択素子314を含む。幾つかの実施形態で、選択素子314はトランジスタである。磁気接合312は、1つ以上の磁気接合200、200'、200"、200'''及び/又は260を包含することができる。1つの磁気接合312がセル310毎に図示されたが、他の実施形態で、セル毎に他の数量の磁気接合312が提供され得る。

40

【0093】

磁気接合312は、方法150及び/又は170を使用して形成され、装置100、100'又は100"を使用して形成され得る。その結果、磁気メモリ300のピッチ及び

50

セルサイズが減少され得る。結局、さらに密な密度磁気メモリ300が形成され得る。その上、磁気接合310の損傷が低減されるので、磁気メモリ300に対する収率が增加する。

【0094】

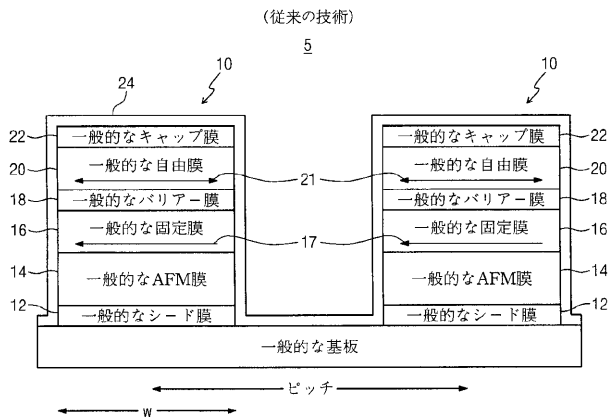
磁気接合を提供する方法及び装置と磁気接合を含むメモリを記述する。方法及びシステムは図示された例示的な実施形態と共に記述され、当該技術で通常の技術者は実施形態に対する多様な変形を容易に認識し、変形は方法及びシステムのマッピング及び範囲内にある。したがって、当業者は、添付された請求項のマッピング及び範囲から逸脱することなく多様な変形をなすことができる。

【符号の説明】

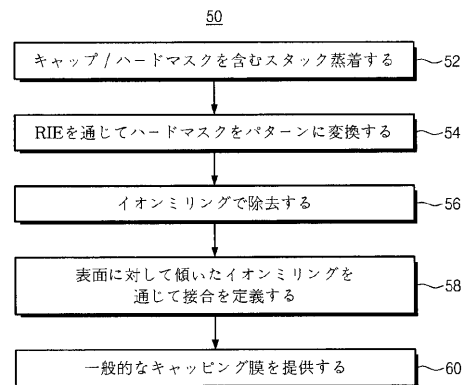
【0095】

- 102 : R I Eチャンパー
- 104 : イオンミリングチャンパー
- 106 : インターロックチャンパー
- 108 : 蒸着チャンパー
- 110 : 真空システム

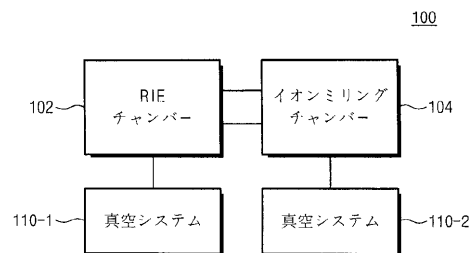
【図1】



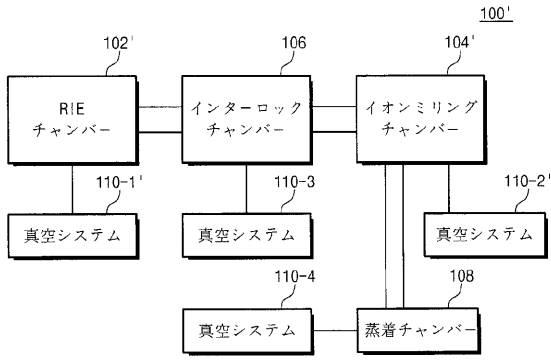
【図2】



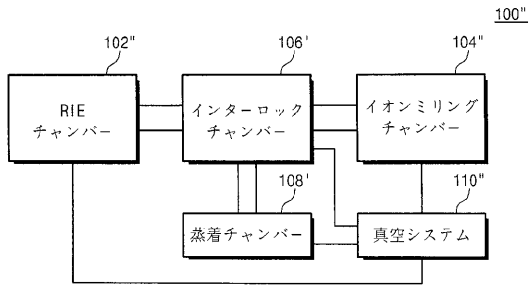
【図3】



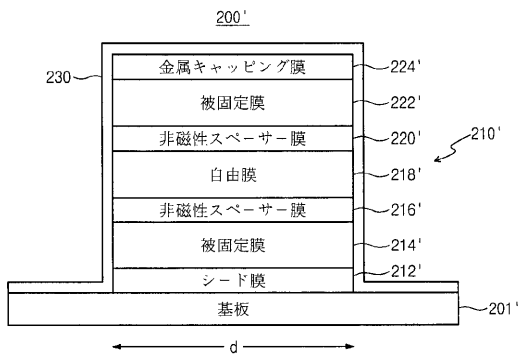
【 図 4 】



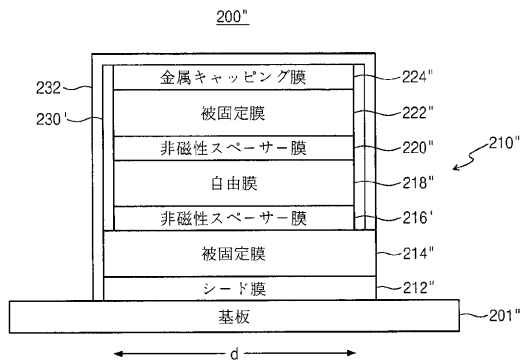
【 図 5 】



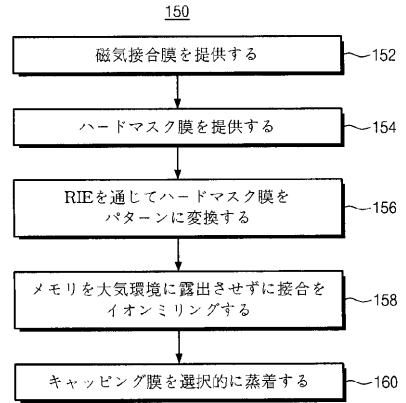
【 図 8 】



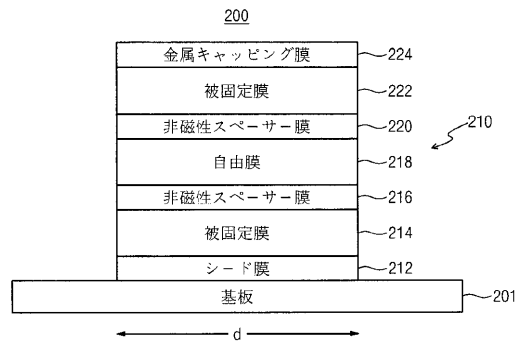
【 図 9 】



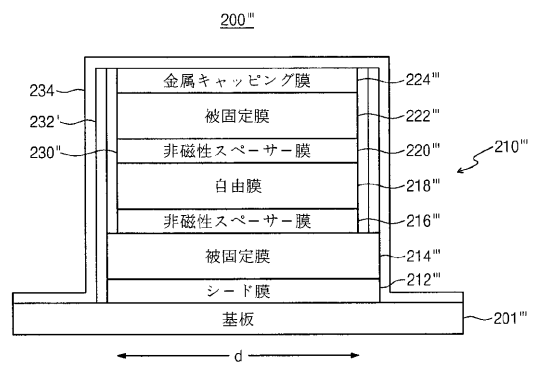
【 図 6 】



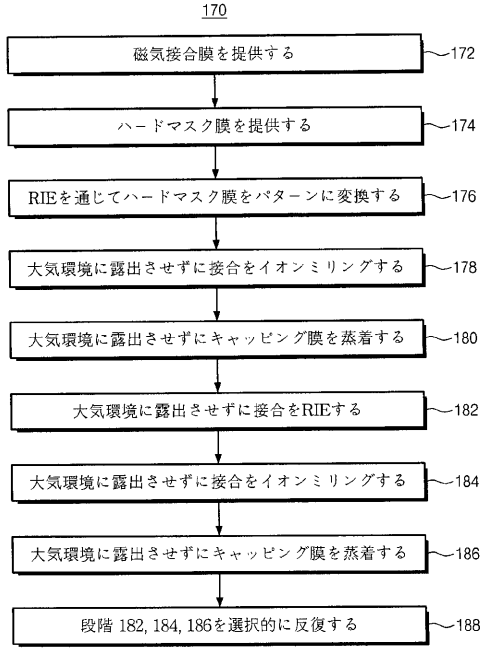
【 図 7 】



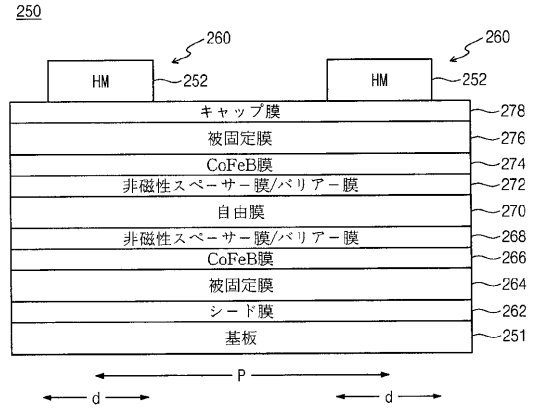
【 図 10 】



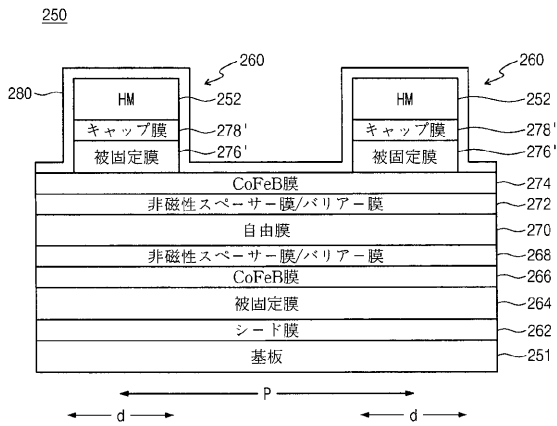
【 図 1 1 】



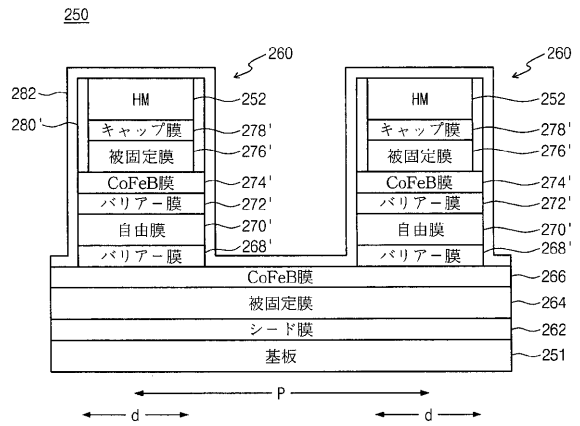
【 図 1 2 】



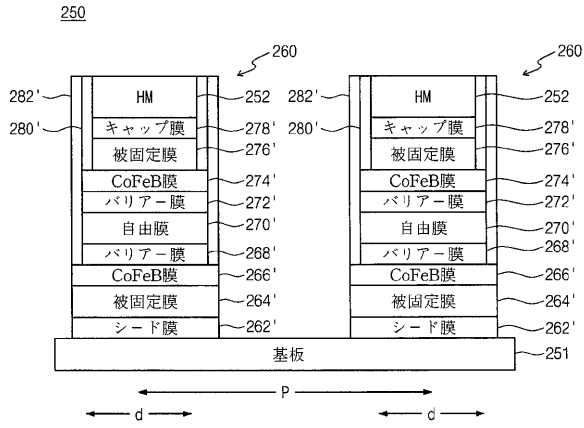
【 図 1 3 】



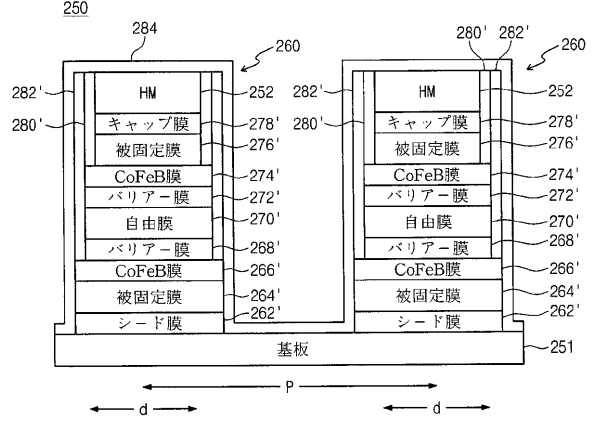
【 図 1 4 】



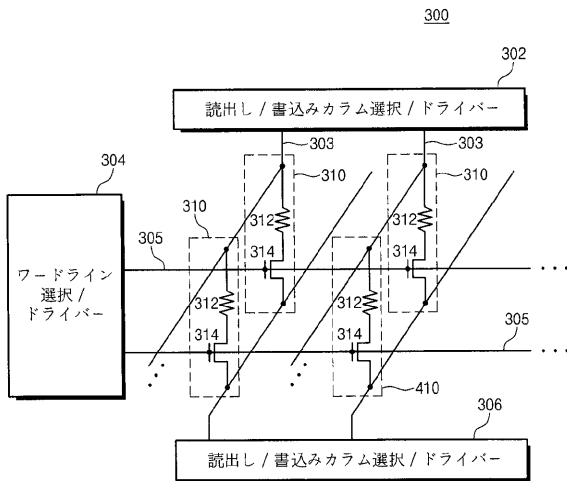
【図15】



【図16】



【図17】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
H 0 1 L 21/3065 (2006.01) H 0 1 L 21/302 1 0 4 C

(72)発明者 チャン - マン・パク
 アメリカ合衆国・カリフォルニア・9 4 0 2 2・ロス・アルトス・ウェスト・ポートラ・アヴェニ
 ュー・2 2 3

(72)発明者 ダスティン・ウィリアム・エリクソン
 アメリカ合衆国・カリフォルニア・9 5 0 3 7・モーガン・ヒル・デル・モンテ・アヴェニュー・
 1 6 4 4 5

(72)発明者 モハマド・トウフィック・クロウンビ
 アメリカ合衆国・カリフォルニア・9 5 1 2 4・サン・ノゼ・エルトン・ドライブ・1 4 9 3 5

Fターム(参考) 4M119 AA19 BB01 BB03 CC05 DD05 DD06 DD08 DD09 DD33 DD45
 EE22 EE27 HH02 HH04 HH07 JJ12 JJ13
 5F004 AA06 BA04 BA11 BC05 BC06 BC08 DB08 DB10 DB12 EA28
 EB08
 5F092 AA15 AB08 AC08 AC12 AD03 AD25 BB23 BB36 BB53 BC07
 BC08 BC46 CA08 CA09 GA05