



## [12] 发明专利申请公开说明书

[21] 申请号 03123802.5

[43] 公开日 2004 年 3 月 3 日

[11] 公开号 CN 1479104A

[22] 申请日 2003.5.12 [21] 申请号 03123802.5

[30] 优先权

[32] 2002. 8.30 [33] JP [31] 254749/2002

[71] 申请人 三菱电机株式会社

地址 日本东京都

共同申请人 菱电半导体系统工程株式会社

[72] 发明人 花井寿佳 船仓辉彦 森长也

[74] 专利代理机构 中国专利代理(香港)有限公司

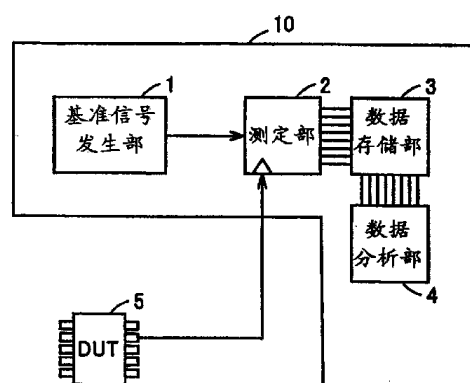
代理人 杨 凯 王忠忠

权利要求书 1 页 说明书 13 页 附图 11 页

[54] 发明名称 基于以理想周期信号得到的取样数据串来测量抖动的电路

## [57] 摘要

抖动测量电路(10、11)中设有:通过响应另一方面而对所述基准信号和从测量对象输出的周期性被测信号中的一方取样来得到取样数据串的变换部(2);以及基于从所述变换部得到的所述取样数据串,测量所述被测信号的抖动的判定部(4)。由于基准信号是预定的周期稳定的信号,所以,作为测量结果的取样数据串依存于被测信号。根据测量结果的偏移并基于对预期值数据的相对测定,可以简易地测量抖动电平。



1. 一种抖动测量电路，其中设有：  
生成具有预定周期的周期性基准信号的基准信号发生部；  
5 通过响应其中另一方而对所述基准信号和从测量对象输出的周期性的被测信号中的一方取样来得到取样数据串的变换部；以及  
基于从所述变换部得到的所述取样数据串，测量所述被测信号的抖动的判定部。
2. 如权利要求1所述的抖动测量电路，其特征在于：所述判定部  
10 基于从所述取样数据串得到的数据信号的频率成分来测定所述抖动。
3. 如权利要求2所述的抖动测量电路，其特征在于：所述判定部通过对所述取样数据串进行高速傅立叶变换来算出所述数据信号的频率成分。
4. 如权利要求2所述的抖动测量电路，其特征在于：所述判定部  
15 通过对从所述数据信号的频率成分得到的信噪比和所期望的信噪比的比较，测定所述抖动。
5. 如权利要求1所述的抖动测量电路，其特征在于：  
所述抖动测量电路中还设有进行其它判定试验的试验部，以及控制所述试验部的控制部；  
20 所述控制部在测量所述抖动时，作为所述判定部工作。
6. 如权利要求1所述的抖动测量电路，其特征在于：  
所述抖动测量电路中还设有存储数据的存储部；  
所述存储部预先存放用于所述判定部的所述测量的数据。
7. 如权利要求6所述的抖动测量电路，其特征在于：  
25 所述抖动测量电路中还设有进行其它判定试验的试验部；  
所述存储部还存储所述试验部使用的数据。

## 基于以理想周期信号得到的取样数据串来测量抖动的电路

### 5 技术领域

本发明涉及对周期信号中包含的抖动进行测量的抖动测量电路。

### 背景技术

10 随着始于近年的个人计算机存储器时钟总线的高速化,称为IEEE-1394 的高速接口的出现,以移动电话和蓝牙技术(Blue tooth)为首的无线局域网(LAN)这种数字无线传送的急速兴起,对抖动测量的潜在需求也同样在增长。

15 作为抖动测量的方式,例如在特开 2000-292469 号公报中提出把从被测对象输出的信号以同一周期进行量化,基于其量化后的输出数据的变化量来实时测量抖动的方式;此外,还提出了其它种种方式。

20 作为进行这种抖动测量的仪器,一直采用时间间隔分析器、频谱分析仪以及具有与它们同样功能的模拟测量仪。时间间隔分析器能无遗漏地连续测量所测定信号的时间间隔来获取大量的数据,并具有显示时间间隔的直方图等分析功能;频谱分析仪可对信号的频谱进行分析。近年来,出现了一种称为混合信号芯片的数字信号和模拟信号混在一起的数字-模拟混合 IC,也就是在试验混合信号器件的混合信号测试仪方面也出现了具有同样功能的产品。

25 但是,在建立由这样的计测器和测试仪构成的抖动测量系统时,对于系统的建立需要花费费用和时间。再者,具有抖动测量功能的测试仪又存在着价格高的问题。

## 发明内容

本发明制造解决上述问题，提供低成本的、可简易实现抖动测量的抖动测量电路。

5 本发明一个方面的抖动测量电路中包含有如下的部分：发生有预定周期的周期性基准信号的基准信号发生部；响应其中的另一方而对基准信号和从测量对象输出的周期性被测信号中的一方取样来得到取样数据串的变换部；基于从变换部得到的取样数据串测量被测信号的抖动的判定部。

10 本发明的抖动测量电路中含有：响应其中的另一方而对基准信号和从测量对象输出的周期性被测信号中的一方取样来得到取样数据串的变换部；以及基于从变换部得到的取样数据串测量被测信号的抖动的判定部。由于基准信号是预定周期的稳定信号，作为测量结果的取样数据串依赖于被测信号。因而，本发明的主要优点是能够按照测量结果的偏差，基于相应于的预期值数据的相对测量，简  
15 易地测量抖动电平。

## 附图说明

图1是本发明的实施例1的抖动测量电路和成为测量对象的DUT（被测器件）5的示意图。

20 图2是表示本发明的实施例1的抖动测量电路的动作流程图。

图3是依据本发明的实施例1的变形例1的抖动测量电路和成为测量对象的DUT的示意图。

图4是表示依据本发明的实施例1的变形例1的抖动测量电路的动作流程图。

25 图5是依据本发明的实施例2的半导体试验装置与成为测量对象的DUT的示意图。

图6是依据本发明的实施例2的变形例1的半导体试验装置和成为测量对象的DUT的示意图。

图 7 是依据本发明的实施例 2 的变形例 2 的半导体试验装置和测量对象 DUT 的示意图。

图 8 是依据本发明的实施例 2 的变形例 3 的半导体试验装置和测量对象 DUT 的示意图。

5 图 9 是依据本发明的实施例 2 的变形例 4 的半导体试验装置和测量对象 DUT 的示意图。

图 10 是依据本发明的实施例 2 的变形例 5 的半导体试验装置和测量对象 DUT 的示意图。

10 图 11 是依据本发明的实施例 3 的设备接口板和半导体试验装置的示意图。

图 12 是依据本发明的实施例 4 的半导体装置的示意图。

### 具体实施方式

关于本发明的实施例，参照附图详细说明。另外，在图中相同或相当的部分上附上同样的符号，不重复其说明。

#### [实施例 1]

参看图 1，依据本发明的实施例 1 的抖动测量电路 10 中含有：发生高纯度亦即固定的理想周期信号的基准信号发生部 1；把从基准信号发生部 1 输出的信号的振幅作高精度模数变换的测定部 2；存储数据的数据存储部 3；根据存储在数据存储部 3 上的数据算出抖动量的数据分析部 4。作为从基准信号发生部 1 发生的周期信号，例如可以是正弦波。并且，测定部 2 接受以从测量对象 DUT(Device Unit Testing) 5 输出的测定时钟信号作为取样时钟的输入。

25 用图 2 的流程图就依据本发明的实施例 1 的抖动测量电路的动作进行说明。

参看图 1 和图 2，测定部 2 把从 DUT5 输出的周期信号即测定时钟信号作为取样时钟，按照取样定理对基准信号进行数字变换(步骤 S1)，把所得到的测定数据输出到数据存储部 3。再有，为了满足取

样定理，作为取样时钟的测定时钟信号具有基准信号的 2 倍以上的频率。

然后，数据存储部 3 把经过数字变换的测定数据和预先存储的理想的预期值数据输出到数据分析部 4（步骤 S2）。

5       接着，数据分析部 4 通过执行为对数字变换后的测定数据从时域变换成频域信号的所谓高速傅立叶变换(FFT)处理，算出数据信号的频率值，亦即频率成分(步骤 S3)。

10       继之，数据分析部 4 根据对数据频率成分的信号的噪声比(以下都称为 SN 比)和作为预期值数据的期待的 SN 比来测量待测时钟信号的抖动(步骤 S4)。

15       通常，在执行来自由数字变换得到的数据的 SN 比的数据分析时，由于基准信号和取样时钟的纯度会极大地影响 SN 比的分析结果。也就是说，通过把高纯度的基准信号输入到对应于测定部的高精度的模数变换电路上，分析结果会极大地受到作为取样时钟的测定时钟信号纯度的影响。

20       具体地说，假定在作为取样时钟的测定时钟信号上没有抖动的时候，由于取样周期非常稳定，如果执行 FFT 分析，则仅显示对应于基准信号的期待周期的频率成分。因而，从该分析结果得到的 SN 比就变高。

25       另一方面，当作为取样时钟的测定时钟信号上有抖动时，由于取样周期偏移，如果进行 FFT 分析，则也要显示基准信号所期待周期以外的频率成分。因而，从该分析结果得到的 SN 比由于频率的偏移，其值会变低。

通过相对地比较这些结果，可以测量抖动电平。

25       通过采用依据本实施例 1 的抖动测量电路，不必使用高价格的专用测量仪器或设有同样功能的测试仪，就可以简易地进行抖动的测量，从而可以降低成本。

(实施例 1 的变形例 1)

参看图 3, 依据本发明的实施例 1 的变形例 1 的抖动测量电路 11 与抖动测量电路 10 相比, 不同之处在于: 取代由基准信号发生部 1 生成的基准信号, 而向输入测定部 2 输入由 DUT5 生成的测定时钟信号; 取代 DUT5 的测定时钟信号, 而向输入测定部 2 输入由取样信号发生部生成的高纯度取样时钟。其它方面由于与图 1 示出的实施例 1 的抖动测量电路 10 具有相同的结构, 就不再重复说明。

使用图 4 的流程图就依据本发明的实施例 1 的变形例 1 的抖动测量电路 11 的动作进行说明。

参看图 3 和图 4, 以取样信号发生部 6 生成的信号作为取样时钟, 测定部 2 按照取样定理对 DUT5 输出的周期信号即测定时钟信号进行数字变换(步骤 S5), 把所得到的测定数据输出到数据存储部 3。另外, 为了满足取样定理, 取样时钟具有测定时钟信号的 2 倍以上的频率。

然后, 数据存储部 3 把数字变换后的测定数据和预先存储的理想预期值数据输出到数据分析部(步骤 S6)。

接着, 数据分析部 4 对于数字变换后的测定数据, 通过执行为了从时域向频域的信号变换的所谓高速傅立叶变换(FFT)处理, 算出数据的频率成分(步骤 S7)。

继之, 数据分析部 4 基于数据的频率成分的 SN 比与作为预期值数据的期待的 SN 比测量待测时钟信号的抖动(步骤 S8)。

上述抖动测量电路 11 的动作与实施例 1 中所示的抖动测量电路 10 的动作相同, 当执行来自数字变换得到的数据的 SN 比的数据分析时, 由于测定时钟信号和取样时钟的纯度会极大地影响 SN 比的分析结果。也就是说, 由于把高纯度的取样时钟输入到对应于测定部 2 的高精度模数变换电路上, 分析结果会极大地受到测定时钟信号纯度的影响。

具体地说, 在假定测定时钟信号上没有抖动的情况下, 由于取样时钟的取样周期是固定的, 如果执行 FFT 分析, 则仅显示对应于

测定时钟信号的期待的周期的频率成分。因而，以该分析结果得到的 SN 比就高。

5 在一个测定时钟信号上有抖动的情况下，即使取样周期是固定的，由于测定时钟信号的周期抖动引起的偏移，如果执行 FFT 分析，则也要显示测定时钟信号的期待周期以外的频率成分。因而，从该分析结果得到的 SN 比由于频率的偏移，其值会变低。

通过把这些结果进行相对比较，可以测量抖动电平。

10 通过采用依据本实施例 1 的变形例 1 的抖动测量电路的结构，不需要使用高价格的专用测量仪器或设置同样功能的测试仪，就可以简易地进行抖动的测量，从而可以降低成本。

(实施例 2)

在上述的实施例 1 中已就用直接抖动测量电路测量作为测量对象的 DUT5 的结构作了说明。在本发明的实施例 2 中，就具备依据实施例 1 的测量方式的功能的半导体试验装置的结构进行说明。

15 参看图 5，依据本发明的实施例 2 的半导体试验装置 20 中包含：控制半导体试验装置整体的控制部 22；与内部电路进行数据收发的内部总线 28；对成为测量对象的 DUT5 进行测试信号的输入输出的测试信号生成部 27；用以对成为测量对象的 DUT5 进行抖动测量的抖动测定部 30。

20 测试信号生成部 27 的动作目的在于：将某个特定图形的测试信号输入到作为测量对象的 DUT5 中，然后基于响应的输出信号来判断 DUT5 的动作是否良好。

25 测试信号生成部 27 中包含：生成作为固定的周期信号的基准信号的基准信号发生电路 24；响应来自控制部 22 的指示而形成测试信号的波形形成电路 25；调整测试信号的振幅，向测量对象输出测试信号的波形输入输出电路 26；响应来自控制部的指示供给用以进行测试信号的振幅调整的电压的电源 23。另外，波形输入输出电路 26 还接受来自测量对象的信号输入。随之，波形形成电路 25 从波形输



入输出电路 26 接受信号，并向控制部 22 输出该数据。

以下就测试信号生成部 27 的测试进行说明。

基准信号发生电路 24 响应控制部 22 的指示而生成基准信号。

5 波形形成电路 25 响应来自控制部 22 的指示，从该基准信号生成基于某个特定的测试图形的测试信号。波形输入输出电路 26 调整输出的测试信号的振幅，并将它输入到作为测量对象的 DUT5 中。DUT5 响应测试信号的输入，将输出信号输出到测试信号生成部 27。波形形成电路 25 将所输入的该输出信号的数据输出到控制部 22，并进行分析。例如，当输入了作为一例的某个特定图形的测试信号时，在  
10 得到同样图形的输出信号的情况下，也能够进行判定是否良好的测试。

抖动测定部 30 中包含：基准信号发生部 1；测定部 2；数据存储部 3；数据分析部 4。该抖动测定部 30 与实施例 1 中说明的抖动测量电路 10 具有相同的结构，不再重复对其连接关系和动作等的详细  
15 说明。随之，可以用该抖动测定部 30 进行对从 DUT5 输出的测定时钟信号的抖动测量。

并且，数据分析部 4 的分析结果经由内部总线 28 传送给控制部 22。

如本发明的半导体试验装置那样，由于内藏可在半导体试验装置内执行抖动测量的抖动测定部 30，因而可在半导体试验装置中简  
20 易且低成本地执行抖动测量。

另外，由于经由内部总线 28 在控制部 22 与数据分析部 4 之间进行数据的收发，能够使抖动测量高速化，因而可以缩短试验时间。  
(实施例 2 的变形例 1)

25 参看图 6，依据本发明的实施例 2 的变形例 1 的半导体试验装置 21 与图 5 的半导体试验装置 20 相比，其不同点在于，抖动测定部 30 被换成抖动测定部 31。

抖动测定部 31 具有与按图 3 所示的实施例 1 的变形例 1 的抖动

测量电路 11 同样的结构，不再重复对其连接关系和动作等的详细说明。随之，可用该抖动测定部 31 对从 DUT5 输出的测定时钟信号进行抖动测量。

5 通过把依据本发明结构的抖动测定部 31 内藏于半导体试验装置内，可以得到与上述实施例 2 同样的效果。

(实施例 2 的变形例 2)

参看图 7，依据本发明的实施例 2 的变形例 2 的半导体试验装置 20#与图 5 所示的半导体试验装置 20 相比，其不同点是，抖动测定部 30 被换成抖动测定部 30#。

10 抖动测定部 30#与抖动测定部 30 相比，只是数据分析部 4 被去掉这一点不同。由于其它方面相同，不再重复其说明。

本实施例 2 的变形例 2 的半导体装置 20#是以用控制部 22 分析在抖动测定部 30#中得到的数据为目的。具体地说，从数据存储部 3 经由内部总线 28 输入到控制部 22，在控制部 22 中执行为抖动测量进行分析。

正如本实施例 2 的变形例 2 的半导体试验装置 20#的结构那样，由于去掉了数据分析部 4 后在控制部 22 中执行同样的功能，得到与实施例 2 同样效果，同时削减了部件个数，从而可以降低成本。

(实施例 2 的变形例 3)

20 参看图 8，依据本发明的实施例 2 的变形例 3 构成的半导体试验装置 21#，与图 6 所示的半导体试验装置 21 相比，其不同点在于，抖动测定部 31 被换成抖动测定部 31#。

抖动测定部 31#与抖动测定部 30 相比，只是在去掉了数据分析部 4 这一点上不同。由于其它方面均相同，不再重复其说明。

25 本实施例 2 的变形例 3 的半导体试验装置 21#，以在控制部 22 分析在抖动测定部 31#中得到的数据为目的。具体地说，是从数据存储部 3 经由内部总线 28 输入到控制部 22，在控制部 22 中执行为抖动测量进行分析。

正如本实施例2的变形例2的半导体试验装置21#的结构那样，由于去掉了数据分析部4之后在控制部22中执行同样的功能，在得到与实施例2同样效果的同时，再次削减了部件的数量，因而可以降低成本。

5 (实施例2的变形例4)

参看图9，依据本发明的实施例2的变形例4构成的半导体试验装置20a与图7所示的半导体试验装置20#相比，其不同点在于，抖动测定部30#被换成抖动测定部30a以及还设置修正分析功能部29这两个方面。

10 在作为测量对象的DUT5上内藏存储器时，修正分析功能部29对存储器内的不良情况进行检测与分析。

修正分析功能部29中包含：检测表示存储器内不良情况的数据信号的错误捕捉部64和分析所输入数据信号的分析部65。

15 错误捕捉部64中包含：接受来自波形输入电路26的输入数据信号并执行逻辑运算的扰码电路63和存储扰码电路63的逻辑运算结果的存储部62。

分析部65中包含：基于存储在存储部61上的信息来分析存储器内的不良情况的分析控制部60，以及响应分析控制部60的指示，为分析所输入的数据而存储从存储部62输出的信息，同时存储分析控制部60的分析结果的存储部61。

以下就不良情况分析时的动作进行说明。

在执行不良情况分析的方式中，控制部22用测试信号生成部27把预定的测试信号输出到DUT5中。响应该输出，向波形输入输出电路26输出有关来自DUT5的存储器内的地址等的不良情况信息的数据信号。波形输入输出电路26在执行该不良情况分析的方式中把从DUT5输出的数据信号传送到修正分析功能部29。据此，修正分析功能部29实行不良情况分析。

抖动测定部30a与抖动测定部30#相比，其不同点在于，数据存

储部 3 被换成暂时存储部 3#这一点上是不同的，其它方面均为相同的结构，不再重复其说明。

本发明的实施例 2 的变形例 4 的目的在于，让设置在修正分析功能部 29 内的存储部 61 存储抖动测定部 30a 中存储的数据等。

5 具体地说，就是把测定部 2 中得到的数据通过暂时存储部 3#向修正分析功能部 29 输出，经由内部总线 28 将分析所需的数据从修正分析功能部 29 的存储部 61 传送到控制部 22。

通过设置这种结构，使得设于抖动测定部的数据存储部 3 的存储数据让具有其它试验功能的修正分析功能部 29 内的存储部来存储，这样，在得到与实施例 2 同样效果的同时，可以再进一步减少  
10 部件的数量，从而可降低成本。

再者，在本实施例 2 的变形例 4 的抖动测定部 30a 中，设置了用以保证数据传送速度的高速化的暂时存储部 3#，但是也可以采用不设置该暂时存储部 3#的结构。

15 另外，在此就抖动测定部中把需要的数据等存储到存储部 61 上的结构作了说明，但是并不限于存储部 61，也可以采用让存储部 62 来存储的结构。还有，并不限于修正分析功能部 29，也可以存储在设于具有其它试验功能的电路等部分的存储区域中。

(实施例 2 的变形例 5)

20 参看图 10，依据本发明的实施例 2 的变形例 5 构成的半导体试验装置 21a，与图 8 所示的半导体试验装置 21#相比，其不同点在于，抖动测定部 31#被换成抖动测定部 31a 和还设有修正分析功能部 29 这两个方面。

抖动测定部 31a 与抖动测定部 31#相比，不同点在于，数据存储部 3 被换成暂时存储部 3#。由于其它方面具有同样的结构，不再重  
25 复说明。

本发明的实施例 2 的变形例 5 的目的在于，让设置在修正分析功能部 29 内的存储部 61 来存储抖动测定部 31a 中存储的数据等。

具体地说,就是把测定部2中得到的数据经暂时存储部3#向修正分析功能部29输出,再经由内部总线28将分析所需的数据从修正分析功能部29的存储部61传送到控制部22上。

5 通过设置这种结构,使得抖动测定部的数据存储部3的存储数据让具有其它试验功能的修正分析功能部29内的存储部来存储,能够在得到与实施例2相同效果的同时,进一步削减部件的数量,因而可以降低成本。

再者,在本实施例2的变形例5的抖动测定部31a中,设置了用以保证数据传输高速化的暂时存储部3#,但是也可以采用不设置该暂时存储部3#的结构。

并且,这里已就抖动测定部中把需要的数据存储到存储部61上的结构作了说明,但并不限于存储部61,也可以采用由存储部62存储的结构。并且,不限于修正分析功能部29,也可以存储到设置在具有其它试验功能的电路等部分的存储区域中。

15 在上述的实施例2及其变形例中,就半导体装置内藏执行抖动测量的抖动试验部的结构作了说明,但是,相反地,对于实施例1及其变形例中说明过的抖动试验电路而言,也可以采用具备该半导体试验装置所具有的上述试验功能的结构。

### (实施例3)

20 本发明的实施例3的目的在于,将具备可以执行上述抖动测量功能的电路设置到设备接口板上。

参看图11,依据本发明的实施例3的设备接口板45中包含作为测量对象的DUT5和抖动测定部30。

25 半导体试验装置40与设备接口板45电气上相互连接,在作为测量对象的DUT5上进行所要做的测试。

并且,半导体试验装置40用设置在设备接口板45上的抖动测定部30进行抖动测量。

正如依据本发明的实施例3的设备接口板的结构那样,通过将

抖动测定部 30 装到板上，在实施例 2 中说明的半导体试验装置没有内藏该测量功能的场合，也可以执行同样的测量。

再有，关于本实施例 3 的设备接口板 45 的结构，以上就采用抖动测定部 30 的结构作了说明，但是，也可以采用以抖动测定部 31 代替抖动测定部 30 的结构。

另外，由于设备接口板可以较廉价地制作，因而可以大量且以低成本来制造具备该抖动测量功能的电路板。

还有，由于也可以把该设备接口板原封不动地用于其它未图示出的半导体试验装置，因而将会具有很高的利用效率。

#### 10 (实施例 4)

本发明的实施例 4 中，就在半导体试验装置中设置上述抖动测量部的结构进行说明。

参看图 12，依据本发明的实施例 4 的半导体装置 50 中设有：与外部输入的时钟信号同步并使得由内部电路中所用的内部时钟信号发生的 PLL51 (锁相环)；控制半导体装置整体的控制部 52；由控制部 52 控制、执行期待的逻辑动作的逻辑电路 53；存储数据的存储器 54；以及执行抖动测量的抖动测定部 30。

这里就抖动测定部 30 的动作进行说明。

抖动测定部 30 接受从 PLL 51 发生的内部时钟信号的输入，执行该内部时钟信号的抖动测量，把分析结果存储到存储器 54 上。控制部 52 基于存储在存储器 54 上的分析结果，指示 PLL 51 发生抖动少的内部时钟信号。

通过在如本结构的半导体装置上搭载抖动测定部，能够测量内部时钟信号的抖动电平，进行内部时钟信号的修正。

在上述的结构中，就测量、修正抖动电平的结构作了说明，但是，也可以设置基于该分析结果向外部输出测量值的结构。

另外，在上述的结构中，就执行内部时钟信号的抖动测量的抖动测定部 30 作了说明，但是，并不以此为限，也可以执行其它信号

的抖动测量。

另外，已就在半导体装置 50 中搭载抖动测定部 30 的结构作了说明，但是，搭载抖动测定部 31 的结构也同样适用。

图 1

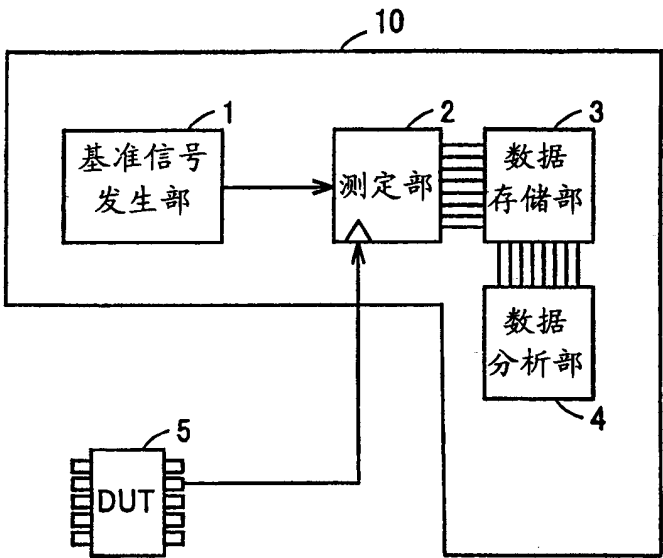




图 2

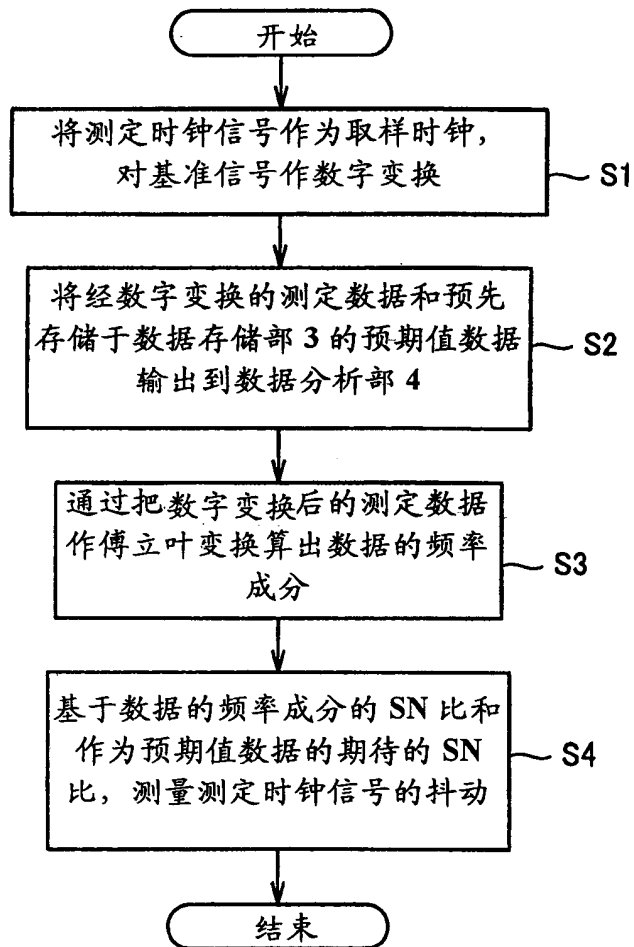


图 3

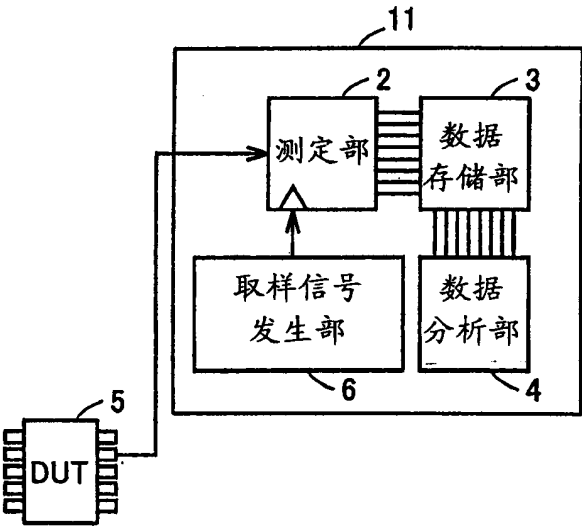


图 4

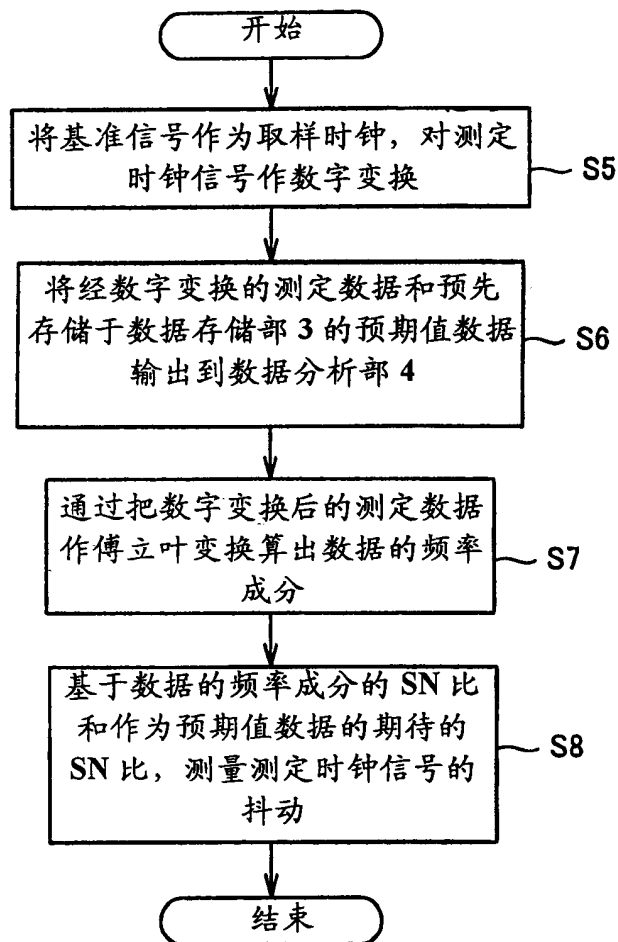


图 5

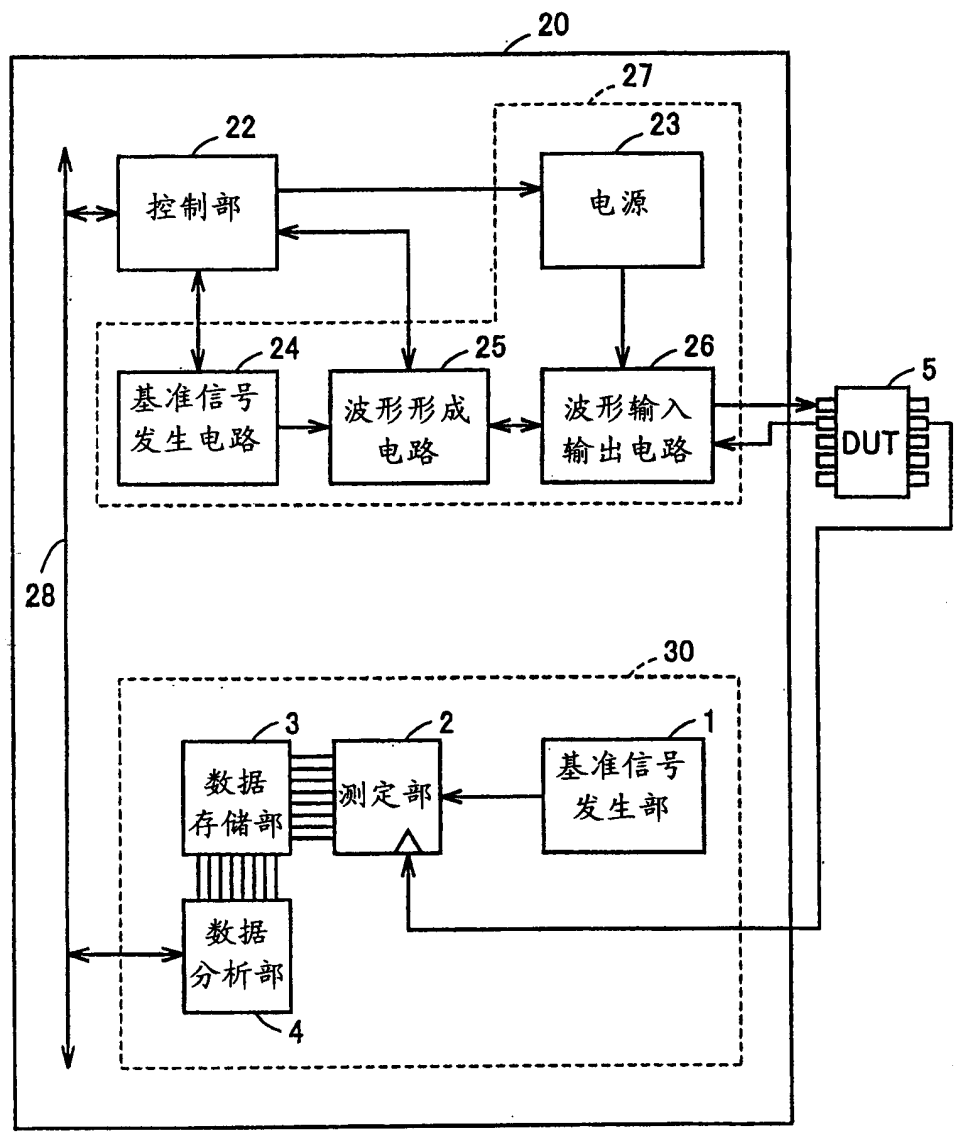


图 6

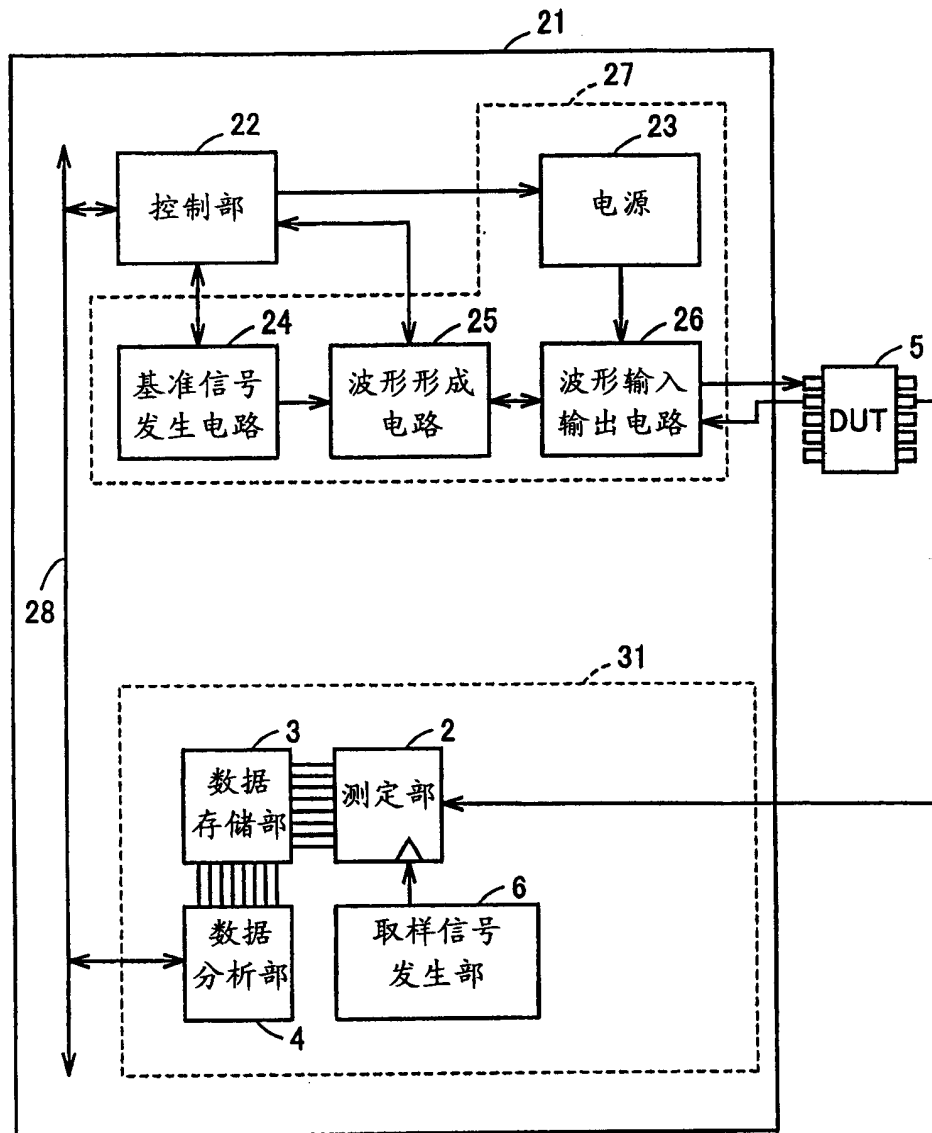


图 7

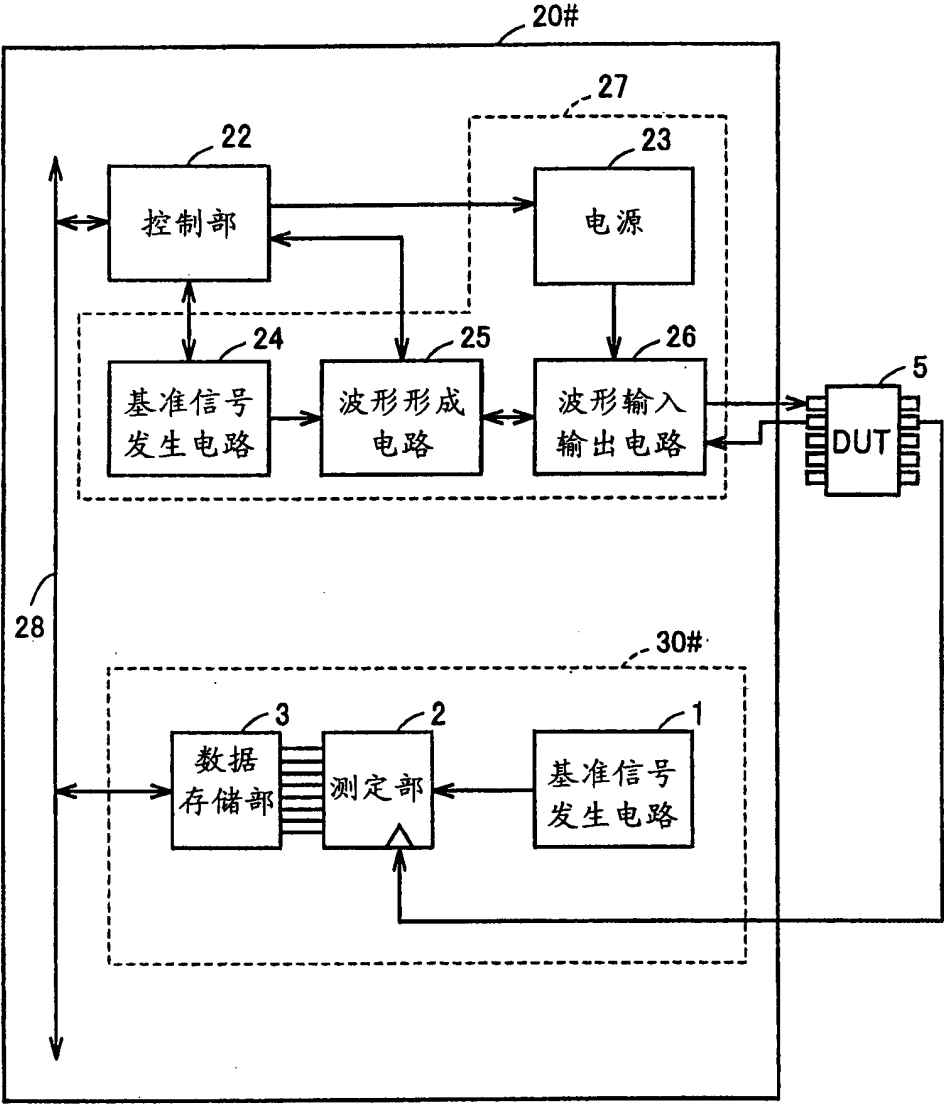


图 8

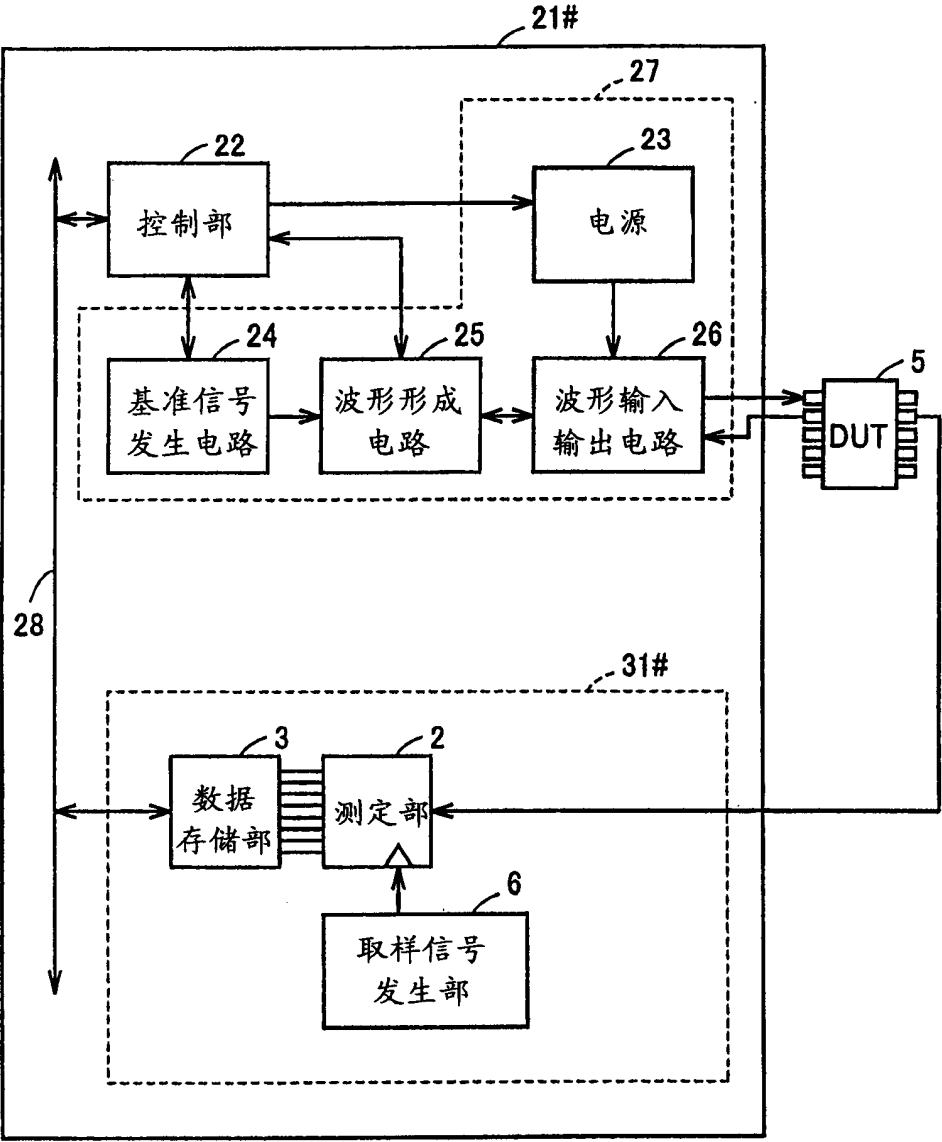


图 9

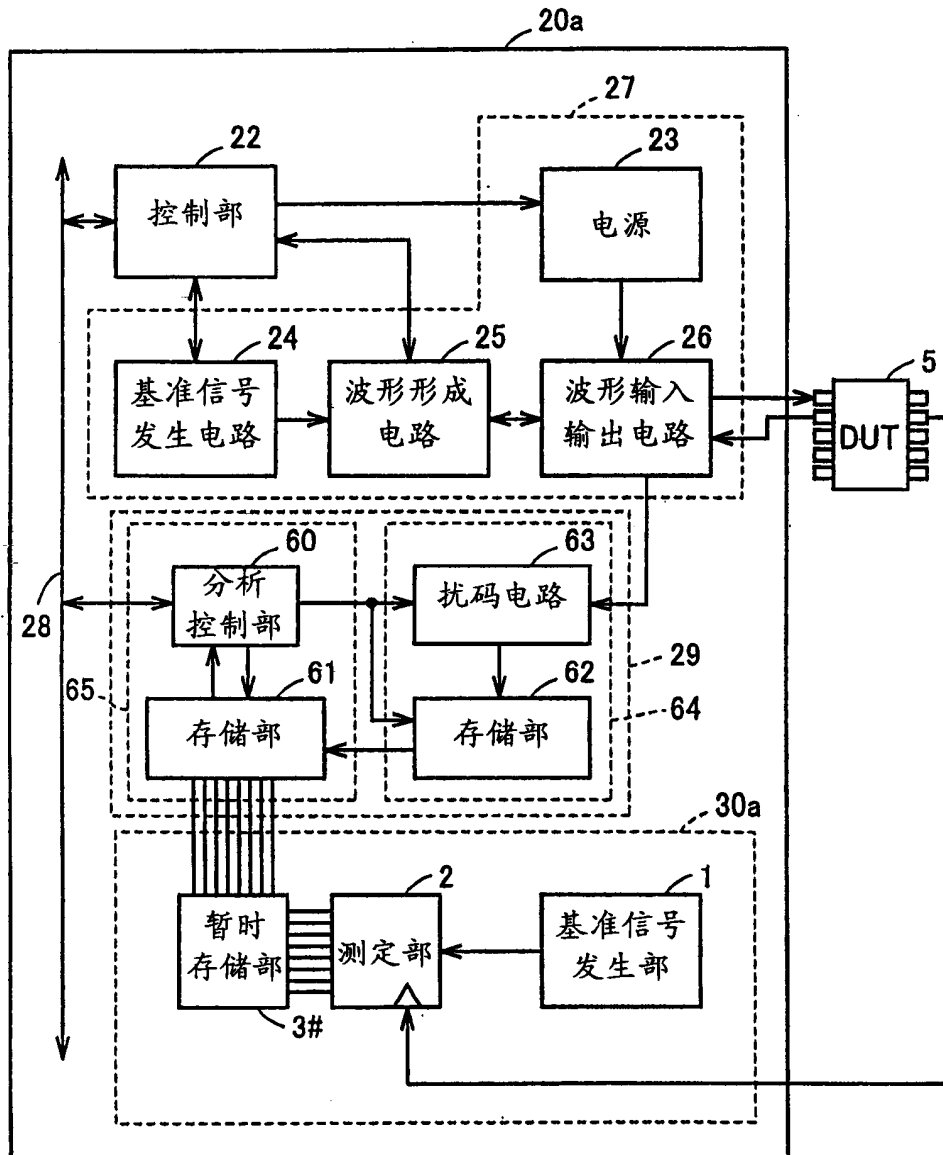




图 10

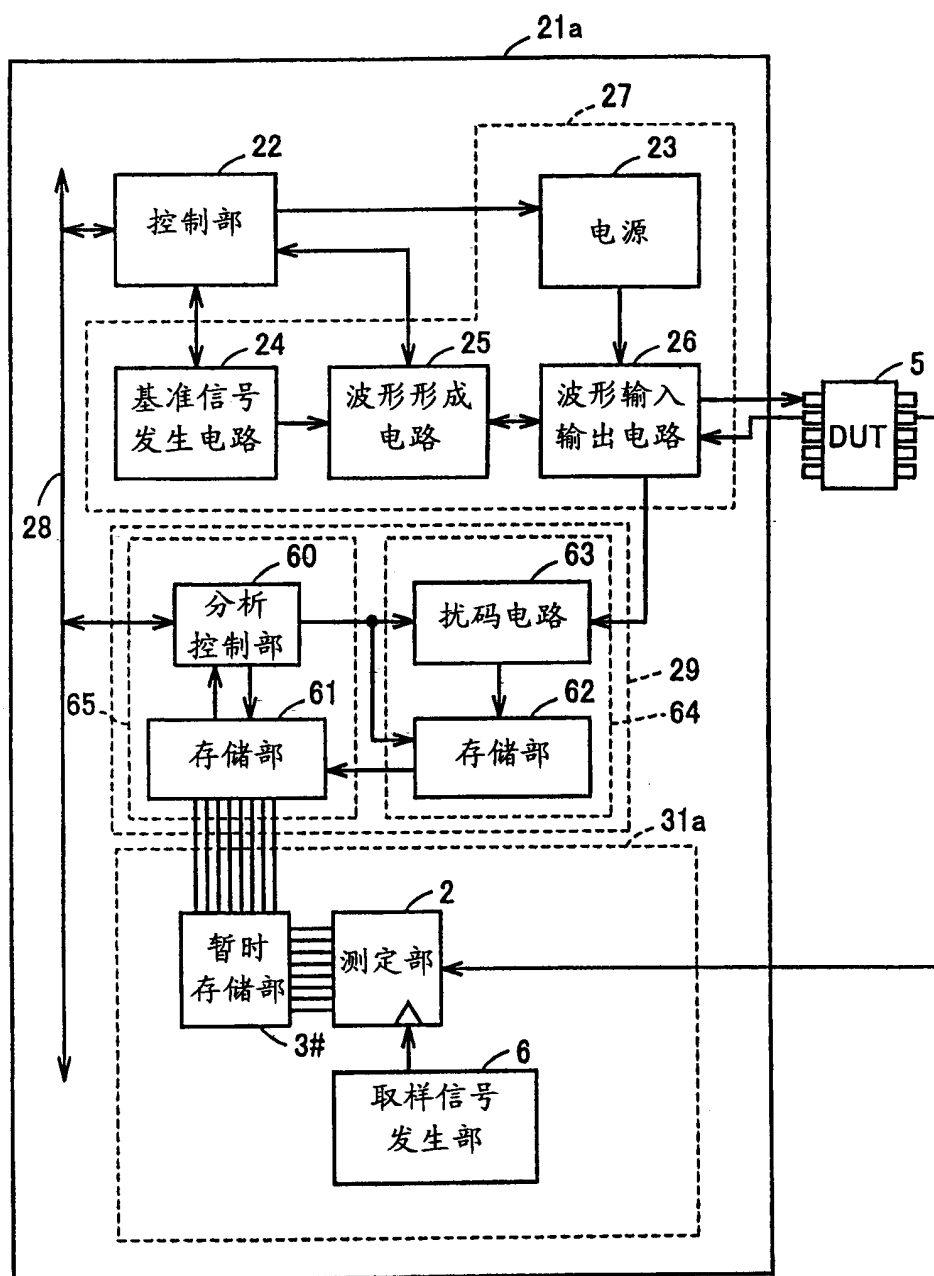


图 11

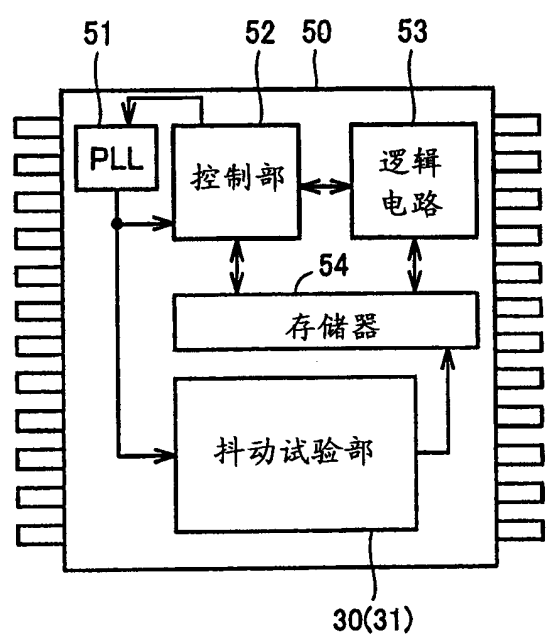
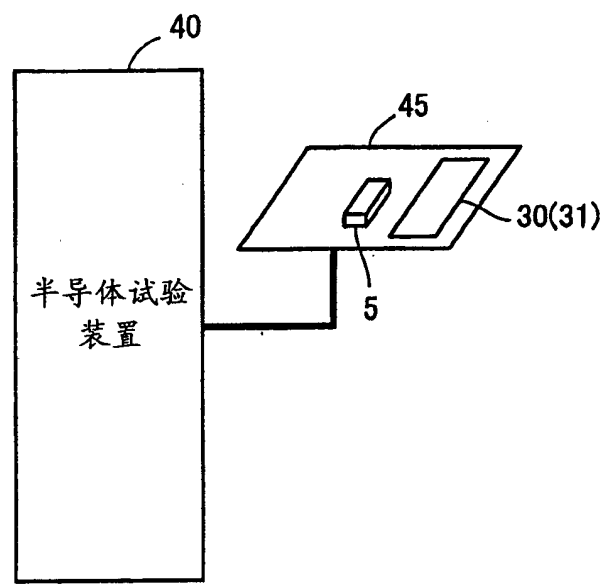


图 12