СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1115225 A

3 (51) H 03 K 13/20

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3591031/18-21
(22) 13.05.83
(46) 23.09.84. Бюл. № 35
(72) В.П. Кучеренко
(53) 681.325(088.8)
(56) 1. Авторское свидетельство СССР № 752797, кл. H 03 K 13/20, 26.06.78.
2. Гитис Э.И., Пискулов Е.А. Аналого-цифровые преобразователи. М., 1981, с. 168, рис. 4-5б (прототип).

(54)(57) ПРЕОБРАЗОВАТЕЛЬ КОД - ВРЕМЕННОЙ ИНТЕРВАЛ, содержащий RS-триггер, первый вход которого соединен с входной шиной, первый и второй элементы И, счетчик импульсов, тактовый вход которого соединен с выходом первого элемента И, регистр, элемент сравнения кодов, входы которого соответственно соединены с выходами регистра и счетчика импульсов, и генератор импульсов, выход которого соединен с первым входом первого элемента И, о т л и ч а ю щ и й с я тем, что, с целью повышения точности и надежности преобразования, в него введены первый, второй и третий D-триггеры, при этом информационный вход первого D-триггера соединен с выходом RS-триггера, прямой выход - с информационным входом второго D-триггера, а инверсный выход - с входами обнуления счетчика импульсов и третьего D-триггера, информационный вход которого соединен с выходом элемента сравнения кодов, прямой выход - с вторым входом RS-триггера и входом обнуления второго D-триггера, а инверсный выход - с первым входом второго элемента И, выход которого подключен к выходной шине, а второй вход - к второму входу первого элемента И и выходу второго D-триггера, тактовый вход которого соединен с тактовыми входами первого и третьего D-триггеров и выходом генератора импульсов, причем вход разрешения записи информации регистра соединен с входной шиной преобразователя, а входы установки - с соответствующими шинами входного кода.

SU (11) 1115225 A

Изобретение относится к автоматике и вычислительной технике и может быть использовано в устройствах преобразования и кодирования информации, а также в качестве узла формирования сигнала длительности работы цифровых генераторов импульсов и функциональных преобразователей.

Известен программируемый преобразователь код - временной интервал, содержащий генератор импульсов, выход которого через первый элемент И соединен с счетным входом счетчика импульсов, входы которого соединены с соответствующими выходами регистра, а выход - с первым входом триггера, второй элемент И, первый вход которого соединен с выходом первого элемента И, второй вход - с инверсным выходом триггера, а выход - с первым входом генератора импульсов, второй вход которого соединен с входной шиной [1].

Однако данный преобразователь имеет сложную техническую реализацию генератора импульсов, обеспечивающего привязку своего первого выходного импульса к переднему фронту импульса запуска. Кроме того, он работает ненадежно из-за практически одновременного появления первого счетчика импульса на входе счетчика при снятии сигнала разрешения записи информации, в результате чего происходят сбои в его работе.

Наиболее близким по технической сущности к изобретению является преобразователь код - временной интервал, содержащий RS-триггер, первый вход которого соединен с входной шиной, первый и второй элементы И, счетчик импульсов, тактовый вход которого соединен с выходом первого элемента И, регистр, элемент сравнения кодов, входы которого соответственно соединены с выходами регистра и счетчика импульсов, и генератор импульсов, выход которого соединен с первыми входами первого и второго элементов И, второй вход второго элемента И соединен с входом обнуления RS -триггера и выходом элемента сравнения кодов [2].

Недостаток известного преобразователя заключается в том, что в результате рассогласования фаз выходных импульсов генератора и импульса запуска преобразователя возникает ошибка в формировании длительности временного интервала, что снижает точность преобразования.

Из-за неидентичности переключающих моментов триггеров счетчика при некоторых комбинациях кода преобразования на выходе элемента сравнения кодов формируются короткие ложные импульсы окончания формирования временного интервала, что снижает надежность преобразователя в работе и делает малодостоверными результаты преобразования при изменении, например, напряжения питания элементов преобразователя или при изменении климатических условий эксплуатации.

Кроме того, при нулевой комбинации кода преобразования на выходе элемента сравнения кодов формируется единичный уровень, который блокирует триггер от включения внешним импульсом запуска преобразователя и разрешает прохождение импульсов с выхода генератора через второй элемент И на выход устройства в течение времени, пока в регистре не появляется код, отличный от нулевого. Это требует принятия специальных мер для предотвращения сбойных ситуаций в устройствах, в состав которых может входить преобразователь.

Цель изобретения - повышение точности и надежности преобразования.

Поставленная цель достигается тем, что в преобразователь код - временный интервал, содержащий RS -триггер, первый вход которого соединен с входной шиной, первый и второй элементы И, счетчик импульсов, тактовый вход которого соединен с выходом первого элемента И, регистр, элемент сравнения кодов, входы которого соответственно соединены с выходами регистра и счетчика импульсов, и генератор импульсов, выход которого соединен с первым входом первого элемента И, введены первый, второй и третий D -триггеры, при этом информационный вход первого D -триггера соединен с выходом RS -триггера, прямой выход - с информационным входом второго D -триггера, а инверсный выход - с входами обнуления счетчика импульсов и третьего D -триггера, информационный вход которого соединен с выходом элемента сравнения кодов, прямой выход - с вторым входом RS-триггера и входом обнуления вто-

рого D -триггера, а инверсный выход - с первым входом второго элемента И, выход которого подключен к выходной шине, а второй вход - к второму входу первого элемента И и выходу второго D-триггера, тактовый вход которого соединен с тактовыми входами первого и третьего D -триггеров и выходом генератора импульсов, причем вход разрешения записи информации регистра соединен с входной шиной преобразователя, а входы установки - с соответствующими шинами входного кода.

На чертеже приведена структурная схема предлагаемого преобразователя.

Устройство содержит генератор 1 импульсов, D -триггеры 2 - 4, элементы И 5 и 6, счетчик 7 импульсов, элемент 8 сравнения кодов, регистр 9, RS-триггер 10, входную шину 11 запуска преобразователя, шины 12 входного кода и выходную шину 13 сигнала, длительность которого пропорциональна коду преобразования.

Выход генератора 1 импульсов соединен с тактовым входом D -триггеров 2 - 4 и первым входом первого элемента И 5, выход которого соединен с тактовым входом счетчика 7 импульсов, выполненного в виде, например, двоичного счетчика. Выходы разрядов счетчика 7 соединены с первой группой входов сравнения элемента 8 сравнения кодов, вторая группа входов которого соединена с соответствующими выходами регистра 9. Вход разрешения записи информации регистра 9 соединен с единичным входом RS-триггера 10 и является входной шиной 11 запуска преобразователя. На шины 12 регистра 9 подаются от внешнего устройства кодирования коды преобразования. Выход RS-триггера 10 соединен с информационным входом первого D-триггера 2, прямой выход которого соединен с информационным входом второго D -триггера 3, а инверсный - с входами обнуления третьего D -триггера 4 и счетчика 7. Информационный вход D -триггера 4 соединен с выходом элемента 8, прямой выход - с входами обнуления триггеров 3 и 10, а инверсный - с первым входом второго элемента И 6, выход которого соединен с выходной шиной 13 преобразователя. Вторые входы элементов И 5 и 6 соединены между собой и подключены к выходу второго D -триггера 3.

Преобразователь работает следующим образом.

В исходном состоянии все триггеры преобразователя и счетчик 7 обнулены. Кроме того, счетчик 7 и D -триггер 4 блокированы дополнительно высоким потенциалом, поступающим на их входы обнуления с инверсного выхода - D триггера 2. На входах обнуления триггеров 3 и 10 присутствует низкий потенциал прямого выхода D -триггера 4. На первом входе элемента И 6 присутствует высокий потенциал с инверсного выхода D -триггера 4, а на втором - низкий потенциал с прямого выхода D -триггера 3.

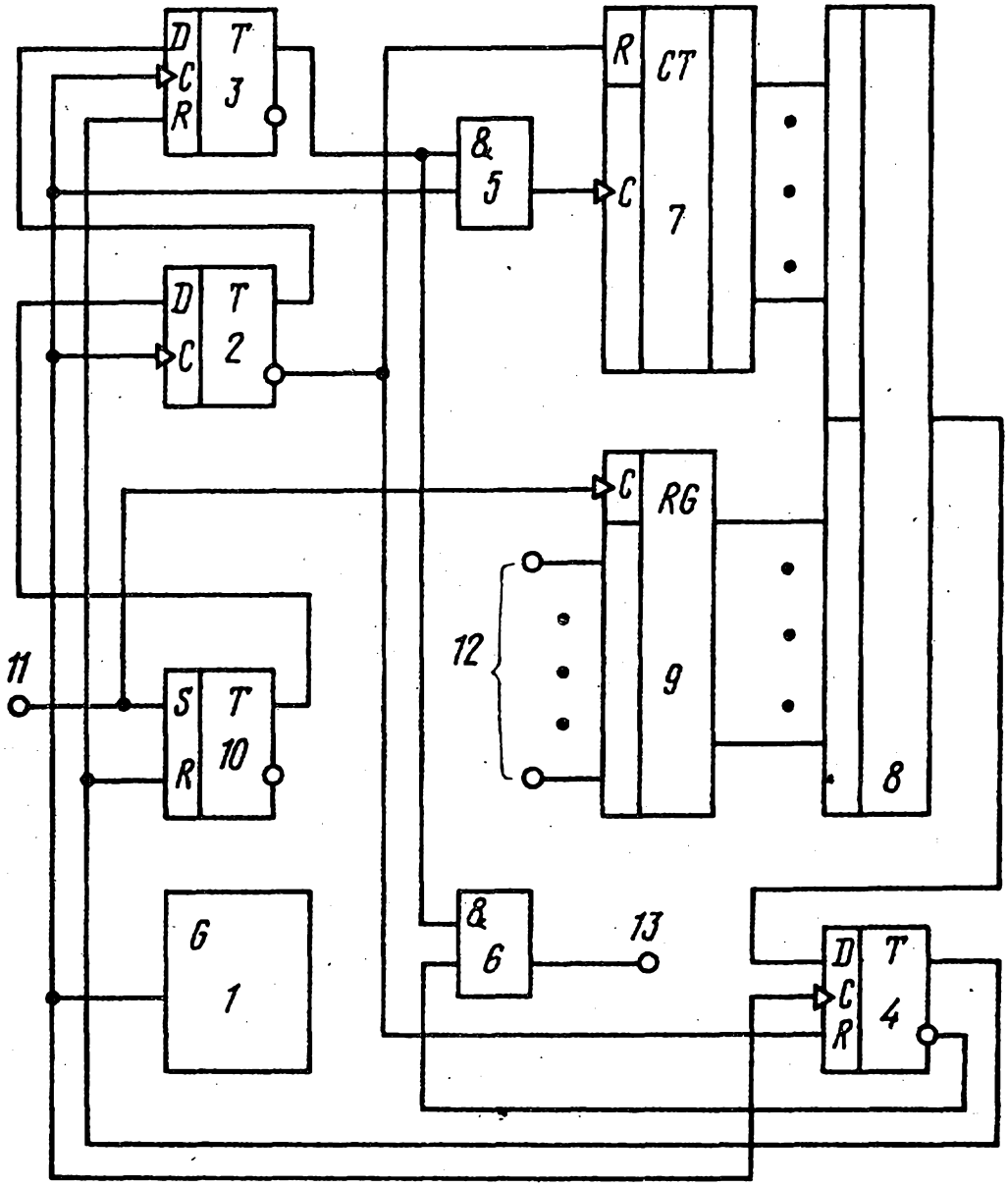
В момент времени, произвольный по отношению к переднему фронту импульсов генератора 1, на шину 11 преобразователя поступает от внешнего устройства сигнал запуска длительностью, не превышающей длительность периода частоты генератора 1, обеспечивая тем самым неизменность заносимой информации в регистр 9 в процессе преобразования. При этом на выходе RS -триггера 10 устанавливается высокий потенциал, который поступает на вход D -триггера 2, выполняющего функции элемента привязки импульса запуска преобразователя к импульсам генератора 1. Ближайшим фронтом импульса генератора 1 D-триггер 2 изменяет свое состояние, разблокируя счетчик 7 и D-триггер 4, и устанавливает на входе D -триггера 3 также высокий потенциал. Следующим фронтом импульса генератора 1 D-триггер 3 изменяет свое состояние с низкого потенциала на высокий, разблокируя элементы И 5 и 6. При этом на тактовый вход счетчика 7 поступает первый счетный импульс с выхода генератора 1, а на выходе элемента И 6 устанавливается высокий потенциал, длительность которого определяет формируемый временной интервал.

В момент равенства текущего кода счетчика 7 и регистра 9 на выходе элемента 8 совпадения кодов появляется высокий потенциал, который поступает на вход D-триггера 4, выполняющего функции синхронизатора окончания временного интервала и одновременно схемы защиты от помех (коротких импульсов, появляющихся на выходе элемента 8 в моменты переключения счетчика 7 при некоторых комбинациях

кода преобразования). Задержка сигнала равенства кодов до прихода очередного импульса генератора 1 на тактовый вход D -триггера 4 обеспечивает точное преобразование записанного в регистр 9 кода во временной интервал. Сигналом с прямого выхода D -триггера 4 обнуляются триггеры 3 и 10, а с инверсного закрывается элемент И 6, на выходе которого устанавливается низкий потенциал. При этом, после обнуления RS -триггера 10 на входе D -триггера 2 устанавливается низкий потенциал и ближайшим передним фронтом импульса генератора 1 D-триггер 2 приводится в исходное состояние, обнуляя счетчик 7 и D-триггер 4.

На этом цикл преобразования кода, записанного в регистр 9, заканчивается и устройство готово к дальнейшей работе. Задержка начала формирования временного интервала по отношению к переднему фронту импульса запуска не превышает длительность периодов частоты генератора 1, а задержка приведения преобразователя в исходное состояние (после момента времени, соответствующего окончанию формирования временного интервала) равна одному периоду. Такие задержки в начале и конце преобразования практически не сказываются на быстродействии преобразователя и позволяют использовать сигналы начала и конца преобразования (выходы D -триггеров 3 и 4) для оповещения периферийных устройств, в состав которых может входить преобразователь.

Технико-экономический эффект от использования изобретения заключается в высокой надежности, возможности работы в асинхронном режиме и высокой точности преобразования код - временной интервал. Кроме того, при нулевом коде поток импульсов окончания преобразования на выходе отсутствует. Таким образом, для устранения этих импульсов и выделения одного при наличии сигнала запуска не требуется вводить дополнительные элементы, усложняющие преобразователь.



Составитель В. Войтов
Редактор С. Саенко Техред А.Бабинец Корректор А. Тяско

Заказ 6791/44 Тираж 861 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4