

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017年3月9日 (09.03.2017)



(10) 国际公布号
WO 2017/035880 A1

- (51) 国际专利分类号:
G02F 1/1362 (2006.01) *G02F 1/1368* (2006.01)
- (21) 国际申请号: PCT/CN2015/090330
- (22) 国际申请日: 2015年9月23日 (23.09.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510540298.X 2015年8月28日 (28.08.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
武汉华星光电技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430070 (CN)。
- (72) 发明人: 陈归 (CHEN, Gui); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
陈彩琴 (CHEN, Caiqin); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

- (74) 代理人: 广州三环专利代理有限公司 (GUANGZHOU SCIHEAD PATENT AGENT CO., LTD.); 中国广东省广州市越秀区先烈中路 80 号汇华商贸大厦 1508 室, Guangdong 510070 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: THIN FILM TRANSISTOR ARRAY SUBSTRATE AND LIQUID CRYSTAL DISPLAY PANEL

(54) 发明名称: 薄膜晶体管阵列基板及液晶显示面板

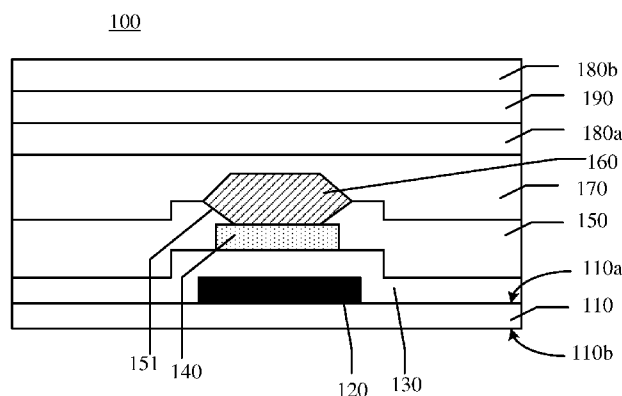


图 2

(57) Abstract: A thin film transistor array substrate (100) and liquid crystal display panel (10). The thin film transistor array substrate (100) comprises: a substrate (110); a light blocking layer (120) disposed at a central portion of a surface of the substrate (110); a buffer layer (130) covering the light blocking layer (120); a low-temperature polysilicon layer (140) disposed on the buffer layer (130) and corresponding to the light blocking layer (120); an insulation layer (150) covering the low-temperature polysilicon layer (140) and provided with a through hole (151) therein, wherein the width of the through hole (151) is smaller than the width of the light blocking layer (120); and a metal layer (160) disposed on the insulation layer (150) and connected to the low-temperature polysilicon layer (140) via the through hole (151). The thin film transistor array substrate (100) and liquid crystal display panel (10) have a higher aperture ratio.

(57) 摘要:

[见续页]

WO 2017/035880 A1

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种薄膜晶体管阵列基板(100)以及液晶显示面板(10)。薄膜晶体管阵列基板(100)包括:基板(110);遮光层(120),设置在基板(110)的表面的中部;缓冲层(130),覆盖遮光层(120)上;低温多晶硅层(140),设置在缓冲层(130)上,且与遮光层(120)相对应;绝缘层(150),覆盖低温多晶硅层(140),绝缘层(150)上设置贯孔(151),其中,贯孔(151)的宽度小于遮光层(120)的宽度;金属层(160),设置在绝缘层(150)上,且金属层(160)通过贯孔(151)与低温多晶硅层(140)相连。薄膜晶体管阵列基板(100)及液晶显示面板(10)具有较高的开口率。

薄膜晶体管阵列基板及液晶显示面板

5 本发明要求 2015 年 8 月 28 日递交的发明名称为“薄膜晶体管阵列基板及液晶显示面板”的申请号 201510540298.X 的在先申请优先权，上述在先申请的内容以引入的方式并入本文本中。

技术领域

10 本发明涉及显示领域，尤其涉及一种薄膜晶体管阵列基板及液晶显示面板。

背景技术

液晶显示面板是一种常用的电子设备，由于其具有功耗低、体积小、重量轻等特点，因此备受用户的青睐。随着平面显示技术的发展，具有高像素、更低能耗的液晶显示面板的需求被提出。非晶硅的电子迁移率较低，而低温多晶硅（Low Temperature Poly-silicon，LTPS）可以在低温下制作，且拥有比非晶硅更高的电子迁移率。其次，低温多晶硅制作的开关器件可应用于使液晶显示面板具有更高的分辨率和低能耗。因此，低温多晶硅得到了广泛地应用和研究。目前，基于 LTPS 的高像素的液晶显示面板要求精准的工艺制程以及优化的像素设计。其中，像素设计中的数据线（data line）的宽度是一个重要的考量指标，较小宽度的数据线的宽度将带来开口率的提高，这也对数据线上连接低温多晶硅层的贯孔的设计提高了要求。设计上需要设计较小宽度的数据线，然而，与数据线相连的源极需要通过所述贯孔与低温多晶硅相连，在工艺上，所述贯孔受到光阻曝光机极限的限制，无法做的更小。为了防止蚀刻所述贯孔时将所述贯孔蚀刻过大而引起的漏光问题，处于所述贯孔连接处的数据线、源极以及所述低温多晶硅层的宽度通常会分别比所述贯孔连接处以外的数据线、源极及低温多晶硅层的宽度较大，然而，这样一来，影响了液晶显示面板的开口率。进一步地，处于所述贯孔连接处的数据线、源极以及低温多晶硅层的电场效应会影响到液晶的倒向，从而需要在彩膜基板上设置更宽的黑矩阵层去遮挡，进

15

20

25

一步影响了液晶显示面板的开口率。

发明内容

本发明提供一种薄膜晶体管阵列基板，所述薄膜晶体管阵列基板包括：

- 5 基板；
- 遮光层，设置在所述基板的表面的中部；
- 缓冲层，覆盖所述遮光层上；
- 低温多晶硅层，设置在所述缓冲层上，且与所述遮光层相对应；
- 10 绝缘层，覆盖所述低温多晶硅层，所述绝缘层上设置贯孔，其中，所述贯孔的宽度小于所述遮光层的宽度；
- 金属层，设置在所述绝缘层上，且所述金属层通过所述贯孔与所述低温多晶硅层相连。
- 其中，所述绝缘层为栅极绝缘层。
- 其中，所述金属层包括数据线及与所述数据线相连的源极，所述金属线各
- 15 处的宽度相等，所述源极邻近所述数据线的部分对应所述贯孔设置，且通过所述贯孔与所述低温多晶硅层相连。
- 其中，所述遮光层的宽度大于所述金属层的宽度，且所述遮光层的宽度大于或等于所述贯孔的宽度。
- 其中，所述遮光层的材料为金属。
- 20 其中，所述遮光层的材料包括 Mo。
- 其中，所述薄膜晶体管阵列基板包括薄膜晶体管，所述薄膜晶体管包括所述低温多晶硅层，所述绝缘层及所述金属层，所述薄膜晶体管为顶栅型薄膜晶体管或者为底栅型薄膜晶体管。
- 其中，所述薄膜晶体管阵列基板还包括：
- 25 平坦层，覆盖在所述金属层上；
- 第一透明导电层，覆盖在所述平坦层上；
- 钝化层，覆盖在所述第一透明导电层上；
- 第二透明导电层，覆盖在所述钝化层上。
- 其中，所述第一透明导电层为像素电极，所述第二透明导电层为公共电极

层。

本发明还提供一种液晶显示面板，所述液晶显示面板包括前述任意实施方式所述的薄膜晶体管阵列基板。

相较于现有技术，本发明的薄膜晶体管阵列基板以及包括所述薄膜晶体管阵列基板的液晶显示面板，在所述基板的表面的中部设置一层遮光层，且低温多晶硅层通过一缓冲层与所述遮光层对应设置，所述绝缘层覆盖所述低温多晶硅层且所述绝缘层上设置贯孔，且所述贯孔的宽度小于所述遮光层的宽度，所述金属层设置在所述绝缘层上，且所述金属层通过所述贯孔与所述低温多晶硅层相连。由此可见，本发明的薄膜晶体管阵列基板在所述基板的表面上设置遮光层，且所述遮光层通过所述缓冲层与所述低温多晶硅层以及所述金属层电性绝缘，因此，所述遮光层的设置不会引入电场效应，进而不会影响到液晶的导向，从而有利于提升所述薄膜晶体管阵列基板所应用到的液晶显示面板的开口率。进一步地，由于本发明的薄膜晶体管阵列基板不会影响到液晶的导向，因此，本发明中的薄膜晶体管阵列基板中也不需要在彩膜基板上设置更宽的黑矩阵层去遮挡，进一步提升了所述薄膜晶体管阵列基板所应用到的液晶显示面板的开口率。

附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图：

图 1 为本发明一较佳实施方式的薄膜晶体管阵列基板的平面结构示意图；

图 2 为图 1 中沿 I-I 沿线的剖面结构示意图；

图 3 为本发明一较佳实施方式的液晶显示面板的平面结构示意图。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是

全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

请一并参阅图 1 和图 2，图 1 为本发明一较佳实施方式的薄膜晶体管阵列基板的平面结构示意图。图 2 为图 1 中沿 I-I 沿线的剖面结构示意图。所述薄膜晶体管阵列基板 100 包括基板 110、遮光层 120、缓冲层 130、低温多晶硅层 140、绝缘层 150 以及金属层 160。所述遮光层 120 设置在所述基板 110 的表面的中部，所述缓冲层 130 覆盖所述遮光层 120 上，所述低温多晶硅层 140 设置在所述缓冲层 130 上，且与所述遮光层 120 相对应。所述绝缘层 150 覆盖所述低温多晶硅层 140 上，且所述绝缘层 150 上设置贯孔 151，其中，所述贯孔 151 的宽度小于所述遮光层 120 的宽度。所述金属层 160 设置在所述绝缘层 150 上，且所述金属层 160 通过所述贯孔 151 与所述低温多晶硅层 140 相连。

所述薄膜晶体管阵列基板 100 中包括薄膜晶体管，所述薄膜晶体管包括低温多晶硅层 140，所述绝缘层 150 及所述金属层 160，所述薄膜晶体管为顶栅型薄膜晶体管或者为底栅型薄膜晶体管。所述薄膜晶体管包括栅极、源极及漏极。所述栅极用于接收控制信号，并在所述控制信号的控制下控制所述源极和漏极的导通或者截止。当所述栅极在所述控制信号的控制下控制所述源极和漏极导通时，所述源极和所述漏极电连接，所述源极及所述漏极之间形成通路，所述薄膜晶体管导通。当所述栅极在所述控制信号的控制下控制所述源极和所述漏极截止时，所述源极和所述漏极之间绝缘，所述源极及所述漏极之间不能形成通路，所述薄膜晶体管截止（即，不导通）。

所述基板 110 为透明的，所述基板 110 可以为但不限于为塑料基板或者为玻璃基板。所述基板 110 包括相对设置的第一表面 110a 以及第二表面 110b，所述遮光层 120 设置在所述基板 110 的表面可以为所述遮光层 120 设置在所述基板 110 的所述第一表面 110a 上，也可以为所述遮光层 120 设置在所述基板 110 的所述第二表面 110b 上。接下来以所述遮光层 120 设置在所述基板 110 的第一表面 110a 上为例进行说明。

所述遮光层 120 设置在所述基板 110 的表面的中部，即，所述遮光层 120 设置在所述基板 110 的所述第一表面 110a 的中部。所述遮光层 120 用于防止所述薄膜晶体管阵列基板中的薄膜晶体管朝向所述基板 110 的所述第二表面

110b 的方向漏光。在一实施方式中，所述遮光层 120 的材料为金属，所述遮光层 120 的材料可以为但不限于为 Mo。所述遮光层 120 的宽度大于所述金属层 160 的宽度，且所述遮光层 120 的宽度大于或等于所述贯孔 151 的宽度。其中，所述贯孔 151 的宽度为受限于光阻曝光机的极限的限制而能够制备出来的最小的宽度。所述遮光层 120 的宽度大于所述金属层 160 的宽度，且小于本发明的背景技术中在处于所述贯孔连接处的数据线、源极的宽度。所述金属层 160 的宽度大于或等于所述贯孔 151 的宽度，且小于本发明的背景技术中处于所述贯孔连接处的数据线、源极线的宽度。

所述缓冲层 130 设置在所述遮光层 120 以及所述低温多晶硅层 140 之间，用于将所述遮光层 120 以及所述低温多晶硅层 140 电性绝缘。所述缓冲层 130 还用于缓冲所述薄膜晶体管阵列基板 100 的制备过程中对所述基板 110 的损伤。

所述低温多晶硅层 140 设置在所述缓冲层 130 上，且与所述遮光层 120 相对应。这里，所述低温多晶硅层 140 与所述遮光层 120 相对应是指，所述低温多晶硅层 140 在所述基板 110 的所述第一表面 110a 上的投影落在所述遮光层 120 在所述基板 110 的所述第一表面 110a 上的投影内。为了方便描述，所述低温多晶硅层 140 在所述基板 110 的所述第一表面 110a 的投影命名为第一投影，所述遮光层 120 在所述基板 110 的所述第一表面 110a 上的投影命名为第二投影，在一实施方式中，所述第一投影落在所述第二投影内，且所述第一投影的中心与所述第二投影的中心重合。在另一实施方式中，所述第一投影落在所述第二投影内，且所述第一投影的中心与所述第二投影的中心不重合，所述第一投影的边缘与所述第二投影的边缘不重合。在另一实施方式中，所述第一投影落在所述第二投影内，且所述第一投影的边缘与所述第二投影的边缘部分重合。

所述绝缘层 150 为栅极绝缘层，所述绝缘层 150 的材料可以为但不仅限于为硅的氧化物（比如 SiO_2 ）、氮硅化合物（ SiN_x ，其中， x 为能够形成氮硅化合物的自然数，比如， x 可以为 4）等。

所述金属层 160 设置在所述绝缘层 150 上，且所述金属层 160 通过所述贯孔 151 与所述低温多晶硅层 140 相连。所述金属层 160 包括数据线 161 及与所

述数据线 161 相连的源极 162, 所述金属线各处的宽度相等, 所述源极 162 邻近所述数据线 161 的部分对应所述贯孔 151 设置, 且通过所述贯孔 151 与所述低温多晶硅层 140 相连。

所述薄膜晶体管阵列基板 100 还包括平坦层 170、第一透明导电层 180a、
5 钝化层 190 以及第二透明导电层 180b。所述平坦层 170 覆盖在所述金属层 160 上, 所述第一透明导电层 180a 覆盖在所述平坦层 170 上, 所述钝化层 190 覆盖在所述第一透明导电层 180a 上, 所述第二透明导电层 180b 覆盖在所述钝化层 190 上。在一实施方式中, 所述平坦层 170 为有机平坦层, 所述第一透明导电层 180a 可以为但不仅限于为氧化铟锡 (ITO), 所述第二透明导电层 180b
10 可以为但不仅限于为氧化铟锡, 所述钝化层 190 的材料可以为硅的氧化物 (比如 SiO_2)、氮硅化合物等。在一实施方式中, 所述第一透明导电层 180a 为像素电极, 所述第二透明导电层 180b 为公共电极层。

相较于现有技术, 本发明的薄膜晶体管阵列基板 100 在所述基板 110 的表面的中部设置一层遮光层 120, 且低温多晶硅层 140 通过一缓冲层 130 与所述
15 遮光层 130 对应设置, 所述绝缘层 150 覆盖所述低温多晶硅层 140 且所述绝缘层 150 上设置贯孔 151, 且所述贯孔 151 的宽度小于所述遮光层 120 的宽度, 所述金属层 160 设置在所述绝缘层 150 上, 且所述金属层 160 通过所述贯孔 151 与所述低温多晶硅层 140 相连。由此可见, 本发明的薄膜晶体管阵列基板 100 在所述基板 110 的表面上设置遮光层 120, 且所述遮光层 120 通过所述缓
20 冲层 130 与所述低温多晶硅层 140 以及所述金属层 160 电性绝缘, 因此, 所述遮光层 120 的设置不会引入电场效应, 进而不会影响到液晶的导向, 从而有利于提升所述薄膜晶体管阵列基板 100 所应用到的液晶显示面板的开口率。进一步地, 由于本发明的薄膜晶体管阵列基板 100 不会影响到液晶的导向, 因此, 本发明中的薄膜晶体管阵列基板 100 中也不需要彩膜基板上设置更宽的黑
25 矩阵层去遮挡, 进一步提升了所述薄膜晶体管阵列基板 100 所应用到的液晶显示面板的开口率。

下面结合图 1 和图 2 对本发明的液晶显示面板进行介绍。请参阅图 3, 图 3 为本发明一较佳实施方式的液晶显示面板的平面结构示意图。所述液晶显示面板 10 包括图 1 及图 2 所述的薄膜晶体管阵列基板 100、所述液晶显示面板

10 还包括彩基板 300 以及液晶层 500。所述薄膜晶体管阵列基板 100 与所述彩膜基板 300 相对设置，所述液晶层 500 设置在所述薄膜晶体管阵列基板 100 与所述彩膜基板 300 之间。

5 所述薄膜晶体管阵列基板 100 包括基板 110、遮光层 120、缓冲层 130、低温多晶硅层 140、绝缘层 150 以及金属层 160。所述遮光层 120 设置在所述基板 110 的表面的中部，所述缓冲层 130 覆盖所述遮光层 120 上，所述低温多晶硅层 140 设置在所述缓冲层 130 上，且与所述遮光层 120 相对应。所述绝缘层 150 覆盖所述低温多晶硅层 140 上，且所述绝缘层 150 上设置贯孔 151，其中，所述贯孔 151 的宽度小于所述遮光层 120 的宽度。所述金属层 160 设置在
10 所述绝缘层 150 上，且所述金属层 160 通过所述贯孔 151 与所述低温多晶硅层 140 相连。

所述薄膜晶体管阵列基板 100 中包括薄膜晶体管，所述薄膜晶体管包括低温多晶硅层 140，所述绝缘层 150 及所述金属层 160，所述薄膜晶体管为顶栅型薄膜晶体管或者为底栅型薄膜晶体管。所述薄膜晶体管包括栅极、源极及漏极。所述栅极用于接收控制信号，并在所述控制信号的控制下控制所述源极和漏极的导通或者截止。当所述栅极在所述控制信号的控制下控制所述源极和漏极导通时，所述源极和所述漏极电连接，所述源极及所述漏极之间形成通路，所述薄膜晶体管导通。当所述栅极在所述控制信号的控制下控制所述源极和所述漏极截止时，所述源极和所述漏极之间绝缘，所述源极及所述漏极之间不能
15 形成通路，所述薄膜晶体管截止（即，不导通）。
20

所述基板 110 为透明的，所述基板 110 可以为但不限于为塑料基板或者为玻璃基板。所述基板 110 包括相对设置的第一表面 110a 以及第二表面 110b，所述遮光层 120 设置在所述基板 110 的表面可以为所述遮光层 120 设置在所述基板 110 的所述第一表面 110a 上，也可以为所述遮光层 120 设置在所述基板
25 110 的所述第二表面 110b 上。接下来以所述遮光层 120 设置在所述基板 110 的第一表面 110a 上为例进行说明。

所述遮光层 120 设置在所述基板 110 的表面的中部，即，所述遮光层 120 设置在所述基板 110 的所述第一表面 110a 的中部。所述遮光层 120 用于防止所述薄膜晶体管阵列基板中的薄膜晶体管朝向所述基板 110 的所述第二表面

110b 的方向漏光。在一实施方式中，所述遮光层 120 的材料为金属，所述遮光层 120 的材料可以为但不仅限于为 Mo。所述遮光层 120 的宽度大于所述金属层 160 的宽度，且所述遮光层 120 的宽度大于或等于所述贯孔 151 的宽度。其中，所述贯孔 151 的宽度为受限于光阻曝光机的极限的限制而能够制备出来的最小的宽度。所述遮光层 120 的宽度大于所述金属层 160 的宽度，且小于本发明的背景技术中在处于所述贯孔连接处的数据线、源极的宽度。所述金属层 160 的宽度大于或等于所述贯孔 151 的宽度，且小于本发明的背景技术中处于所述贯孔连接处的数据线、源极线的宽度。

所述缓冲层 130 设置在所述遮光层 120 以及所述低温多晶硅层 140 之间，用于将所述遮光层 120 以及所述低温多晶硅层 140 电性绝缘。所述缓冲层 130 还用于缓冲所述薄膜晶体管阵列基板 100 的制备过程中对所述基板 110 的损伤。

所述低温多晶硅层 140 设置在所述缓冲层 130 上，且与所述遮光层 120 相对应。这里，所述低温多晶硅层 140 与所述遮光层 120 相对应是指，所述低温多晶硅层 140 在所述基板 110 的所述第一表面 110a 上的投影落在所述遮光层 120 在所述基板 110 的所述第一表面 110a 上的投影内。为了方便描述，所述低温多晶硅层 140 在所述基板 110 的所述第一表面 110a 的投影命名为第一投影，所述遮光层 120 在所述基板 110 的所述第一表面 110a 上的投影命名为第二投影，在一实施方式中，所述第一投影落在所述第二投影内，且所述第一投影的中心与所述第二投影的中心重合。在另一实施方式中，所述第一投影落在所述第二投影内，且所述第一投影的中心与所述第二投影的中心不重合，所述第一投影的边缘与所述第二投影的边缘不重合。在另一实施方式中，所述第一投影落在所述第二投影内，且所述第一投影的边缘与所述第二投影的边缘部分重合。

所述绝缘层 150 为栅极绝缘层，所述绝缘层 150 的材料可以为但不仅限于为硅的氧化物（比如 SiO_2 ）、氮硅化合物（ SiN_x ，其中， x 为能够形成氮硅化合物的自然数，比如， x 可以为 4）等。

所述金属层 160 设置在所述绝缘层 150 上，且所述金属层 160 通过所述贯孔 151 与所述低温多晶硅层 140 相连。所述金属层 160 包括数据线 161 及与所

述数据线 161 相连的源极 162, 所述金属线各处的宽度相等, 所述源极 162 邻近所述数据线 161 的部分对应所述贯孔 151 设置, 且通过所述贯孔 151 与所述低温多晶硅层 140 相连。

所述薄膜晶体管阵列基板 100 还包括平坦层 170、第一透明导电层 180a、
5 钝化层 190 以及第二透明导电层 180b。所述平坦层 170 覆盖在所述金属层 160 上, 所述第一透明导电层 180a 覆盖在所述平坦层 170 上, 所述钝化层 190 覆盖在所述第一透明导电层 180a 上, 所述第二透明导电层 180b 覆盖在所述钝化层 190 上。在一实施方式中, 所述平坦层 170 为有机平坦层, 所述第一透明导电层 180a 可以为但不仅限于为氧化铟锡 (ITO), 所述第二透明导电层 180b
10 可以为但不仅限于为氧化铟锡, 所述钝化层 190 的材料可以为硅的氧化物 (比如 SiO_2)、氮硅化合物等。在一实施方式中, 所述第一透明导电层 180a 为像素电极, 所述第二透明导电层 180b 为公共电极层。

相较于现有技术, 本发明的液晶显示面板 10 中的薄膜晶体管阵列基板 100 在所述基板 110 的表面的中部设置一层遮光层 120, 且低温多晶硅层 140 通过
15 一缓冲层 130 与所述遮光层 130 对应设置, 所述绝缘层 150 覆盖所述低温多晶硅层 140 且所述绝缘层 150 上设置贯孔 151, 且所述贯孔 151 的宽度小于所述遮光层 120 的宽度, 所述金属层 160 设置在所述绝缘层 150 上, 且所述金属层 160 通过所述贯孔 151 与所述低温多晶硅层 140 相连。由此可见, 本发明的薄膜晶体管阵列基板 100 在所述基板 110 的表面上设置遮光层 120, 且所述遮光
20 层 120 通过所述缓冲层 130 与所述低温多晶硅层 140 以及所述金属层 160 电性绝缘, 因此, 所述遮光层 120 的设置不会引入电场效应, 进而不会影响到液晶的导向, 从而有利于提升所述薄膜晶体管阵列基板 100 所应用到的液晶显示面板 10 的开口率。进一步地, 由于本发明的薄膜晶体管阵列基板 100 不会影响到液晶的导向, 因此, 本发明中的薄膜晶体管阵列基板 100 中也不需要彩膜
25 基板上设置更宽的黑矩阵层去遮挡, 进一步提升了所述薄膜晶体管阵列基板 100 所应用到的液晶显示面板 10 的开口率。

以上所揭露的仅为本发明一种较佳实施例而已, 当然不能以此来限定本发明之权利范围, 本领域普通技术人员可以理解实现上述实施例的全部或部分流程, 并依本发明权利要求所作的等同变化, 仍属于发明所涵盖的范围。

权 利 要 求

1.一种薄膜晶体管阵列基板，其中，所述薄膜晶体管阵列基板包括：
基板；

5 遮光层，设置在所述基板的表面的中部；

缓冲层，覆盖所述遮光层上；

低温多晶硅层，设置在所述缓冲层上，且与所述遮光层相对应；

绝缘层，覆盖所述低温多晶硅层，所述绝缘层上设置贯孔，其中，所述贯孔的宽度小于所述遮光层的宽度；

10 金属层，设置在所述绝缘层上，且所述金属层通过所述贯孔与所述低温多晶硅层相连。

2.如权利要求 1 所述的薄膜晶体管阵列基板，其中，所述绝缘层为栅极绝缘层。

15

3.如权利要求 1 所述的薄膜晶体管阵列基板，其中，所述金属层包括数据线及与所述数据线相连的源极，所述金属线各处的宽度相等，所述源极邻近所述数据线的部分对应所述贯孔设置，且通过所述贯孔与所述低温多晶硅层相连。

20

4.如权利要求 3 所述的薄膜晶体管阵列基板，其中，所述遮光层的宽度大于所述金属层的宽度，且所述遮光层的宽度大于或等于所述贯孔的宽度。

5.如权利要求 1 所述的薄膜晶体管阵列基板，其中，所述遮光层的材料为
25 金属。

6.如权利要求 5 所述的薄膜晶体管阵列基板，其中，所述遮光层的材料包括 Mo。

7.如权利要求 1 所述的薄膜晶体管阵列基板,其中,所述薄膜晶体管阵列基板包括薄膜晶体管,所述薄膜晶体管包括所述低温多晶硅层,所述绝缘层及所述金属层,所述薄膜晶体管为顶栅型薄膜晶体管或者为底栅型薄膜晶体管。

5 8.如权利要求 1 所述的薄膜晶体管阵列基板,其中,所述薄膜晶体管阵列基板还包括:

平坦层,覆盖在所述金属层上;

第一透明导电层,覆盖在所述平坦层上;

钝化层,覆盖在所述第一透明导电层上;

10 第二透明导电层,覆盖在所述钝化层上。

9.如权利要求 8 所述的薄膜晶体管阵列基板,其中,所述第一透明导电层为像素电极,所述第二透明导电层为公共电极层。

15 10.一种液晶显示面板,其中,所述液晶显示面板包括薄膜晶体管阵列基板,其中,所述薄膜晶体管阵列基板包括:

基板;

遮光层,设置在所述基板的表面的中部;

缓冲层,覆盖所述遮光层上;

20 低温多晶硅层,设置在所述缓冲层上,且与所述遮光层相对应;

绝缘层,覆盖所述低温多晶硅层,所述绝缘层上设置贯孔,其中,所述贯孔的宽度小于所述遮光层的宽度;

金属层,设置在所述绝缘层上,且所述金属层通过所述贯孔与所述低温多晶硅层相连。

25

11.如权利要求 10 所述的液晶显示面板,其中,所述绝缘层为栅极绝缘层。

12. 如权利要求 10 所述的液晶显示面板,其中,所述金属层包括数据线及与所述数据线相连的源极,所述金属线各处的宽度相等,所述源极邻近所述

数据线的部分对应所述贯孔设置，且通过所述贯孔与所述低温多晶硅层相连。

13.如权利要求 12 所述的液晶显示面板，其中，所述遮光层的宽度大于所述金属层的宽度，且所述遮光层的宽度大于或等于所述贯孔的宽度。

5

14.如权利要求 10 所述的液晶显示面板，其中，所述遮光层的材料为金属。

15.如权利要求 14 所述的液晶显示面板，其中，所述遮光层的材料包括 Mo。

10

16.如权利要求 10 所述的液晶显示面板，其中，所述薄膜晶体管阵列基板包括薄膜晶体管，所述薄膜晶体管包括所述低温多晶硅层，所述绝缘层及所述金属层，所述薄膜晶体管为顶栅型薄膜晶体管或者为底栅型薄膜晶体管。

15

17.如权利要求 10 所述的液晶显示面板，其中，所述薄膜晶体管阵列基板还包括：

平坦层，覆盖在所述金属层上；

第一透明导电层，覆盖在所述平坦层上；

钝化层，覆盖在所述第一透明导电层上；

20

第二透明导电层，覆盖在所述钝化层上。

18.如权利要求 17 所述的液晶显示面板，其中，所述第一透明导电层为像素电极，所述第二透明导电层为公共电极层。

25

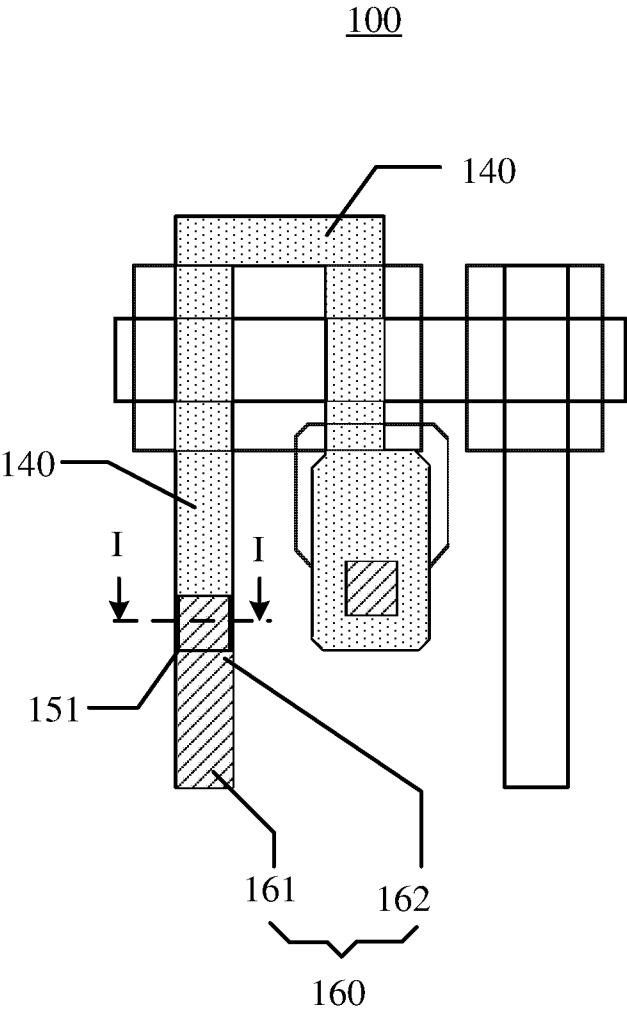


图 1

100

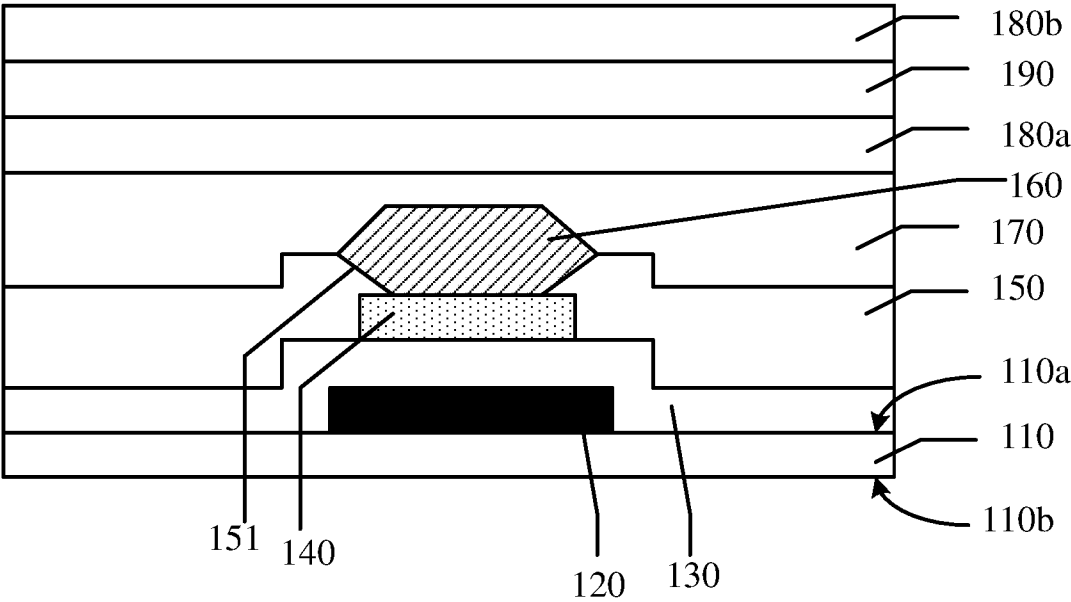


图 2

10

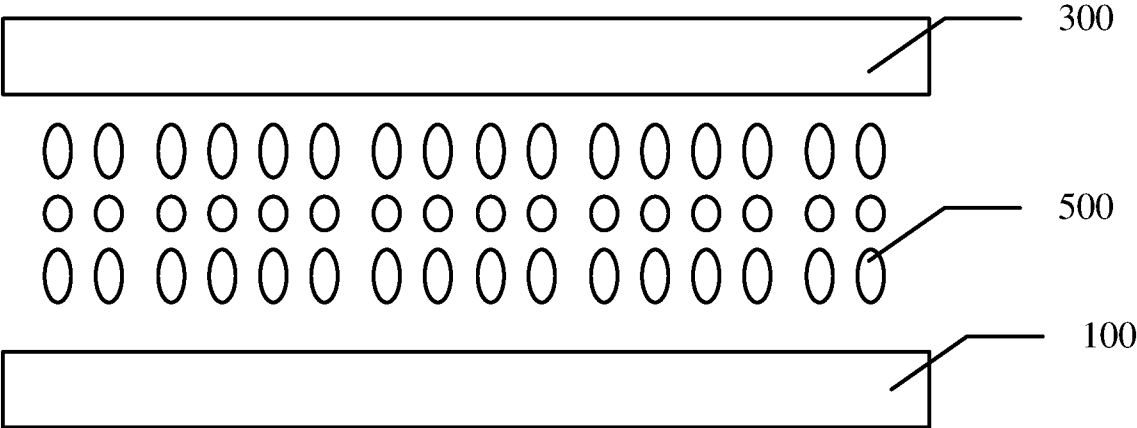


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/090330

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362 (2006.01) i; G02F 1/1368 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

VEN, CNABS, CNTXT: LTPS, light shield layer, data line, low temperature ploy silicon, light shield, data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 104503172 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 08 April 2015 (08.04.2015), description, paragraphs [0030]-[0033] and [0039], and figures 1-2	1-18
X	CN 104538400 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 22 April 2015 (22.04.2015), description, paragraphs [0030]-[0043], and figures 1-3	1-18
A	CN 104460157 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 25 March 2015 (25.03.2015), the whole document	1-18
A	CN 103268047 A (XIAMEN TIANMA MICROELECTRONICS CO. LTD.), 28 August 2013 (28.08.2013), the whole document	1-18
A	CN 102411237 A (LG DISPLAY CO., LTD.), 11 April 2012 (11.04.2012), the whole document	1-18
A	US 2008055503 A1 (AU OPTRONICS CORP.), 06 March 2008 (06.03.2008), the whole document	1-18

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 26 May 2016 (26.05.2016)	Date of mailing of the international search report 03 June 2016 (03.06.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer LIU, Yali Telephone No.: (86-10) 62085548

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/090330

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104503172 A	08 April 2015	None	
CN 104538400 A	22 April 2015	None	
CN 104460157 A	25 March 2015	None	
CN 103268047 A	28 August 2013	CN 103268047 B	09 December 2015
CN 102411237 A	11 April 2012	EP 2431847 A1	21 March 2012
		US 2012069257 A1	22 March 2012
		CN 102411237 B	10 September 2014
		KR 101273239 B1	11 June 2013
		TW I452384 B	11 September 2014
		US 8817216 B2	26 August 2014
		TW 201213942 A	01 April 2012
		KR 20120030695 A	29 March 2012
US 2008055503 A1	06 March 2008	US 7499120 B2	03 March 2009
		TW 200814323 A	16 March 2008
		TW I309889 B	11 May 2009

国际检索报告

国际申请号

PCT/CN2015/090330

A. 主题的分类

G02F 1/1362(2006.01)i; G02F 1/1368(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

VEN, CNABS, CNTXT:低温多晶硅, LTPS, 遮光层, 数据线, low temperature ploy silicon, light shield, data,

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 104503172 A (深圳市华星光电技术有限公司) 2015年 4月 8日 (2015 - 04 - 08) 说明书第[0030]-[0033]段, 第[0039]段、图1-2	1-18
X	CN 104538400 A (深圳市华星光电技术有限公司) 2015年 4月 22日 (2015 - 04 - 22) 说明书第[0030]-[0043]段、图1-3	1-18
A	CN 104460157 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 全文	1-18
A	CN 103268047 A (厦门天马微电子有限公司) 2013年 8月 28日 (2013 - 08 - 28) 全文	1-18
A	CN 102411237 A (乐金显示有限公司) 2012年 4月 11日 (2012 - 04 - 11) 全文	1-18
A	US 2008055503 A1 (AU OPTRONICS CORP) 2008年 3月 6日 (2008 - 03 - 06) 全文	1-18

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2016年 5月 26日

国际检索报告邮寄日期

2016年 6月 3日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

刘亚利

传真号 (86-10)62019451

电话号码 (86-10)62085548

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/090330

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104503172	A	2015年 4月 8日	无			
CN	104538400	A	2015年 4月 22日	无			
CN	104460157	A	2015年 3月 25日	无			
CN	103268047	A	2013年 8月 28日	CN	103268047	B	2015年 12月 9日
CN	102411237	A	2012年 4月 11日	EP	2431847	A1	2012年 3月 21日
				US	2012069257	A1	2012年 3月 22日
				CN	102411237	B	2014年 9月 10日
				KR	101273239	B1	2013年 6月 11日
				TW	I452384	B	2014年 9月 11日
				US	8817216	B2	2014年 8月 26日
				TW	201213942	A	2012年 4月 1日
				KR	20120030695	A	2012年 3月 29日
US	2008055503	A1	2008年 3月 6日	US	7499120	B2	2009年 3月 3日
				TW	200814323	A	2008年 3月 16日
				TW	I309889	B	2009年 5月 11日

表 PCT/ISA/210 (同族专利附件) (2009年7月)