



(12) 发明专利

(10) 授权公告号 CN 102594426 B

(45) 授权公告日 2014. 09. 10

(21) 申请号 201210039326. 6

(56) 对比文件

(22) 申请日 2012. 02. 21

WO 2009083961 A9, 2009. 07. 09,

(73) 专利权人 中兴通讯股份有限公司

US 2010127932 A1, 2010. 05. 27,

地址 518057 广东省深圳市南山区高新技术  
产业园科技南路中兴通讯大厦法务部

US 2011244819 A1, 2011. 10. 06,

审查员 赵伟

(72) 发明人 孔维刚 雷红 白朝军

(74) 专利代理机构 北京派特恩知识产权代理有  
限公司 11270

代理人 王黎延 张振伟

(51) Int. Cl.

H04B 7/06 (2006. 01)

H04B 7/08 (2006. 01)

H04B 7/04 (2006. 01)

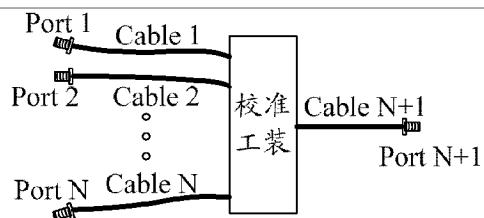
权利要求书3页 说明书8页 附图4页

(54) 发明名称

一种有源天线多收发通道同步校准的装置和  
方法

(57) 摘要

本发明公开了一种有源天线多收发通道同步校准的方法，包括：测试校准工装的幅、相差，搭建收发射频模块与校准装置间的对应各发射 / 接收通道的校准环境；数字处理模块采集并存储各发射 / 接收通道的离线幅、相信息；依据校准工装的幅、相差和已存储的各发射 / 接收通道的幅、相信息对各发射 / 接收通道进行幅、相补偿；对幅、相补偿后的各发射 / 接收通道进行等幅、等相验证，如果验证合格，则进行发射 / 接收波束成形。本发明还同时公开了一种有源天线多收发通道同步校准的装置，运用该方法和装置可在有源天线系统没有额外添加硬件模块的情况下实现各收发通道的同步校准，有效降低了有源天线系统的成本、体积和功耗。



信号发生器

OutP<sup>①</sup>

1. 一种有源天线多收发通道同步校准的装置,其特征在于,该装置包括:有源天线中的数字处理模块、收发射频模块和外部校准装置;其中,

所述校准装置包括校准工装和信号发生器,用于与收发射频模块相连,被搭建成各发射/接收通道的校准环境;其中,所述校准工装的幅、相差在对各收发通道进行校准前已被测定;

所述数字处理模块,用于采集并存储各发射/接收通道的离线幅、相信息;依据校准工装的幅、相差和已存储的各发射/接收通道的幅、相信息对各发射/接收通道进行幅、相补偿,并对幅、相补偿后的各发射/接收通道进行等幅、等相验证,确定验证合格时,进行发射/接收波束成形;

所述收发射频模块,用于离线发射/接收通道校准时,数字处理模块与校准工装间的校准信号传输通道;与校准装置相连,被搭建成各发射/接收通道的校准环境;

所述校准工装为:1 分为 N 的功分器、或 N 选 1 的开关阵列;

所述校准工装为开关阵列,且对各发射通道进行校准时,所述搭建校准环境,具体为:同时将校准工装的 Port1 ~ PortN 端口与收发射频模块的输出口 ANT1 ~ ANTN 对应相连,PortN+1 端口与收发射频模块的反馈通道的 PRX CAL 端口相连;

所述校准工装为功分器,且对各发射通道进行校准时,所述搭建校准环境,具体为:校准工装的 Port1 ~ PortN 端口与收发射频模块的输出口 ANT1 ~ ANTN 对应相连,PortN+1 端口与收发射频模块的反馈通道的 PRX CAL 端口相连;

所述校准工装为功分器,且对各接收通道进行校准时,所述搭建校准环境,具体为:校准工装 Port1 ~ PortN 端口分别与收发射频模块的各输出口 ANT1 ~ ANTN 相连,校准工装的 PortN+1 端口与信号发生器相连;

所述校准工装为开关阵列,且对各接收通道进行校准时,所述搭建校准环境,具体为:同时将校准工装的 Port1 ~ PortN 端口分别与收发射频模块的输出口 ANT1 ~ ANTN 相连,PortN+1 端口与信号发生器相连。

2. 根据权利要求 1 所述的有源天线多收发通道同步校准的装置,其特征在于,所述数字处理模块,进一步用于等幅、等相验证不合格时,重新对各发射/接收通道进行校准。

3. 一种有源天线多收发通道同步校准的方法,其特征在于,该方法包括:

测试校准工装的幅、相差,搭建收发射频模块与校准装置间的对应各发射/接收通道的校准环境;

所述校准工装为:1 分为 N 的功分器、或 N 选 1 的开关阵列;

所述校准工装为开关阵列,且对各发射通道进行校准时,所述搭建校准环境,具体为:同时将校准工装的 Port1 ~ PortN 端口与收发射频模块的输出口 ANT1 ~ ANTN 对应相连,PortN+1 端口与收发射频模块的反馈通道的 PRX CAL 端口相连;

所述校准工装为功分器,且对各发射通道进行校准时,所述搭建校准环境,具体为:校准工装的 Port1 ~ PortN 端口与收发射频模块的输出口 ANT1 ~ ANTN 对应相连,PortN+1 端口与收发射频模块的反馈通道的 PRX CAL 端口相连;

所述校准工装为功分器,且对各接收通道进行校准时,所述搭建校准环境,具体为:校准工装 Port1 ~ PortN 端口分别与收发射频模块的各输出口 ANT1 ~ ANTN 相连,校准工装的 PortN+1 端口与信号发生器相连;

所述校准工装为开关阵列，且对各接收通道进行校准时，所述搭建校准环境，具体为：同时将校准工装的 Port1 ~ PortN 端口分别与收发射频模块的输出口 ANT1 ~ ANTN 相连，PortN+1 端口与信号发生器相连；

数字处理模块采集并存储各发射 / 接收通道的离线幅、相信息；依据校准工装的幅、相差和已存储的各发射 / 接收通道的幅、相信息对各发射 / 接收通道进行幅、相补偿；对幅、相补偿后的各发射 / 接收通道进行等幅、等相验证，如果验证合格，则进行发射 / 接收波束成形。

4. 根据权利要求 3 所述的有源天线多收发通道同步校准的方法，其特征在于，所述校准工装为开关阵列，且对各发射通道进行校准时，所述采集并存储各通道的离线幅、相信息，具体为：

通过切换开关阵列，使得校准工装的 PortN+1 端口先后分别与 Port1 ~ PortN 端口相连，采集各路发射通道的幅、相信息时，数字处理模块内的数字处理单元 DPU 中的测试信号源 TSG 均发射校准信号，由数字处理模块处理后，经数模转换器 DAC 以及收发射频模块中的各路发射通道、功放和双工器，通过校准工装传送给反馈通道，经反馈通道采集第一至 N 路发射通道的幅、相信息，并存储在数字处理模块 DPU 中的 TX RAM 模块中。

5. 根据权利要求 3 所述的有源天线多收发通道同步校准的方法，其特征在于，所述校准工装为功分器，且对各发射通道进行校准时，所述采集并存储各通道的离线幅、相信息，具体为：

DPU 中的 TSG 发射校准信号，由数字处理模块处理后，经 DAC 以及收发射频模块中的各路发射通道、功放和双工器，通过校准工装传送给反馈通道，经反馈通道采集各路发射通道的幅、相信息，并存储在数字处理模块 DPU 中的 TX RAM 模块中。

6. 根据权利要求 3 所述的有源天线多收发通道同步校准的方法，其特征在于，所述校准工装为功分器，且对各接收通道进行校准时，所述采集并存储各通道的离线幅、相信息，具体为：

信号发生器产生校准信号，经由校准工装功分送给各路接收通道，校准信号的各路接收经由收发射频模块中的双工器、低噪放 LNA 和接收通道，以及数字处理模块中的模数转换器 ADC，数字处理模块 DPU 中的 RX RAM 模块采集并存储各路接收通道的幅度、相位信息。

7. 根据权利要求 3 所述的有源天线多收发通道同步校准的方法，其特征在于，所述校准工装为开关阵列，且对各接收通道进行校准时，所述采集并存储各通道的离线幅、相信息，具体为：

通过切换开关阵列，使得校准工装的 PortN+1 端口先后分别与 Port1 ~ PortN 端口相连，采集各路接收通道的幅、相信息时，数字处理模块中的 DPU 均向信号发生器发送触发 TRIG 信号，并记录 TRIG 信号有效时刻，信号发生器收到 TRIG 信号后产生校准信号，校准信号经由校准工装先后输入到第一至 N 路接收通道，经由收发射频模块中的双工器、LNA 和接收通道，以及数字处理模块中的 ADC，数字处理模块中的 RX RAM 模块采集并存储第一至 N 路接收通道的幅度、相位信息。

8. 根据权利要求 3 至 7 任一项所述的有源天线多收发通道同步校准的方法，其特征在于，该方法还包括：

如果数字处理模块对各发射 / 接收通道的等幅、等相验证不合格，则重新对各发射 / 接

收通道进行校准。

9. 根据权利要求4、5、6或7所述的有源天线多收发通道同步校准的方法，其特征在于，所述校准信号为单音信号、或带限信号。

## 一种有源天线多收发通道同步校准的装置和方法

### 技术领域

[0001] 本发明涉及移动通信领域,尤其涉及一种有源天线多收发通道同步校准的装置和方法。

### 背景技术

[0002] 现有移动通信系统中,各小区通常利用安装在塔顶的天线来发射和接收信号,并利用射频拉远单元(RRU)通过馈线的方式提供给天线大功率发射信号,并利用馈线将天线接收到的信号传送到RRU做进一步处理。基于这一架构的波束成形在天线内完成,所述天线通常为无源天线,波束成形所需的幅度、相位差通常由内部的天馈网络和移相网络来完成。值得一提的是,该移相网络采用电机驱动的机械结构来实现,结构相对复杂,且在天线阵子相位调节过程中,可靠性不高。

[0003] 随着有源天线被引入到移动通信系统的应用中,波束成形技术转为在数字处理单元中实现。在波束成形之前,需要对每个接收和发射通道做幅度、相位校准,使得多路收、发通道之间可以实现同步。

[0004] 目前已有的有源天线校准方法通常在天线系统中附加收发校准模块来实现,例如:专利号为CN 101651480A,发明名称为“有源天线、基站、刷新幅度和相位的方法及信号处理方法”的专利,它在天线系统中增加了专门的收发校准通道和耦合器来完成收、发通道的校准,使得整个天线系统的结构复杂,且价格昂贵。当然,现有技术中还有其它校准方法,如专利号为CN 101916919A,发明名称为“一种校准有源天线的方法和有源天线”的专利,其接收器通过天线接收的、在接收器频带上的外部噪音来校准接收通道,所述方法虽然省去了专门的校准装置,但是校准可行性难度较大,不利于批量生产;另外,所述校准方法中的发射器校准增加了专门的反射点装置,也增加了成本。

### 发明内容

[0005] 有鉴于此,本发明的主要目的在于提供一种有源天线多收发通道同步校准的装置和方法,可在有源天线系统没有额外添加硬件模块的情况下实现各收发通道的同步校准,有效降低了有源天线系统的成本、体积和功耗。

[0006] 为达到上述目的,本发明的技术方案是这样实现的:

[0007] 本发明提供了一种有源天线多收发通道同步校准的装置,该装置包括:有源天线中的数字处理模块、收发射频模块和外部校准装置;其中,

[0008] 所述校准装置包括校准工装和信号发生器,用于与收发射频模块相连,被搭建成各发射/接收通道的校准环境;其中,所述校准工装的幅、相差在对各收发通道进行校准前已被测定;

[0009] 所述数字处理模块,用于采集并存储各发射/接收通道的离线幅、相信息;依据校准工装的幅、相差和已存储的各发射/接收通道的幅、相信息对各发射/接收通道进行幅、相补偿,并对幅、相补偿后的各发射/接收通道进行等幅、等相验证,确定验证合格时,进行

发射 / 接收波束成形；

[0010] 所述收发射频模块，用于离线发射 / 接收通道校准时，数字处理模块与校准工装间的校准信号传输通道；与校准装置相连，被搭建成各发射 / 接收通道的校准环境。

[0011] 其中，所述校准工装为：1 分为 N 的功分器、或 N 选 1 的开关阵列。

[0012] 其中，所述数字处理模块，进一步用于等幅、等相验证不合格时，重新对各发射 / 接收通道进行校准。

[0013] 本发明还提供了一种有源天线多收发通道同步校准的方法，该方法包括：

[0014] 测试校准工装的幅、相差，搭建收发射频模块与校准装置间的对应各发射 / 接收通道的校准环境；

[0015] 数字处理模块采集并存储各发射 / 接收通道的离线幅、相信息；依据校准工装的幅、相差和已存储的各发射 / 接收通道的幅、相信息对各发射 / 接收通道进行幅、相补偿；对幅、相补偿后的各发射 / 接收通道进行等幅、等相验证，如果验证合格，则进行发射 / 接收波束成形。

[0016] 其中，所述校准工装为：1 分为 N 的功分器、或 N 选 1 的开关阵列。

[0017] 其中，所述校准工装为开关阵列，且对各发射通道进行校准时，所述搭建校准环境，采集并存储各通道的离线幅、相信息，具体为：

[0018] 同时将校准工装的 Port1 ~ PortN 端口与收发射频模块的输出口 ANT1 ~ ANTN 对应相连，PortN+1 端口与收发射频模块的反馈通道的 PRX CAL 端口相连；

[0019] 通过切换开关阵列，使得校准工装的 PortN+1 端口先后分别与 Port1 ~ PortN 端口相连，采集各路发射通道的幅、相信息时，数字处理模块内的数字处理单元 DPU 中的测试信号源 TSG 均发射校准信号，由数字处理模块处理后，经数模转换器 DAC 以及收发射频模块中的各路发射通道、功放和双工器，通过校准工装传送给反馈通道，经反馈通道采集第一至 N 路发射通道的幅、相信息，并存储在数字处理模块 DPU 中的 TX RAM 模块中。

[0020] 其中，所述校准工装为功分器，且对各发射通道进行校准时，所述搭建校准环境，采集并存储各通道的离线幅、相信息，具体为：

[0021] 校准工装的 Port1 ~ PortN 端口与收发射频模块的输出口 ANT1 ~ ANTN 对应相连，PortN+1 端口与收发射频模块的反馈通道的 PRX CAL 端口相连；

[0022] DPU 中的 TSG 发射校准信号，由数字处理模块处理后，经 DAC 以及收发射频模块中的各路发射通道、功放和双工器，通过校准工装传送给反馈通道，经反馈通道采集各路发射通道的幅、相信息，并存储在数字处理模块 DPU 中的 TX RAM 模块中。

[0023] 其中，所述校准工装为功分器，且对各接收通道进行校准时，所述搭建校准环境，采集并存储各通道的离线幅、相信息，具体为：

[0024] 校准工装 Port1 ~ PortN 端口分别与收发射频模块的各输出口 ANT1 ~ ANTN 相连，校准工装的 PortN+1 端口与信号发生器相连，信号发生器产生校准信号，经由校准工装功分送给各路接收通道，校准信号的各路接收经由收发射频模块中的双工器、低噪放 LNA 和接收通道，以及数字处理模块中的模数转换器 ADC，数字处理模块 DPU 中的 RX RAM 模块采集并存储各路接收通道的幅度、相位信息。

[0025] 其中，所述校准工装为开关阵列，且对各接收通道进行校准时，所述搭建校准环境，采集并存储各通道的离线幅、相信息，具体为：

[0026] 同时将校准工装的 Port1 ~ PortN 端口与收发射频模块的输出口 ANT1 ~ ANTN 相连, PortN+1 端口与信号发生器相连;

[0027] 通过切换开关阵列,使得校准工装的 PortN+1 端口先后分别与 Port1 ~ PortN 端口相连,采集各路接收通道的幅、相信息时,数字处理模块中的 DPU 均向信号发生器发送触发 TRIG 信号,并记录 TRIG 信号有效时刻,信号发生器收到 TRIG 信号后产生校准信号,校准信号经由校准工装先后输入到第一至 N 路接收通道,经由收发射频模块中的双工器、LNA 和接收通道,以及数字处理模块中的 ADC,数字处理模块中的 RX RAM 模块采集并存储第一至 N 路接收通道的幅度、相位信息。

[0028] 进一步地,该方法还包括:

[0029] 如果数字处理模块对各发射 / 接收通道的等幅、等相验证不合格,则重新对各发射 / 接收通道进行校准。

[0030] 其中,所述校准信号为单音信号、或带限信号。

[0031] 本发明提供的有源天线多收发通道同步校准的装置和方法,测试校准工装的幅、相差,搭建收发射频模块与校准装置间的对应各发射 / 接收通道的校准环境;数字处理模块采集并存储各发射 / 接收通道的离线幅、相信息;依据校准工装的幅、相差和已存储的各发射 / 接收通道的幅、相信息对各发射 / 接收通道进行幅、相补偿;对幅、相补偿后的各发射 / 接收通道进行等幅、等相验证,如果验证合格,则进行发射 / 接收波束成形。与现有技术相比,本发明的离线校准方法使得有源天线系统不需额外添加硬件校准模块,因此有效降低了有源天线系统的生产成本、体积和功耗,进而提高了有源天线系统的工作效率。

[0032] 此外,本发明校准工装的实现可采用现有的 1 分 N 的威尔金森型 (Wilkinson) 或其它类型的功分器实现,也可采用 N 选 1 开关阵列实现,不需进行繁琐的结构设计,实现方法简单。

## 附图说明

[0033] 图 1 为本发明有源天线的内部结构示意图;

[0034] 图 2 为本发明离线校准装置的结构示意图;

[0035] 图 3 为本发明发射通道离线校准的环境搭建结构图;

[0036] 图 4 为本发明有源天线多发射通道的同步校准方法实现流程示意图;

[0037] 图 5 为本发明接收通道离线校准的环境搭建一实施例的结构图;

[0038] 图 6 为本发明有源天线多接收通道的同步校准方法实现流程示意图;

[0039] 图 7 为本发明接收通道离线校准的环境搭建另一实施例的结构图。

## 具体实施方式

[0040] 本发明采用校准工装离线校准的方法,即在有源天线正常工作之前实现各收发通道幅度和相位信息的采集、存储、校准和补偿,之后结合天馈网络和天线阵子的幅、相特性,得到所需的幅、相校正因子,从而实现收发通道的波束成形。

[0041] 本发明的基本思想是:测试校准工装的幅、相差,搭建收发射频模块与校准装置间的对应各发射 / 接收通道的校准环境;

[0042] 数字处理模块采集并存储各发射 / 接收通道的离线幅、相信息;依据校准工装的

幅、相差和已存储的各发射 / 接收通道的幅、相信息对各发射 / 接收通道进行幅、相补偿 ; 对幅、相补偿后的各发射 / 接收通道进行等幅、等相验证 , 如果验证合格 , 则进行发射 / 接收波束成形。

[0043] 进一步地 , 如果验证不合格 , 则重新对各发射 / 接收通道进行校准。

[0044] 下面结合附图及具体实施例对本发明作进一步详细说明。

[0045] 本发明有源天线多收发通道同步校准的装置 , 包括 : 有源天线中的数字处理模块、收发射频模块和外部校准装置 ; 其中 ,

[0046] 所述校准装置包括校准工装和信号发生器 , 用于与收发射频模块相连 , 被搭建成各发射 / 接收通道的校准环境 ; 其中 , 所述校准工装的幅、相差在对各收发通道进行校准前已被测定 ;

[0047] 所述数字处理模块 , 用于采集并存储各发射 / 接收通道的离线幅、相信息 ; 依据校准工装的幅、相差和已存储的各发射 / 接收通道的幅、相信息对各发射 / 接收通道进行幅、相补偿 , 并对幅、相补偿后的各发射 / 接收通道进行等幅、等相验证 , 确定验证合格时 , 进行发射 / 接收波束成形 ;

[0048] 所述收发射频模块 , 用于离线发射 / 接收通道校准时 , 数字处理模块与校准工装间的校准信号传输通道 ; 与校准装置相连 , 被搭建成各发射 / 接收通道的校准环境。

[0049] 所述数字处理模块 , 进一步用于等幅、等相验证不合格时 , 重新对各发射 / 接收通道进行校准。

[0050] 图 1 为本发明有源天线的内部结构示意图 , 如图 1 所示 , 包括 : 天线阵子阵列 14 、天馈网络 13 、收发射频模块 12 和数字处理模块 11 ; 其中 , 所述天线阵子阵列 14 和天馈网络 13 的结构及功能与现有技术相同 , 下面对其进行简单描述 :

[0051] 所述天线阵子阵列 14 , 天线阵子组成 , 用于电磁波信号和射频信号的转换 , 完成发射信号的对外辐射和接收信号的前端接收 ;

[0052] 所述天馈网络 13 , 用于每路收发通道与多个天线阵子的连接 , 并给每个天线阵子提供部分幅度、相位加权 , 具体的 , 收发射频模块 12 的每个收发通道对应  $K (K \geq 1)$  个天线阵子 , 当  $K > 1$  时 , 天馈网络 13 给每个天线阵子提供部分固定的幅度、相位加权。天馈网络 13 可以采用威尔金森型 (Wilkinson) 或其它类型的功分器来实现 , 其在物理实现上可以单独成模块 , 也可以同天线阵子阵列集成在一起 , 天馈网络和天线阵子阵列在结构和工艺上满足各通道固定的幅度、相位加权要求。

[0053] 所述收发射频模块 12 和数字处理模块 11 的功能与现有技术有所不同 , 其中 ,

[0054] 所述收发射频模块 12 , 由多路发射通道、多路接收通道和一路反馈通道组成 ; 其中 , 所述发射通道将数字处理模块 11 提供的中频信号上变频到射频信号 , 通过功放 (PA) 放大 , 提供给天馈网络 13 和天线阵子阵列 14 ; 所述接收通道接收天馈网络 13 从天线阵子阵列 14 接收到的射频小信号 , 通过低噪放 (LNA) 放大 , 经过下变频转化为中频信号提供给数字处理模块 11 ; 所述一路反馈通道具备两个功能 : 1. 作为数字预失真 (DPD) 反馈通道 , 通过开关控制器 , 选择各发射通道耦合器 , 从多路发射 PA 输出端耦合相关信号 , 提供给数字处理模块做 DPD 预失真处理 , 以优化发射链路的邻道泄露抑制比 ; 2. 作为校准通道 , 实现发射、接收各通道的幅度、相位校准 , 对该功能 , 模块中新增加了 PRXCAL 端口 , 如图 1 所示。除了上述反馈通道的第二个功能外 , 收发射频模块 12 的其它功能均与现有技术相同。

[0055] 所述数字处理模块 11, 用于上行时, 对下变频得到的 IQ 模拟接收信号模数转换为 IQ 数字接收信号进行数字处理; 下行时, 对基带资源池 (BBU) 传送过来的信号串 / 并转换为 IQ 数字发射信号, 经数模转换后, 提供给收发射频模块 12;

[0056] 本发明中, 数字处理模块 11, 还用于在离线校准时, 用于采集并存储各发射、接收通道的幅度、相位值, 结合天馈网络和天线阵子的幅、相特性, 以及校准工装的幅、相差得到对应发射、接收通道的校正因子, 共同实现收发通道的波束成形, 具体的,

[0057] 在进行发射通道离线校准时, 数字处理模块中的数字处理单元 (DPU) 内部的测试信号源 (TSG) 发送校准信号, 所述校准信号可以是单音信号、带限信号等, 该校准信号发给各路数模转换器 (DAC), 时钟单元 (CLK) 同步输出送给各路 DAC, 保证各路 DAC 的工作时钟等相位; 在进行接收通道离线校准时, 各路模数转换器 (ADC) 输出数字信号送给 DPU 处理, CLK 同步输出送给各路 ADC, 保证各路 ADC 的工作时钟等相位。

[0058] 有源天线内部已有的发射上变频模块、接收下变频模块和反馈下变频模块各自需要本振信号, 为了消除本振信号对收发同步带来的影响, 所有的发射上变频模块和反馈下变频模块采用频率综合器输出信号功分的方式来实现共本振。同理, 所有的接收下变频模块也采用频率综合器输出信号功分的方式来实现共本振。

[0059] 图 2 为本发明离线校准装置的结构示意图, 如图 2 所示, 包括校准工装和信号发生器; 所述校准工装可以用 1 分 N 的威尔金森型 (Wilkinson) 或其它类型的功分器实现, 也可以采用 N 选 1 开关阵列实现, 或者采用类似功能的电路或装置实现, 对于本领域技术人员来说较容易实现, 此处不再详述。当校准工装采用开关阵列实现时, 需要在校准工装上增加开关控制电路。

[0060] 其中, 所示线缆 Cable1 ~ CableN 选用高精度的射频线缆, 尽可能保证每条线缆等幅度、等相位, 当然, 实际实施离线校准时, 还是需要考虑每条线缆的幅、相误差的, 也就是校准工装的幅、相差。

[0061] 所述信号发生器在发射通道离线校准时不使用, 在接收通道离线校准时, 用于产生校准信号, 该校准信号可以是单音信号、带限信号等, 经由校准工装功分送给各路接收通道; 或者, 收到数字处理模块中的 DPU 所发的触发 (TRIG) 信号后产生校准信号, 该校准信号经由校准工装输入到各路接收通道。

[0062] 下面分别对本发明有源天线发射通道和接收通道的同步校准方法进行详细描述。

[0063] 本发明发射通道离线校准的环境搭建结构图如图 3 所示, 需要注意的是, 同校准工装 Port1 ~ PortN 端口相连的分别是收发射频模块的各输出口 ANT1 ~ ANTN。天馈网络和天线阵子阵列的各路幅度、相位特性通过设计和工艺要求来保证, 为已有技术, 这部分幅、相特性将和离线校准一起共同完成发射通道同步和波束成形。

[0064] 图 4 为本发明有源天线多发射通道的同步校准方法实现流程示意图, 该流程的实现步骤如下:

[0065] 步骤 401: 测试校准工装的幅、相差;

[0066] 具体为: 利用矢量网络分析仪或其它仪器测试校准工装 Port1 ~ PortN 端口分别到 PortN+1 端口的幅度、相位差, 作为校准工装的环境误差, 待后续补偿使用。这里, 测试所得的结果可存储于外部计算机中供后续使用。

[0067] 步骤 402: 搭建各发射通道的校准环境, 采集并存储各发射通道的离线幅、相信

息；

[0068] 具体为：按图3搭建校准环境，如果校准工装是开关阵列，需将校准工装的Port1～PortN端口同时与收发射频模块的输出口ANT1～ANTN相连，PortN+1端口与收发射频模块的反馈通道的PRX CAL端口相连。选定第一路发射通道，通过控制校准工装内部的开关阵列，使得校准工装的Port1端口与PortN+1端口相连通，数字处理模块内部的DPU中的TSG发射校准信号，该校准信号可以是单音信号、带限信号等，由数字处理模块处理后，经DAC以及收发射频模块中的发射通道TX PROCESS、PA和双工器等器件，通过校准工装传送给反馈通道，经反馈通道采集第一路发射通道的幅、相信息，并存储在数字处理模块DPU中的TX RAM模块中。之后，选定第二路发射通道，通过切换校准工装内部的开关阵列使得校准工装的Port2端口与PortN+1端口相连通，重复以上操作，直到TX RAM中存储所有发射通道的幅度、相位信息。

[0069] 这里，如果校准工装为功分器时，同样需要将校准工装的Port1～PortN端口同时与收发射频模块的输出口ANT1～ANTN相连，PortN+1端口与收发射频模块的反馈通道的PRX CAL端口相连。在对不同发射通道进行离线幅、相信息采集时，不需控制校准工装，即不需执行与开关阵列类似的切换操作。DPU中的TSG发射校准信号，由数字处理模块处理后，经DAC以及收发射频模块中的各路发射通道、功放和双工器，通过校准工装传送给反馈通道，经反馈通道采集各路发射通道的幅、相信息，并存储在数字处理模块DPU中的TX RAM模块中。

[0070] 步骤403：依据校准工装的幅、相差和已存储的各发射通道的幅、相信息对各发射通道进行幅、相补偿；

[0071] 具体为：数字处理模块根据TX RAM模块中存储的各发射通道的幅、相信息，首先得到各发射通道之间的幅、相差，例如：以第一路发射通道的幅度和相位值作为参考值，计算其它路发射通道与该路发射通道幅度和相位的差值。之后，数字处理模块结合各发射通道之间的幅、相差和步骤401中所得的校准工装的幅、相差对各发射通道进行幅、相补偿，使得各发射通道等幅度、等相位。

[0072] 步骤404：对幅、相补偿后的各发射通道进行等幅、等相验证，如果验证合格，则执行步骤405；否则，返回步骤402，进行重新校准；

[0073] 具体为：重复步骤402，TX RAM在步骤403的基础上再次记录各路发射通道的幅、相特性，数字处理模块计算出各发射通道间的最大、最小幅度差 $\Delta A_1$ ，最大、最小相位差 $\Delta \Phi_1$ ，也就是计算幅度值最大和最小的两路发射通道间的幅度差值 $\Delta A_1$ ，相位值最大和最小的两路发射通道间的相位差值 $\Delta \Phi_1$ 。如果 $\Delta A_1 < \Delta A_t$ ,  $\Delta \Phi_1 < \Delta \Phi_t$ ，则表明验证合格，完成校准，反之，则重新校准。

[0074] 其中，所述 $\Delta A_t$ 、 $\Delta \Phi_t$ 为现有已设定的发射校准误差目标值；由于每次的校准环境略有不同，所以校准结果稍有不同，但不会差别太大，如果两三次的校准结果均不合格，表明相应的有源天线不可用。

[0075] 步骤405：发射波束成形；

[0076] 具体为：结合各发射通道的天馈网络和天线阵子的固定幅、相特性，数字处理模块在步骤403所得结果的基础上作进一步的幅度、相位补偿，得到所需的幅、相校正因子，共同实现发射波束成形。该步骤为已有技术，不再详述。

[0077] 下面分别以校准工装为功分器和开关阵列两种不同的实现方式对接收通道的同步校准方法进行描述。

[0078] 所述校准工装为功分器时,本发明接收通道离线校准的环境搭建结构图如图 5 所示,同校准工装 Port1 ~ PortN 端口相连的分别是收发射频模块的各输出口 ANT1 ~ ANTN,校准工装的 PortN+1 端口与信号发生器相连。天馈网络和天线阵子阵列的各路幅度、相位特性通过设计和工艺要求来保证,为已有技术,这部分幅、相特性将和离线校准一起共同完成接收通道同步和波束成形。

[0079] 图 6 为本发明有源天线多接收通道的同步校准方法实现流程示意图,该流程的实现步骤如下:

[0080] 步骤 601 :测试校准工装的幅、相差;

[0081] 具体为:利用矢量网络分析仪或其它仪器测试校准工装 PortN+1 端口分别到 Port1 ~ PortN 端口的幅度、相位差,作为校准工装的环境误差,待后续补偿使用。这里,测试所得的结果可存储于外部计算机中供后续使用。

[0082] 步骤 602 :搭建各接收通道的校准环境,采集并存储各接收通道的离线幅、相信息;

[0083] 具体为:按图 5 搭建校准环境,利用信号发生器产生校准信号,该校准信号可以是单音信号、带限信号等,经由校准工装功分送给各路接收通道。校准信号的每路接收经由收发射频模块中的双工器、低噪放 (LNA) 和接收通道 RXPROCESS,以及数字处理模块中的 ADC 等器件,数字处理模块 DPU 中的 RXRAM 模块采集并存储各路接收通道的幅度、相位信息。

[0084] 步骤 603 :依据校准工装的幅、相差和已存储的各接收通道的幅、相信息对各接收通道进行幅、相补偿;

[0085] 具体为:数字处理模块根据 RX RAM 模块中存储的各接收通道的幅、相信息,首先得到各接收通道之间的幅、相差,例如:以第一路接收通道的幅度和相位值作为参考值,计算其它路接收通道与该路接收通道幅度和相位的差值。之后,数字处理模块结合各接收通道之间的幅、相差和步骤 601 中所得的校准工装的幅、相差对各接收通道进行幅、相补偿,使得各接收通道等幅度、等相位。

[0086] 步骤 604 :对幅、相补偿后的各接收通道进行等幅、等相验证,如果验证合格,则执行步骤 605 ;否则,返回步骤 602,进行重新校准;

[0087] 具体为:重复步骤 602, RX RAM 再次记录各路接收通道的幅、相特性,数字处理模块计算出各接收通道间的最大、最小幅度差  $\Delta A_2$ ,最大、最小相位差  $\Delta \Phi_2$ ,也就是计算幅度值最大和最小的两路接收通道间的幅度差值  $\Delta A_2$ ,相位值最大和最小的两路接收通道间的相位差值  $\Delta \Phi_2$ 。如果  $\Delta A_2 < \Delta A_r$ ,  $\Delta \Phi_2 < \Delta \Phi_r$ ,则表明验证合格,完成校准,开始执行步骤 605 ;反之,则重新校准。

[0088] 其中,所述  $\Delta A_r$ 、 $\Delta \Phi_r$  为现有已设定的接收校准误差目标值。

[0089] 步骤 605 :接收波束成形;

[0090] 具体为:结合各接收通道的天馈网络和天线阵子的固定幅、相特性,数字处理模块在步骤 603 所得结果的基础上作进一步的幅度、相位补偿,得到所需的幅、相校正因子,使得各接收通道等幅度、等相位,共同实现接收波束成形。该步骤为已有技术,不再详述。

[0091] 当校准工装为开关阵列时,本发明接收通道离线校准的环境搭建结构图如图 7 所

示,与图 5 的区别为数字处理模块与信号发生器存在连接关系,用于数字处理模块向信号发生器发送触发 (TRIG) 信号。对应图 7 所示的校准环境,本发明有源天线多接收通道的同步校准方法实现流程与图 6 所示流程相同,只是流程 602 对应的具体实现方法有所不同,那么,对应图 7 所示的环境搭建结构图,所述采集并存储各接收通道的离线幅、相信息,具体为:

[0092] 将校准工装的 Port1 ~ PortN 端口同时与收发射频模块的输出口 ANT1 ~ ANTN 相连,PortN+1 端口与信号发生器相连。选定第一路接收通道,通过控制校准工装内部的开关阵列,使得校准工装的 Port1 端口与 PortN+1 端口相连通,数字处理模块中的 DPU 向信号发生器发送 TRIG 信号,并记录 TRIG 信号有效时刻,信号发生器收到 TRIG 信号后产生校准信号,该校准信号可以是单音信号、带限信号等,校准信号经由校准工装输入到第一路接收通道,经由收发射频模块中的双工器、LNA 和接收通道 RX PROCESS,以及数字处理模块中的 ADC 等器件,数字处理模块中的 RX RAM 模块采集并存储第一路接收通道的幅度、相位信息。依据相同的方法,通过切换校准工装内部的开关阵列使得校准工装的 Port2 端口与 PortN+1 端口相连,按上述方法采集并存储第二路接收通道的幅度、相位信息,直到所有接收通道的幅、相信息均采集并存储完毕。

[0093] 以上所述,仅为本发明的较佳实施例而已,并非用于限定本发明的保护范围。

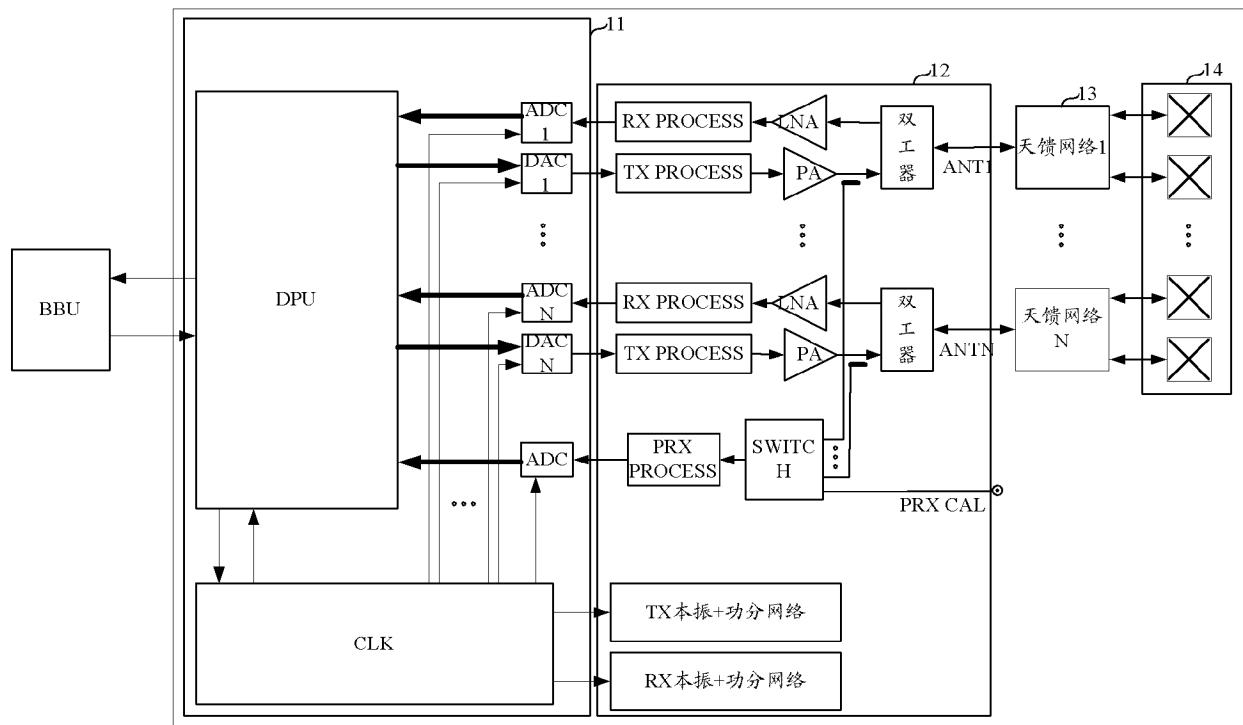


图 1

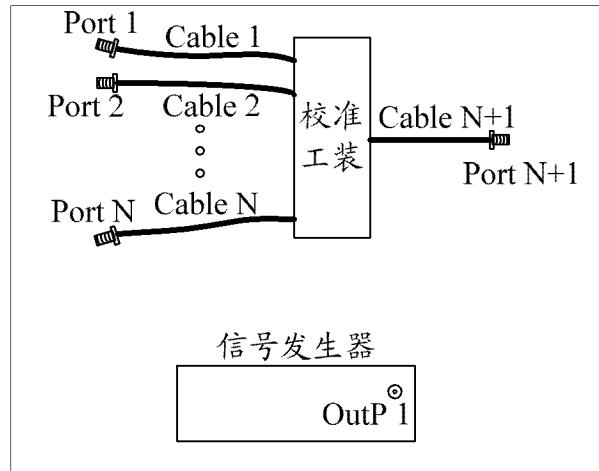


图 2

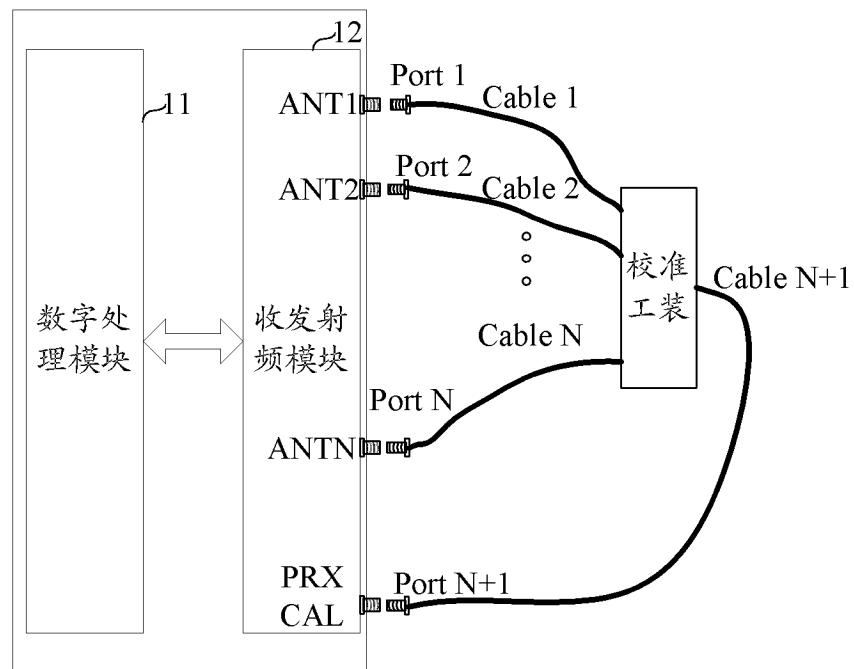


图 3

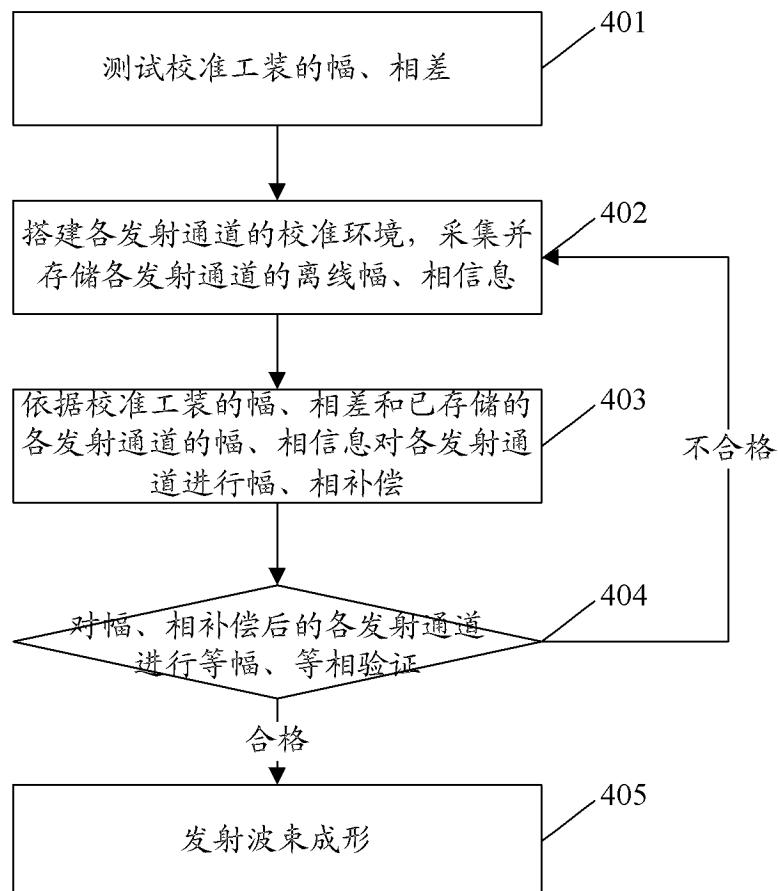


图 4

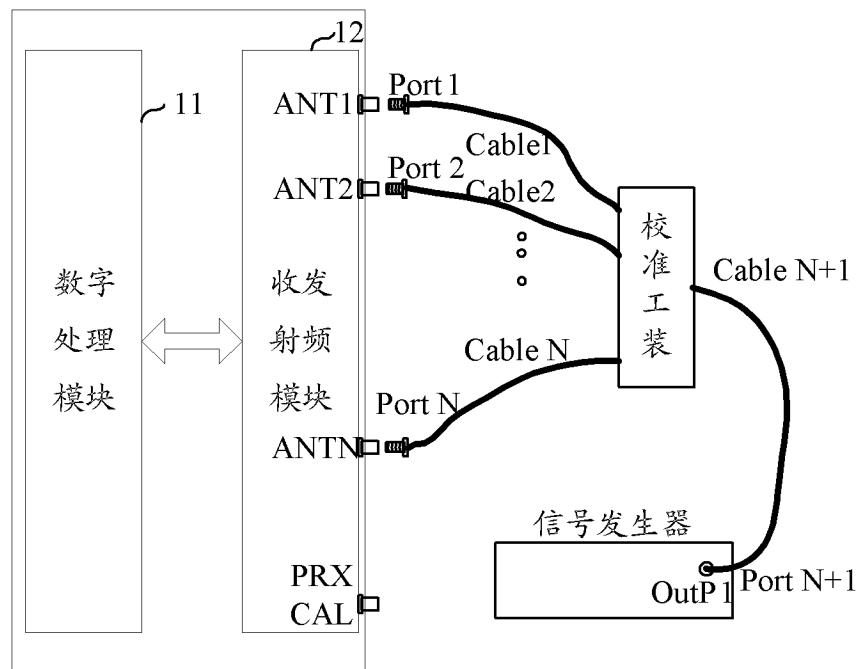


图 5

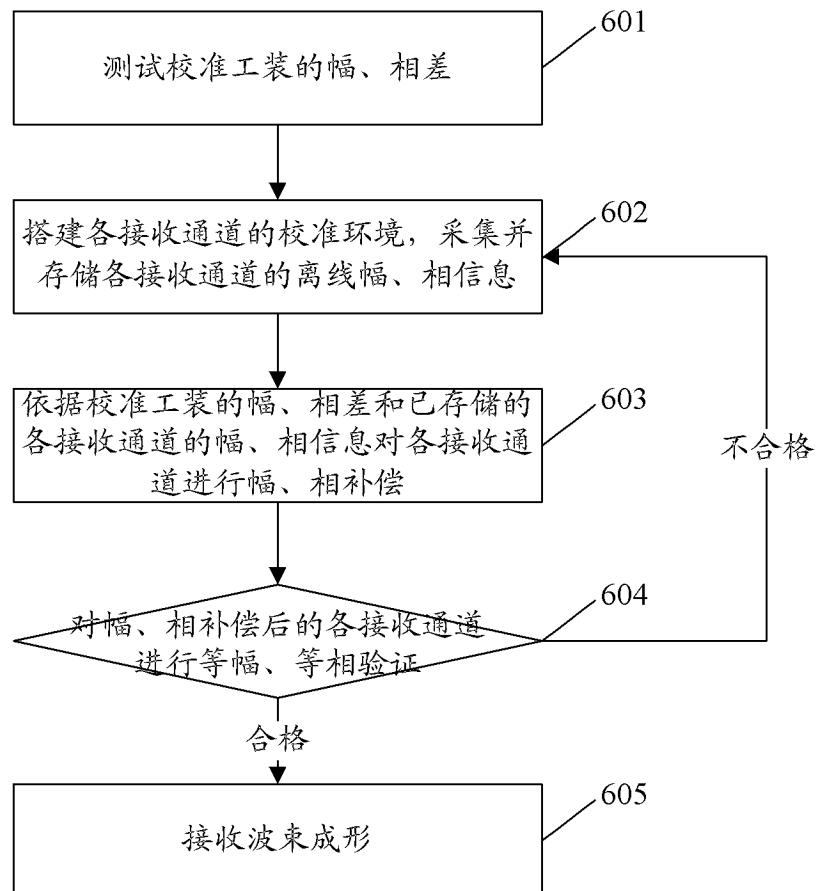


图 6

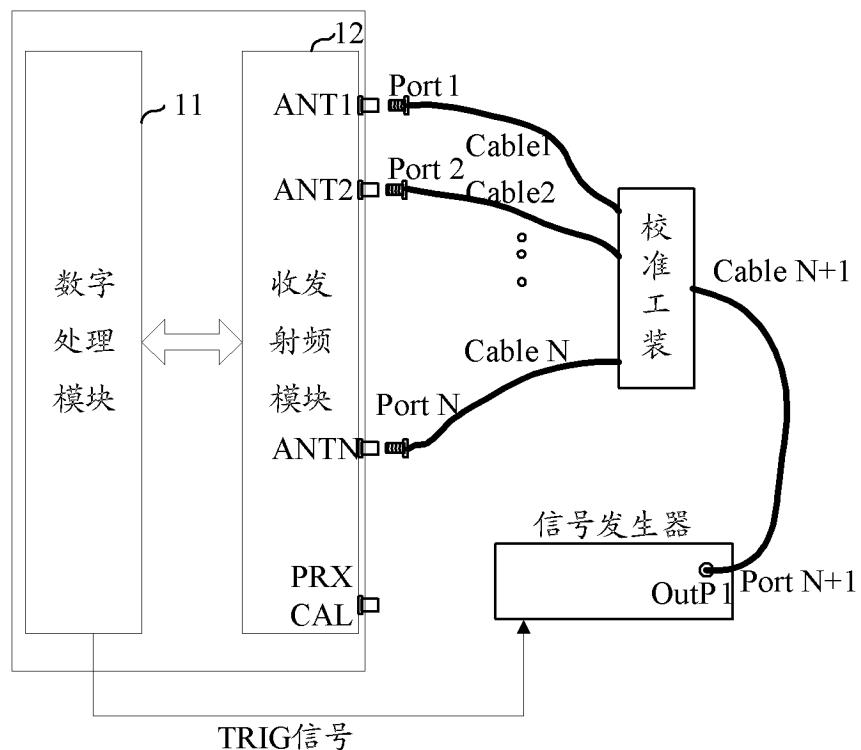


图 7