(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3615068号
(P3615068)
(45)発行日　平成17年1月26日(2005.1.26)　(24)登録日　平成16年11月12日(2004.11.12)

(51)Int.Cl.[7]　F I
H01L 21/331　H01L 29/72　H
H01L 29/205　H01L 29/205
H01L 29/737

請求項の数 1　(全 7 頁)

(21)出願番号　特願平10-350441
(22)出願日　平成10年12月9日(1998.12.9)
(65)公開番号　特開2000-174034(P2000-174034A)
(43)公開日　平成12年6月23日(2000.6.23)
審査請求日　平成14年11月18日(2002.11.18)

(73)特許権者　000005290
古河電気工業株式会社
東京都千代田区丸の内２丁目６番１号
(74)代理人　100090022
弁理士　長門　侃二
(72)発明者　吉田　清輝
東京都千代田区丸の内２丁目６番１号　古河電気工業株式会社内

審査官　棚田　一也

(56)参考文献　特開平１０－１８９５３３（ＪＰ，Ａ）
特開昭６４－０４４０６４（ＪＰ，Ａ）

最終頁に続く

(54)【発明の名称】ヘテロ接合型窒化物半導体装置

(57)【特許請求の範囲】
【請求項１】
ヘテロ接合型バイポーラトランジスタをなす窒化物半導体装置であって、
そのベース層を、エミッタ層をなすGaN系半導体よりもバンドギャップエネルギの小さい$In_{1-x}Ga_xN_{1-y}As_y$系半導体、または$In_{1-m}Ga_mN_{1-k}P_k$系半導体にて構成すると共に、
前記エミッタ層には、該エミッタ層よりもバンドギャップエネルギの小さいＧａＮＡｓまたはＧａＮＰからなるコンタクト層を設けたことを特徴とするヘテロ接合型窒化物半導体装置。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、高温動作特性に優れ、高出力動作可能なＧａＮ系のヘテロ接合型バイポーラトランジスタをなす窒化物半導体装置に関する。
【０００２】
【関連する背景技術】
ワイドバンドギャップのエミッタを備えたヘテロ接合型バイポーラトランジスタ（ＨＢＴ）は、ホモ接合型のトランジスタには見られない優れた特徴、即ち、高い電流利得が得られ、また高速動作が可能である等の優れた特徴を有する。
ちなみに従来一般的なＧａＡｓ系のヘテロ接合型バイポーラトランジスタは、例えば半絶

縁性のＧａＡｓ基板上に、有機金属気相成長（ＭＯＣＶＤ）法を用いてｎ型のＧａＡｓコレクタ層、ｐ型のＧａＡｓベース層を順に成長させ、更にその上にバンドギャップエネルギの大きいｎ型のＡｌＧａＡｓエミッタ層を成長させて製造される。尚、上記ＧａＡｓはトリメチルガリウム（ＴＭＧ）とアルシン（AsH_3）とを原料として形成され、またＡｌＧａＡｓは上記原料にトリメチルアルミニウム（ＴＭＡ）を加えることで形成される。また上記ｐ型のＧａＡｓベース層にはＢｅ等のｐ型不純物をイオン注入することもある。

【０００３】

しかる後、その表面にプラズマＣＶＤ装置を用いてSiO_2膜等を堆積させた後、該SiO_2膜をフォトレジストおよび化学エッチング処理を施してパターニングし、前述したエミッタ層、ベース層、およびコレクタ層をそれぞれ選択的に露出させながら電極を形成する。これらの電極は、ｎ型電極材としてＴｉ／Ａｌ／Ｔｉを、またｐ型電極材としてＡｕ／Ｚｎ／Ａｕを蒸着することにより形成される。しかる後、これらの各電極に配線を施すことでヘテロ接合型のバイポーラトランジスタが完成される。

【０００４】

【発明が解決しようとする課題】

ところで上述したＧａＡｓよりも高温動作特性に優れ、しかも高出力特性に優れるＧａＮやＡｌＧａＮ等のワイドギャップなＧａＮ系半導体を用いてヘテロ接合型トランジスタを実現しようとした場合、如何にして欠陥の少ないヘテロ接合構造を得るかが大きな課題となっている。しかもエミッタ層、ベース層、更にはコレクタ層における接触抵抗を如何にして小さくするかと言う点でも課題が多く、従来より種々研究が進められている。

【０００５】

本発明はこのような事情を考慮してなされたもので、その目的は、高温動作特性に優れ、高出力動作可能なＧａＮ系のヘテロ接合型バイポーラトランジスタであるヘテロ接合型窒化物半導体装置を提供することにある。

即ち、本発明はワイドギャップなＧａＮ系半導体による欠陥の少ないヘテロ接合構造を実現し、またエミッタ層、ベース層、およびコレクタ層における接触抵抗を十分小さくした素子構造のＧａＮ系半導体を用いたヘテロ接合型トランジスタを提供することを目的としている。

【０００６】

【課題を解決するための手段】

上述した目的を達成するべく本発明に係るヘテロ接合型窒化物半導体装置は、エミッタ層にバンドギャップの大きいGaN等の窒化物化合物半導体を用い、ベース層に、上記エミッタ層をなすGaN系半導体よりもバンドギャップエネルギの小さい$In_{1-x}Ga_xN_{1-y}As_y$系半導体、または$In_{1-m}Ga_mN_{1-k}P_k$系半導体を用いることで上記エミッタ層でのキャリアの閉じ込め効果を高め、一方、前記エミッタ層には該エミッタ層よりもバンドギャップエネルギの小さいＧａＮＡｓまたはＧａＮＰからなるコンタクト層を設け、このコンタクト層を介して前記エミッタ層の電極を形成することでその接触抵抗を小さく抑えたことを特徴としている。この場合、コンタクト層の厚みを５０ｎｍ以下にすることが望ましい。

【０００７】

ちなみに前記エミッタ層をなすGaN系半導体としては、例えばGaN，AlGaN，InGaN，GaNP，GaNAs，またはInGaAlNが用いられる。或いは上述したベース層およびコレクタ層よりもバンドギャップエネルギの大きい$In_{1-x}Ga_xN_{1-y}As_y$系半導体、または$In_{1-m}Ga_mN_{1-k}P_k$系半導体をエミッタ層として用いることも可能である。

【００１０】

即ち、コレクタ層およびエミッタ層にそれぞれバンドギャップエネルギの小さいコンタクト層を上述した如く設けることで、コレクタ層およびエミッタ層の電極が形成される最上表面の電子親和力を高め、ベース層のみならずコレクタ層およびエミッタ層においてもその電極となる金属とのエネルギ的な障壁を小さくして、そのオーミック接触を改善することを特徴としている。

【００１１】

【発明の実施の形態】
以下、図面を参照して本発明の一実施形態に係るヘテロ接合型窒化物半導体装置の例として、ＧａＮ系半導体を用いたヘテロ接合型バイポーラトランジスタについて説明する。
この実施形態に係るヘテロ接合型バイポーラトランジスタは、超高真空装置を用い、ガスソース分子線エピタキシャル成長（ＧＳＭＢＥ）法によりサファイヤやＳｉＣ、またはシリコン等からなる基板１上に、例えば図１に示すようにコレクタ層、ベース層、エミッタ層を含む半導体層を順にエピタキシャル成長させて実現される。
【００１２】
具体的には先ずジメチルヒドラジン（5×10^{-5} Ｔｏｒｒ）とＧａ（5×10^{-7} Ｔｏｒｒ）とをガスソース原料として用い、成長温度６４０℃で５００ｎｍ厚のＧａＮバッファ層２を前記基板１上に結晶成長させる。次いでこのＧａＮバッファ層２上にＧａ（5×10^{-7} Ｔｏｒｒ）とアンモニア［NH_3］（5×10^{-6} Ｔｏｒｒ）とを原料として、８５０℃の成長温度でノンドープのＧａＮ層３を２μｍ厚に成長させる。
【００１３】
しかる後、後述するコレクタ電極とのコンタクト層４をなすｎ型導電性の$In_{1-x}Ga_xN_{1-y}As_y$系半導体を、具体的には$In_{0.1}Ga_{0.9}N_{0.95}As_{0.05}$を１００ｎｍ厚に結晶成長させる。特にこのコンタクト層４は、n^+型およびｎ型のコンタクト層４ａ，４ｂとして２段階に形成され、電極形成に用いられるn^+型コンタクト層４ａについては、その厚みを５０ｎｍ以下とすることが望ましい。尚、このようなコンタクト層４は、そのガスソース原料としてＩｎ（1×10^{-7} Ｔｏｒｒ）、Ｇａ（6×10^{-7} Ｔｏｒｒ）、アルシン（8×10^{-7} Ｔｏｒｒ）、アンモニア［NH_3］（5×10^{-6} Ｔｏｒｒ）、およびＳｉ（5×10^{-9} Ｔｏｒｒ）を用いて形成される。
【００１４】
次いで上記コンタクト層４上に、コレクタ層５をなすｎ型のＧａＮを２００ｎｍ厚に形成する。このｎ－ＧａＮコレクタ層５は、その原料としてアンモニア［NH_3］（5×10^{-5} Ｔｏｒｒ）とＧａ（7×10^{-7} Ｔｏｒｒ）とＳｉ（5×10^{-9} Ｔｏｒｒ）とを用い、７８０℃の成長温度で形成される。
しかる後、上記ｎ－ＧａＮコレクタ層５上にｐ型のベース層６をなす$In_{1-x}Ga_xN_{1-y}As_y$系半導体、具体的には$In_{0.1}Ga_{0.9}N_{0.95}As_{0.05}$を１００ｎｍ厚に結晶成長させる。このベース層６は、その原料としてアンモニア［NH_3］（5×10^{-6} Ｔｏｒｒ）、Ｇａ（6×10^{-7} Ｔｏｒｒ）、Ｉｎ（1×10^{-7} Ｔｏｒｒ）、アルシン（8×10^{-7} Ｔｏｒｒ）、およびマグネシウム（1×10^{-8} Ｔｏｒｒ）を用いて形成される。この$In_{0.1}Ga_{0.9}N_{0.95}As_{0.05}$からなるベース層６のエネルギバンドギャップは、次に示すエミッタ層よりも小さなものである。
【００１５】
その後、このベース層６上にエミッタ層７をなすｎ型のＧａＮを、その原料としてアンモニア［NH_3］（5×10^{-5} Ｔｏｒｒ）、Ｇａ（5×10^{-7} Ｔｏｒｒ）とＳｉ（5×10^{-9} Ｔｏｒｒ）とを用いて５００ｎｍ厚に形成する。そしてこのｎ－ＧａＮエミッタ層７上に後述するエミッタ電極とのコンタクト層８をなすｎ型導電性の$GaN_{0.9}As_{0.1}$を５０ｎｍ厚に結晶成長させる。コンタクト層８についても、ｎ型およびn^+型の２段階のコンタクト層８ａ，８ｂとして形成され、その原料としてはアンモニア［NH_3］（5×10^{-6} Ｔｏｒｒ）、Ｇａ（5×10^{-7} Ｔｏｒｒ）、アルシン（1×10^{-6} Ｔｏｒｒ）、およびＳｉ（5×10^{-9} Ｔｏｒｒ）が用いられる。
【００１６】
以上のようにして基板１上にコレクタ層５，ベース層６，およびエミッタ層７を含む多層膜構造のＧａＮ系エピタキシャル膜を形成したならば、次に図２に示すように該ＧａＮ系エピタキシャル膜をエッチング加工し、電極を形成してヘテロ接合型のバイポーラトランジスタとする。
即ち、その表面にプラズマＣＶＤ装置を用いてSiO_2膜等を堆積させた後、該SiO_2膜をフォトレジストを用いてパターニングし、パターンニングされたSiO_2膜をマスク

としてドライエッチング法によりn^+型およびn型のＧａＮＡｓコンタクト層８およびn型のＧａＮエミッタ層７を選択的にエッチングし、ベース層６を露出させる。しかる後、露出させたベース層６上に再度SiO_2膜を堆積させ、このSiO_2膜をパターンニングする。そしてこのSiO_2膜をマスクとして前記ベース層６とｎ－ＧａＮコレクタ層５、更にコンタクト層４の一部であるn型のＩｎＧａＮＡｓコンタクト層４ｂを選択的にエッチングし、n^+型のＩｎＧａＮＡｓコンタクト層４ａを露出させる。このようなエッチング処理によってコレクタ層５，ベース層６，およびエミッタ層７が順次階段状に露出される。特にコレクタ層５は、そのコンタクト層４であるn^+型のＩｎＧａＮＡｓ層４ａを露出させ、またエミッタ層７は、そのコンタクト層８であるn^+型のＧａＮＡｓ層８ｂを露出させた素子構造として形成される。

【００１７】

しかる後、上述した如く露出された各層の表面にSiO_2膜を堆積させ、フォトレジストを用いて該SiO_2膜をパターニングし、コレクタ層５が備えたコンタクト層４ａ，およびエミッタ層７が備えたコンタクト層８ｂがそれぞれ部分的に露出するようにエッチングする。そしてこれらの露出されたコンタクト層４ａ，８ｂ上にn型電極材であるＴｉ，Ａｌ，Ａｕを順次蒸着形成し、Ｔｉ／Ａｌ／Ａｕからなるコレクタ電極５ａおよびエミッタ電極７ａをそれぞれ形成する。

【００１８】

次いでベース層６上に堆積させたSiO_2膜をパターニングし、該ベース層６が選択的に露出するようにエッチングする。そして露出したベース層６上にｐ型電極材であるＮｉ，Ａｕを順次蒸着し、Ｎｉ／Ａｕからなるベース電極６ａを形成する。このようにして電極形成した後、所定の電極配線を施すことでヘテロ接合型バイポーラトランジスタが完成される。

【００１９】

かくして上述した如く構成されるＧａＮ系半導体を用いたヘテロ接合型バイポーラトランジスタによれば、そのベース層６としてエミッタ層７をなすｎ－ＧａＮよりもエネルギバンドギャップが小さい$In_{0.1}Ga_{0.9}N_{0.95}As_{0.05}$が用いられているので、該エミッタ層７にキャリアが効率的に閉じ込められることになり、ＧａＮがワイドギャップであることと相俟って高温動作が可能で、且つ高出力動作に優れた動作特性を示すことになる。

【００２０】

またＴｉ／Ａｌ／Ａｕからなるコレクタ電極５ａを、前記ベース層６よりもエネルギバンドギャップの小さいn^+型のＩｎＧａＮＡｓコンタクト層４ａ上に蒸着形成するので、上記コレクタ電極５との電子親和力を高めることができ、そのエネルギ的な障壁を小さくしてオーミック接触性を十分に高め、接触抵抗を低くすることができる。またＴｉ／Ａｌ／Ａｕからなるエミッタ電極７ａを、前記ベース層６よりもエネルギバンドギャップの小さいn^+型のＧａＮＡｓコンタクト層８ｂ上に蒸着形成するので、同様にしてその接触抵抗を低くすることができる。更にはベース電極６ａについては、エネルギバンドギャップの小さいＩｎＧａＮＡｓからなるベース層６上に直接形成するので、この電極形成部位における接触抵抗も十分に小さく抑えることができる。この結果、各電極のコンタクト抵抗をそれぞれ小さく抑えることができるので、高性能なバイポーラトランジスタの実現に大きく寄与することが可能となる。

【００２１】

尚、本発明は上述した実施形態に限定されるものではない。例えば上述した実施形態においてはガスソースＭＢＥ法を用いてエピタキシャル膜を成長させたが、有機金属気相成長（ＭＯＣＶＤ）法を用いてエピタキシャル膜を成長させることも可能である。この場合には有機金属としてトリメチルガリウム（ＴＭＧ）やトリメチルインジウム（ＴＭＩ）、トリメチルアルミニウム（ＴＭＡ）等を用い、またⅤ族原料としてアンモニアを用い、更にn型のドーパントとしてシラン、ｐ型のドーパントとしてビスシクロペンタジエニルマグネシウム等を用いるようにすれば良い。

【００２２】
また実施形態においてはＩｎＧａＮＡｓ系化合物半導体を用いてヘテロ接合型バイポーラトランジスタを実現したが、ＩｎＧａＮＰ系の化合物半導体を用いることも可能である。この場合には、コレクタ層５のｎ型導電性コンタクト層４として$In_{0.1}Ga_{0.9}N_{0.96}P_{0.04}$を、Ｉｎ（$1\times10^{-7}$Ｔｏｒｒ）、Ｇａ（$6\times10^{-7}$Ｔｏｒｒ）、フォスフィン（$8\times10^{-7}$Ｔｏｒｒ）、アンモニア［$NH_3$］（$7\times10^{-6}$Ｔｏｒｒ）、およびＳｉ（$5\times10^{-9}$Ｔｏｒｒ）を原料として１００ｎｍ厚に形成し、その上にｎ型のＧａＮをコレクタ層５を形成する。次いでコレクタ層５上にｐ型のベース層６として$In_{0.1}Ga_{0.9}N_{0.95}P_{0.05}$を、その原料としてＩｎ（$1\times10^{-7}$Ｔｏｒｒ）、Ｇａ（$6\times10^{-7}$Ｔｏｒｒ）、フォスフィン（$8\times10^{-7}$Ｔｏｒｒ）、アンモニア［$NH_3$］（$7\times10^{-5}$Ｔｏｒｒ）、およびマグネシウム（$1\times10^{-8}$Ｔｏｒｒ）を用いて１００ｎｍ厚に形成する。しかる後、ｎ型のＧａＮをエミッタ層７として形成し、更にそのコンタクト層８としてｎ型導電性の$GaN_{0.9}P_{0.1}$を、その原料としてＧａ（5×10^{-7}Ｔｏｒｒ）、フォスフィン（2×10^{-6}Ｔｏｒｒ）、アンモニア［NH_3］（9×10^{-6}Ｔｏｒｒ）、およびＳｉ（5×10^{-9}Ｔｏｒｒ）を用いて５０ｎｍ厚に形成するようにすれば良い。

【００２３】
また上記エミッタ層７にｎ型のＧａＮを用いることに代えて、ＡｌＧａＮ，ＡｌＩｎＧａＮ，ＩｎＧａＮ，ＧａＮＰ，ＧａＮＡｓ，ＩｎＧａＡｓＮまたはＩｎＧａＡｓＮＰ等を用いることも可能である。この場合には、ベース層６には上記エミッタ層７の形成材料と同じものを用い、その組成を変えることでベース層６のバンドギャップエネルギが上記エミッタ層７よりも小さくなるように設定すれば良い。更には前述したコンタクト層４，８についても、その組成を変えることで上述したバンドギャップエネルギの条件が満たされるようにすれば良く、要はその要旨を逸脱しない範囲で種々変形して実施することができる。

【００２４】
【発明の効果】
以上説明したように本発明によれば、エミッタ層にバンドギャップの大きいＧａＮ系の化合物半導体を用い、ベース層に上記エミッタ層よりもバンドギャップエネルギの小さい$In_{1-x}Ga_xN_{1-y}As_y$系半導体、または$In_{1-m}Ga_mN_{1-k}P_k$系半導体を用いてヘテロ接合型バイポーラトランジスタを実現しているので、エミッタ層でのキャリアの閉じ込め効果を十分に高めることができ、ＧａＮ系化合物半導体がワイドギャップであることと相俟って高温動作が可能で、且つ高出力動作に優れた動作特性を高めたヘテロ接合型窒化物半導体装置を実現することができる。

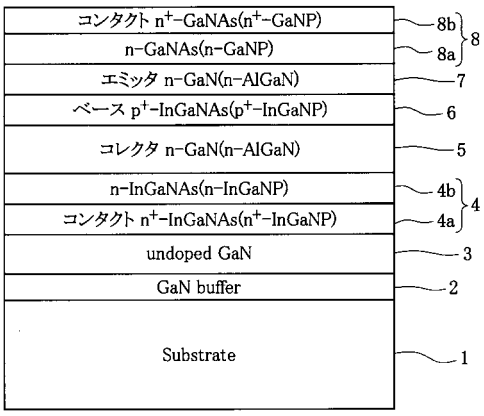
【００２５】
しかもエミッタ層が、該エミッタ層よりもバンドギャップエネルギの小さいＧａＮＡｓまたはＧａＮＰからなるコンタクト層を備え、またコレクタ層がベース層よりもバンドギャップエネルギの小さい$In_{1-x}Ga_xN_{1-y}As_y$系半導体、または$In_{1-m}Ga_mN_{1-k}P_k$系半導体からなるコンタクト層を備えて、これらのコンタクト層を介して電極形成がなされるので、その接触抵抗を十分に小さく抑えることができ、高性能なバイポーラトランジスタの実現に大きく寄与しうる等の実用上多大なる効果が奏せられる。

【図面の簡単な説明】
【図１】本発明の一実施形態に係るヘテロ接合型窒化物半導体装置をなすエピタキシャル膜の成長過程と構造を説明するための図。
【図２】本発明の一実施形態に係るヘテロ接合型窒化物半導体装置の概略的な素子構造を示す図。

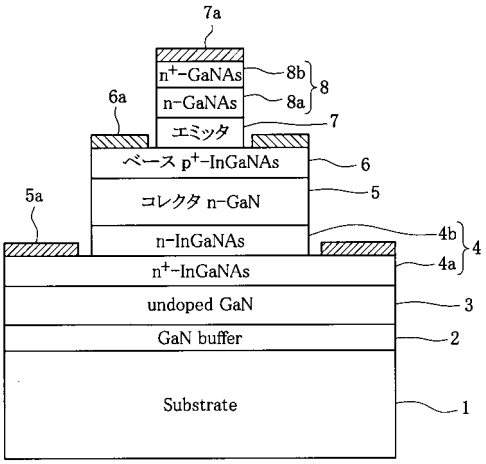
【符号の説明】
１　基板
２　ＧａＮバッファ層
３　ノンドープＧａＮ層

4　　コンタクト層
5　　コレクタ層
5ａ　コレクタ電極
6　　ベース層
6ａ　ベース電極
7　　エミッタ層
7ａ　エミッタ電極
8　　コンタクト層

【図１】



【図２】



フロントページの続き

(58)調査した分野(Int.Cl.[7], ＤＢ名)

H01L 21/331
H01L 29/205
H01L 29/737