



(12) 发明专利

(10) 授权公告号 CN 101238632 B

(45) 授权公告日 2011. 11. 02

(21) 申请号 200680028550. 8

(22) 申请日 2006. 07. 31

(30) 优先权数据

102005036806. 9 2005. 08. 02 DE

(85) PCT申请进入国家阶段日

2008. 02. 02

(86) PCT申请的申请数据

PCT/EP2006/064846 2006. 07. 31

(87) PCT申请的公布数据

W02007/014933 DE 2007. 02. 08

(73) 专利权人 洛尔希焊接技术有限公司

地址 德国欧恩瓦尔德

(72) 发明人 赫伯特·艾格纳

(74) 专利代理机构 中原信达知识产权代理有限

责任公司 11219

代理人 郑立 林月俊

(51) Int. Cl.

H02M 3/335 (2006. 01)

(56) 对比文件

JP 2002-66729 A, 2002. 03. 05, 全文.

JP 平 10-216936 A, 1998. 08. 18, 全文.

DE 4011461 A1, 1991. 01. 31, 全文.

CN 1404428 A, 2003. 03. 19, 全文.

审查员 李承承

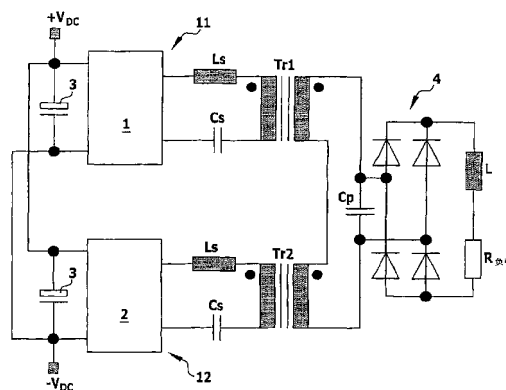
权利要求书 1 页 说明书 4 页 附图 6 页

(54) 发明名称

电流源

(57) 摘要

根据本发明, 向在每种情况下都经由变压器 (Tr1, Tr2) 连接到或能够连接到负载电路的并联谐振变换器 (11, 12) 提供变压器的次级侧的公共串联电路。因此, 不管频率确定元件的变化, 当以同步的方式对谐振变换器的电桥电路进行时钟控制时, 对于所有的谐振变换器都可以向输出侧负载电路提供近似相等的功率。



1. 一种电流源,具有至少两个谐振变换器(11,12, K_n),所述谐振变换器(11,12, K_n)具有:时钟控制的电桥电路(1,2,n),所述时钟控制的电桥电路在输入端适于连接到直流电流源;以及谐振回路,所述谐振回路被设置在所述电桥电路的输出端且具有变压器(Tr1, Tr2, Trn),并且所述谐振变换器适于经由所述变压器的次级侧连接到输出端负载电路;所述至少两个所述谐振变换器(11,12, K_n) 在输入端串联或并联连接,并且各个变压器的所述次级侧串联电连接;

其特征在于,所述至少两个所述谐振变换器(11,12, K_n) 具有公共并联电容(C_p),所述公共并联电容与串联连接的所述变压器(Tr1, Tr2, Trn) 的所述次级侧并联地电连接。

2. 根据权利要求1所述的电流源,其特征在于,所述电流源是焊接电流源,并且所述输出端负载电路是包括电感(L) 和负载电阻器($R_{\text{负载}}$) 的串联负载电路(L, $R_{\text{负载}}$)。

3. 根据权利要求1所述的电流源,其特征在于,所述变压器(Tr1, Tr2, Trn) 的整个次级侧串联连接。

4. 根据权利要求1所述的电流源,其特征在于,所述变压器(Tr1, Tr2, Trn) 具有次级侧中心抽头,并且,每个变压器的次级侧部分都与另一谐振变换器的变压器的次级侧部分串联地直接电连接,所述变压器的所述次级侧部分由所述变压器的次级侧的中心抽头确定。

5. 根据权利要求1至4中的一项所述的电流源,其特征在于,为全部所述谐振变换器(11,12, K_n) 所共用的整流器(4) 被设置在所述负载电路(L, $R_{\text{负载}}$) 的输入端。

6. 根据权利要求1至4中的一项所述的电流源,其特征在于,电解电容器(3) 被设置在每个所述电桥电路(1,2,n) 的输入端之间。

7. 根据权利要求1至4中的一项所述的电流源,其特征在于,所述电桥电路(1,2,n) 呈全电桥的形式。

8. 根据权利要求1至4中的一项所述的电流源,其特征在于,所述电桥电路(1,2,n) 呈半电桥的形式。

9. 根据权利要求1至4中的一项所述的电流源,其特征在于,每个谐振变换器(11,12, K_n) 具有它自己的串联电容(C_s),所述串联电容(C_s) 串联地电连接到各个谐振变换器的所述变压器(Tr1, Tr2, Trn) 的初级侧。

电流源

技术领域

[0001] 本发明涉及电流源,特别是涉及焊接电流源。

背景技术

[0002] EP 1 252 991 B1 描述了具有谐振变换器的焊接电流源,所述谐振变换器具有电桥电路,其在输入端连接到直流电源。该电桥电路呈全电桥的形式。在输出端,该电桥电路连接到谐振回路,该谐振回路的输出直接连接到负载电路。

[0003] 在DE 44 11 227 A1 中公开了具有谐振变换器以及呈半电桥形式的电桥电路而没有变压器的另一电流源。

[0004] 已知在原理上,当在负载电路中要求高功率时并联连接变换器。当使用所谓的正向偏置或阻塞变换器时这是可能的,因为这些变换器允许时钟同步脉冲宽度调制而不会导致变换器之间功率的明显不均匀的分布。每个变换器所传输的功率实际上仅取决于脉冲宽度调制的各个脉冲宽度。

[0005] 相反地,在谐振变换器的情况下,传输的功率高度取决于谐振回路的元件的尺寸。因此,当谐振变换器并联连接时,由于元件的不可避免的变化,如果以相同的方式调制全部并联变换器,则只好预期并联连接的变换器的非常不同的功率传输。因此这等效于这样的情形:其中在没有特殊测量的情况下,只有通过并联变换器的单独控制才能够实现功率向多个并联谐振变换器的均匀分布。这等效于不希望有的高度的控制费用。另外,在负载电路输入端的分开的输出端整流器必须与每个谐振变换器相关联,以便防止交流损耗。

[0006] JP 10216936 公开了其中两个谐振变换器并联连接的焊接电流源。每个谐振变换器具有:电桥电路,其在输入端连接到直流电流源;以及谐振回路,其被设置在电桥电路的输出端并且具有变压器。变压器的次级侧连接到输出端负载电路。谐振回路的变压器的次级侧彼此串联地电连接。

发明内容

[0007] 本发明的目的首先是允许负载电路中的高功率,其次是在导言中规定的类型的电流源中保持电路和控制所需的费用极低。

[0008] 根据本发明,提供了一种电流源,具有至少两个谐振变换器,所述谐振变换器具有:时钟控制的电桥电路,所述时钟控制的电桥电路在输入端适于连接到直流电流源;以及谐振回路,所述谐振回路被设置在所述电桥电路的输出端且具有变压器,并且所述谐振变换器适于经由所述变压器的次级侧连接到输出端负载电路;所述至少两个所述谐振变换器在输入端串联或并联连接,并且各个变压器的所述次级侧串联电连接;

[0009] 其特征在于,所述至少两个所述谐振变换器具有公共并联电容,所述公共并联电容与串联连接的所述变压器的所述次级侧并联地电连接。

[0010] 本发明基于以下思想:提供为并联谐振变换器所共用的变压器次级侧,以便并联谐振回路“固定地”彼此耦合,并且并联谐振变换器实际上在它们的谐振振荡方面同步。为

此目的,谐振变换器在变压器的次级侧具有相关联的公共并联电容,以便谐振变换器作为并联谐振变换器并行工作,或者变换器作为并联谐振变换器或作为串并联谐振变换器并行工作。公共并联电容对全部谐振变换器具有频率确定的影响,使得变换器的谐振振荡特别高度地同步。

[0011] 因此,可以容易地以完全同步的方式对并联连接的谐振变换器的电桥电路进行时钟控制,结果是,即使对于非常大的数目的并联谐振变换器,也只需要和对于单个谐振变换器相同量的控制费用。

[0012] 进而,能够在变压器的次级侧为并联谐振变换器提供单个整流器。

[0013] 根据优选实施例,能够形成变压器次级侧的串联电路,使得整个次级侧串联地电连接。

[0014] 代替这个,还有可能的是,根据本发明的另外的优选实施例,在所述变压器上提供次级侧中心抽头并且形成串联电路,使得谐振变换器的变压器的次级侧部分都与另一谐振变换器的变压器的次级侧部分串联地直接电连接,所述变压器的所述次级侧部分由所述变压器的次级侧的中心抽头确定。

[0015] 关于本发明的优选特征,此外对权利要求和附图的以下说明进行参考,在它们的基础上更加详细地描述本发明的特别优选的实施例。

[0016] 不仅针对特征的明确描述或规定的组合请求保护,而且在原则上还针对这些特征的任何预期的再组合请求保护。

附图说明

[0017] 在附图中:

[0018] 图 1 示出了本发明的第一实施例的电路图,其中,两个并联谐振变换器在输入端与 DC 电压源并联地连接;

[0019] 图 2 示出了与图 1 相比修改了的实施例,其中,并联谐振变换器在输入端处与直流电流源串联连接;

[0020] 图 3 示出了对应于图 1 的布置,其具有多于两个的并联谐振变换器;

[0021] 图 4 示出了一实施例,其中,谐振变换器的输出端变压器的次级侧具有中心抽头;

[0022] 图 5 示出了图 4 中图示的电路的修改;

[0023] 图 6 示出了具有半电桥电路的第一变体;

[0024] 图 7 示出了具有半电桥电路的另一变体;以及

[0025] 图 8 示出了根据图 2 的实施例的修改。

具体实施方式

[0026] 根据图 1,彼此并联连接的两个谐振变换器 11 和 12 连接到输出接触 $+V_{DC}$ 和 $-V_{DC}$ 。每个谐振变换器 11 和 12 在输入端具有时钟控制的电桥电路 1 或 2,其将直流电流源的输入端直流电压变换成输出端交流电压,该输出端交流电压的频率对应于时钟频率。为了防止交流电流或电压能够耦合返回到电桥电路 1 和 2 的输入端,两个电桥电路 1 和 2 的输入端在每种情况下都经由具有高电容的电容器 3,例如经由电解电容器来相互连接。

[0027] 包括电感 L_s 、高频变压器 Tr1 或 Tr2 的初级侧和串联电容 C_s 的串联电路在每种情

况下都被设置在电桥电路 1 和 2 的输出端之间。变压器 Tr1 和 Tr2 的次级侧彼此串联电连接,并且与并联电容 C_p 并联连接,所述并联电容 C_p 为两个谐振变换器 11 和 12 所共用。电感 L_s 也能够由变压器 Tr1 或 Tr2 的集成的漏电感形成。

[0028] 为两个谐振变换器 11 和 12 所共用的整流器电路 4 被相对于变压器 Tr1 和 Tr2 设置在次级侧,并且提供电负载电路,例如焊接过程,其在图 1 中被图示为等效电路图,换言之即包括电感 L 和负载电阻器 $R_{\text{负载}}$ 的串联电路被与并联电容 C_p 并联地设置。

[0029] 由于变压器 Tr1 和 Tr2 的次级侧的串联电路,谐振变换器 11 和 12 彼此强耦合,并且在振荡方面彼此同步,这是因为并联谐振电容器 C_p 经由变压器 Tr1 和 Tr2 的串联连接的次级绕组,作用于变压器 Tr1 和 Tr2 的输入端的单独谐振回路。

[0030] 根据本发明,由于并联电容 C_p 与变压器 Tr1 和 Tr2 的串联连接的次级侧并联连接,所以所述并联电容是用于两个谐振变换器 11 和 12 的谐振频率的确定元件。不管电感 L_s 的值和电容 C_s 的值的不可避免的变化,如果以同步的方式对电桥电路 1 和 2 进行时钟控制,实际上在电桥电路 1 和 2 的输出之间产生了相等和同相的电流或相等和同相的电压。

[0031] 根据本发明提供的并且在用于时钟控制的低控制费用方面期望的恰恰就是电桥电路 1 和 2 的这种同步的时钟控制。结果,当以同步的方式对谐振变换器 11 和 12 的电桥电路 1 和 2 进行时钟控制时,所述谐振变换器因此每个贡献近似一半的被提供给负载电路的功率。

[0032] 在图 1 的例子中,谐振变换器 11 和 12 每个都呈串并联谐振变换器的形式,每个变换器 11 或 12 具有电容 C_s ,该电容 C_s 与它的电感 L_s 串联连接,并且还有并联电容 C_p ,该并联电容 C_p 为两个变换器所共用。

[0033] 当脱离示出的图示时,变换器 11 和 12 也可以呈并联谐振变换器的形式。在这种情况下,电容 C_s 被省去。

[0034] 公共并联电容 C_p 在原则上能够被省去,如果串联电容 C_s 存在的话,并且谐振变换器因此呈串联谐振变换器的形式。当以同步的方式对电桥电路 1 和 2 进行时钟控制时,变压器 Tr1 和 Tr2 的为变换器所共用的次级侧自动地确保变换器的充分同步振荡。另外由公共并联电容器 C_p 改善振荡的同步。

[0035] 图 2 的布置与根据图 1 的布置不同之处仅在于,变换器 11 和 12 的电桥电路 1 和 2 的输入端在直流源的触点 $+V_{DC}$ 和 $-V_{DC}$ 之间串联连接。如果到电桥电路 1 和 2 的输入电压趋向于为直流源的触点之间的电压大小的一半,则这种类型的电路是便利的。

[0036] 图 3 然后示出了多于两个的谐振变换器 11 和 12 至 K_n ,它们具有变压器 Tr1 至 Trn 的公共次级侧,并且公共并联电容 C_p 并行工作,而且能够连接到在负载电路 L 、 $R_{\text{负载}}$ 的输入端的公共整流器 4。

[0037] 在这种情况下,相关联的电桥电路 1 和 2 至 n 能够如图 3 所示在输入端并联连接,类似于图 1 中的布置。

[0038] 然而,原则上还可以提供根据图 2 的输入端串联电路。

[0039] 串联电容 C_s 也可以被省去。

[0040] 如果串联电容 C_s 存在,则公共并联电容 C_p 原则上可以被省去,因为变压器 Tr1 至 Trn 的次级侧的串联电路自动实现变换器 11、12 至 K_n 的充分同步。然而,并联电容关于特别良好的同步是有益的。

[0041] 图 4 和 5 作为例子示出了两个实施例,其中,变压器 Tr1 和 Tr2 的次级侧提供有中心抽头。变压器 Tr1 和 Tr2 的次级侧部分绕组因此能够以不同的方式串联连接。

[0042] 在图 1 至 5 中,假定电桥电路 1 和 2 至 K_n 呈全电桥的形式。

[0043] 图 6 然后示出电桥电路 1 和 2 也能够呈半电桥的形式,串联电容 C_s 由具有电容 $C_s/2$ 的两个电容器形成。

[0044] 谐振变换器 11 和 12 再次形成串并联变换器,其与公共并联电容 C_p 相结合,该公共并联电容 C_p 与变压器 Tr1 和 Tr2 的串联连接的次级侧并联连接。

[0045] 当以同步的方式对半电桥 1 和 2 进行时钟控制时,并联电容 C_p 能够被可选地省去,因为变压器 Tr1 和 Tr2 的次级侧的串联电路确保了谐振变换器 11 和 12 的充分同步。然而,并联电容 C_p 的提供关于特别高度地同步极其有益。

[0046] 在输入端,电桥电路 1 和 2 能够以与在图 1 和 2 中作为例子图示的相同的方式与 DC 电压源并联或串联连接。

[0047] 用于并联连接具有输入端半电桥电路 1 和 2 的两个并联谐振变换器 11 和 12 的进一步的可能方案示出在图 7 中。这里,除了变压器 Tr1 和 Tr2 的次级侧之外,初级侧也串联连接。用这种方式,谐振变换器 11 和 12 电气地形成单个的“大”谐振变换器,半电桥 1 和 2 一起像全电桥一样工作。

[0048] 为了彼此独立地单独使用图 7 的谐振变换器 11 和 12,必须提供转换或变换布置,其允许谐振变换器 11 的变压器 Tr1 的或谐振变换器 12 的变压器 Tr2 的初级侧的终端(该终端在每种情况下都连接到图 7 中的并联谐振变换器)连接在两个电容之间,所述两个电容串联连接在各个电桥电路 1 或 2 的输入之间。

[0049] 与图示了具有两个模块或电桥电路 1、2 的电路的图 2 形成对照,图 8 示出了具有 n 个模块 / 电桥电路的相应电路。

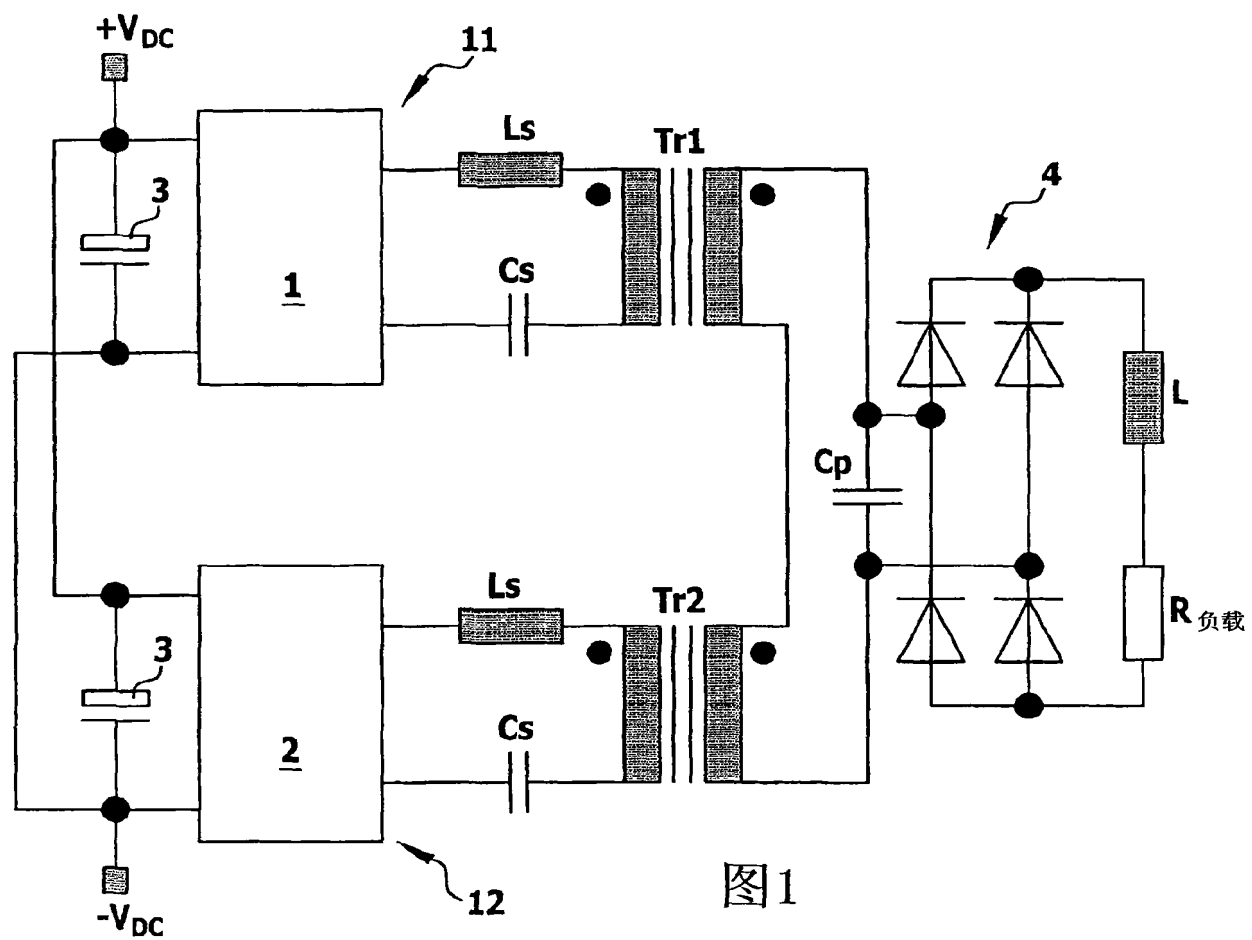
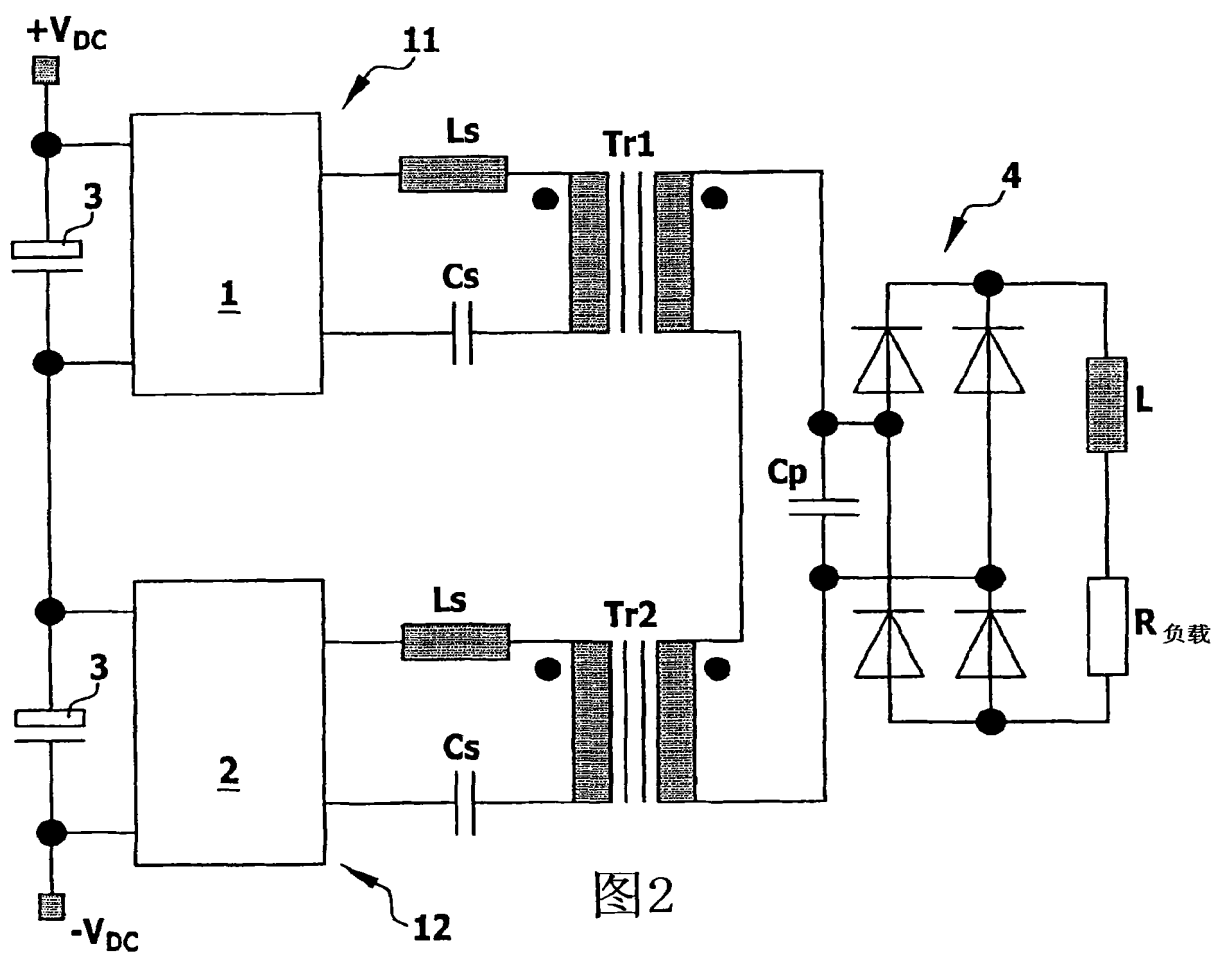
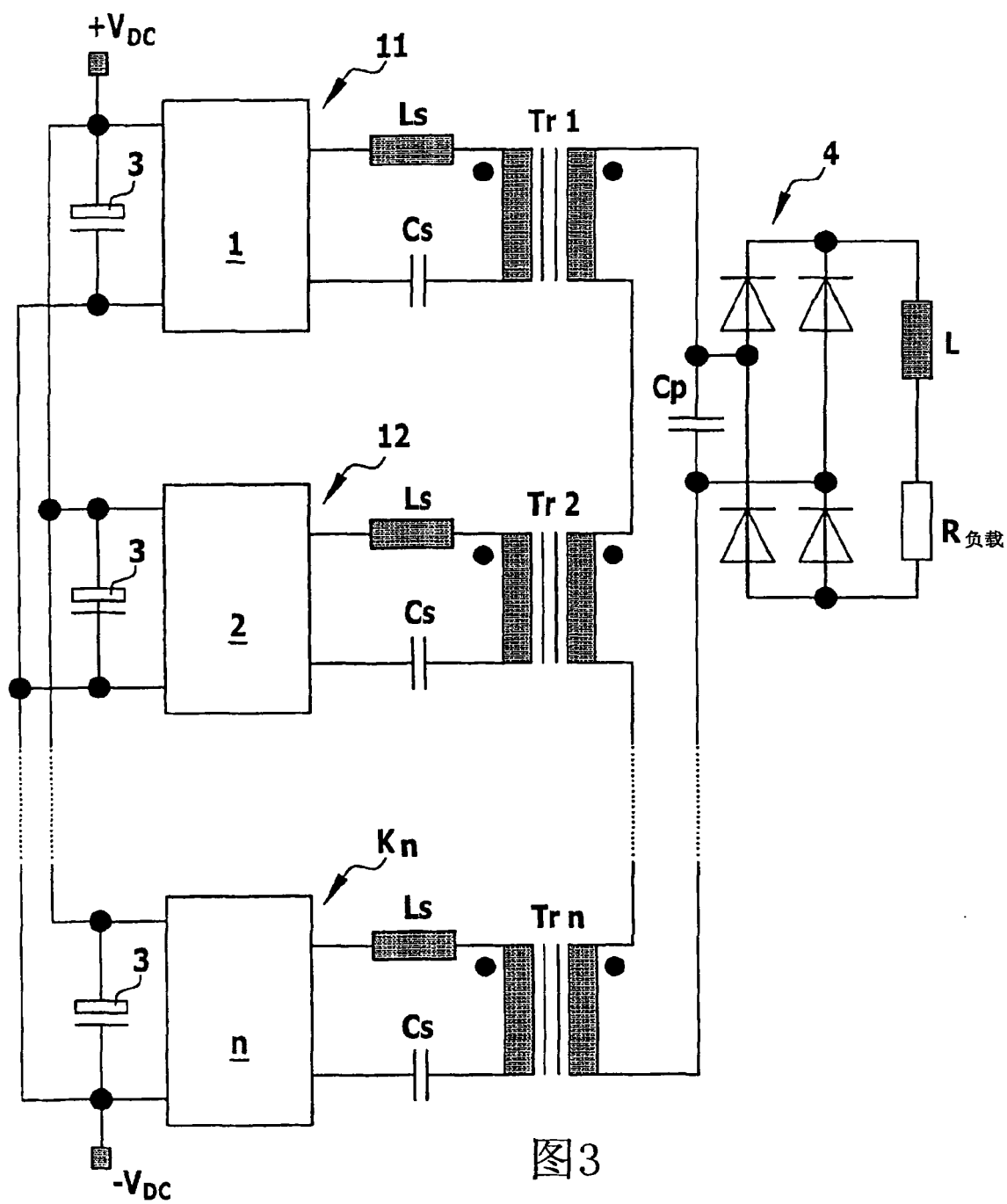


图1





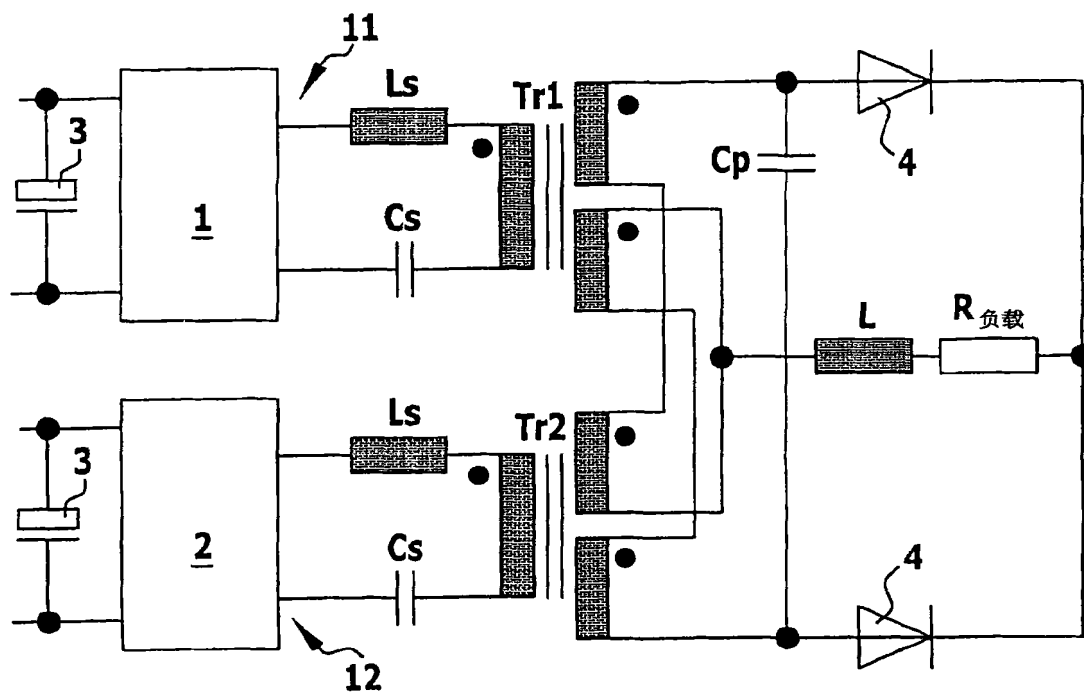


图4

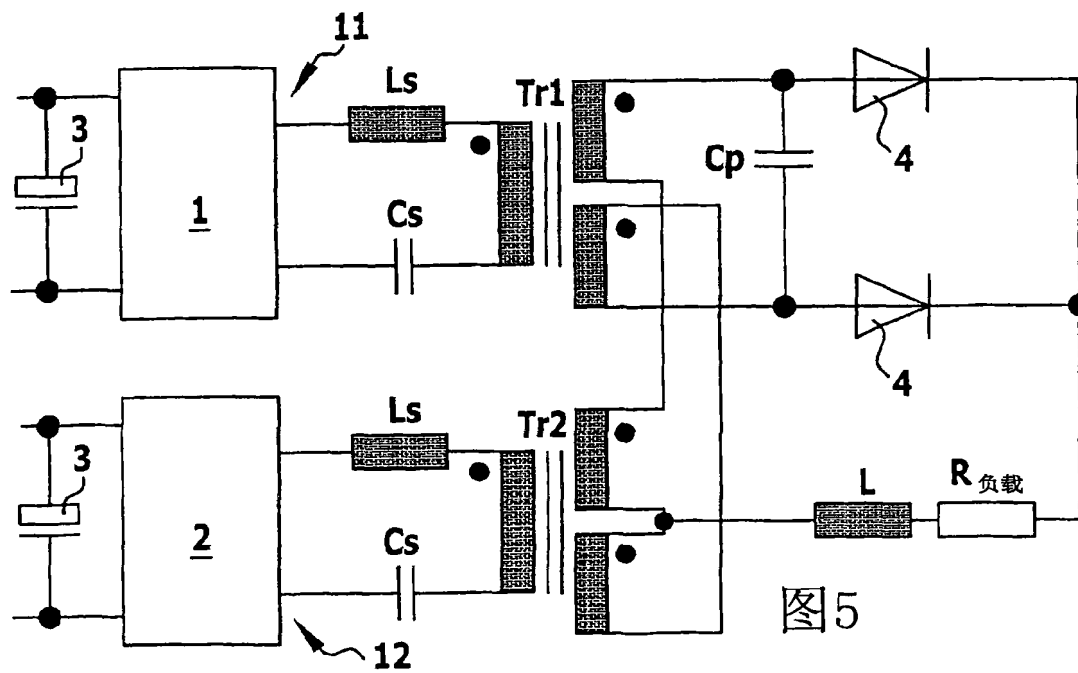


图5

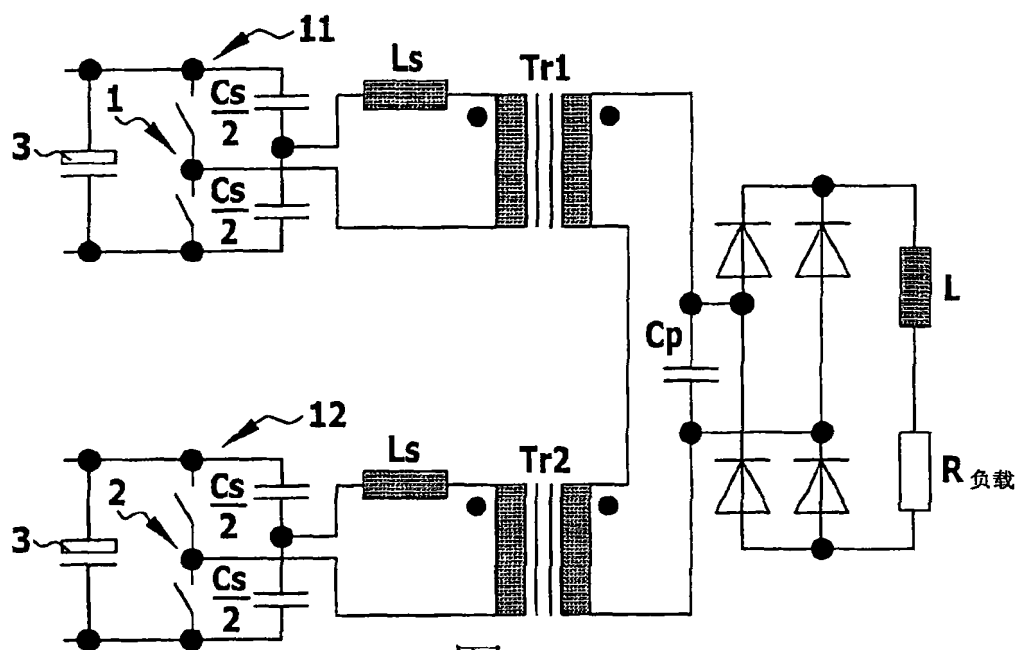


图6

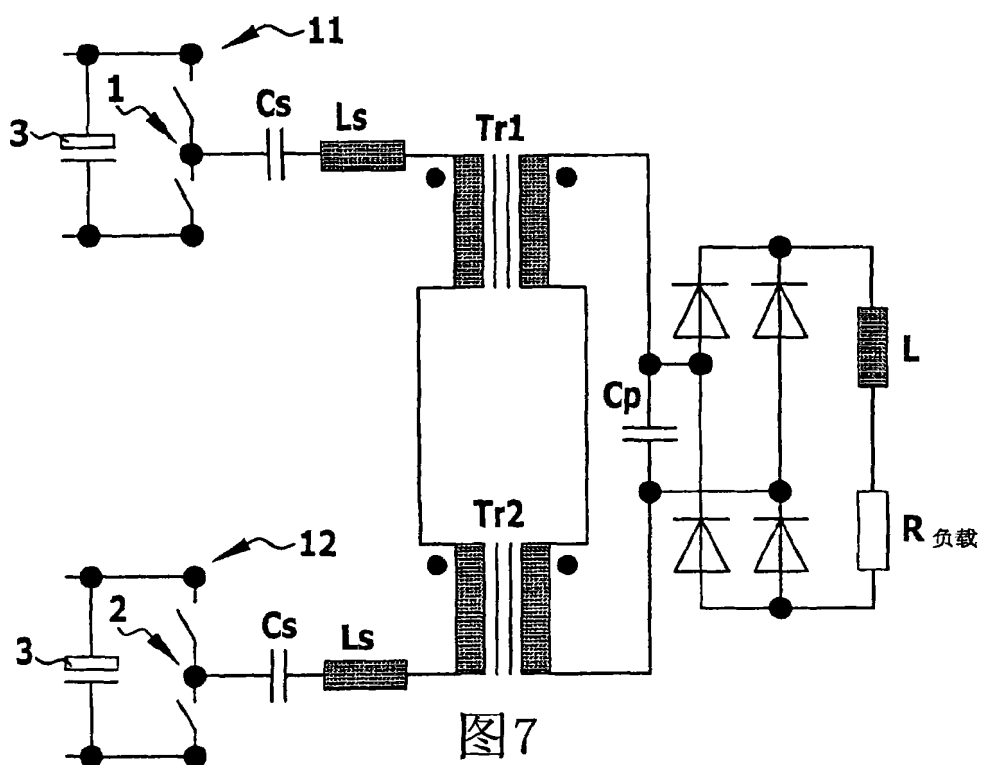


图7

