

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2006年4月20日 (20.04.2006)

PCT

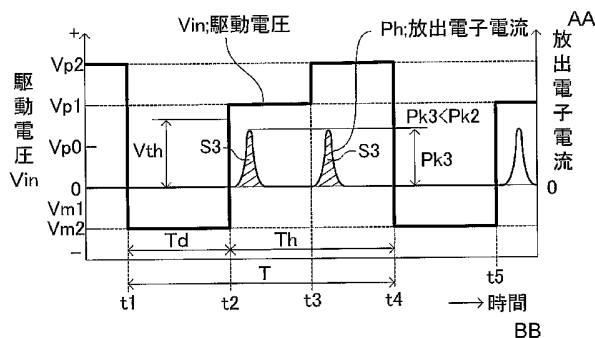
(10) 国際公開番号
WO 2006/040919 A1

- (51) 国際特許分類:
H01J 1/312 (2006.01) H01J 29/04 (2006.01)
G09G 3/20 (2006.01) H01J 31/12 (2006.01)
G09G 3/22 (2006.01)
- (21) 国際出願番号: PCT/JP2005/017666
- (22) 国際出願日: 2005年9月20日 (20.09.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2004-300392
2004年10月14日 (14.10.2004) JP
特願 2005-38151 2005年2月15日 (15.02.2005) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本碍子株式会社 (NGK INSULATORS, LTD.) [JP/JP]; 〒467-8530 愛知県名古屋市瑞穂区須田町2番56号 Aichi (JP).
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 大和田 巖 (OHWADA, Iwao) [JP/JP]; 〒467-8530 愛知県名古屋市瑞穂区須田町2番56号 日本碍子株式会社内 Aichi (JP). 赤尾 隆嘉 (AKAO, Takayoshi) [JP/JP]; 〒467-8530 愛知県名古屋市瑞穂区須田町2番56号 日本碍子株式会社内 Aichi (JP). 後藤 直樹 (GOTO, Naoki) [JP/JP]; 〒467-8530 愛知県名古屋市瑞穂区須田町2番56号 日本碍子株式会社内 Aichi (JP). 杉山 智彦 (SUGIYAMA, Tomohiko) [JP/JP]; 〒467-8530 愛知県名古屋市瑞穂区須田町2番56号 日本碍子株式会社内 Aichi (JP).
- (74) 代理人: 特許業務法人プロスペック特許事務所 (PROSPEC PATENT FIRM); 〒453-0801 愛知県名古屋市中村区太閤三丁目1番18号 名古屋KSビル 12階 Aichi (JP).

/ 続葉有 /

(54) Title: ELECTRON EMITTING DEVICE AND ELECTRON EMITTING METHOD

(54) 発明の名称: 電子放出装置及び電子放出方法



Vin- DRIVE VOLTAGE
Ph- EMITTED ELECTRON CURRENT
AA- EMITTED ELECTRON CURRENT
BB- TIME

(57) Abstract: An electron emitting device comprises an electron emitting element composed of a lower electrode, an emitter section made of dielectric, and upper electrodes having fine through holes and a drive voltage applying circuit composed of a circuit for applying a drive voltage V_{in} between the lower and upper electrodes. The drive voltage applying circuit applies a drive voltage between the lower and upper electrodes so as to set a negative element voltage V_{ka} to serve as the potential at the upper voltages in relation to the potential at the lower voltage for a charge accumulation time T_d during which electrons are accumulated in the emitter section and set a positive predetermined element voltage V_{ka} for an electron emission time T_h during which electrons are emitted from the emitter section. Further, the drive voltage applying circuit increases stepwise the positive voltage for the electron emission time T_h and causes emission of electrons accumulated in the emitter section dividedly a plural of times.

(57) 要約: 電子放出装置は、下部電極と、誘電体からなるエミッタ部と、微細貫通孔を有する複数の上部電極と、からなる電子放出素子と、前記下部電極と前記上部電極との間に駆動電圧 V_{in} を付与する回路とを含む駆動電圧付与回路とを備えている。そして、駆動電圧付与回路は、電子をエミッタ部に蓄積

/ 続葉有 /



WO 2006/040919 A1



- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

させるために電荷蓄積期間Tdにおいて前記下部電極の電位に対する前記上部電極の電位である素子電圧Vkaを負の電圧に設定し、電子をエミッタ部から放出させるために電子放出期間Thにおいて同素子電圧Vkaを正の所定電圧に設定する駆動電圧を、下部電極と上部電極との間に印加する。更に、駆動電圧付与回路は、電子放出期間Thにおける前記正の電圧を階段状に増大させ、エミッタ部に蓄積されている電子を複数回に亘って分割して放出させる。

明 細 書

電子放出装置及び電子放出方法

技 術 分 野

本発明は、誘電体からなるエミッタ部と、前記エミッタ部の下部に形成された下部電極と、前記エミッタ部の上部に形成された上部電極と、を有する素子を備えた電子放出装置及び同素子を用いた電子放出方法に関する。

背 景 技 術

従来から、誘電体からなるエミッタ部と、エミッタ部の下面に形成された下部電極（下部電極層）と、エミッタ部の上面に形成され多数の微細貫通孔を有する上部電極（上部電極層）と、を有する電子放出素子を備え、上部電極と下部電極の間に駆動電圧を印加して誘電体の分極を反転動作させることにより上部電極の微細貫通孔から電子を放出する電子放出装置が知られている（例えば、特開 2005-183361 号公報を参照。）。

この電子放出素子においては、下部電極の電位に対する上部電極の電位（下部電極の電位を基準としたときの下部電極と上部電極との電位差であり、以下、単に「素子電圧」とも称呼する。）が所定の大きさ以上の大きさを有する負の電圧に設定されたとき、電子が上部電極からエミッタ部に供給されて同エミッタ部に蓄積される。更に、エミッタ部に電子が蓄積されている状態において素子電圧が所定の大きさ以上の大きさを有する正の電圧に設定されたとき、エミッタ部に蓄積されている電子が微細貫通孔を通過して上部電極の上方へと放出させられる。

より具体的に述べると、図 24 に示したように、上部電極と下部電極との間（上下電極間）に印加される駆動電圧 V_{in} は、電荷蓄積期間 T_d において素子電圧を前記負の電圧 V_{m1} に設定する。これにより、エミッタ部に電子が蓄積される。次いで、駆動電圧 V_{in} は、電子放出期間 T_h において素子電圧を前記正の電圧 V_{p1} に設定する。これにより、図 24 において放出電子電流 P_h にて示したように、エミッタ部に蓄積されている電子が上部電極の上方へと放出させられる。

発 明 の 開 示

このような電子放出装置は、例えば、ディスプレイ、液晶のバックライト、或いは、種々の電子放出源として使用される。そのため、所定の期間内 T における電子放出量（例えば、図 2 4 において斜線を付した部分の面積 S_1 により表される）は大きいことが望ましい。

所定の期間内 T における電子放出量を増大するためには、例えば、図 2 5 に示したように、電荷蓄積期間 T_d 及び電子放出期間 T_h を短くすることにより所定の期間 T における電子放出回数を増大することが考えられる。しかしながら、この方法によると、電子放出素子の分極反転回数が増大することになるので、電子放出素子の寿命が短くなる可能性がある。

これに対し、図 2 6 に示したように、前記負の電圧を V_{m1} から V_{m2} ($|V_{m2}| > |V_{m1}|$) へと変更して一回の電子の蓄積量を増大するとともに、前記正の電圧を V_{p1} から V_{p2} ($|V_{p2}| > |V_{p1}|$) へと変更して一回の電子放出量（図 2 6 において斜線を付した部分の面積 S_2 により表される）を増大することが考えられる。しかしながら、この方法によると、図 2 6 に示した放出電子電流のピーク値 P_{k2} が図 2 4 に示したピーク値 P_{k1} よりも大きくなることから理解されるように、短時間内に（一回の電子放出動作中に）多くの電子が放出される。このため、電子放出素子に局所的に大きな電流が流れて大きな熱が発生し、それにより、素子が劣化する可能性がある。

本発明は、上記課題に対処するためになされたものであって、その目的の一つは、長寿命であって且つ電子放出量の大きな電子放出装置、及び、電子放出素子の寿命低下を回避しながら電子放出を増大することができる電子放出方法を提供することにある。

上記目的を達成するための本発明による電子放出装置は、

誘電体からなるエミッタ部と、同エミッタ部の下部に形成された下部電極と、同エミッタ部を挟んで同下部電極に対向するように同エミッタ部の上部に形成されるとともに微細貫通孔が複数形成され且つ同微細貫通孔の周部であって同エミッタ部と対向する面が同エミッタ部から離間しているように形成されてなる上部電極と、を有する素子（電子放出素子）を備える。

この素子は、下部電極の電位に対する上部電極の電位である素子

電圧が所定の大きさ以上の大きさを有する負の電圧となったとき、上部電極からエミッタ部に電子を供給するとともに、その電子を同エミッタ部に蓄積する。更に、この素子は、エミッタ部に電子が蓄積されている状態において素子電圧が所定の大きさ以上の大きさを有する正の電圧となったとき、エミッタ部に蓄積されている電子を上部電極の微細貫通孔を通して放出させる。

更に、本発明による電子放出装置は、前記素子電圧を前記負の電圧に設定し、その後、同素子電圧を前記正の電圧に設定する駆動電圧を、下部電極と上部電極との間に印加する駆動電圧付与手段を備え、その駆動電圧付与手段は、前記正の電圧を階段状に増大させるように構成されている（例えば、図15を参照。）。

これにより、前記素子電圧が前記負の電圧に設定されたとき、エミッタ部に電子が蓄積される。そして、その蓄積された電子は、素子電圧が階段状に増大される毎に徐々に放出される。

換言すると、一度の電子蓄積動作によりエミッタ部に蓄積された電子が、複数回に分けて上部電極の微細貫通孔を通過して放出させられる。従って、前記負の電圧の大きさを大きくして多くの電子をエミッタ部に蓄積させた場合（例えば、負の電圧を V_{m2} に設定した場合）であっても、一回の電子放出動作において放出される電子の量は図26に示した従来の場合よりも小さくなる（即ち、放出電子電流のピーク値 $P_{k3} < \text{放出電子電流のピーク値 } P_{k2}$ となる。）。この結果、電子放出素子に局所的に大きな電流が流れることがないために発熱による素子の劣化が回避され、且つ、所定の期間 T における電子放出量を増大することができる。更に、エミッタ部内の双極子は、一度の電子蓄積動作から、その電子蓄積動作によって蓄積された電子の放出を完了するまでの期間において、一回転するのみである。従って、分極反転動作の回数が増加しないので、素子の劣化を抑制することができる。

この場合、前記駆動電圧付与手段は、

前記正の電圧を第1電圧から同第1電圧よりも大きい第2電圧へと階段状に増大させるとき、前記素子電圧を、同第1電圧よりも小さく且つ前記素子が前記エミッタ部への前記電子の蓄積を行わない電圧に一時的に設定するように構成されることが好適である（例えば、図17を参照。）。

これによれば、連続する二回の電子放出の間に電子が放出されな

い期間を確実に設けることができる。この結果、電子放出装置が適用されるディスプレイ等の要求に応じたタイミングにて電子を放出することが可能となる。即ち、電子放出の周波数を実質的に上昇することができる。

なお、前記正の電圧を階段状に変化させる場合、その段数に特段の制限はない。従って、例えば、素子電圧を、前記第 1 電圧から前記第 2 電圧へと増大させ、次いで、同第 2 電圧から同第 2 電圧よりも大きい第 3 電圧へと増大させた後、前記負の電圧へと変更してもよい。

本発明による電子放出方法は、上述した電子放出素子を用いた電子放出方法であって、

前記下部電極の電位に対する前記上部電極の電位である素子電圧を負の電圧に設定して同上部電極から同エミッタ部に電子を供給するとともに同電子を同エミッタ部に蓄積し、その後、同素子電圧を正の第 1 電圧にまで増大して同エミッタ部に蓄積されている電子を同微細貫通孔を通して放出させ、その後、同素子電圧を同第 1 電圧より大きい正の第 2 電圧にまで増大して同エミッタ部に残存している電子を同微細貫通孔を通して放出させる方法である。

これによれば、本発明による上述した電子放出装置と同様、一度の電子蓄積動作によってエミッタ部に蓄積された電子が、複数回に分けて放出させられる。従って、上記と同様の理由により、発熱や分極反転回数の増大等に伴う素子の劣化を回避しながら所定の期間 T における電子放出量を増大することができる。

また、この場合においても、

前記素子電圧を前記第 1 電圧から前記第 2 電圧へと増大させるとき、同素子電圧を、同第 1 電圧よりも小さく且つ前記素子が前記エミッタ部への前記電子の蓄積を行わない電圧に一時的に設定することが好適である。

これによれば、連続する二回の電子放出の間に電子が放出されない期間を確実に設けることができるので、種々の要求に応じたタイミングにて電子を放出することが可能となる。

更に、本発明による電子放出装置、或いは、電子放出方法が用いる電子放出素子は、前記上部電極の上部側において同上部電極に対向するように配設され、電子の衝突により発光する蛍光体を更に備えることが望ましい。

一般に、蛍光体に過大な量の電子を衝突させた場合、電子のエネルギーは熱に変化してしまい、蛍光体の発光量は増大しない。一方、蛍光体は、電子の衝突が終了した後、時間経過とともに光量が低下する残光を発する。従って、蛍光体は、電子のエネルギーが熱に変化することが少ない適当な量の電子が衝突させられ、その後、電子の衝突が停止させられ、残光の発光量が小さくなる適切な時期に再び電子が衝突させられる場合に、高い効率を持って光を発生する。

従って、本発明の電子放出装置又は電子放出方法のように、一回の電子放出量を抑制しながら複数回に亘って且つ短い周期で電子を繰り返し放出させ、その電子を蛍光体に衝突させるようにすれば、より小さい消費電力で大きい発光量を得ることができる。この結果、低消費電力、且つ、明瞭な画像を提供するディスプレイ装置或いは大光量の発光装置を提供することができる。

この場合、電子放出装置、或いは、電子放出方法が用いる電子放出素子は、

前記蛍光体の近傍に配置されたコレクタ電極と、

前記コレクタ電極が前記放出された電子を同コレクタ電極側に引き寄せる電界を形成するように同コレクタ電極に電圧を付与するコレクタ電圧付与手段と、

を更に備えることが望ましい。

これによれば、コレクタ電極の形成する電界によって、エミッタ部から上部電極の微細貫通孔を通して放出された電子を蛍光体に確実に衝突させることができる。更に、コレクタ電極の形成する電界により、放出された電子にエネルギーを与えて電子を加速することができるので、蛍光体の発光量を高めることができる。

図面の簡単な説明

図1は、本発明の第1実施形態に係る電子放出装置の部分断面図である。

図2は、図1に示した電子放出装置を異なる平面にて切断した部分断面図である。

図3は、図1に示した電子放出装置の部分平面図である。

図4は、図1に示した電子放出装置の拡大部分断面図である。

図5は、図1に示した上部電極の拡大部分平面図である。

図 6 は、図 1 に示した電子放出装置の一つの状態を示した図である。

図 7 は、図 1 に示したエミッタ部の電圧－分極特性のグラフである。

図 8 は、図 1 に示した電子放出装置の他の状態を示した図である。

図 9 は、図 1 に示した電子放出装置の他の状態を示した図である。

図 10 は、図 1 に示した電子放出装置の他の状態を示した図である。

図 11 は、図 1 に示した電子放出装置の他の状態を示した図である。

図 12 は、図 1 に示した電子放出装置の他の状態を示した図である。

図 13 は、集束電極を備えない電子放出装置により放出された電子の様子を示した図である。

図 14 は、図 1 に示した電子放出装置により放出された電子の様子を示した図である。

図 15 は、図 1 に示した駆動電圧付与回路により上下電極間に印加される駆動電圧及び放出される電子の量を表す放出電子電流を示したタイムチャートである。

図 16 は、図 1 に示した駆動電圧付与回路、集束電極電位付与回路及びコレクタ電圧付与回路の回路図である。

図 17 (A) は、本発明の第 2 実施形態に係る電子放出装置の駆動電圧付与回路により上下電極間に印加される駆動電圧及び放出される電子の量を表す放出電子電流を示したタイムチャートである。

図 17 (B) は、エミッタ部の電圧－分極特性のグラフである。

図 18 は、本発明の第 3 実施形態に係る電子放出装置の駆動電圧付与回路により上下電極間に印加される駆動電圧及び放出される電子の量を表す放出電子電流を示したタイムチャートである。

図 19 は、本発明の第 4 実施形態に係る電子放出装置の部分断面図である。

図 20 は、本発明による電子放出装置の変形例の部分平面図である。

図 21 は、本発明による電子放出装置の他の変形例の部分平面図

である。

図 2 2 は、本発明による電子放出装置の他の変形例の部分断面図である。

図 2 3 は、図 2 2 に示した電子放出装置の他の部分断面図である。

図 2 4 は、従来の電子放出装置において上下電極間に印加される駆動電圧及び放出される電子の量を表す放出電子電流を示したタイムチャートである。

図 2 5 は、従来の電子放出装置において上下電極間に印加される他の駆動電圧及び放出される電子の量を表す放出電子電流を示したタイムチャートである。

図 2 6 は、従来の電子放出装置において上下電極間に印加される他の駆動電圧及び放出される電子の量を表す放出電子電流を示したタイムチャートである。

発明を実施するための最良の形態

以下、本発明による電子放出装置及び電子放出方法の各実施形態について図面を参照しながら説明する。この電子放出装置は、電子線照射装置、液晶画面のバックライト等の光源及び電子部品製造装置の電子放出源等の種々の装置に適用することができるが、以下の説明においてはディスプレイに適用されている。

<第 1 実施形態>

(構造)

図 1 乃至図 3 に示したように、本発明の第 1 実施形態に係る電子放出装置 1 0 は、基板 1 1、複数の下部電極（下部電極層）1 2、エミッタ部 1 3、複数の上部電極（上部電極層）1 4、絶縁層 1 5 及び複数の集束電極（集束電極層）1 6 を備えている。なお、図 1 は電子放出装置 1 0 の部分平面図である図 3 の 1 - 1 線に沿った平面にて電子放出装置 1 0 を切断した断面図、図 2 は図 3 の 2 - 2 線に沿った平面にて電子放出装置 1 0 を切断した断面図である。

基板 1 1 は、互いに直交する X 軸及び Y 軸により形成される平面（X - Y 平面）に平行な上面及び下面を有し、X 軸及び Y 軸のそれぞれに直交する Z 軸方向に厚み方向を有する薄板体である。基板 1 1 は、例えば、ガラス又はセラミックス（好ましくは、酸化ジルコニウムを主成分とした材料）からなっている。

下部電極 1 2 のそれぞれは、導電性物質（ここでは、銀又は白金）からなり、基板 1 1 の上面の上に層状に形成されている。各下部電極 1 2 の平面視における形状は Y 軸方向に長手方向を有する帯状である。図 1 に示したように、互いに隣接する二つの下部電極 1 2 は、X 軸方向において所定の距離だけ離れた位置に形成されている。図 1 において、符号 1 2 - 1、1 2 - 2 及び 1 2 - 3 が付された下部電極 1 2 は、便宜上、第 1 下部電極、第 2 下部電極及び第 3 下部電極とそれぞれ称呼される。

エミッタ部 1 3 は、比誘電率が大きい誘電体（例えば、マグネシウムニオブ酸鉛（PMN）、チタン酸鉛（PT）及びジルコン酸鉛（PZ）の 3 成分系材料 PMN-PT-PZ。材質については、後に詳述する。）からなり、基板 1 1 の上面及び下部電極 1 2 の上面の上に形成されている。エミッタ部 1 3 は、基板 1 1 と同様な薄板体である。エミッタ部 1 3 の上面には、図 4 に拡大して示したように、誘電体の粒界による凹凸 1 3 a が形成されている。

上部電極 1 4 のそれぞれは、導電性物質（ここでは、白金）からなり、エミッタ部 1 3 の上面の上に層状に形成されている。各上部電極 1 4 の平面視における形状は、図 3 に示したように、X 軸方向及び Y 軸方向にそれぞれ沿った短辺及び長辺を有する長方形である。複数の上部電極 1 4 は互いに離間し、マトリクス状に配列されている。上部電極 1 4 のそれぞれは、下部電極 1 2 のそれぞれに対向し、平面視において下部電極 1 2 のそれぞれに重なる位置に配設されている。

更に、上部電極 1 4 のそれぞれには、図 4 及び上部電極 1 4 の部分拡大平面図である図 5 に示したように、複数の微細な貫通孔 1 4 a が形成されている。図 1 及び図 3 において、符号 1 4 - 1、1 4 - 2 及び 1 4 - 3 が付された上部電極 1 4 は、便宜上、第 1 上部電極、第 2 上部電極及び第 3 上部電極とそれぞれ称呼される。また、X 軸方向に配列された複数の上部電極 1 4 同士は図示しない導体からなる層により接続され、同電位に維持されるようになっている。上部電極 1 4 のうち、微細貫通孔 1 4 a の周部におけるエミッタ部 1 3 と対向する面は、図 4 に符号 1 4 b にて示したように、エミッタ部 1 3（エミッタ部 1 3 の上面）から離間している。

下部電極 1 2、エミッタ部 1 3 及び白金レジネートペーストからなる上部電極 1 4 は焼成処理によって一体化させられている。この

一体化のための焼成処理により、上部電極 1 4 となる膜が例えば厚み $10\ \mu\text{m}$ から厚み $0.1\ \mu\text{m}$ に収縮する。このとき、上部電極 1 4 には前述した複数の微細貫通孔 1 4 a が形成される。なお、微細貫通孔 1 4 a の平均径は、 $0.01\ \mu\text{m}$ 以上且つ $10\ \mu\text{m}$ 以下程度であればよい。

一方、図 6 に示したように、上部電極 1 4 の厚み t は、 $0.01\ \mu\text{m}$ 以上且つ $10\ \mu\text{m}$ 以下であり、好ましくは、 $0.05\ \mu\text{m}$ 以上且つ $1\ \mu\text{m}$ 以下である。また、貫通孔 1 4 a の周部（貫通孔の縁部）であってエミッタ部 1 3 と対向する面とエミッタ部 1 3（エミッタ部 1 3 の上面）との距離の最大値 d は $0\ \mu\text{m}$ より大きく且つ $10\ \mu\text{m}$ 以下であり、好ましくは、 $0.01\ \mu\text{m}$ 以上且つ $1\ \mu\text{m}$ 以下である。

以上に述べたように、平面視において上部電極 1 4 と下部電極 1 2 とが重なった部分は一つの電子放出のための素子を形成していることになる。例えば、第 1 下部電極 1 2 - 1、第 1 上部電極 1 4 - 1 及び第 1 下部電極 1 2 - 1 と第 1 上部電極 1 4 - 1 とにより挟まれたエミッタ部 1 3 は、第 1 の素子を構成している。また、第 2 下部電極 1 2 - 2、第 2 上部電極 1 4 - 2 及び第 2 下部電極 1 2 - 2 と第 2 上部電極 1 4 - 2 とにより挟まれたエミッタ部 1 3 は、第 2 の素子を構成している。更に、第 3 下部電極 1 2 - 3、第 3 上部電極 1 4 - 3 及び第 3 下部電極 1 2 - 3 と第 3 上部電極 1 4 - 3 とにより挟まれたエミッタ部 1 3 は、第 3 の素子を構成している。このように、電子放出装置 1 0 は、複数の独立した電子放出素子を備えている。

絶縁層 1 5 は、エミッタ部 1 3 の上面の上に、複数の上部電極 1 4 の間を埋めるように形成されている。絶縁層 1 5 の厚み（Z 軸方向長さ）は、上部電極 1 4 の厚み（Z 軸方向長さ）より僅かだけ大きくなっている。図 1 及び図 2 に示したように、各絶縁層 1 5 の X 軸及び Y 軸方向端部は、上部電極 1 4 の X 軸方向両端部及び Y 軸方向両端部の上に配置されている。

集束電極 1 6 は、導電性物質（ここでは、銀）からなり、絶縁層 1 5 の上に層状に形成されている。図 3 に示したように、各集束電極 1 6 の平面視における形状は Y 軸方向に長手方向を有する帯状である。各集束電極 1 6 は、平面視において X 軸方向にて互いに隣接する上部電極 1 4 の間に形成されている。総ての集束電極 1 6 は、

図示しない導体からなる層により互いに接続され、同電位に維持されるようになっている。

なお、図 1 及び図 3 において、符合 1 6 - 1、1 6 - 2 及び 1 6 - 3 が付された集束電極 1 6 は、便宜上、第 1 集束電極、第 2 集束電極及び第 3 集束電極とそれぞれ称呼される。この称呼方法を利用すると、第 2 集束電極 1 6 - 2 は第 1 の素子の第 1 上部電極 1 4 - 1 と第 2 の素子の第 2 上部電極 1 4 - 2 との間であって、第 1 上部電極 1 4 - 1 及び第 2 上部電極 1 4 - 2 の斜め上方に形成されていると言える。同様に、第 3 集束電極 1 6 - 3 は第 2 の素子の第 2 上部電極 1 4 - 2 と第 3 の素子の第 3 上部電極 1 4 - 3 との間であって、第 2 上部電極 1 4 - 2 及び第 3 上部電極 1 4 - 3 の斜め上方に形成されていると言える。

この電子放出装置 1 0 は、更に、透明板 1 7、コレクタ電極（コレクタ電極層）1 8 及び蛍光体 1 9 を備えている。

透明板 1 7 は、透明な材質（ここでは、ガラス又はアクリル製）からなっていて、上部電極 1 4 の上方（Z 軸正方向）に所定の距離だけ離れた位置に形成されている。透明板 1 7 は、その上面及び下面がエミッタ部 1 3 の上面及び上部電極 1 4 の上面と平行（X - Y 平面内）となるように配設されている。

コレクタ電極 1 8 は、導電性物質（ここでは、透明導電膜，ITO）からなっていて、透明板 1 7 の下面全体に層状に形成されている。即ち、コレクタ電極 1 8 は、各上部電極 1 4 の上部において各上部電極 1 4 に対向するように、上部電極 1 4 から所定距離だけ離間した位置に配設されている。

蛍光体 1 9 のそれぞれは、電子が衝突すると、その電子により励起状態となり、その励起状態から基底状態へと遷移するとき赤、緑及青色の何れかの光を発するようになっている。各蛍光体 1 9 は、平面視において各上部電極 1 4 と略同一の形状を備え、各上部電極 1 4 と重なる位置に配設されている。図 1 において、符合 1 9 R、1 9 G 及び 1 9 B が付された蛍光体 1 9 は、赤色、緑色及び青色をそれぞれ発光するようになっている。従って、本例においては、赤色蛍光体 1 9 R は第 1 上部電極 1 4 - 1 の直上部（Z 軸正方向）に位置し、緑色蛍光体 1 9 G は第 2 上部電極 1 4 - 2 の直上部に位置し、青色蛍光体 1 9 B は第 3 上部電極 1 4 - 3 の直上部に位置している。

なお、例えば、赤色蛍光体は $Y_2O_2S : Eu$ 、緑色蛍光体は $ZnS : Cu, Al$ 、青色蛍光体は $ZnS : Ag, Cl$ から形成することができる。更に、蛍光体 19 を $Y_2O_2S : Tb$ から形成すれば、白色光を発する白色蛍光体を得ることができる。或いは、白色蛍光体は、赤色蛍光体（例えば、 $Y_2O_2S : Eu$ ）、緑色蛍光体（例えば、 $ZnS : Cu, Al$ ）及び青色蛍光体（例えば、 $ZnS : Ag, Cl$ ）の蛍光体を混ぜ合わせるにより作製することもできる。

また、エミッタ部 13、上部電極 14、絶縁層 15、集束電極 16 及び透明板 17（コレクタ電極 18）により囲まれた空間は略真空（ $10^2 \sim 10^{-6} Pa$ が好ましく、より好ましくは $10^{-3} \sim 10^{-5} Pa$ ）に維持されている。換言すると、透明板 17 及びコレクタ電極 18 は、図示しない電子放出装置 10 の側壁部とともに密閉空間を形成する空間形成部材を構成している。そして、この密閉空間は略真空に維持されている。従って、電子放出装置 10 の素子（少なくとも各素子のエミッタ部 13 の上部と上部電極 14）は、空間形成部材により略真空状態に維持されている密閉空間内に配置されていることになる。

加えて、電子放出装置 10 は、図 1 に示したように、駆動電圧付与回路（駆動電圧付与手段、電位差付与手段）21 と、集束電極電位付与回路（集束電極電位差付与手段）22 と、コレクタ電圧付与回路（コレクタ電圧付与手段）23 と、を備えている。

駆動電圧付与回路 21 は、駆動電圧 V_{in} （後述）を発生する電源 21s を備えている。電源 21s は各上部電極 14 及び各下部電極 12 に接続されている。即ち、駆動電圧付与回路 21 は、電源 21s と、同電源 21s と各素子とを接続するための回路と、を含んでいる。更に、駆動電圧付与回路 21 は、信号制御回路 100 及び電源回路 110 に接続されていていて、信号制御回路 100 からの信号に基づいて互いに対向する上部電極 14 と下部電極 12 との間（素子）に駆動電圧 V_{in} を印加するようになっている。

集束電極電位付与回路 22 は、集束電極 16 に接続されていて、集束電極 16 に一定の負の電位（電圧） V_s を常に付与するようになっている。

コレクタ電圧付与回路 23 は、コレクタ電極 18 に所定の電圧（コレクタ電圧）を付与するための回路であって、抵抗 23a と、ス

スイッチング素子 23b と、一定の電圧 V_c を発生する定電圧源 23c と、スイッチ制御回路 23d とを備えている。抵抗 23a の一端はコレクタ電極 18 に接続されている。抵抗 23a の他端はスイッチング素子 23b の固定接続点に接続されている。スイッチング素子 23b は、MOS-FET などの半導体素子であり、スイッチ制御回路 23d と接続されている。

スイッチング素子 23b は、前記固定接続点に加え、二つの切換点を備えている。スイッチング素子 23b は、スイッチ制御回路 23d からの指示信号に応じて二つの切換点の何れか一つと固定接続点とを選択的に接続するようになっている。この二つの切換点の一つは接地され、他の一つは定電圧源 23c の陽極と接続されている。定電圧源 23c の陰極は接地されている。スイッチ制御回路 23d は、信号制御回路 100 と接続されていて、信号制御回路 100 からの信号に基づいてスイッチング素子 23b の切換制御を行うようになっている。

（電子放出の原理及び作動）

次に、上記のように構成された電子放出装置 10 の電子放出に関する作動原理について一つの素子に着目して説明する。なお、以下において、原理説明を簡単にするため、駆動電圧 V_{in} は第 1 実施形態の駆動電圧 V_{in} と相違する単純な矩形波形とした。

先ず、図 6 に示したように、下部電極 12 の電位に対する上部電極 14 の電位（下部電極 12 の電位を基準とした下部電極 12 と上部電極 14 の実際の電位差である素子電圧 V_{ka} ）が正の所定電圧（第 2 電圧） V_{p2} に維持され、エミッタ部 13 の電子が総て放出した直後であって、電子がエミッタ部 13 に蓄積されていない状態から説明を開始する。このとき、エミッタ部 13 の双極子の負極はエミッタ部 13 の上面（Z 軸正方向、即ち、上部電極 14 側）に向いた状態となっている。この状態は、図 7 に示したグラフ上の点 p1 の状態である。図 7 のグラフは、横軸に素子電圧 V_{ka} をとり、縦軸に素子 10 に蓄積される電荷 Q をとったエミッタ部 13 の電圧－分極特性のグラフである。

この状態において、素子電圧 V_{ka} が負の所定電圧 V_{m2} となるように駆動電圧 V_{in} が負の所定電圧 V_{m2} に設定されると、素子電圧 V_{ka} は図 7 の点 p2 を経由して点 p3 に向けて減少する。そして、素子電圧 V_{ka} が図 7 に示した負の抗電界電圧 V_a の近傍の電圧にな

ると、エミッタ部 13 の双極子の向きが反転し始める。即ち、図 8 に示したように、分極反転（負側分極反転）が開始する。この分極反転により、エミッタ部 13 の上面と、上部電極 14 と、これらの周囲の媒質（この場合、真空）との接触箇所（トリプルジャンクション）及び／又は微細貫通孔 14 a を形成している上部電極 14 の先端部分において電界が大きくなり（電界集中が発生し）、図 9 に示したように、上部電極 14 からエミッタ部 13 に向けて電子が供給され始める。

この供給された電子は、主としてエミッタ部 13 の上部であって上部電極 14 の微細貫通孔 14 a から露呈している部分の近傍及び微細貫通孔 14 a を形成している上部電極 14 の端部近傍（以下、単に「エミッタ部 13 の微細貫通孔 14 a 近傍」とも言う。）に蓄積される。その後、所定の時間が経過して負側分極反転が完了すると、素子電圧 V_{ka} は負の所定電圧 V_{m2} に向けて急激に変化する。この結果、電子の蓄積が完了する（電子の蓄積飽和状態に至る）。この状態が、図 7 の点 p 4 の状態である。

この状態において、素子電圧 V_{ka} が正の所定電圧（第 2 電圧） V_{p2} となるように、駆動電圧 V_{in} が正の所定電圧 V_{p2} に設定されると、素子電圧 V_{ka} は増大し始める。このとき、素子電圧 V_{ka} が図 7 の点 p 5 に対応する正の抗電界電圧 V_d より僅かに小さい電圧 V_b （点 p 6）に到達するまでは、図 10 に示したように、エミッタ部 13 の帯電状態が維持される。その後、素子電圧 V_{ka} は正の抗電界電圧 V_d の近傍の電圧に到達する。これにより、双極子の負極がエミッタ部 13 の上面側に向き始める。即ち、図 11 に示したように、分極が再び反転する（正側分極反転が開始する。）。この状態が図 7 の点 p 5 近傍の状態である。

その後、正側分極反転が進行すると、負極がエミッタ部 13 の上面側に反転した双極子の数が多くなる。この結果、図 12 に示したように、クーロンの反発力によりエミッタ部 13 の微細貫通孔 14 a の近傍に蓄積されていた電子が微細貫通孔 14 a を通って上方（Z 軸正方向）に放出され始める。

その後、正側分極反転が完了する。その結果、素子電圧 V_{ka} は急激に増大し、素子電圧 V_{ka} は正の所定電圧 V_{p2} に到達する（図 7 の点 p 1 の状態）。この間においても、電子は放出され続け、やがて総ての電子が放出される。次いで、素子電圧 V_{ka} が負の所定電圧

V_{m2} となるように駆動電圧 V_{in} が負の所定電圧 V_{m2} に再び設定されると、素子電圧 V_{ka} は図 7 の点 $p2$ を経由して点 $p3$ に向けて減少する。以上が、電子の蓄積（消灯）及び放出（点灯・発光）に係る一連の作動原理である。

なお、素子が複数存在する場合、駆動電圧付与回路 21 は電子放出を行うべき素子の上部電極 14（上下電極間）に対してのみ駆動電圧 V_{in} を負の所定電圧 V_{m2} として電子の蓄積を行い、電子放出を行う必要のない上部電極 14 に対しては駆動電圧 V_{in} を「0（V）」の値に維持し、その後、総ての上部電極 14 に対して駆動電圧 V_{in} を正の所定電圧 V_{p2} に一齐に（同時に）変化させるようになっている。これにより、電子は、電子をエミッタ部 13 に蓄積していた素子の上部電極 14（微細貫通孔 14a）のみから放出させられる。従って、電子放出を行う必要のない上部電極 14 近傍のエミッタ部 13 内では分極反転が発生しない。

ところで、電子が上部電極 14 の微細貫通孔 14a を通して放出されるとき、図 13 に示したように、電子は次第に広がりながら（コーン状に）Z 軸正方向に進行する。この結果、従来の装置においては、一つの上部電極 14（例えば、第 2 上部電極 14-2）から放出された電子が、その上部電極 14 の直上に存在する蛍光体（例えば、緑色蛍光体 19G）に到達するのみでなく、隣接する蛍光体（赤色蛍光体 19R 及び青色蛍光体 19B）にも到達してしまう場合があった。このような状態が発生すると、色純度が低下して画像の鮮明さが低下する。

これに対し、本実施形態に係る電子放出装置 10 は負の電位が付与される集束電極 16 を備えている。この集束電極 16 は、隣接する上部電極 14 の間（隣接する素子の各上部電極の間）であって、上部電極 14 よりも若干だけ上方の位置に配設されている。従って、図 14 に示したように、上部電極 14 の微細貫通孔 14a から放出された電子は、集束電極 16 によりもたらされる電界によって広がることなく実質的に直上方向に放出される。

この結果、第 1 上部電極 14-1 から放出された電子は赤色蛍光体 19R のみに到達し、第 2 上部電極 14-2 から放出された電子は緑色蛍光体 19G のみに到達し、第 3 上部電極 14-3 から放出された電子は青色蛍光体 19B のみに到達する。従って、ディスプレイの色純度が低下することなく、より鮮明な画像を得ることがで

きる。

(駆動電圧 V_{in} の制御)

次に、駆動電圧付与回路 21 による駆動電圧 V_{in} の制御について説明する。なお、本明細書において、駆動電圧 V_{in} が正の電圧であるとは、駆動電圧 V_{in} が「下部電極 12 の電位に対する上部電極 14 の電位 (素子電圧 V_{ka}) を正の電圧とする電圧」であることを意味する。従って、駆動電圧 V_{in} が負の電圧であるとは、駆動電圧 V_{in} が「素子電圧 V_{ka} を負の電圧とする電圧」であることを意味する。

先ず、駆動電圧付与回路 21 の電源 21s は、図 15 に示したように所定の時点である時刻 t_1 にて駆動電圧 V_{in} を負の所定電圧 V_{m2} (例えば、 $-70V$) に設定する。これにより、素子電圧 V_{ka} は負の所定電圧 V_{m2} に向かって変化する。従って、エミッタ部 13 において負側分極反転が発生し、電子が上部電極 14 からエミッタ部 13 へと供給されてエミッタ部 13 の微細貫通孔 14a 近傍に蓄積される。

時刻 t_1 から電荷蓄積期間 T_d が経過して時刻 t_2 になると、駆動電圧付与回路 21 の電源 21s は、駆動電圧 V_{in} を正の所定電圧 V_{p1} (例えば、 $+200V$) に設定する。この結果、素子電圧 V_{ka} は正の所定電圧 V_{p1} に向かって変化する。正の所定電圧 V_{p1} は、前述した正の抗電界電圧 V_d よりも大きく、素子 10 が電子を蓄積した状態にあるときに電子放出を開始するために必要な最小の電圧 (電子放出閾値電圧 V_{th}) 以上の電圧である。これにより、正側分極反転が開始し、微細貫通孔 14a の近傍に蓄積されていた電子が微細貫通孔 14a を通って上方に放出される。なお、正の所定電圧 V_{p1} を、便宜上「第 1 電圧」とも称呼する。

時刻 t_2 から所定時間が経過すると最初 (1 回目) の電子放出が終了する。その後、時刻 t_3 になると、駆動電圧付与回路 21 の電源 21s は、駆動電圧 V_{in} を正の所定電圧 V_{p2} (例えば $+300V$) に設定する。この正の所定電圧 V_{p2} は、正の所定電圧 V_{p1} よりも大きさが大きい。従って、素子電圧 V_{ka} は、前述した電子放出閾値電圧 V_{th} よりも大きく且つ第 1 電圧 V_{p1} よりも大きい電圧 V_{p2} に向かって変化する。なお、正の所定電圧 V_{p2} を、便宜上「第 2 電圧」とも称呼する。

この結果、時刻 $t_2 \sim$ 時刻 t_3 の期間 (第 1 電子放出期間) にお

いて、その負極がエミッタ部 1 3 の上面側に反転していなかった（正側分極反転していなかった）双極子が、時刻 t_3 以降において正側分極反転を開始する。従って、クーロンの反発力が再び発生して、エミッタ部 1 3 の微細貫通孔 1 4 a の近傍に残存していた電子が微細貫通孔 1 4 a を通って上方に放出される。即ち、時刻 t_3 の直後において 2 回目の電子放出が行われる。時刻 $t_3 \sim$ 時刻 t_4 の期間は、第 2 電子放出期間とも称される。

その後、所定の時間が経過して時刻 t_4 になると（即ち、時刻 t_1 から電子放出期間 T_h が経過すると）、駆動電圧付与回路 2 1 の電源 2 1 s は、駆動電圧 V_{in} を再び負の所定電圧 V_{m2} に設定する。これにより、エミッタ部 1 3 への電子の蓄積が再開する。駆動電圧付与回路 2 1（電源 2 1 s）は、以降において、上述した時刻 $t_1 \sim$ 時刻 t_4 の動作を繰り返す。

（コレクタ電極の制御）

次に、コレクタ電圧付与回路 2 3 によるコレクタ電極の制御について説明する。コレクタ電圧付与回路 2 3 は、「駆動電圧 V_{in} が正の所定電圧である第 1 電圧 V_{p1} に変更された時点（時刻 t_2 ）」から、「2 回目の電子放出が完了した後であって再び電子のエミッタ部 1 3 への蓄積を開始するために駆動電圧 V_{in} が負の所定電圧 V_{pm} に変更される時点（時刻 t_4 ）の直前の時点」までのコレクタ電圧付与期間においてコレクタ電極 1 8 に電圧 V_c を付与するようになっている。即ち、コレクタ電圧付与回路 2 3 は、コレクタ電圧付与期間において、スイッチング素子 2 3 b の固定接続点を定電圧源 2 3 c の陽極に接続する。

これにより、コレクタ電極 1 8 は放出された電子を引き寄せる電界を形成する。この結果、エミッタ部 1 3 から微細貫通孔 1 4 a を通って放出された電子は、コレクタ電極 1 8 により形成される電界によって加速されながら（高いエネルギーが与えられながら）上部電極 1 4 の上方に進行する。従って、蛍光体 1 9 に高いエネルギーをもった電子が照射されるので、大きな輝度を得られる。

更に、コレクタ電圧付与回路 2 3 は、コレクタ電圧付与期間以外の期間（コレクタ電圧非付与期間）において、コレクタ電極 1 8 に電圧 V_c よりも小さい電圧（例えば、0 V）を付与するようになっている。即ち、コレクタ電圧付与回路 2 3 は、コレクタ電圧非付与期間において、スイッチング素子 2 3 b の固定接続点を接地されて

いる切換点に接続する。コレクタ電圧非付与期間は、電荷蓄積期間 T_d に一致している。

これにより、コレクタ電極 18 は放出された電子を引き寄せる電界を形成しないか或いはそのような電界の強度を小さくする。この結果、仮に電荷蓄積期間 T_d において、素子 10 に大きな突入電流が流れ、或いは、負側分極反転後の素子電圧の変化速度（電圧変化率）が過大となることに起因して不要な電子放出が発生したとしても、そのような電子のうち蛍光体 19 に到達する電子の数を減少することができる。従って、不要な発光が回避される。

なお、スイッチング素子 23b は、上記接地されている切換点をどこにも接続していないフローティング点となるように構成され得る。この場合、コレクタ電圧非付与期間において、コレクタ電極 18 の状態をフローティング状態とすることができる。コレクタ電極 18 の状態がフローティング状態となれば、放出された電子を引き寄せる電界を形成しないから、上述した理由と同一の理由により不要な発光が回避され得る。

（駆動電圧付与回路、集束電極電位付与回路及びコレクタ電圧付与回路の具体例）

次に、駆動電圧付与回路 21、集束電極電位付与回路 22 及びコレクタ電圧付与回路 23 の具体的構成及び作動について説明する。

駆動電圧付与回路 21 は、図 16 に示したように、行選択回路 21a、パルス発生源 21b 及び信号供給回路 21c を備えている。図 16 において、符合 D11、D12、…D22、D23 などが付されたものは、それぞれ、前述した一つの素子（上部電極 14 と下部電極 12 とが重なった部分により構成される電子放出素子）を示している。また、この例における電子放出装置 10 は、行方向に n 個、列方向に m 個の素子を備えている。

行選択回路 21a は、信号制御回路 100 の制御信号線 100a と、電源回路 110 の正極ライン 110p 及び負極ライン 110m とに接続されている。行選択回路 21a は、更に、複数の行選択線 LL と接続されている。行選択線 LL のそれぞれは一群をなす複数の素子（同一行上の素子）の下部電極 12 と接続されている。例えば、行選択線 LL1 は第 1 行の素子 D11、D12、D13、…D1m の各下部電極 12 と接続され、行選択線 LL2 は第 2 行の素子 D21、D22、D23、…D2m の各下部電極 12 と接続されて

いる。

行選択回路 21a は、電子を各素子のエミッタ部 13 に蓄積させる電荷蓄積期間 T_d において、信号制御回路 100 からの制御信号に応答して行選択線 LL の一つに対し一定の期間（行選択期間） T_s だけ選択信号 S_s （ここでは、70V の電圧信号）を出力し、残りの行選択線 LL に非選択信号 S_n （ここでは、0V の電圧信号）を出力するようになっている。行選択回路 21a は、選択信号 S_s を出力する行選択線 LL を、一定の行選択期間 T_s 毎に順次変更して行くようになっている。

パルス発生源 21b は、電荷蓄積期間 T_d において基準電圧（ここでは、0V）を発生するとともに、発光期間（点灯期間、電子放出期間） T_h の前半期間である第 1 電子放出期間（図 15 の時刻 t_2 ～時刻 t_3 に相当する期間）において第 1 の一定電圧（ここでは、-250V）を発生し、続く発光期間 T_h の後半期間である第 2 電子放出期間（図 15 の時刻 t_3 ～時刻 t_4 に相当する期間）において第 2 の一定電圧（ここでは、-350V）を発生するようになっている。パルス発生源 21b は、電源回路 110 の負極ライン 110m とグランド（GND）との間に接続されている。

信号供給回路 21c には、信号制御回路 100 の制御信号線 100b と、電源回路 110 の正極ライン 110p 及び負極ライン 110m と、が接続されている。信号供給回路 21c は、内部に、パルス生成回路 21c1 と振幅変調回路 21c2 とを備えている。

パルス生成回路 21c1 は、電荷蓄積期間 T_d において一定のパルス周期で一定の振幅（ここでは、70V）を有するパルス信号 S_p を出力するとともに、発光期間 T_h において基準電圧（ここでは、0V）を出力するようになっている。

振幅変調回路 21c2 は、パルス生成回路 21c1 からのパルス信号 S_p を入力するように、パルス生成回路 21c1 と接続されている。また、振幅変調回路 21c2 は、複数の画素信号線 UL と接続されている。画素信号線 UL のそれぞれは一群をなす複数の素子（同一列上の素子）の上部電極 14 と接続されている。例えば、画素信号線 UL1 は第 1 列の素子 D_{11} 、 D_{21} 、 $\dots$ D_{n1} の各上部電極 14 と接続され、画素信号線 UL2 は第 2 列の素子 D_{12} 、 D_{22} 、 $\dots$ D_{n2} の各上部電極 14 と接続され、画素信号線 UL3 は第 3 列の素子 D_{13} 、 D_{23} 、 $\dots$ D_{n3} の各上部電極と接続されて

いる。

振幅変調回路 2 1 c 2 は、電荷蓄積期間 T_d においてパルス信号 S_p を選択されている行の画素の輝度レベルに応じて振幅変調し、その振幅変調した信号（ここでは、0、35、70 V の何れかの電圧信号）を画素信号 S_d として複数の画素信号線 UL (UL_1 、 UL_2 、 $\dots$ UL_m) に出力するようになっている。更に、振幅変調回路 2 1 c 2 は、発光期間 T_h において、パルス生成回路 2 1 c 1 が発生する基準電圧 (0 V) をそのまま出力するようになっている。

信号制御回路 1 0 0 は、映像信号 S_v 及び同期信号 S_c を入力し、これらの入力信号に基づいて行選択回路 2 1 a を制御する信号、信号供給回路 2 1 c を制御する信号及びコレクタ電圧付与回路 2 3 を制御する信号を、信号線 1 0 0 a、信号線 1 0 0 b 及び信号線 1 0 0 c にそれぞれ出力するようになっている。

電源回路 1 1 0 は、正極ライン 1 1 0 p の電位を負極ライン 1 1 0 m の電位よりも一定電圧（ここでは 50 V）だけ高くするための電圧信号を正極ライン 1 1 0 p 及び負極ライン 1 1 0 m に出力するようになっている。

集束電極電位付与回路 2 2 は、総ての集束電極 1 6 を接続する接続線 SL と接続されている。集束電極電位付与回路 2 2 は、この接続線 SL にグラウンドに対する電位 V_s を付与するようになっている。

コレクタ電圧付与回路 2 3 は、コレクタ電極 1 8 に接続された接続線 CL 及び信号制御回路 1 0 0 の信号線 1 0 0 c と接続されている。コレクタ電圧付与回路 2 3 は、接続線 CL に正の第 1 電圧 V_c (= 第 1 コレクタ電圧 V_1) 及び第 1 電圧 V_c よりも小さい第 2 電圧（ここでは、グラウンドの電位である第 2 コレクタ電圧 $V_2 = 0$ (V)）を信号制御回路 1 0 0 からの信号に基づいて交互に付与するようになっている。

次に、このように構成された回路の作動について説明する。まず、ある時点にて始まる電荷蓄積期間 T_d の開始時において、行選択回路 2 1 a は、信号制御回路 1 0 0 からの制御信号に基づいて第 1 行の行選択線 LL_1 に選択信号 S_s (70 V) を出力し、他の行選択線 LL に非選択信号 S_n (0 V) を出力する。

これにより、第 1 行の素子 D_{11} 、 D_{12} 、 D_{13} 、 $\dots$ D_{1m} の各下部電極 1 2 の電位が選択信号 S_s の電圧 (70 V) となる。ま

た、他の素子（例えば、第 2 行の素子 $D_{21} \cdots D_{2m}$ 、第 3 行の素子 $D_{31} \cdots D_{3m}$ ）の各下部電極 12 の電位は非選択信号 S_n の電圧（0 V）となる。

このとき、信号供給回路 21c は、信号制御回路 100 からの制御信号に基づいて、選択されている行の素子（即ち、第 1 行の素子 D_{11} 、 D_{12} 、 D_{13} 、 $\cdots D_{1m}$ ）のそれぞれにより構成される各画素の輝度レベルに応じた画素信号 S_d （ここでは、0、35、70 V の何れかの電圧信号）を複数の画素信号線 UL （ UL_1 、 UL_2 、 $\cdots UL_m$ ）に出力する。この画素信号 S_d と選択信号 S_s との電位差が駆動電圧 V_{in} となる。

この場合、例えば、画素信号線 UL_1 に 0 V の画素信号 S_d が付与されたと仮定すると、素子 D_{11} の上部電極 14 と下部電極 12 との電位差である素子電圧 $V_{ka}(D_{11})$ は、最終的に負の所定電圧 V_m である -70 V （ $= 0\text{ V} - 70\text{ V}$ 、負の第 1 所定電圧）に収束する。これにより、非常に多くの電子が素子 D_{11} のエミッタ部 13 の微細貫通孔 14a 近傍に蓄積される。また、画素信号線 UL_2 に 35 V の画素信号 S_d が付与されたと仮定すると、素子電圧 $V_{ka}(D_{12})$ は前述した負の所定電圧 V_m である -35 V （ $= 35\text{ V} - 70\text{ V} = \text{負の第 2 所定電圧}$ ）となる。これにより、素子 D_{11} より少ない電子が素子 D_{12} のエミッタ部 13 の微細貫通孔 14a 近傍に蓄積される。

更に、画素信号線 UL_3 に 70 V の画素信号 S_d が付与されたと仮定すると、素子 D_{13} の素子電圧 $V_{ka}(D_{13})$ は 0 V（ $= 70\text{ V} - 70\text{ V}$ ）となる。従って、素子 D_{13} のエミッタ部 13 には分極反転が発生せず、素子 D_{13} のエミッタ部 13 には電子が蓄積されない。

次いで、行選択期間 T_s （選択された素子に電子を蓄積させるために十分な時間）が経過すると、行選択回路 21a は、信号制御回路 100 からの制御信号に基づいて第 2 行の行選択線 LL_2 に選択信号 S_s （70 V）を出力し、他の行選択線に非選択信号 S_n （0 V）を出力する。これにより、第 2 行の素子 D_{21} 、 D_{22} 、 D_{23} 、 $\cdots D_{2m}$ の各下部電極 12 の電位が選択信号 S_s の電圧（70 V）となる。また、他の素子（例えば、第 1 行の素子 $D_{11} \cdots D_{1m}$ 、第 3 行の素子 $D_{31} \cdots D_{3m}$ ）の各下部電極 12 の電位は非選択信号 S_n の電圧（0 V）となる。

一方、信号供給回路 21c は、信号制御回路 100 からの制御信号に基づいて、選択されている行の素子（即ち、第 2 行の素子 D21、D22、D23、…D2m）のそれぞれにより構成される各画素の輝度レベルに応じた画素信号 Sd（0、35、70V の何れかの電圧信号）を複数の画素信号線 UL（UL1、UL2、…ULm）に出力する。この結果、第 2 行の素子 D21、D22、D23、…D2m の各エミッタ部に、画素信号 Sd に応じた量の電子が蓄積されて行く。

なお、非選択信号 Sn の電圧（0V）が下部電極に付与されている素子の素子電圧 Vka は 0V（この場合、上部電極の電位 = 0V、下部電極の電位 = 0V）、35V（この場合、上部電極の電位 = 35V、下部電極の電位 = 0V）又は 70V（この場合、上部電極の電位 = 70V、下部電極の電位 = 0V）となるが、この程度の電圧では既に電子が蓄積されている素子の分極反転が発生せず同素子から電子が放出されることはない。即ち素子電圧 Vka は、電子放出閾値電圧 Vth を越えない。

更に、行選択期間 Ts が経過すると、行選択回路 21a は、第 3 行の行選択線 LL3（図示省略）に選択信号 Ss（70V）を出力するとともに、他の行選択線に非選択信号 Sn（0V）を出力する。また、信号供給回路 21c は、選択されている第 3 行の素子のそれぞれにより構成される各画素の輝度レベルに応じた画素信号 Sd を複数の画素信号線 UL に出力する。このような動作が、行選択期間 Ts の経過毎に総ての行が選択されるまで繰り返される。この結果、所定の時点になると、すべての素子のエミッタ部 13 に、各素子が構成する画素の輝度レベルに応じた量（「0」を含む量）の電子が蓄積される。以上が、電荷蓄積期間 Td における作動である。

次いで、行選択回路 21a は、発光期間 Th（実際には、第 1 電子放出期間）を開始するために、総ての行選択線 LL に対して大きな負の電圧（ここでは、電源回路 110 の発生する +50V とパルス発生源 21b が発生する -250V の差である -200V）を印加する。同時に、信号供給回路 21c は、振幅変調回路 21c2 を介してパルス生成回路 21c1 が発生する基準電圧（0V）をそのまま総ての画素信号線 UL に出力する。これにより、総ての素子の上部電極 14 の電位は基準電圧（0V）となる。

この結果、総ての素子に付与される駆動電圧 Vin は、第 1 電圧 V

V_{p1} ($= 200\text{ V}$) に設定される。従って、正側分極反転が発生し、それぞれの素子のエミッタ部 13 に蓄積されていた電子の一部はクーロン反発力によって一斉に放出させられる。この結果、各素子の上部に位置する蛍光体が発光し、画像が表示される。なお、電荷蓄積期間 T_d において上下電極間電圧 V_{in} が「0」とされることにより電子を蓄積していなかった素子のエミッタ部においては、負側分極反転が発生していないので、上下電極間電圧 V_{in} が大きな正の電圧となったときも正側分極反転は発生しない。従って、例えば、あるタイミングにおいて画像の関係から電子を放出する必要の無い素子は、分極反転に伴う無駄な電力を消費することがない。

次いで、行選択回路 21a は、第 1 電子放出期間が終了すると、総ての行選択線 L_L に対して大きな負の電圧（ここでは、電源回路 110 の発生する $+50\text{ V}$ とパルス発生源 21b が発生する -350 V の差である -300 V ）を印加する。また、信号供給回路 21c は、振幅変調回路 21c2 を介してパルス生成回路 21c1 が発生する基準電圧（ 0 V ）をそのまま総ての画素信号線 U_L に出力する。これにより、総ての素子の上部電極 14 の電位は基準電圧（ 0 V ）となる。

この結果、総ての素子に付与される駆動電圧 V_{in} は、第 2 電圧 V_{p2} ($= 300\text{ V}$) に設定される。従って、第 1 電子放出期間において正側分極反転が完了していなかった双極子が正側分極反転し、エミッタ部 13 に残存していた電子の残りはクーロン反発力によって一斉に放出させられる。この結果、各素子の上部に位置する蛍光体が発光し、画像が表示される。

このように、駆動電圧付与回路 21 は、電荷蓄積期間 T_d において、複数の素子の各々に対する駆動電圧 V_{in} を順次連続的に負の所定電圧に設定として行く。その後、駆動電圧付与回路 21 は、総ての素子に対する電子の蓄積動作が完了すると、総ての素子に対する駆動電圧 V_{in} を同時に正の所定電圧である第 1 電圧 V_{p1} として同複数の総ての素子から一斉に電子を放出させ、続いて、総ての素子に対する駆動電圧 V_{in} を同時に正の所定電圧である第 2 電圧 V_{p2} として同複数の総ての素子から一斉に電子を放出させる。その後、所定の発光期間 T_h が経過すると、駆動電圧付与回路 21 は再び電荷蓄積期間 T_d を開始する。

以上、説明したように、本発明の第 1 実施形態に係る電子放出装

置 1 0 は、下部電極 1 2 の電位に対する上部電極 1 4 の電位である素子電圧 V_{ka} を負の電圧 V_{m2} (V_m) に設定し、その後、素子電圧 V_{ka} を正の電圧に設定する駆動電圧 V_{in} を、下部電極 1 2 と上部電極 1 4 との間に印加する駆動電圧付与回路 2 1 を備え、その駆動電圧付与回路 2 1 は、前記正の電圧を階段状（第 1 電子放出期間において第 1 電圧 V_{p1} 、続く、第 2 電子放出期間において第 1 電圧 V_{p1} より大きい第 2 電圧 V_{p2} ）に増大させるように構成されている。

これにより、前記素子電圧 V_{ka} が前記負の電圧に設定されたとき、エミッタ部に電子が蓄積される。そして、その蓄積された電子は、素子電圧 V_{ka} が階段状に増大される毎に放出される。

換言すると、一度の電子蓄積動作により（一回の電子蓄積期間 T_d において）エミッタ部 1 3 に蓄積された電子が、複数回に分けて上部電極 1 4 の微細貫通孔 1 4 a を通って放出させられる。従って、電子蓄積期間 T_d において素子電圧 V_{ka} に印加するの負の電圧の大きさを大きくして多くの電子をエミッタ部に蓄積させても、一回の電子放出動作において放出される電子の量は従来の場合よりも小さくなる。この結果、電子放出素子 1 0 に局所的に大きな電流が流れることがないために発熱による素子の劣化が回避され、且つ、所定の期間 T における電子放出量を増大することができる。更に、エミッタ部 1 3 内の双極子は、一度の電子蓄積動作から、その電子蓄積動作によって蓄積された電子の放出を完了するまでの期間において、一回転する（2 回の反転をする）のみである。従って、分極反転動作の回数が増加しないので、素子の劣化を抑制することができる。

更に、一般に、蛍光体 1 9 に過大な量の電子を衝突させた場合、電子のエネルギーは熱に変化してしまい、蛍光体 1 9 の発光量は増大しない。一方、蛍光体 1 9 は、電子の衝突が終了した後、時間経過とともに光量が低下する残光を発する。従って、蛍光体 1 9 は、電子のエネルギーが熱に変化することが少ない適当な量の電子が衝突させられ、その後、電子の衝突が停止させられ、残光の発光量が小さくなる適切な時期に再び電子が衝突させられる場合に、高い効率を持って光を発生する。

従って、上記実施形態に係る電子放出装置のように、一回の電子放出量を抑制しながら複数回に亘って且つ短い周期で電子を繰り返

し放出させ、その電子を蛍光体に衝突させるようにすれば、電子のエネルギーを熱に変化させてしまうことなく、且つ、蛍光体の残光を利用することができるので、より小さい消費電力で大きい発光量を得ることができる。この結果、低消費電力、且つ、明瞭な画像を提供するディスプレイ装置或いは大光量の発光装置を提供することができる。

更に、第1実施形態においては、各集束電極に所定の電位（ V_s ）が与えられているから、各素子の上部電極14から放射された電子は各上部電極14の上部に存在する蛍光体のみに照射される。この結果、鮮明な画像が提供される。

一方、コレクタ電圧付与回路23は、コレクタ電圧付与期間においてコレクタ電極18に電圧 V_c を付与し、コレクタ電圧非付与期間においてコレクタ電極18に電圧 V_c よりも小さい電圧（例えば、0V）を付与する。これにより、電子放出期間 T_h において、コレクタ電極の形成する電界により、エミッタ部13から上部電極14の微細貫通孔14aを通して放出された電子を蛍光体19に確実に衝突させることができる。更に、コレクタ電極18の形成する電界により、放出された電子にエネルギーを与えて電子を加速することができるので、蛍光体19の発光量を高めることができる。加えて、電子放出期間 T_h において放出された電子のみを蛍光体19に確実に導くことができ、電子蓄積期間 T_d に放出された電子が蛍光体19に到達することを回避することができる。

<第2実施形態>

次に、本発明の第2実施形態に係る電子放出装置について説明する。この第2実施形態は、駆動電圧 V_{in} を上記第1実施形態の電子放出装置10における駆動電圧 V_{in} と異なるように変化させる点のみにおいて同電子放出装置10と相違する。従って、以下、この相違点を中心として説明する。

第2実施形態の駆動電圧付与回路21は、図17の（A）に示したように、第1実施形態の駆動電圧付与回路21と同様、時刻 t_1 から始まる電子蓄積期間 T_d において素子電圧 V_{ka} を負の電圧 V_m 2に設定する駆動電圧 V_{in} を下部電極12と上部電極14との間（上下電極間）に印加する。これにより、エミッタ部13の微細貫通孔14aの近傍に電子が蓄積される。

更に、第2実施形態の駆動電圧付与回路21は、電子蓄積期間 T

dが経過して時刻 t_2 となると、素子電圧 V_{ka} を正の所定電圧（第1電圧） V_{p1} とする駆動電圧 V_{in} （即ち、第1所定電圧 V_{p1} ）を上下電極間に印加する。これにより正側分極反転が発生し、最初（1回目）の電子放出がなされる。

次いで、時刻 t_2 から所定時間（第1電子放出期間）が経過して最初の電子放出が略完了する時刻 t_{21} になると、その駆動電圧付与回路21は、素子電圧 V_{ka} を第3電圧 V_{p3} とする駆動電圧 V_{in} （即ち、第3電圧 V_{p3} ）を上下電極間に印加する。この第3電圧 V_{p3} は、第1電圧 V_{p1} よりも小さく且つ素子10がエミッタ部13へ電子の蓄積を行わないような電圧である。

第1電子放出期間の終了直前（時刻 t_{21} ）において、素子電圧 V_{ka} が第1電圧 V_{p1} に設定されることにより正側分極反転する予定の双極子の大部分は、その正側分極反転を終了している。しかしながら、そのような双極子の一部は、正側分極反転を終了していないか、或いは、正側分極反転の途中にある。

このため、時刻 t_{21} 又はその直後の時刻 t_3 において、素子電圧 V_{ka} を第1電圧 V_{p1} より大きい電圧に直ちに変更すると、電子放出が途切れることなく次の電子放出（2回目の電子放出）が開始されてしまう。このように電子放出が途切れることなく継続することは、例えば、ディスプレイ装置等の定められたタイミングにおいてのみ電子を放出することが必要な装置にとって好ましくない。

これに対し、第2実施形態の駆動電圧付与回路21は、第1電子放出期間の終了後に直ちに素子電圧 V_{ka} を増大させるのではなく、素子電圧 V_{ka} を一時的に第3電圧 V_{p3} に維持することにより、分極反転動作を一時的に停止させ、電子の放出を一旦完全に終了させる。即ち、図17の（B）のエミッタ部13の電圧－分極特性のグラフに示したように、駆動電圧付与回路21は、時刻 t_{21} において、素子の状態を点p7から点p8に変化させる。このグラフからも理解できるように、点p7においてエミッタ部13が保持できる電荷量（電子量）と点p8においてエミッタ部13が保持できる電荷量（電子量）とは変化しない。換言すると、素子の状態を点p7から点p8に変化させても、電子はエミッタ部13にそのまま保持され、放出されることはない。

その後、時刻 t_{21} から僅かな時間が経過して時刻 t_3 になると、駆動電圧付与回路21は、素子電圧 V_{ka} を第1電圧 V_{p1} よりも

大きい第2電圧 V_{p2} とする駆動電圧 V_{in} （即ち、第2電圧 V_{p2} ）を上下電極間に印加する。この結果、正側分極反転を完了していない双極子が正側分極反転を開始するので、エミッタ部13の微細貫通孔14a近傍に残存していた電子が微細貫通孔14aを通して放出される。即ち、2回目の電子放出が行われる。

以上、説明したように、第2実施形態の電子放出装置においては、駆動電圧付与回路221が、電子放出のために下部電極12の電位に対する上部電極14の電位（素子電圧 V_{ka} ）を正の電圧である第1電圧 V_{p1} から同第1電圧 V_{p1} よりも大きい第2電圧 V_{p2} へと増大させるとき、素子電圧 V_{ka} を、第1電圧 V_{p1} よりも小さく且つ素子10がエミッタ部13への電子の蓄積を行わない電圧（第3電圧） V_{p3} に一時的に設定するように構成されている。

これによれば、連続する二回の電子放出の間に電子が放出されない期間を確実に設けることができる。この結果、電子放出装置10が適用されるディスプレイ等の要求に応じたタイミングにて電子を放出することが可能となる。即ち、電子放出の周波数を実質的に上昇することができる。

<第3実施形態>

次に、本発明の第3実施形態に係る電子放出装置について説明する。この第3実施形態は、駆動電圧 V_{in} を上記第1実施形態の電子放出装置10における駆動電圧 V_{in} と異なるように変化させる点のみにおいて同電子放出装置10と相違する。従って、以下、この相違点を中心として説明する。

第3実施形態の駆動電圧付与回路21は、図18に示したように、第1実施形態の駆動電圧付与回路21と同様、時刻 t_1 から始まる電子蓄積期間 T_d において素子電圧 V_{ka} を負の電圧 V_{m2} に設定する駆動電圧 V_{in} を下部電極12と上部電極14との間（上下電極間）に印加する。これにより、エミッタ部13の微細貫通孔14aの近傍に電子が蓄積される。

更に、第3実施形態の駆動電圧付与回路21は、電子蓄積期間 T_d が経過して時刻 t_2 となると、駆動電圧 V_{in} （従って、素子電圧 V_{ka} ）を所定時間の経過毎に階段状に徐々に増大させて行く。具体的には、駆動電圧付与回路21は、電子蓄積期間 T_d が経過して時刻 t_2 となると、所定期間だけ駆動電圧 V_{in} を正の第4電圧 V_{p4} に維持し、次いで所定期間だけ正の第5電圧 V_{p5} （ $V_{p1} > V_{p5}$ ）

5 > V_{p4}) に維持する。この場合、第4電圧V_{p4}及び第5電圧V_{p5}は、正側分極反転が発生しない程度の値、即ち、電子放出閾値電圧V_{th}よりも小さい電圧に設定されている。従って、素子電圧V_{ka}が第4電圧V_{p4}及び第5電圧V_{p5}となったとき、電子は放出されない。その後、駆動電圧付与回路21は、駆動電圧V_{in}を第1期間に亘って第1電圧V_{p1}に設定し、続いて、第2期間に亘って第2電圧V_{p2}に設定する。これにより、第1期間において1回目の電子放出が行われ、第2期間において2回目の電子放出が行われる。

以上、説明したように、第3実施形態に係る電子放出装置は、電子蓄積後、素子電圧V_{ka}が電子放出を開始するのに必要な電圧に到達する前においても、素子電圧V_{ka}を階段状に増大するための駆動電圧V_{in}を上下電極間に印加する。

これにより、第1及び第2実施形態と同様、一度に蓄積された電子を複数回に分割して放出することができるので、素子10の寿命を短くすることなく、電子放出量を増大することができる。更に、駆動電圧V_{in}が階段状ではあるが、徐々に増大させられるので、素子電圧V_{ka}が駆動電圧V_{in}に追従することができる。従って、駆動電圧V_{in}と素子電圧V_{ka}との差が小さい状態にて分極反転及び電子放出が行われる。その結果、素子、素子近傍の抵抗成分及び回路抵抗における消費電力（ジュール熱）が低減される。

この結果、素子が加熱されないので、エミッタ部の特性が熱により変化してしまうことを回避することができる。更に、素子温度が高くならないので、素子に吸着する物質のガス化を回避することができる。この結果、プラズマの発生が回避されるので、電子が過度に放出されること（大発光の発生）や、イオンボンバートメントによる素子の損傷を回避することもできる。

<第4実施形態>

次に、本発明の第4実施形態に係る電子放出装置30について図19を参照しながら説明する。電子放出装置30は、電子放出装置10のコレクタ電極18及び蛍光体19をコレクタ電極18'及び蛍光体19'に置換した点のみにおいて電子放出装置10と相違している。従って、以下、この相違点を中心として説明する。

電子放出装置30においては、透明板17の裏面（上部電極14と対向する面）に蛍光体19'が形成され、蛍光体19'を覆うよ

うにコレクタ電極 18' が形成されている。コレクタ電極 18' は、エミッタ部 13 から上部電極 14 の微細貫通孔 14a を通して放出された電子が貫通できる程度の厚さを有するように形成されている。この場合、コレクタ電極 18' の厚さは 100 nm 以下であることが望ましい。コレクタ電極 18' の厚さは、放出された電子の運動エネルギーが大きいほど大きくすることができる。

係る構成は、CRT 等に採用される構成である。コレクタ電極 18' はメタルバックとして機能する。エミッタ部 13 から上部電極 14 の微細貫通孔 14a を通して放出された電子はコレクタ電極 18' を貫通して蛍光体 19' に進入し、蛍光体 19' を励起し、発光を生ぜしめる。この電子放出装置 30 は、以下の効果を奏することができる。

(a) 蛍光体 19' が導電性でない場合、蛍光体 19' が帯電（負に帯電）することを回避することができる。この結果、電子を加速させる電界を維持することができる。

(b) コレクタ電極 18' により蛍光体 19' が発生した光が反射されるので、その光を効率よく透明板 17 側（発光面側）に放出させることができる。

(c) 蛍光体 19' への過度の電子の衝突を防ぐことができるので、蛍光体 19' の劣化や蛍光体 19' からガスが発生することを回避することができる。

<各構成部材の材料例及び製法例>

次に、上記各電子放出装置の構成部材の材料及び製法例について説明する。

(下部電極 12)

下部電極には、上述したように導電性を有する物質が使用される。以下、下部電極に好適な物質を列挙する。

(1) 高温酸化雰囲気に対して耐性を有する導体（例えば、金属単体又は合金）

例) 白金、イリジウム、パラジウム、ロジウム、モリブデン等の高融点貴金属

例) 銀－パラジウム、銀－白金、白金－パラジウム等の合金を主成分とするもの

(2) 高温酸化雰囲気に対して耐性を有する絶縁性セラミックスと金属単体との混合物

例) 白金とセラミック材料とのサーメット材料

(3) 高温酸化雰囲気に対して耐性を有する絶縁性セラミックスと合金との混合物

(4) カーボン系、又は、グラファイト系の材料

これらのうち、白金のみ又は白金系の合金を主成分とする材料が非常に好ましい。なお、電極材料中にセラミック材料を添加する場合、その添加されるセラミック材料の割合は5～30体積%程度が好適である。また、後述する上部電極14の材料と同様な材料を用いてもよい。下部電極は、厚膜形成法により形成されることが好適である。下部電極の厚さは、好ましくは20 μm 以下であり、更に好ましくは5 μm 以下である。

(エミッタ部13)

エミッタ部を構成する誘電体としては、上述したように比誘電率が比較的高い(例えば、比誘電率が1000以上)の誘電体を採用することができる。以下、エミッタ部に好適な物質を列挙する。

(1) チタン酸バリウム、ジルコン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、亜鉛ニオブ酸鉛、マンガンニオブ酸鉛、マグネシウムタンタル酸鉛、ニッケルタンタル酸鉛、アンチモンスズ酸鉛、チタン酸鉛、マグネシウムタングステン酸鉛、コバルトニオブ酸鉛等

(2) 上記(1)に記載の物質のうちの任意の物質を組み合わせたものを含有するセラミックス

(3) 上記(2)に記載のセラミックスに、更に、ランタン、カルシウム、ストロンチウム、モリブデン、タングステン、バリウム、ニオブ、亜鉛、ニッケル及びマンガン等の酸化物を添加したもの、上記(2)に記載のセラミックスにこれらの酸化物の任意の物質を組み合わせたものを添加したもの、又は、更に他の化合物を適切に添加したもの

(4) 主成分が上記(1)に記載の物質を50%以上有する物質

なお、例えば、マグネシウムニオブ酸鉛(PMN)とチタン酸鉛(PT)との2成分系 $n\text{PMN}-m\text{PT}$ (n , m をモル数比とする。)については、PMNのモル数比を大きくすることにより、キューリー一点が低下し且つ室温での比誘電率を大きくすることができる。特に、 $n=0.85\sim 1.0$ 及び $m=1.0-n$ とした $n\text{PMN}-m\text{PT}$ は、比誘電率が3000以上となるので、エミッタ部の材

料として非常に好ましい。例えば、 $n = 0.91$ 及び $m = 0.09$ の $n\text{PMN} - m\text{PT}$ の室温における比誘電率は 15000 となり、 $n = 0.95$ 及び $m = 0.05$ の $n\text{PMN} - m\text{PT}$ の室温における比誘電率は 20000 となる。

また、例えば、マグネシウムニオブ酸鉛 (PMN)、チタン酸鉛 (PT) 及びジルコン酸鉛 (PZ) の 3 成分系 $\text{PMN} - \text{PT} - \text{PZ}$ については、PMN のモル数比を大きくすることにより比誘電率を大きくすることができる。更に、この 3 成分系においては、正方晶と擬立方晶又は正方晶と菱面体晶のモルフォトロピック相境界 (MPB: Morphotropic Phase Boundary) 付近の組成とすることにより、比誘電率を大きくすることができる。

例えば、 $\text{PMN} : \text{PT} : \text{PZ} = 0.375 : 0.375 : 0.25$ とすると比誘電率は 5500、 $\text{PMN} : \text{PT} : \text{PZ} = 0.5 : 0.375 : 0.125$ とすると比誘電率は 4500 となり、このような組成の $\text{PMN} - \text{PT} - \text{PZ}$ はエミッタ部の材料として特に好ましい。

更に、絶縁性が確保できる範囲内でこれらの誘電体に白金のような金属を混入することにより、誘電率を向上させることが好ましい。この場合、例えば、誘電体に白金を重量比で 20% 混入させるとよい。

エミッタ部には、更に、圧電／電歪層、強誘電体層、反強誘電体層等を用いることができる。エミッタ部に圧電／電歪層を用いる場合、その圧電／電歪層として、例えば、ジルコン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、亜鉛ニオブ酸鉛、マンガンニオブ酸鉛、マグネシウムタンタル酸鉛、ニッケルタンタル酸鉛、アンチモンズ酸鉛、チタン酸鉛、チタン酸バリウム、マグネシウムタングステン酸鉛、コバルトニオブ酸鉛等、又はこれらのいずれかの組み合わせを含有するセラミックスを挙げることができる。

当然、エミッタ部には、主成分が上記化合物を 50 重量% 以上含有するものを使用することができる。また、前記セラミックスのうち、ジルコン酸鉛を含有するセラミックスは、エミッタ部を構成する圧電／電歪層の構成材料として最も頻繁に使用される。

また、圧電／電歪層をセラミックスにて構成する場合、前記セラミックスに、さらに、ランタン、カルシウム、ストロンチウム、モリブデン、タングステン、バリウム、ニオブ、亜鉛、ニッケル、マ

ンガン等の酸化物、もしくはこれらのいずれかの組み合わせ、又は他の化合物を、適宜、添加したセラミックスを用いてもよい。また、前記セラミックスに SiO_2 、 CeO_2 、 $\text{Pb}_5\text{Ge}_3\text{O}_{11}$ もしくはこれらのいずれかの組み合わせを添加したセラミックスを用いてもよい。具体的には、PT-PZ-PMN系圧電材料に SiO_2 を 0.2 wt %、もしくは CeO_2 を 0.1 wt %、もしくは $\text{Pb}_5\text{Ge}_3\text{O}_{11}$ を 1 ~ 2 wt % 添加した材料が好ましい。

より具体的には、例えば、マグネシウムニオブ酸鉛とジルコン酸鉛及びチタン酸鉛とからなる成分を主成分とし、さらにランタンやストロンチウムを含有するセラミックスを用いることが好ましい。

圧電／電歪層は、緻密であっても、多孔質であってもよい。多孔質の場合、その気孔率は 40 % 以下であることが好ましい。

エミッタ部 13 に反強誘電体層を用いる場合、その反強誘電体層としては、ジルコン酸鉛を主成分とするもの、ジルコン酸鉛とスズ酸鉛とからなる成分を主成分とするもの、更には、ジルコン酸鉛に酸化ランタンを添加したもの、ジルコン酸鉛とスズ酸鉛とからなる成分に対してジルコン酸鉛やニオブ酸鉛を添加したものが望ましい。

反強誘電体層は、多孔質であってもよい。多孔質の場合、その気孔率は 30 % 以下であることが望ましい。

更に、タンタル酸ビスマス酸ストロンチウム ($\text{SrBi}_2\text{Ta}_2\text{O}_9$) は、分極反転疲労が小さいので、エミッタ部に適している。このような分極反転疲労が小さい材料は、層状強誘電体化合物で、 $(\text{BiO}_2)^{2+}(\text{A}_{n-1}\text{B}_n\text{O}_{3n+1})^{2-}$ という一般式で表される。ここで、金属 A のイオンは、 Ca^{2+} 、 Sr^{2+} 、 Ba^{2+} 、 Pb^{2+} 、 Bi^{3+} 、 La^{3+} 等であり、金属 B のイオンは、 Ti^{4+} 、 Ta^{5+} 、 Nb^{5+} 等である。更に、チタン酸バリウム系、ジルコン酸鉛系、PZT系の圧電セラミックスに添加剤を加えて半導体化させることも可能である。この場合、エミッタ部 13 内で不均一な電界分布をもたせられるので、電子放出に寄与する上部電極との界面近傍に電界を集中させることができる。

また、圧電／電歪／強誘電体／反強誘電体セラミックスに、例えば鉛ホウケイ酸ガラス等のガラス成分や、他の低融点化合物（例えば酸化ビスマス等）を混ぜることによって、エミッタ部 13 の焼成温度を下げるができる。

また、エミッタ部を圧電／電歪／強誘電体／反強誘電体セラミックスで構成する場合、エミッタ部はシート状の成形体、シート状の積層体、又は、これらを他の支持用基板に積層又は接着したものから作成することができる。

また、エミッタ部に非鉛系の材料を使用すること等により、エミッタ部を融点もしくは蒸散温度の高い材料により形成すれば、電子もしくはイオンの衝突に対し損傷しにくいエミッタ部が得られる。

なお、エミッタ部は、スクリーン印刷法、ディッピング法、塗布法、電気泳動法、エアロゾルデポジション法等の各種厚膜形成法や、イオンビーム法、スパッタリング法、真空蒸着法、イオンプレーティング法、化学気相成長法（CVD）、めっき等の各種薄膜形成法により形成することができる。特に、圧電／電歪材料を粉末化したものを、エミッタ部として形成し、これに低融点のガラスやゾル粒子を含浸させることにより、700℃或いは600℃以下といった低温で膜を形成することができる。

（上部電極14）

上部電極には焼成後に薄い膜が得られる有機金属ペースト（例えば、白金レジネートペースト等の材料）が使用される。また、上部電極の材料には、分極反転疲労を抑制する酸化物電極、或いは、分極反転疲労を抑制する酸化物電極を例えば白金レジネートペーストに混ぜた材料が好適である。分極反転疲労を抑制する酸化物電極としては、例えば、酸化ルテニウム（ RuO_2 ）、酸化イリジウム（ IrO_2 ）、ルテニウム酸ストロンチウム（ SrRuO_3 ）、 $\text{La}_{1-x}\text{Sr}_x\text{CoO}_3$ （例えば $x = 0.3$ や 0.5 ）、 $\text{La}_{1-x}\text{Ca}_x\text{MnO}_3$ （例えば $x = 0.2$ ）、 $\text{La}_{1-x}\text{Ca}_x\text{Mn}_{1-y}\text{Co}_y\text{O}_3$ （例えば $x = 0.2$ 、 $y = 0.05$ ）等を挙げることができる。

また、上部電極14の微細貫通孔14aの平均径は、エミッタ部13の誘電体の粒径よりも小さいことが望ましい。更に、上部電極14は、金属を含み、微細貫通孔14aはその金属の金属結晶粒により形成された気孔であることが望ましい。上部電極14の製法及び材質についてより具体的に述べる。

上部電極14は、銀（Ag）、金（Au）、イリジウム（Ir）、ロジウム（Rh）、ルテニウム（Ru）、白金（Pt）、パラジウム（Pd）、アルミニウム（Al）、銅（Cu）、ニッケル（Ni）、クロム（Cr）、モリブデン（Mo）、タングステン（W）

及びチタン（T i）等の金属の中の「二種類以上の金属を含む有機金属化合物」をエミッタ部 1 3 となる物質の上部に膜状に延在させてから所定の温度にて焼成することより形成される。

ここで、「二種類以上の金属を含む有機金属化合物」は、一種類の金属のみを含む有機金属化合物を二種類以上混合したもの、二種類以上の金属を含む一種類の有機金属化合物、及び、二種類以上の金属を含む一種類の有機金属化合物に他の有機金属化合物を混合したものの何れであってもよい。また、「二種類以上の金属を含む有機金属化合物」は、少なくとも貴金属を含んでいることが好適である。更に、この貴金属として、白金（P t）、金（A u）、イリジウム（I r）を用いることが好適である。

（例 1）

例えば、P t を一種類だけ含む有機金属化合物と、P t よりも融点の高い I r を一種類だけ含む有機金属化合物とを、重量％で、 $P t : I r = 97 : 3$ となるように混合する。そして、その混合したペースト状の有機金属化合物（混合有機金属化合物）をスクリーン印刷によりエミッタ部 1 3 となる物質の上面に印刷して膜状に延在させ、その後、 100°C で乾燥する。更に、 700°C まで昇温速度を $47^{\circ}\text{C}/\text{分}$ （毎分 47°C ）として加熱・昇温し、その状態にて 30 分間保持して上記有機金属化合物を焼成（熱処理）する。以上によって、上部電極 1 4 を製造する。なお、P t と I r とを重量％で $P t : I r = 97 : 3$ として混合・攪拌したものを、エミッタ部 1 3 となる物質の上に印刷し、 100°C にて乾燥後、昇温速度 $1400^{\circ}\text{C}/\text{分}$ で 700°C まで昇温し、その状態にて 30 分間保持して製造（焼成）してもよい。

（例 2）

また、P t を一種類だけ含む有機金属化合物と、P t よりも融点の低い A u を一種類だけ含む有機金属化合物とを、重量％で、 $P t : A u = 95 : 5$ となるように混合する。そして、その混合したペースト状の有機金属化合物（混合有機金属化合物）をスクリーン印刷によりエミッタ部 1 3 となる物質の上面に印刷して膜状に延在させ、その後、 100°C で乾燥する。更に、 650°C まで昇温速度を $43^{\circ}\text{C}/\text{分}$ （毎分 43°C ）として加熱・昇温し、その状態にて 30 分間保持して上記有機金属化合物を焼成（熱処理）する。以上によっても、好適な上部電極 1 4 を製造することができる。

(例 3)

上部電極 1 4 は、三種類の有機金属化合物を用いても製造することができる。例えば、母材となる P t を一種類だけ含む有機金属化合物と、P t よりも融点の低い A u を一種類だけ含む有機金属化合物と、P t よりも融点の高い金属 I r を一種類だけ含む有機金属化合物とを、重量％で、 $P t : A u : I r = 93 : 4.5 : 2.5$ となるように混合する。そして、その混合したペースト状の有機金属化合物（混合有機金属化合物）をスクリーン印刷によりエミッタ部 1 3 となる物質の上面に印刷して膜状に延在させ、その後、100℃で乾燥する。更に、700℃まで昇温速度を47℃/分（毎分47℃）として加熱・昇温し、その状態にて30分間保持して上記有機金属化合物を焼成（熱処理）する。以上によっても、好適な上部電極 1 4 を製造することができる。

(例 4)

上部電極 1 4 は、上記例 2 にて示した P t、A u 及び I r からなる有機金属化合物（混合有機金属化合物）をスクリーン印刷によりエミッタ部 1 3 となる物質の上面に印刷して膜状に延在させ、その後、100℃で乾燥し、700℃まで昇温速度を23℃/秒（毎秒23℃、即ち1400℃/分）として加熱・昇温し、その状態にて30分間保持して上記有機金属化合物を焼成（熱処理）する方法によっても製造することができる。

(例 5)

上部電極 1 4 は、一種類の金属のみからでも次のようにして製造することができる。例えば、上述した所定の金属（ここでは、P t）を一種類だけ含むペースト状の有機金属化合物をスクリーン印刷によりエミッタ部 1 3 となる物質の上面に印刷して膜状に延在させ、その後、100℃で乾燥する。次いで、600℃まで昇温速度を20℃/秒（毎秒20℃、即ち、1200℃/分）として加熱・昇温し、その状態にて30分間保持して上記有機金属化合物を焼成（熱処理）する。

このように製造された上部電極 1 4 は、微細貫通孔 1 4 a の平均径が10nm以上且つ100nm未満であって、電子放出量を大きくすることができる。なお、上述したように、微細貫通孔 1 4 a の平均径は、0.01μm以上且つ10μm以下程度であればよい。

また、上部電極に、鱗片状の物質（例えば黒鉛等）の集合体や、

鱗片状の物質を含んだ導電性の物質の集合体を使用することもできる。このような物質の集合体は、元来、鱗片と鱗片とが離間している部分を有しているので、焼成などの熱処理を経なくても、その部分を上部電極の上記微細貫通孔として使用することができる。更に、エミッタ部上に有機樹脂と金属薄膜とをこの順に層状に形成した後で焼成し、有機樹脂を燃焼させることにより金属薄膜に微細貫通孔を形成し、上部電極としてもよい。

上部電極は、上記材料を用い、スクリーン印刷、スプレー、コーティング、ディッピング、塗布、電気泳動法等の各種の厚膜形成法や、スパッタリング法、イオンビーム法、真空蒸着法、イオンプレーティング法、化学気相成長法（CVD）、めっき等の各種の薄膜形成法による通常の膜形成法により形成することができる。

以上、説明したように、本発明による電子放出装置は、駆動電圧を階段状に増大させることにより、一度の電子蓄積動作によってエミッタ部13に蓄積された電子を、複数回に分けて放出することができる。従って、電子放出素子に局所的に大きな電流が流れることがないために発熱による素子の劣化が回避され、且つ、電子放出量を増大することができる。

更に、上記各電子放出装置は、不要な電子の放出が発生する可能性があるときにコレクタ電極18を接地し、電子放出が必要な場合にコレクタ電極18にコレクタ電圧 V_c を印加する。従って、この電子放出装置は、不要な電子放出を回避しながら、正規に放出された電子に十分なエネルギーを付与することができ、良好な画像を提供し得るディスプレイとなっている。また、仮に上部電極14とコレクタ電極18間がプラズマ状態となったとしても、コレクタ電極18を間欠的にオフとするので、プラズマ状態を消滅させることができる。この結果、プラズマ状態が継続してしまうことによる大発光の連続的発生を回避することができる。

また、集束電極を採用することにより、電子が上部電極から実質的に直上方向に放出されるから、上部電極とコレクタ電極との距離を大きくすることができる。この結果、上部電極とコレクタ電極との間の絶縁破壊を低減或いは回避することができる。更に、上部電極とコレクタ電極との間の絶縁破壊の可能性が低減するから、コレクタ電極18に付与する電圧 V_c を大きくすることができる。この結果、蛍光体に到達する電子に大きなエネルギーを付与することが

できるので、ディスプレイの輝度を向上することができる。

本発明は上記各実施形態に限定されることはなく、本発明の範囲内において種々の変形例を採用することができる。例えば、上記実施形態の電子放出装置は、複数の電子放出素子を備えていたが、電子放出素子を一つだけ備える装置であってもよい。更に、例えば、図20に示したように、集束電極16は、平面視において互いにX軸方向において隣接する上部電極14の間のみだけでなく、Y軸方向において互いに隣接する上部電極14の間にも形成されていてもよい。

加えて、蛍光体が、上部電極14に対してエミッタ部13と反対側の面に同上部電極14に接するように形成されてもよい。これにより、上部電極14の微細貫通孔14aを通して放出させられた電子が上部電極14の直上部に存在する蛍光体に衝突し、蛍光体を励起して光を発生させる発光素子が形成される。なお、このような蛍光体及び上記実施形態において説明した蛍光体19、19'の何れも、「上部電極14の上部側において同上部電極14に対向するように配設され、電子の衝突により発光する蛍光体」である。

更に、図21に示したように、電子放出装置は一つの略正方形の画素PX内に4つの素子（従って、4つの上部電極14である第1上部電極14-1、第2上部電極14-2、第3上部電極14-3、第4上部電極14-4）と、集束電極16とを備えていてもよい。この場合、例えば、第1上部電極14-1の直上には図示しない緑色蛍光体が配設され、第2上部電極14-2及び第4上部電極14-4の直上には図示しない赤色蛍光体が配設され、第3上部電極14-3の直上には図示しない青色蛍光体が配設される。集束電極16は、各上部電極14を取り囲むように各上部電極14の周囲に形成されている。これによれば、ある素子の上部電極14から放出された電子はその上部電極14の直上に配置された蛍光体のみに到達するから、色純度を良好に維持するとともに画像パターンのにじみを回避することができる。

更に、図22及び図23に示したように、本発明よる他の電子放出装置60は、下部電極62、エミッタ部63及び上部電極64を備えてなる完全に独立した素子を基板11上に配列し、各素子の間を絶縁体65で満たし、且つ、その絶縁体65の上面であってX軸方向において互いに隣接する素子の各上部電極64の間に集束電極

66を形成した構造を備えるものであってもよい。このように構成された電子放出装置60は、各素子から独立したタイミングにて或いは同時に電子を放出することができる。

また、基板11は、酸化アルミニウムを主成分とする材料、或いは、酸化アルミニウム及び酸化ジルコニウムとの混合物を主成分とする材料から構成されていてもよい。

請 求 の 範 囲

1. 誘電体からなるエミッタ部と、同エミッタ部の下部に形成された下部電極と、同エミッタ部を挟んで同下部電極に対向するように同エミッタ部の上部に形成されるとともに微細貫通孔が複数形成され且つ同微細貫通孔の周部であって同エミッタ部に対向する面が同エミッタ部から離間しているように形成されてなる上部電極と、を有し、同下部電極の電位に対する同上部電極の電位である素子電圧が所定の大きさ以上の大きさを有する負の電圧となったとき同上部電極から同エミッタ部に電子を供給するとともに同電子を同エミッタ部に蓄積し、同エミッタ部に同電子が蓄積されている状態において同素子電圧が所定の大きさ以上の大きさを有する正の電圧となったとき同エミッタ部に蓄積されている電子を同微細貫通孔を通して放出させる素子と、

前記素子電圧を前記負の電圧に設定し、その後、同素子電圧を前記正の電圧に設定する駆動電圧を、同下部電極と同上部電極との間に印加する駆動電圧付与手段と、

を備えた電子放出装置において、

前記駆動電圧付与手段は、

前記正の電圧を階段状に増大させるように構成された電子放出装置。

2. 請求の範囲 1 に記載の電子放出装置において、

前記駆動電圧付与手段は、

前記正の電圧を第 1 電圧から同第 1 電圧よりも大きい第 2 電圧へと増大させるとき、前記素子電圧を、同第 1 電圧よりも小さく且つ前記素子が前記エミッタ部への前記電子の蓄積を行わない電圧に一時的に設定するように構成された電子放出装置。

3. 請求の範囲 1 に記載の電子放出装置であって、

前記上部電極の上部側において同上部電極に対向するように配設され、電子の衝突により発光する蛍光体を更に備えた電子放出装置。

4. 請求の範囲 3 に記載の電子放出装置であって、

前記蛍光体の近傍に配置されたコレクタ電極と、

前記コレクタ電極が前記放出された電子を同コレクタ電極側に引き寄せる電界を形成するように同コレクタ電極に電圧を付与するコレクタ電圧付与手段と、

を更に備えた電子放出装置。

5. 誘電体からなるエミッタ部と、同エミッタ部の下部に形成された下部電極と、同エミッタ部を挟んで同下部電極に対向するように同エミッタ部の上部に形成されるとともに微細貫通孔が複数形成され且つ同微細貫通孔の周部であって同エミッタ部と対向する面が同エミッタ部から離間しているように形成されてなる上部電極と、を有する電子放出素子を用いた電子放出方法であって、

前記下部電極の電位に対する前記上部電極の電位である素子電圧を負の電圧に設定して同上部電極から前記エミッタ部に電子を供給するとともに同電子を同エミッタ部に蓄積し、その後、同素子電圧を正の第1電圧にまで増大して同エミッタ部に蓄積されている電子を前記微細貫通孔を通して放出させ、その後、同素子電圧を同第1電圧より大きい正の第2電圧にまで増大して同エミッタ部に残存している電子を同微細貫通孔を通して放出させる電子放出方法。

6. 請求の範囲5に記載の電子放出方法において、

前記素子電圧を前記第1電圧から前記第2電圧へと増大させるとき、同素子電圧を、同第1電圧よりも小さく且つ前記素子が前記エミッタ部への前記電子の蓄積を行わない電圧に一時的に設定する電子放出方法。

図2

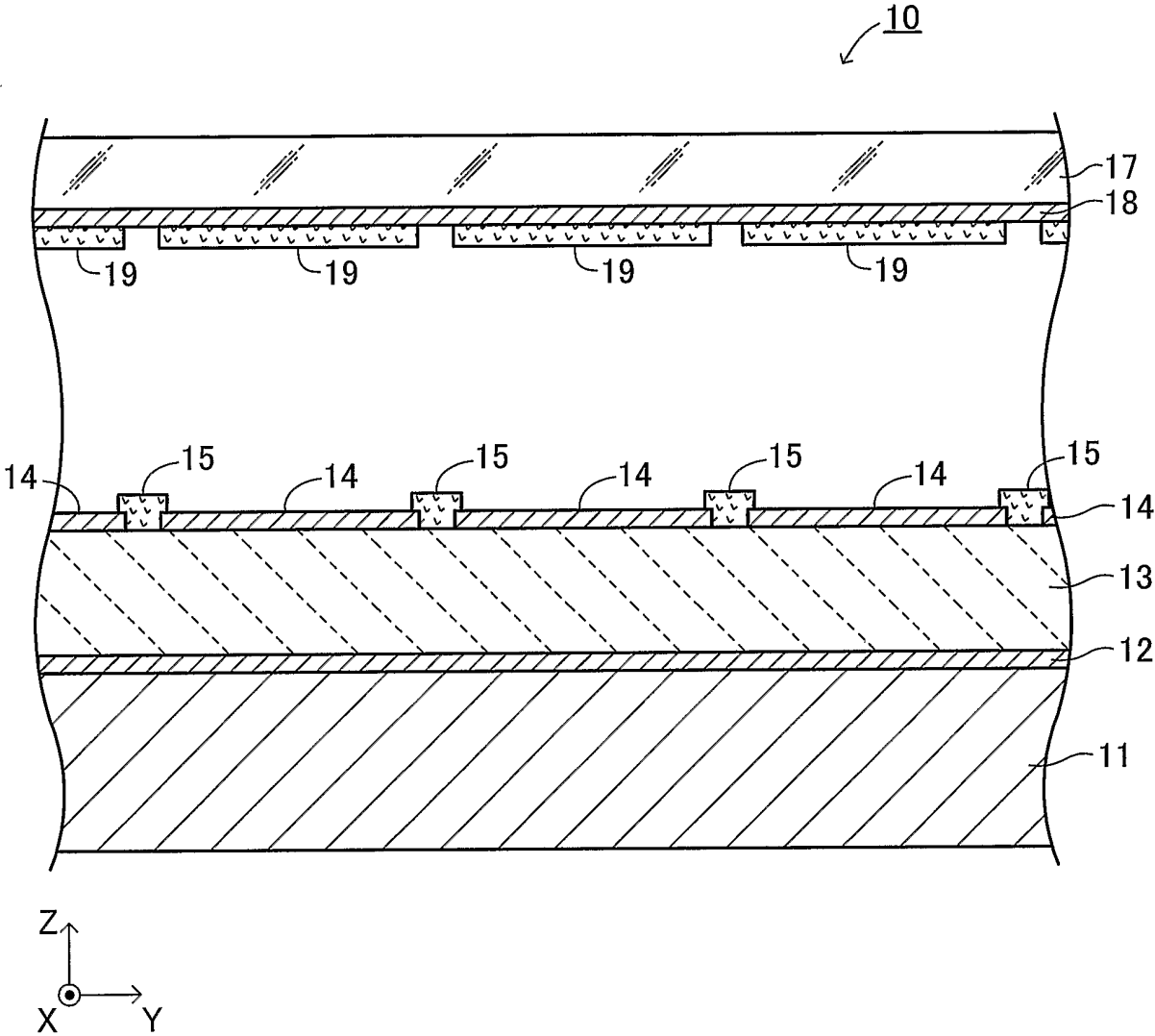


図3

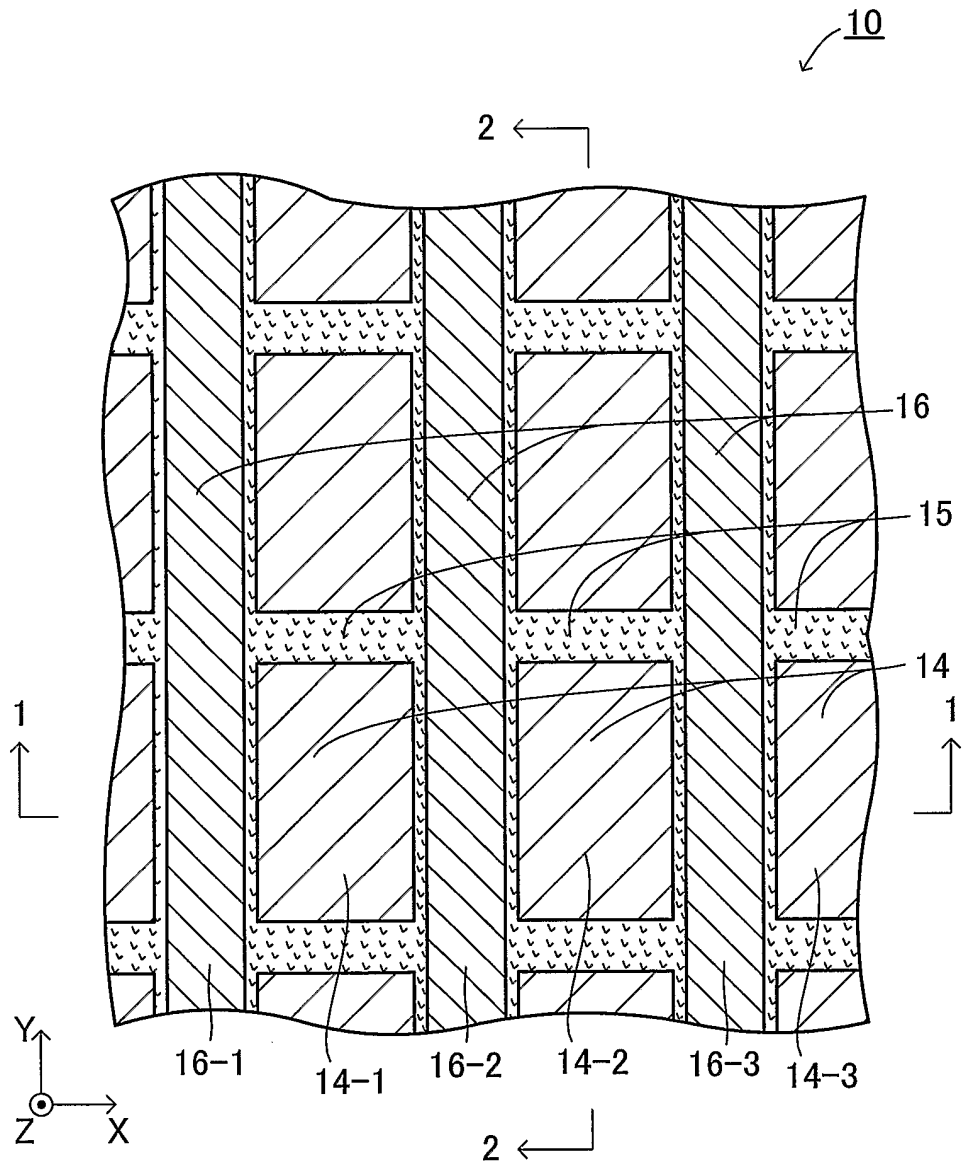
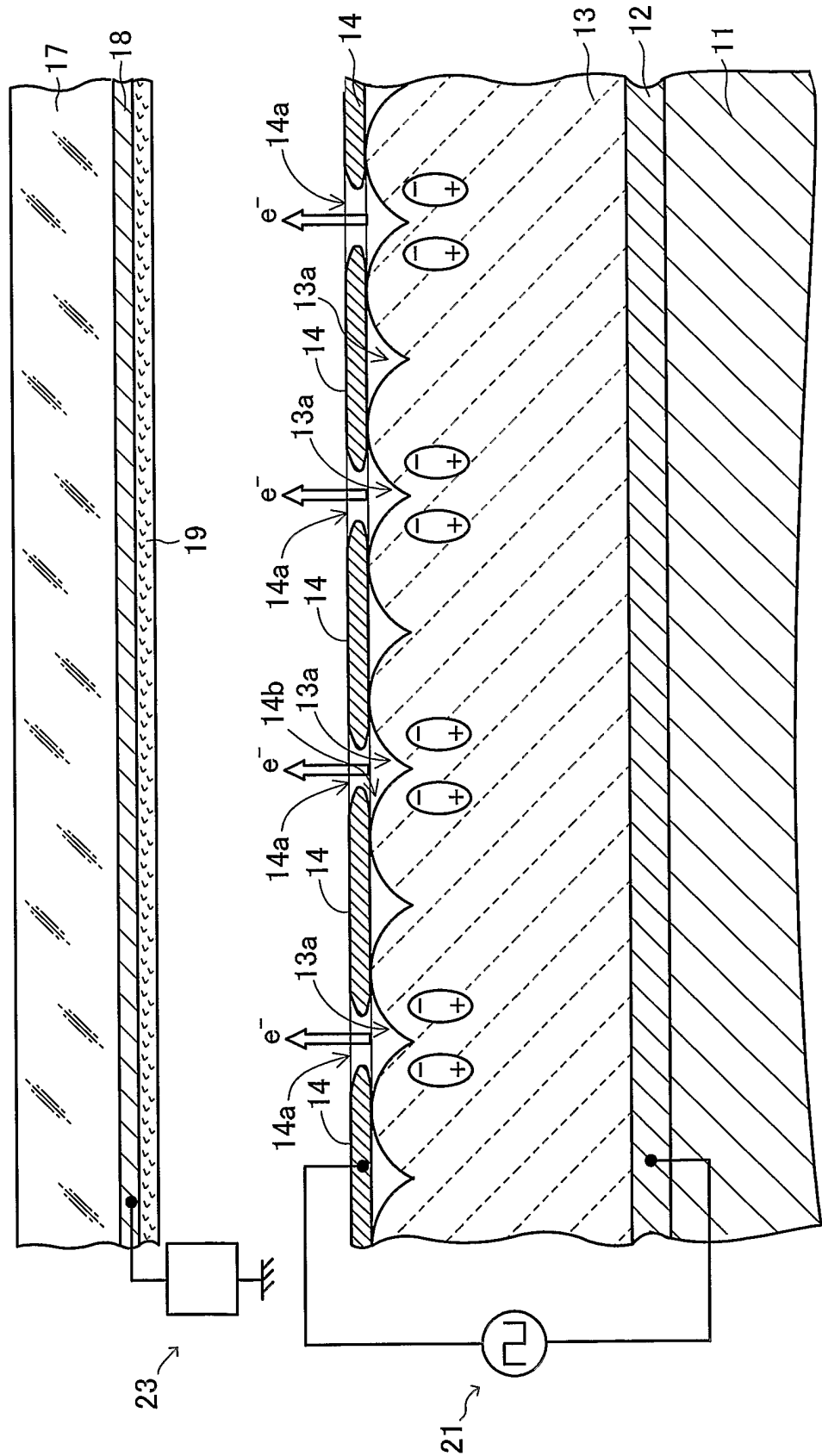


図4



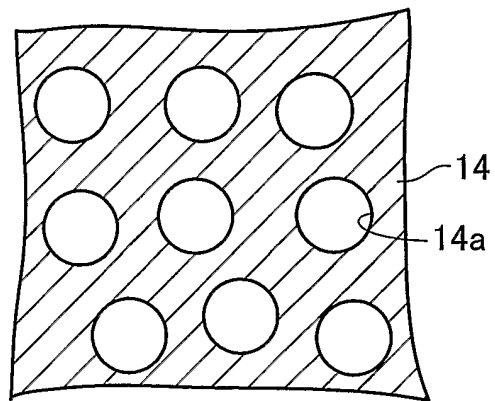


図5

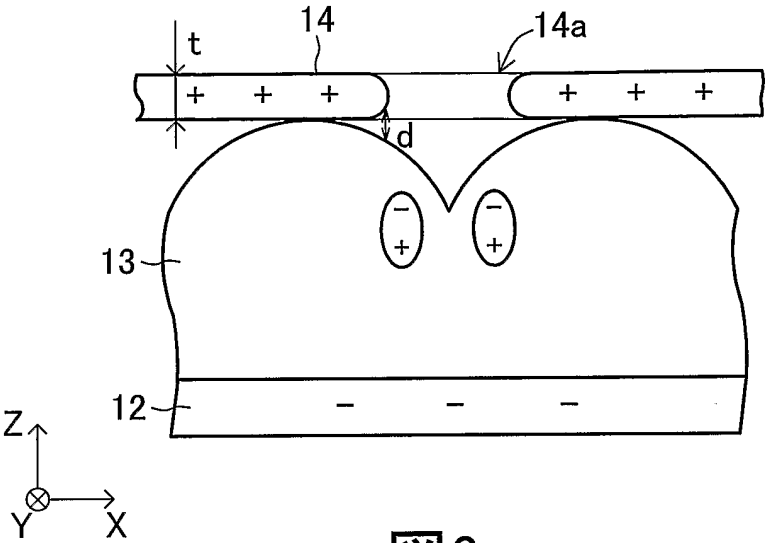


図6

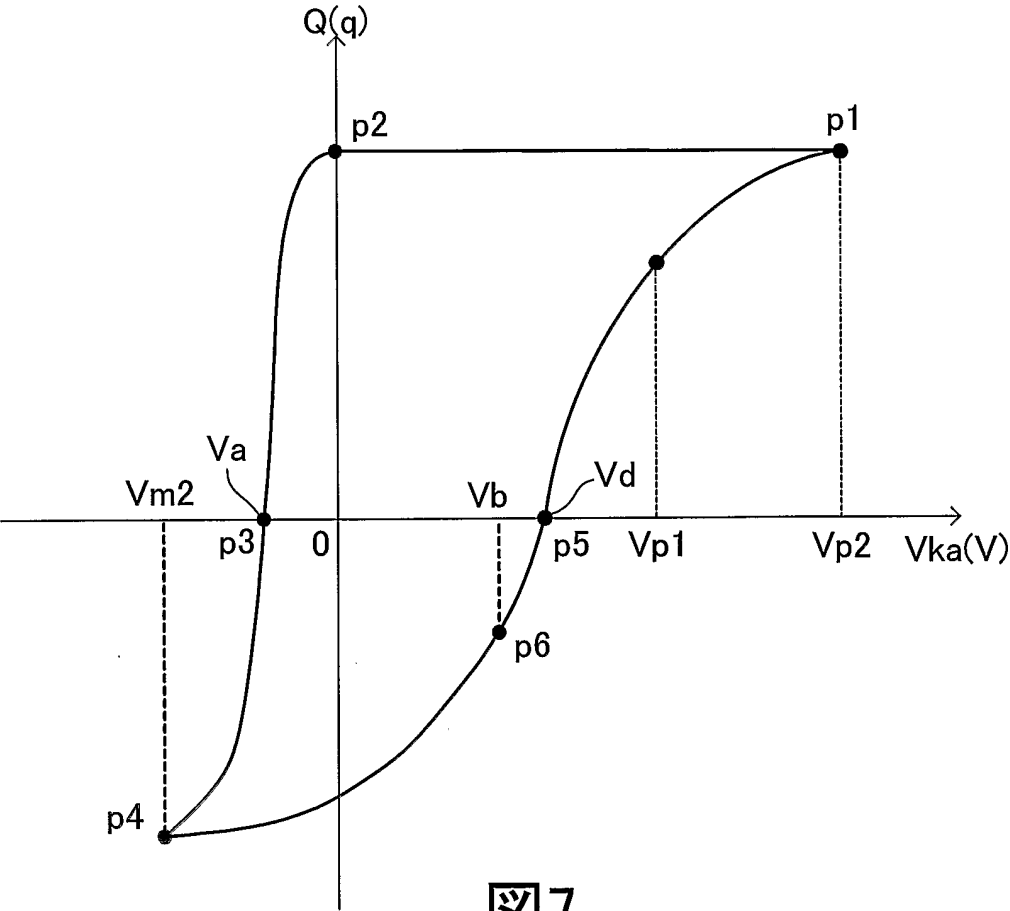


图7

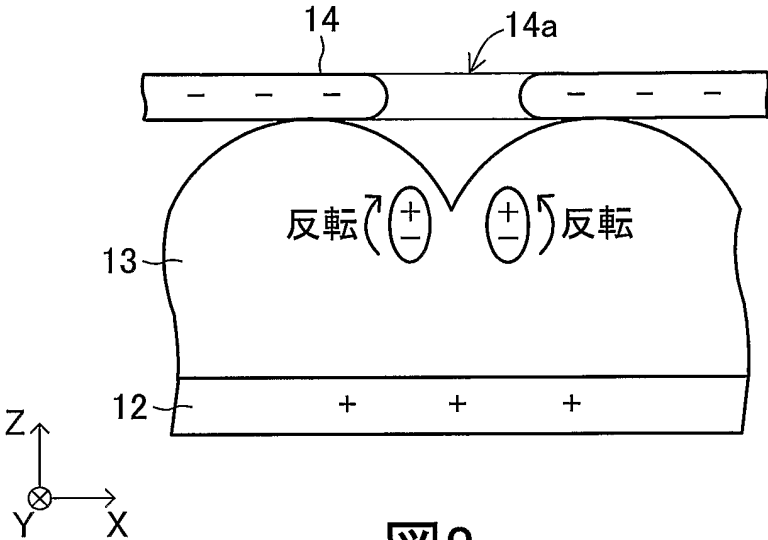


図8

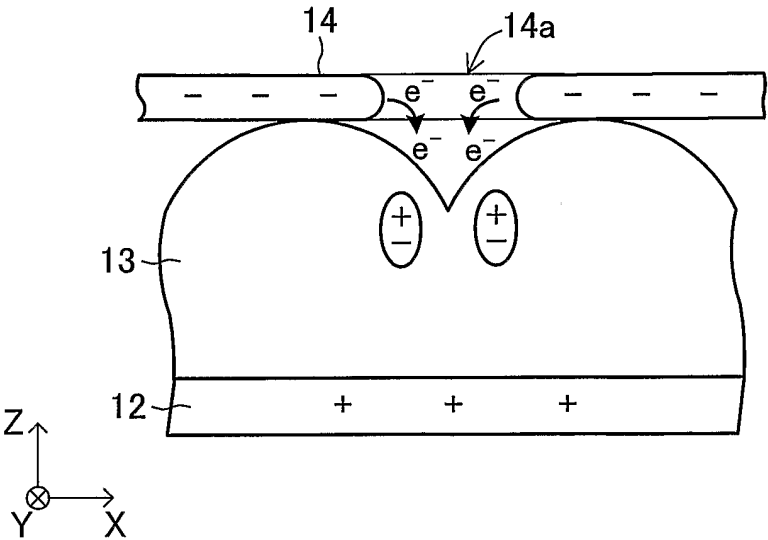


図9

図10

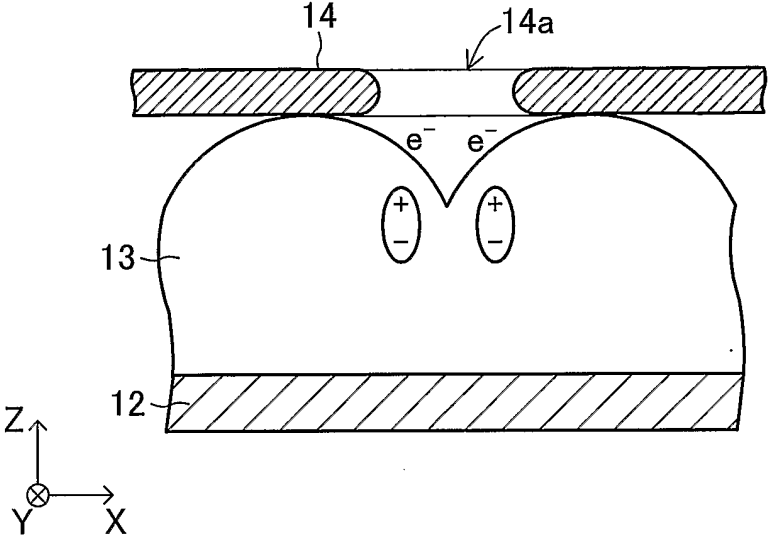


図11

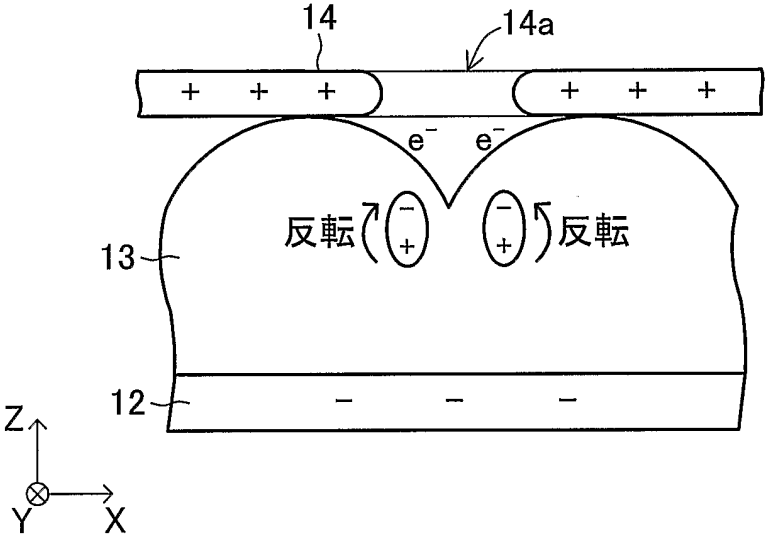


図12

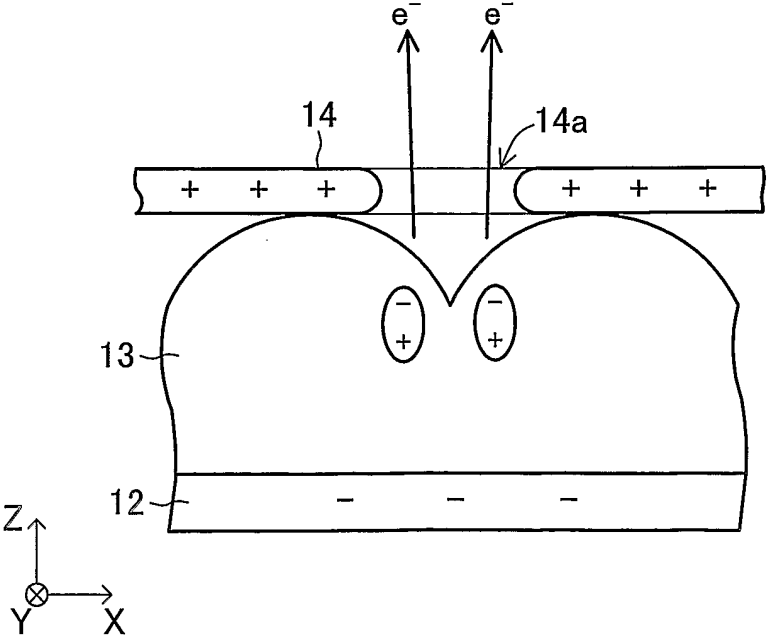


図13

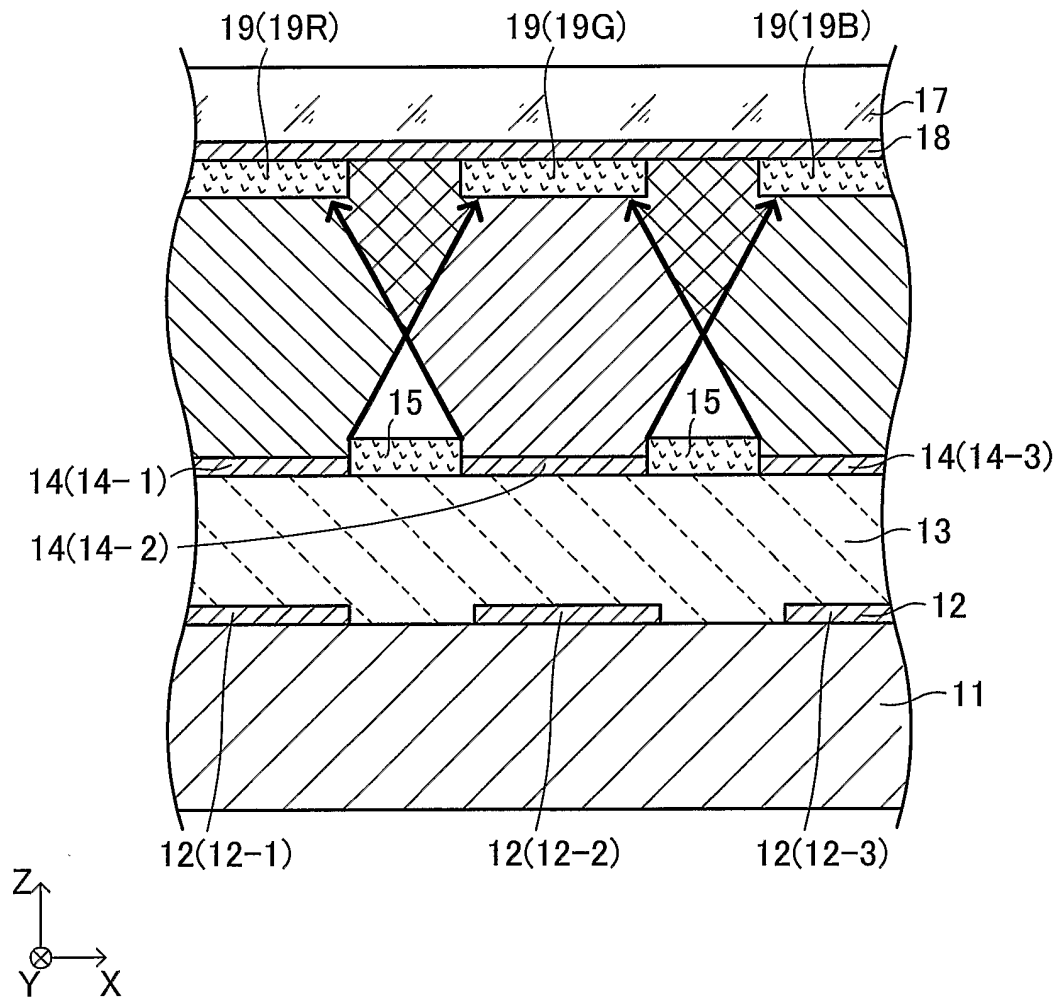


図14

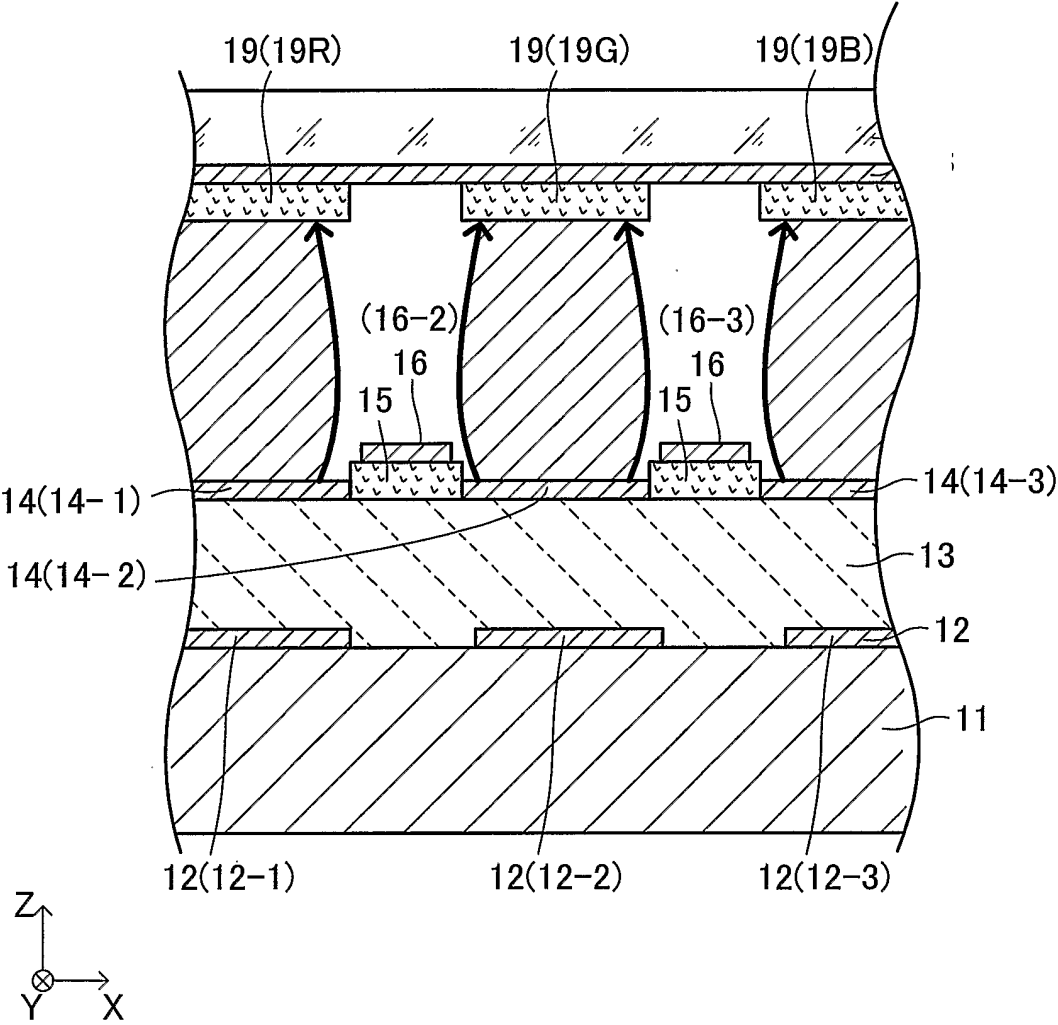


図15

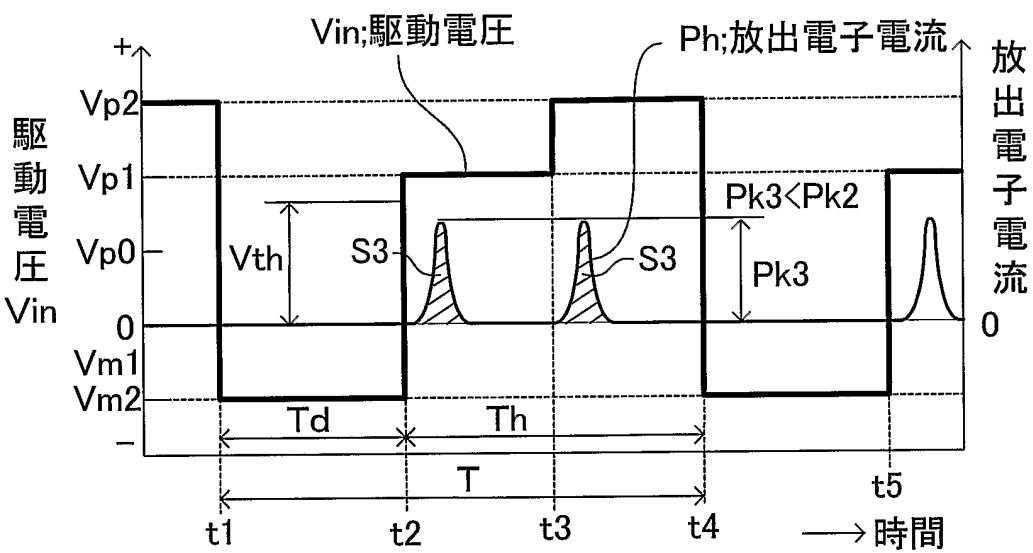


図16

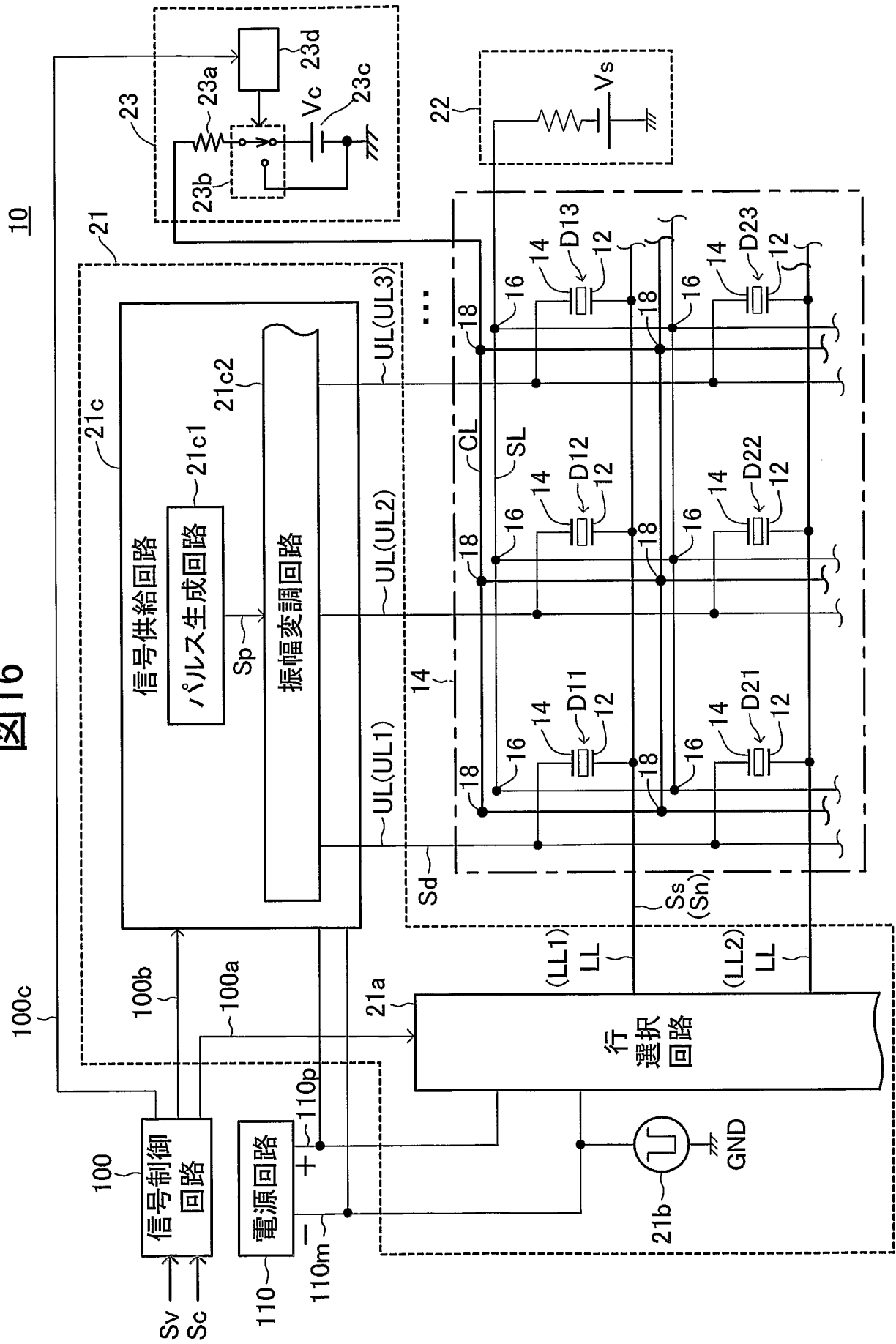
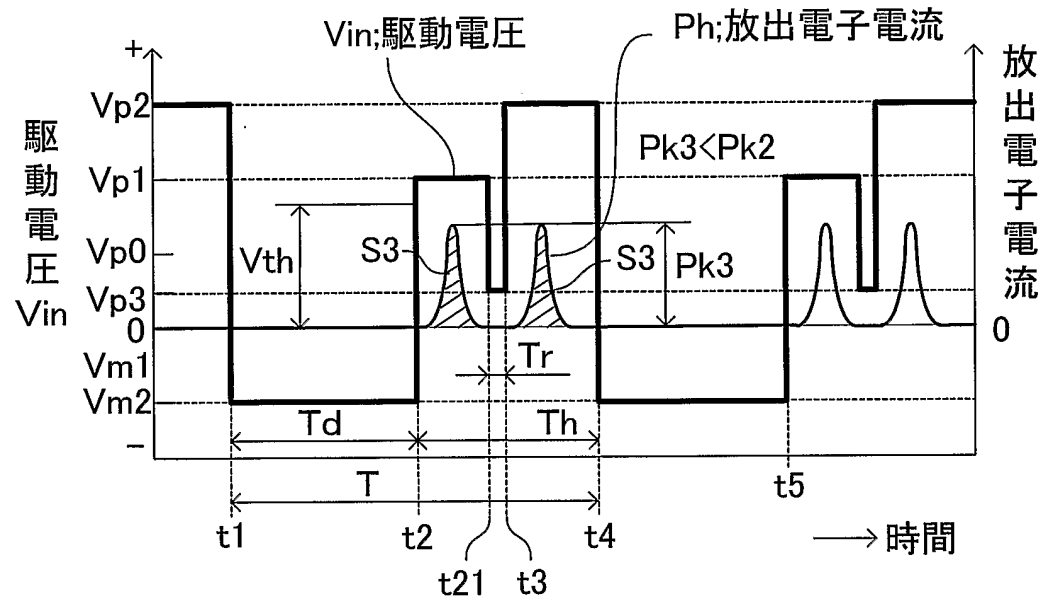
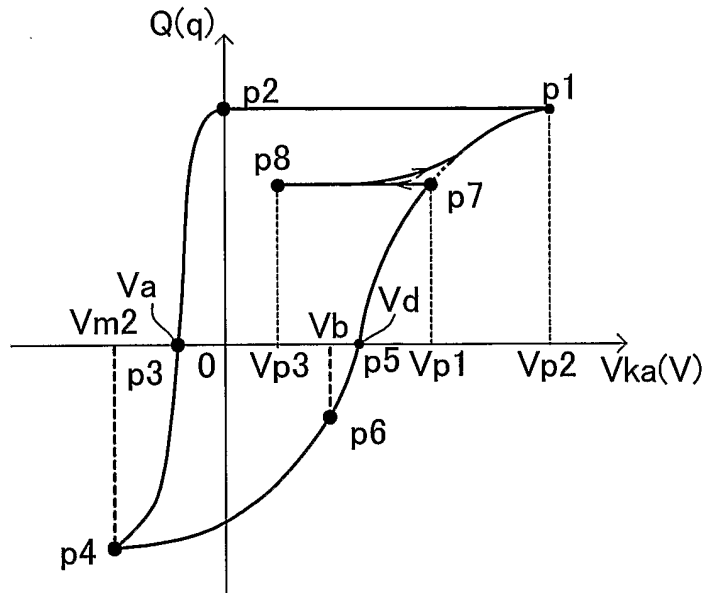


図17



(A)



(B)

図18

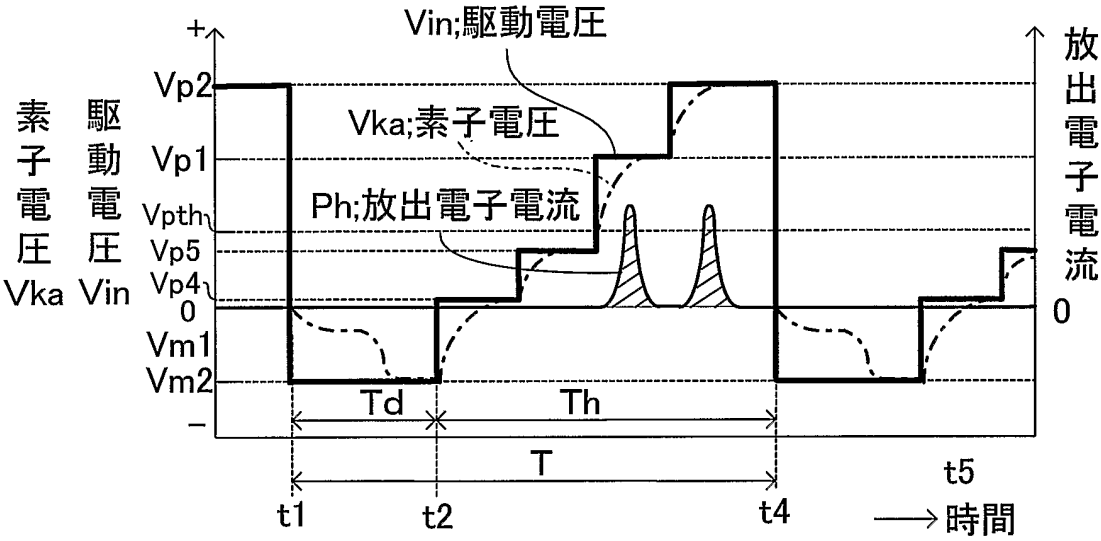


図19

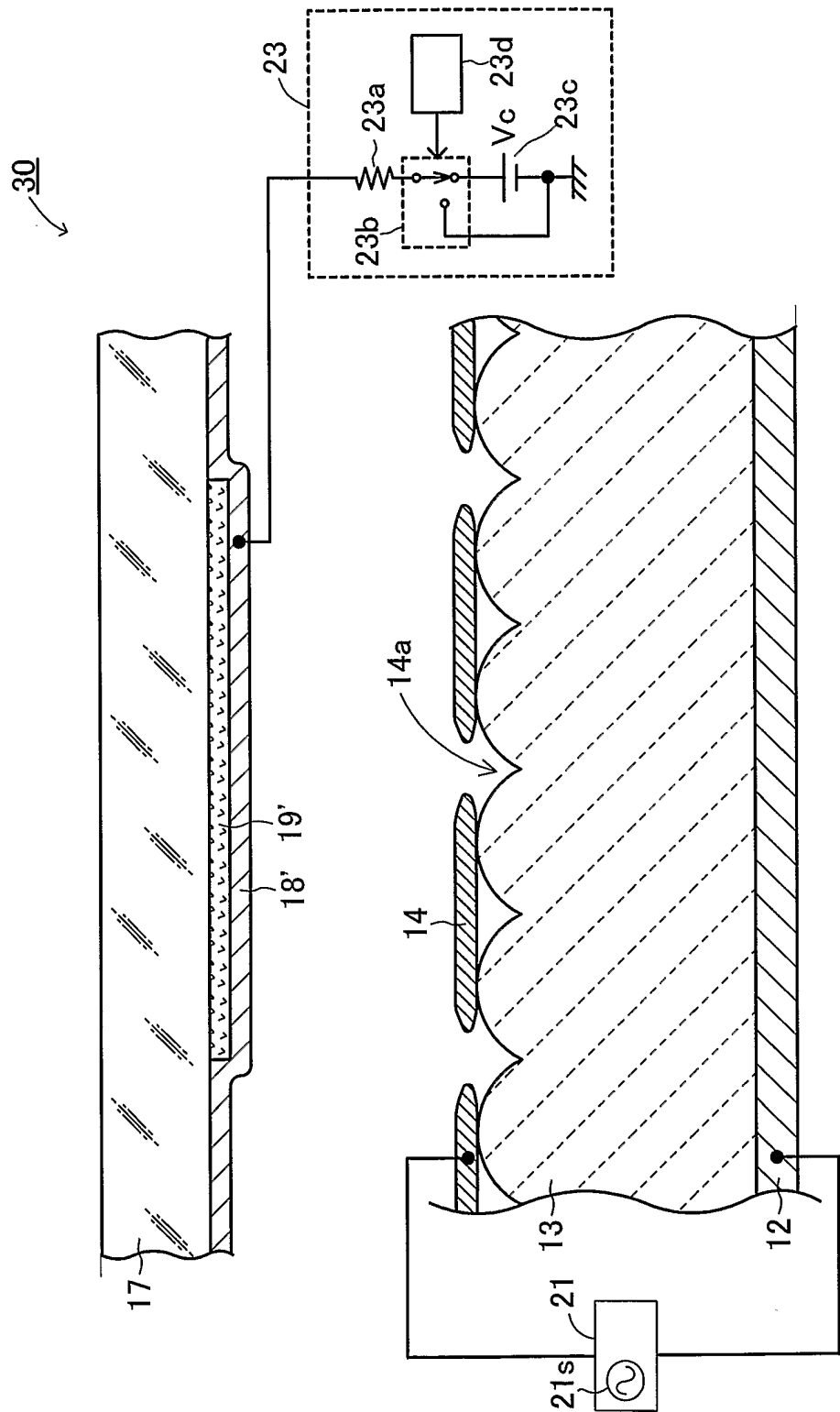


図20

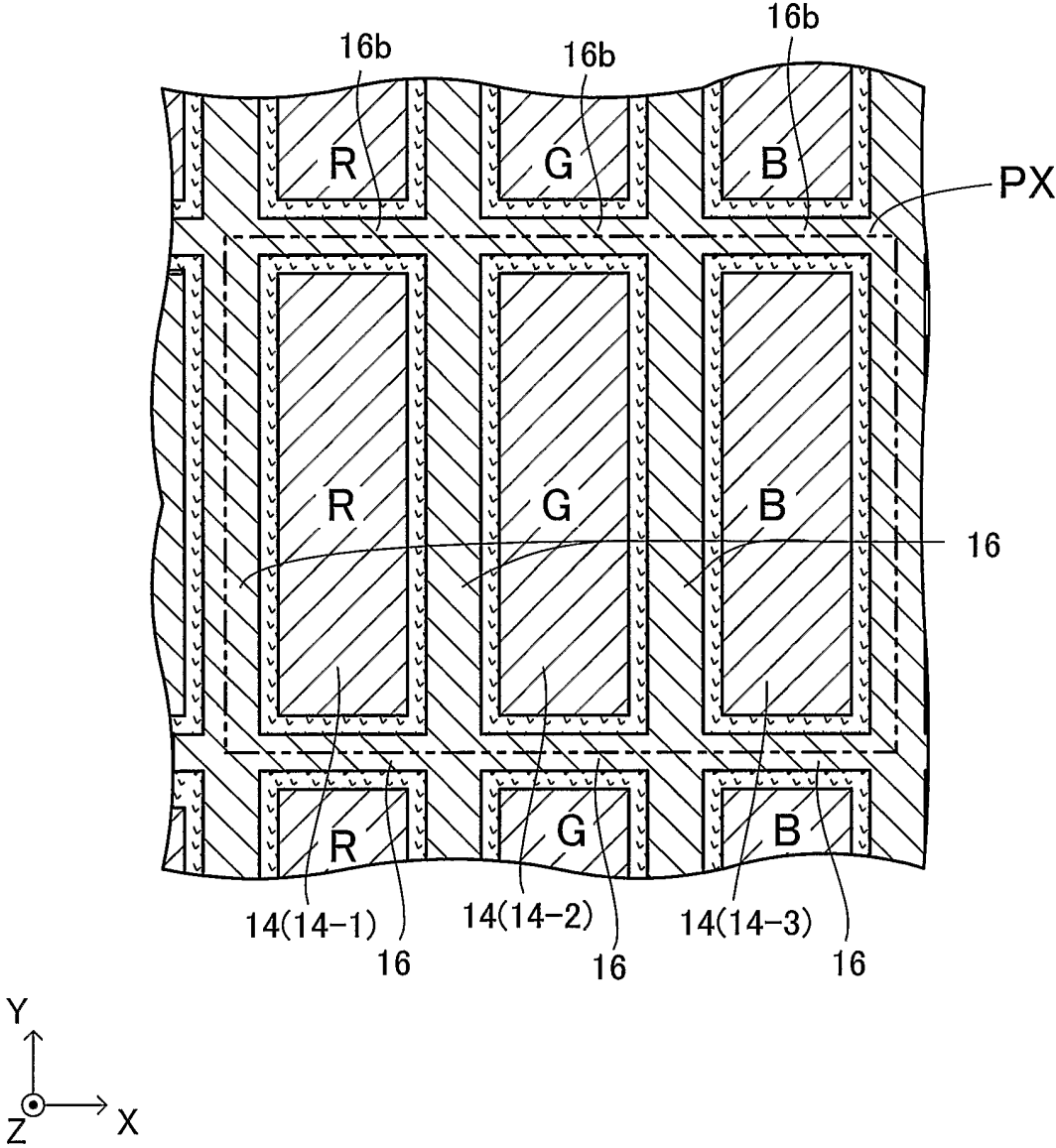
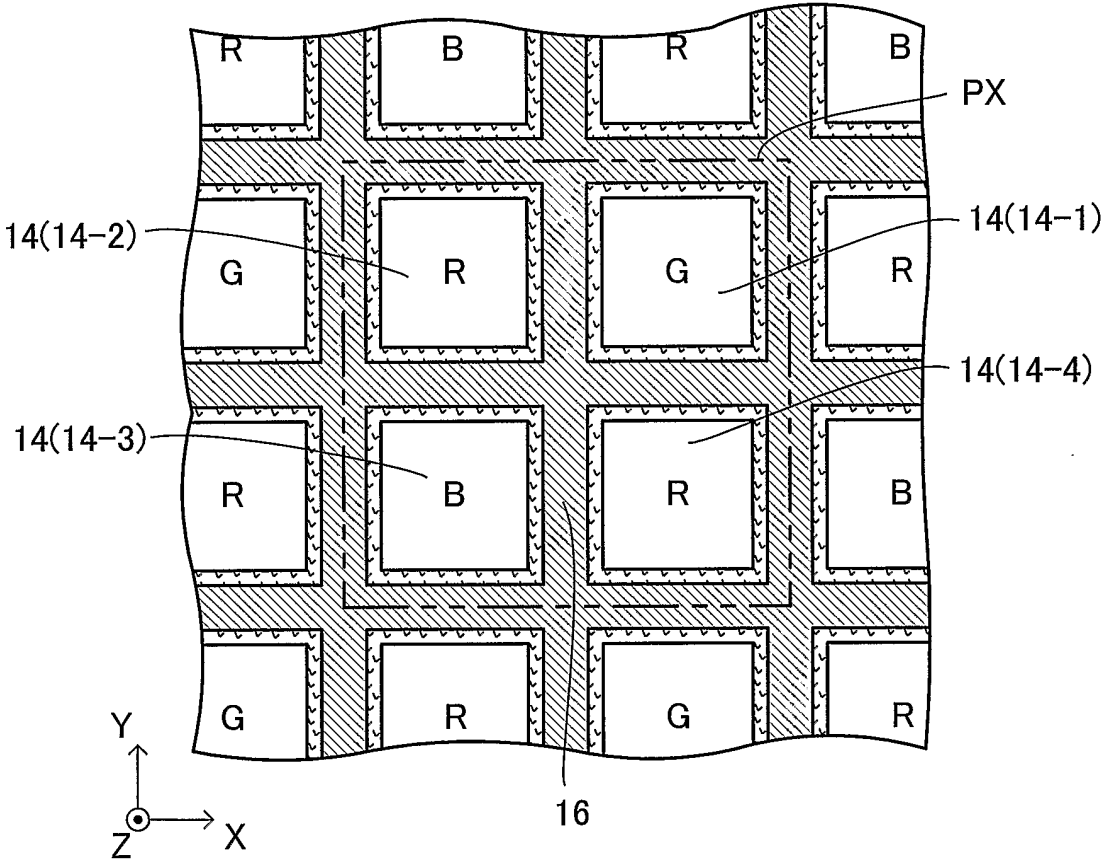


図21



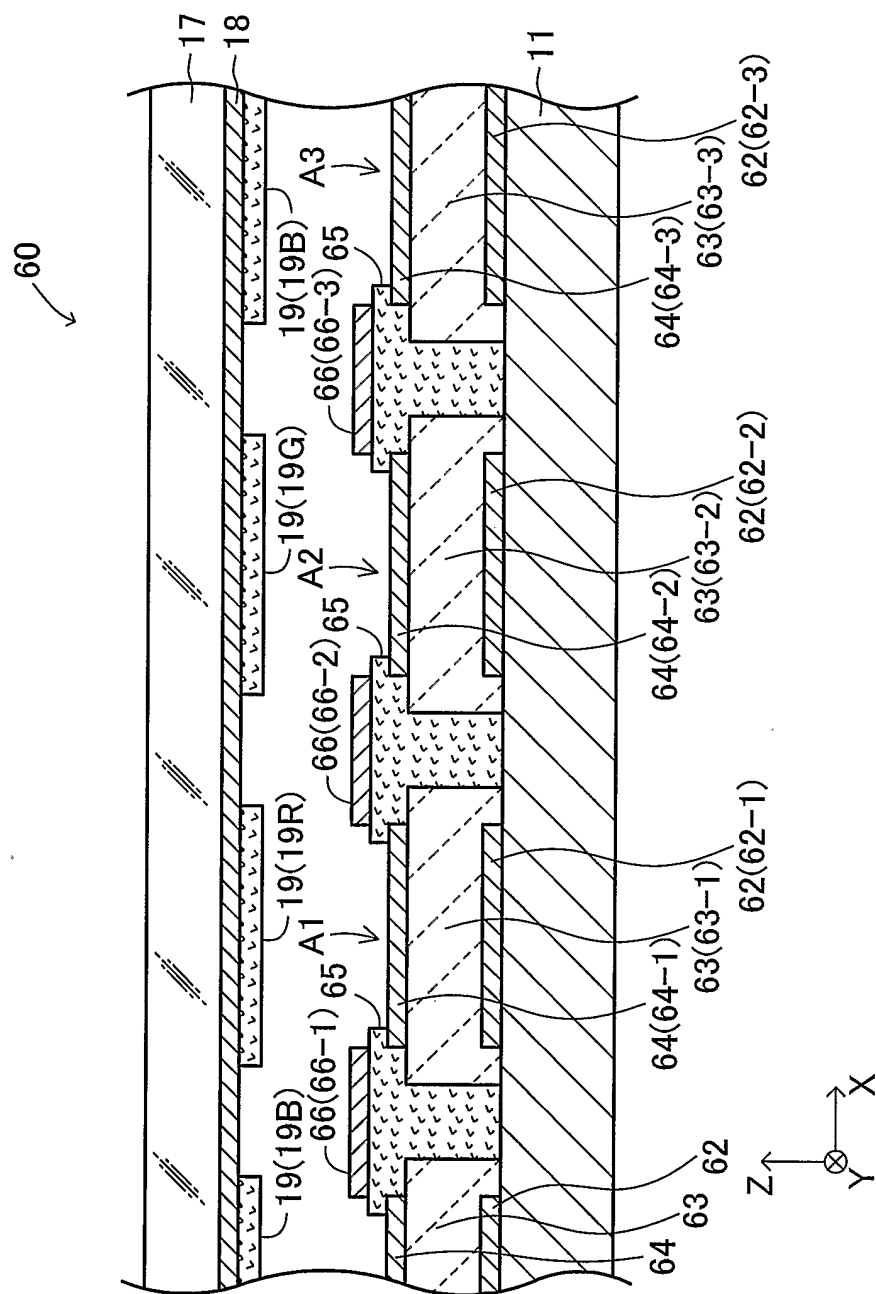


図23

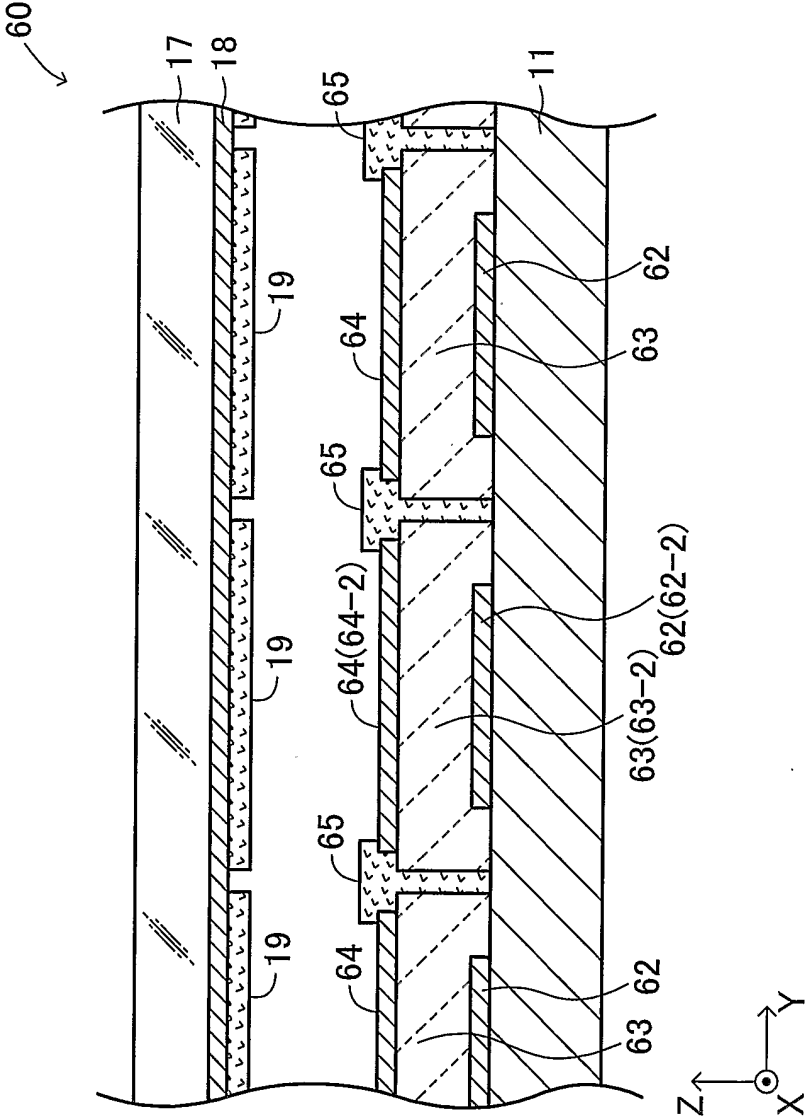


図24

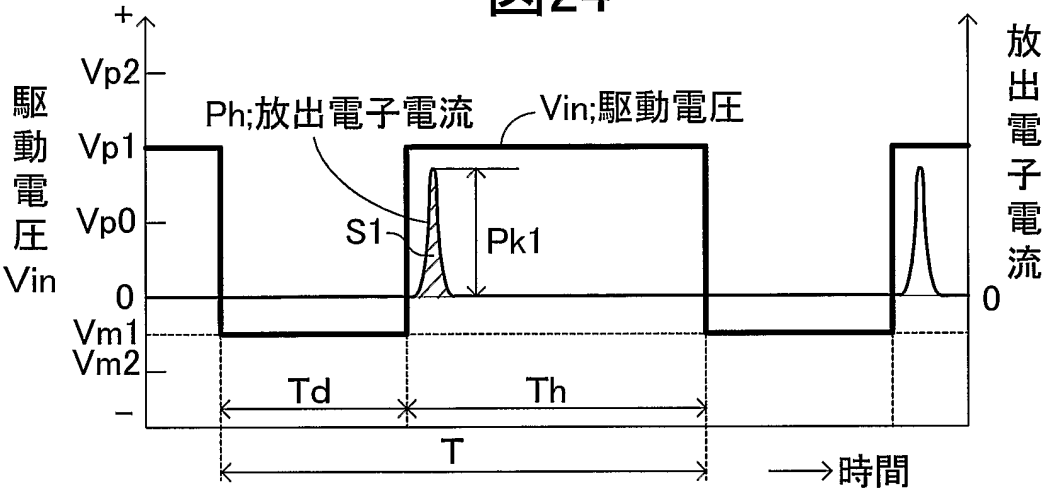


図25

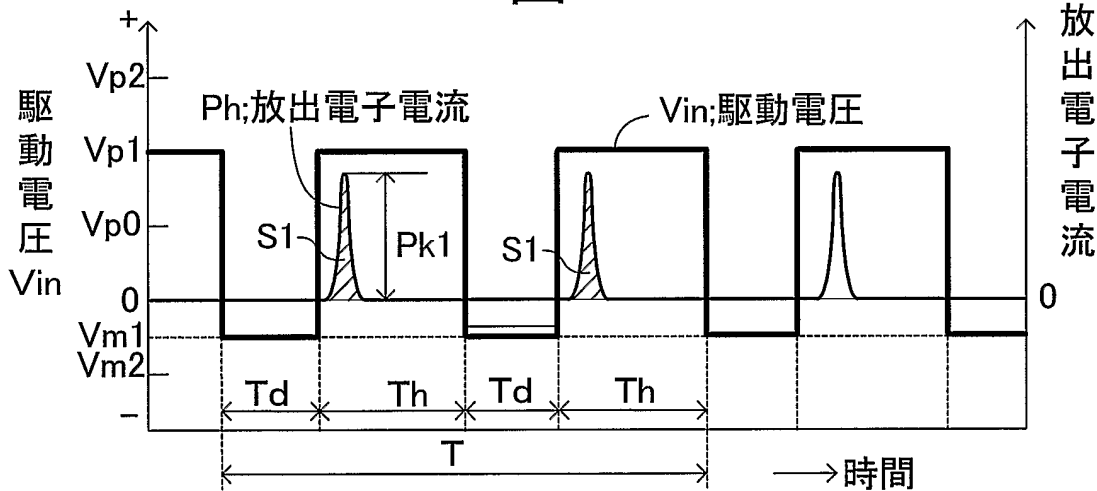
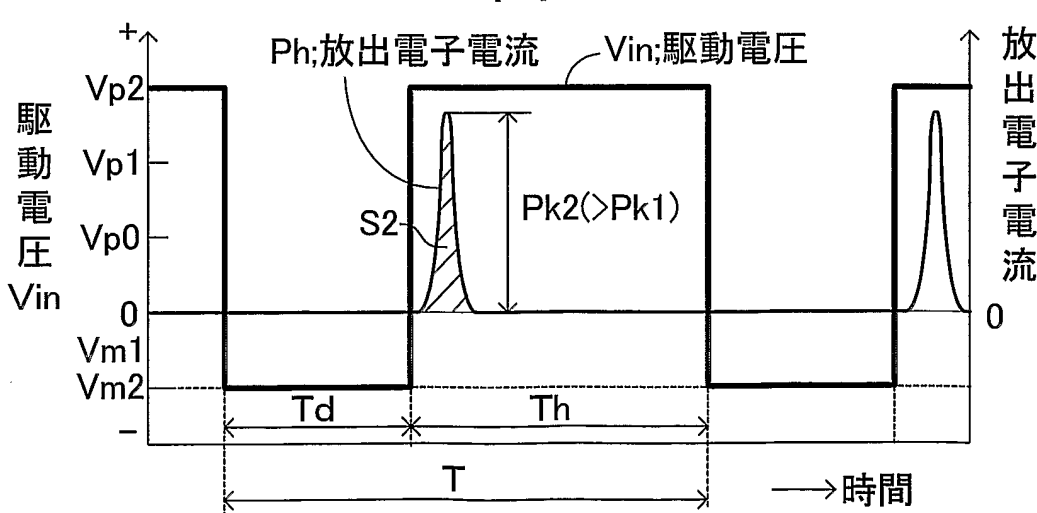


図26



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/017666

A. CLASSIFICATION OF SUBJECT MATTER

H01J1/312 (2006.01), **G09G3/20** (2006.01), **G09G3/22** (2006.01), **H01J29/04** (2006.01), **H01J31/12** (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01J1/30-1/316 (2006.01), **G09G3/20** (2006.01), **G09G3/22** (2006.01), **H01J29/04** (2006.01), **H01J31/12** (2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 1463022 A2 (NGK INSULATORS, LTD.), 29 September, 2004 (29.09.04), Full text; all drawings	1-6
A	JP 2004-228063 A (NGK Insulators, Ltd.), 12 August, 2004 (12.08.04), Full text; all drawings	1-6
A	WO 2003/073458 A1 (NGK Insulators, Ltd.), 04 September, 2003 (04.09.03), Full text; all drawings	1-6

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
20 December, 2005 (20.12.05)

Date of mailing of the international search report
10 January, 2006 (10.01.06)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2005/017666

EP 1463022 A2	2004.09.29	EP 1463021 A2	2004.09.29
		EP 1510998 A2	2005.03.02
		EP 1521230 A2	2005.04.06
		EP 1521231 A2	2005.04.06
		EP 1521232 A2	2005.04.06
		EP 1523026 A2	2005.04.13
		JP 2004-310059 A	2004.11.04
		JP 2005-129486 A	2005.05.19
		JP 2005-142134 A	2005.06.02
		JP 2005-174905 A	2005.06.30
		JP 2005-183361 A	2005.07.07
		JP 2005-196098 A	2005.07.21
		US 2004/189548 A1	2004.09.30
		US 2004/233136 A1	2004.11.25
		US 2004/256995 A1	2004.12.23
		US 2005/040750 A1	2005.02.24
		US 2005/073232 A1	2005.04.07
		US 2005/073233 A1	2005.04.07
		US 2005/073234 A1	2005.04.07
		US 2005/073235 A1	2005.04.07
		US 2005/073790 A1	2005.04.07
		US 2005/104504 A1	2005.05.19
		US 2005/116603 A1	2005.06.02
		US 2005/269929 A1	2005.12.08
JP 2004-228063 A	2004.08.12	EP 1424714 A1	2004.06.02
		EP 1424715 A1	2004.06.02
		EP 1424716 A1	2004.06.02
		EP 1424717 A1	2004.06.02
		EP 1424718 A1	2004.06.02
		JP 2004-228061 A	2004.08.12
		JP 2004-228062 A	2004.08.12
		JP 2004-228064 A	2004.08.12
		JP 2004-228065 A	2004.08.12
		US 2004/104690 A1	2004.06.03
		US 2004/104669 A1	2004.06.03
		US 2004/104684 A1	2004.06.03
		US 2004/104688 A1	2004.06.03
		US 2004/104689 A1	2004.06.03
		US 2004/113561 A1	2004.06.17
		US 2004/135438 A1	2004.07.15
		US 2005/062400 A1	2005.03.24
WO 2003/073458 A1	2003.09.04	EP 1265263 A1	2002.12.11
		EP 1329928 A2	2003.07.23
		EP 1376641 A2	2004.01.02
		EP 1480245 A1	2004.11.24
		JP 2004-087450 A	2004.03.18
		JP 2004-179143 A	2004.06.24
		US 6897620 B1	2005.05.24
		US 2003/098656 A1	2003.05.29
		US 2004/100200 A1	2004.05.27
		US 2002/153827 A1	2002.10.24
		US 2003/038600 A1	2003.02.27
		US 2004/085010 A1	2004.05.06
		WO 2002/052600 A1	2002.07.04

A. 発明の属する分野の分類 (国際特許分類 (IPC))			
Int.Cl. H01J1/312 (2006.01), G09G3/20 (2006.01), G09G3/22 (2006.01), H01J29/04 (2006.01), H01J31/12 (2006.01)			
B. 調査を行った分野			
調査を行った最小限資料 (国際特許分類 (IPC))			
Int.Cl. H01J1/30-1/316 (2006.01), G09G3/20 (2006.01), G09G3/22 (2006.01), H01J29/04 (2006.01), H01J31/12 (2006.01)			
最小限資料以外の資料で調査を行った分野に含まれるもの			
日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2005年 日本国実用新案登録公報 1996-2005年 日本国登録実用新案公報 1994-2005年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
A	EP 1463022 A2 (NGK INSULATORS, LTD.) 2004.09.29 全文、全図	1-6	
A	JP 2004-228063 A (日本碍子株式会社) 2004.08.12 全文、全図	1-6	
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願 の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 20.12.2005		国際調査報告の発送日 10.01.2006	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 山口 剛	2G 9806
		電話番号 03-3581-1101 内線	3226

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	WO 2003/073458 A1 (日本碍子株式会社) 2003.09.04 全文、全図	1-6

EP 1463022 A2	2004. 09. 29	EP 1463021 A2	2004. 09. 29
		EP 1510998 A2	2005. 03. 02
		EP 1521230 A2	2005. 04. 06
		EP 1521231 A2	2005. 04. 06
		EP 1521232 A2	2005. 04. 06
		EP 1523026 A2	2005. 04. 13
		JP 2004-310059 A	2004. 11. 04
		JP 2005-129486 A	2005. 05. 19
		JP 2005-142134 A	2005. 06. 02
		JP 2005-174905 A	2005. 06. 30
		JP 2005-183361 A	2005. 07. 07
		JP 2005-196098 A	2005. 07. 21
		US 2004/189548 A1	2004. 09. 30
		US 2004/233136 A1	2004. 11. 25
		US 2004/256995 A1	2004. 12. 23
		US 2005/040750 A1	2005. 02. 24
		US 2005/073232 A1	2005. 04. 07
		US 2005/073233 A1	2005. 04. 07
		US 2005/073234 A1	2005. 04. 07
		US 2005/073235 A1	2005. 04. 07
		US 2005/073790 A1	2005. 04. 07
		US 2005/104504 A1	2005. 05. 19
		US 2005/116603 A1	2005. 06. 02
		US 2005/269929 A1	2005. 12. 08
JP 2004-228063 A	2004. 08. 12	EP 1424714 A1	2004. 06. 02
		EP 1424715 A1	2004. 06. 02
		EP 1424716 A1	2004. 06. 02
		EP 1424717 A1	2004. 06. 02
		EP 1424718 A1	2004. 06. 02
		JP 2004-228061 A	2004. 08. 12
		JP 2004-228062 A	2004. 08. 12
		JP 2004-228064 A	2004. 08. 12
		JP 2004-228065 A	2004. 08. 12
		US 2004/104690 A1	2004. 06. 03
		US 2004/104669 A1	2004. 06. 03
		US 2004/104684 A1	2004. 06. 03
		US 2004/104688 A1	2004. 06. 03
		US 2004/104689 A1	2004. 06. 03
		US 2004/113561 A1	2004. 06. 17
		US 2004/135438 A1	2004. 07. 15
		US 2005/062400 A1	2005. 03. 24

WO 2003/073458 A1	2003.09.04	EP 1265263 A1	2002.12.11
		EP 1329928 A2	2003.07.23
		EP 1376641 A2	2004.01.02
		EP 1480245 A1	2004.11.24
		JP 2004-087450 A	2004.03.18
		JP 2004-179143 A	2004.06.24
		US 6897620 B1	2005.05.24
		US 2003/098656 A1	2003.05.29
		US 2004/100200 A1	2004.05.27
		US 2002/153827 A1	2002.10.24
		US 2003/038600 A1	2003.02.27
		US 2004/085010 A1	2004.05.06
		WO 2002/052600 A1	2002.07.04