

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成19年4月26日(2007.4.26)

【公表番号】特表2003-533068(P2003-533068A)

【公表日】平成15年11月5日(2003.11.5)

【出願番号】特願2001-512722(P2001-512722)

【国際特許分類】

**H 0 4 B 1/707 (2006.01)**

【F I】

H 0 4 J 13/00 D

【手続補正書】

【提出日】平成19年3月2日(2007.3.2)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

チップ同期された複数の入力信号を多重化して単一の定数エンベロープ出力信号を形成する方法であって、

(a) 複数のチップ同期信号を、送信すべく準備する段階と

(b) 前記入力信号の論理値をチップ毎に評価する段階と、

(c) 単一の定数エンベロープ出力信号を生成する段階であって、前記単一の出力信号の値は前記入力信号の前記論理値の関数に基づいており、前記複数の入力信号を多重化することで生じる多重化ロスが前記複数の入力信号の各々につき略同じである、段階と、を備える方法。

【請求項2】

前記段階(c)は、

倍数重み付け係数を各チップの前記数値に適用することと、

前記重み付けられた数値を合計することと、

前記重み付けられた数値の前記合計の算術符号を決定することであって、前記算術符号は前記単一の出力信号の前記値を示すこととをさらに含む、請求項1に記載の方法。

【請求項3】

前記重み付け係数は望ましい配電により決定される、請求項2に記載の方法。

【請求項4】

チップ同期された複数の入力信号を多重化して単一の定数エンベロープ出力信号を形成する装置であって、

前記複数の入力信号を受信する論理部と、

前記複数の入力信号を多重化することで生じる多重化ロスが前記複数の入力信号の各々につき略同一であるように、単一の定数エンベロープ出力合成信号をチップ毎に、前記複数の入力信号の値の関数として生成する信号生成機とを備える、装置。

【請求項5】

前記論理部は、前記複数の入力信号の値を重み付けして重み付け信号値を形成し、前記重み付け信号値を合計して重み付け合計を形成し、前記単一の定数エンベロープ出力信号の値を前記重み付け合計の算術符号に従って設定する、請求項4に記載の装置。

【請求項6】

前記論理部は、前記複数の入力信号に関連付けられた電力配分に従って前記複数の入力信号の前記値を重み付けする、請求項 5 に記載の装置。