

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2009년 12월 3일 (03.12.2009)



(10) 국제공개번호
WO 2009/145501 A2

- (51) 국제특허분류:
H01L 33/00 (2006.01)
- (21) 국제출원번호: PCT/KR2009/001763
- (22) 국제출원일: 2009년 4월 6일 (06.04.2009)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2008-0031906 2008년 4월 5일 (05.04.2008) KR
- (71) 출원인 겸
- (72) 발명자: 송준오 (SONG, June O) [KR/KR]; 경기도 용인시 기흥구 중동 어은목마을 한라비발디 APT 4004 동 1004 호, 446-750 Gyeonggi-do (KR).
- (74) 대리인: 서교준 (SEO, Kyo Jun); 서울시 강남구 역삼동 832-41 현죽빌딩 9층, 135-080 Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC,

EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 유럽 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

공개:

- 국제조사보고서 없이 공개하며 보고서 접수 후 이를 별도 공개함 (규칙 48.2(g))

(54) Title: LIGHT EMITTING DEVICE AND A FABRICATION METHOD THEREOF

(54) 발명의 명칭: 발광 소자 및 그 제조방법

(57) Abstract: A light emitting device according to one embodiment of the invention comprises: a first conductivity type semiconductor layer; an active layer over the first conductivity type semiconductor layer; a second conductivity type semiconductor layer over the active layer; a first passivation layer surrounding the first conductivity type semiconductor layer, the active layer and the second conductivity type semiconductor layer; a second connection layer passing through the first passivation layer to be electrically connected with the second conductivity type semiconductor layer; a first light extraction structure layer over the first passivation layer and the second connection layer; a first electrode layer electrically connected with the first conductivity type semiconductor layer; and a second electrode layer over the first light extraction structure layer.

(57) 요약서: 실시예에 따른 발광 소자는 제 1 도전형의 반도체층; 상기 제 1 도전형의 반도체층 상에 활성층; 상기 활성층 상에 제 2 도전형의 반도체층; 상기 제 1 도전형의 반도체층, 활성층, 및 제 2 도전형의 반도체층을 포위하는 제 1 패시베이션층; 상기 제 1 패시베이션층을 관통하여 상기 제 2 도전형의 반도체층과 전기적으로 연결되는 제 2 연결층; 상기 제 1 패시베이션층 및 제 2 연결층 상에 제 1 광 추출 구조층; 상기 제 1 도전형의 반도체층과 전기적으로 연결되는 제 1 전극층; 및 상기 제 1 광 추출 구조층 상에 제 2 전극층을 포함한다.



WO 2009/145501 A2

명세서

발광 소자 및 그 제조방법

기술분야

- [1] 본 발명은 발광 소자 및 그 제조방법에 관한 것이다.

배경기술

- [2] 최근, 발광 소자로서 발광 다이오드(Light Emitting Diode; LED)가 각광 받고 있다. 발광 다이오드는 전기에너지를 빛에너지로 변환하는 효율이 높고 수명이 평균 5년 이상으로 길기 때문에, 에너지 소모와 유지보수 비용을 크게 절감할 수 있는 장점이 있어 차세대 조명 분야에서 주목받고 있다.
- [3] 상기 발광 다이오드는 제1 도전형의 반도체층, 활성층 및 제2 도전형의 반도체층을 포함하는 발광 반도체층으로 형성되며, 상기 제1 도전형의 반도체층 및 제2 도전형의 반도체층을 통해 인가되는 전류에 따라 상기 활성층에서 빛을 발생시킨다.
- [4] 한편, 상기 발광 반도체층을 구성하는 물질의 굴절율은 외부 공기의 굴절율 보다 작기 때문에, 상기 활성층에서 발생된 빛은 외부로 효과적으로 방출되지 못하고 계면에서 전반사되어 상기 발광 반도체층의 내부에서 소멸되는 문제가 있다.
- [5] 이러한 문제를 해결하기 위하여 상기 활성층의 일측에 배치된 제1 도전형의 반도체층 또는 제2 도전형의 반도체층에 요철 형태의 광 추출 구조를 형성하였으나, 이로 인하여 발광 다이오드의 전기적 특성이 훼손되는 문제가 있다.

발명의 상세한 설명

기술적 과제

- [6] 실시예에는 새로운 구조의 발광 소자 및 그 제조방법을 제공한다.
- [7] 실시예에는 전기적 특성 및 광 추출 효율이 향상된 발광 소자 및 그 제조방법을 제공한다.

기술적 해결방법

- [8] 실시예에 따른 발광 소자는 제1 도전형의 반도체층; 상기 제1 도전형의 반도체층 상에 활성층; 상기 활성층 상에 제2 도전형의 반도체층; 상기 제1 도전형의 반도체층, 활성층, 및 제2 도전형의 반도체층을 포위하는 제1 패시베이션층; 상기 제1 패시베이션층을 관통하여 상기 제2 도전형의 반도체층과 전기적으로 연결되는 제2 연결층; 상기 제1 패시베이션층 및 제2 연결층 상에 제1 광 추출 구조층; 상기 제1 도전형의 반도체층과 전기적으로 연결되는 제1 전극층; 및 상기 제1 광 추출 구조층 상에 제2 전극층을 포함한다.
- [9] 실시예에 따른 발광 소자 제조방법은 성장 기판 상에 제1 도전형의 반도체층, 상기 제1 도전형의 반도체층 상에 활성층, 상기 활성층 상에 제2 도전형의

반도체층을 형성하는 단계; 상기 제1 도전형의 반도체층이 부분적으로 노출되도록 상기 제2 도전형의 반도체층, 활성층, 및 제1 도전형의 반도체층을 선택적으로 제거하는 단계; 상기 제1 도전형의 반도체층, 활성층, 및 제2 도전형의 반도체층을 포위하는 제1 패시베이션층을 형성하는 단계; 상기 제1 패시베이션층을 선택적으로 제거하고, 상기 제2 도전형의 반도체층과 전기적으로 연결되는 제2 연결층을 형성하는 단계; 상기 제2 연결층 및 제1 패시베이션층 상에 요철 구조를 포함하는 제1 광 추출 구조층을 형성하는 단계; 및 상기 제1 광 추출 구조층 상에 제2 전극층을 형성하고, 상기 제1 도전형의 반도체층과 전기적으로 연결되는 제1 전극층을 형성하는 단계를 포함한다.

유리한 효과

- [10] 실시예는 새로운 구조의 발광 소자 및 그 제조방법을 제공할 수 있다.
- [11] 실시예는 전기적 특성 및 광 추출 효율이 향상된 발광 소자 및 그 제조방법을 제공할 수 있다.

도면의 간단한 설명

- [12] 도 1은 제1 실시예에 따른 발광 소자를 설명하는 도면.
- [13] 도 2 내지 도 9는 제1 실시예에 따른 발광 소자 제조방법을 설명하는 도면.
- [14] 도 10은 제2 실시예에 따른 발광 소자를 설명하는 도면.

발명의 실시를 위한 형태

- [15] 본 발명에 따른 실시예의 설명에 있어서, 각 층(막), 영역, 패턴 또는 구조물들이 기판, 각 층(막), 영역, 패드 또는 패턴들의 "상/위(on)"에 또는 "하/아래(under)"에 형성되는 것으로 기재되는 경우에 있어, "상/위(on)"와 "하/아래(under)"는 "직접(directly)" 또는 "다른 층을 개재하여 (indirectly)" 형성되는 것을 모두 포함한다. 또한 각 층의 위 또는 아래에 대한 기준은 도면을 기준으로 설명한다.
- [16] 도면에서 각층의 두께나 크기는 설명의 편의 및 명확성을 위하여 과장되거나 생략되거나 또는 개략적으로 도시되었다. 또한 각 구성요소의 크기는 실제크기를 전적으로 반영하는 것은 아니다.
- [17] 도 1은 제1 실시예에 따른 발광 소자를 설명하는 도면이다.
- [18] 도 1을 참조하면, 성장 기판(10) 상에 버퍼층(201)이 형성되고, 상기 버퍼층(201) 상에 제1 도전형의 반도체층(20), 활성층(30) 및 제2 도전형의 반도체층(40)을 포함하는 발광 반도체층이 형성된다.
- [19] 상기 발광 반도체층은 메사 식각(MESA etching)에 의해 부분적으로 제거되고, 상기 메사 식각에 의해 노출된 상기 제1 도전형의 반도체층(20) 상에는 제1 전류 퍼짐층(401)이 형성된다. 그리고, 상기 제2 도전형의 반도체층(40) 상에 제2 전류 퍼짐층(501)이 형성된다.
- [20] 상기 발광 반도체층 및 제1,2 전류 퍼짐층(401,501)을 포위하는 제1 패시베이션층(502)이 형성된다. 상기 제1,2 전류 퍼짐층(401,501) 상에 형성된 제1 패시베이션층(502)은 선택적으로 제거되어 비아홀이 형성되고, 상기 비아홀

- 내에는 제1 연결층(403) 및 제2 연결층(503)이 형성된다.
- [21] 상기 제2 도전형의 반도체층(40) 상에 형성된 상기 제1 패시베이션층(502) 및 제2 연결층(503) 상에는 제1 광 추출 구조층(504)이 형성된다.
- [22] 그리고, 상기 제1 연결층(20) 상에 제1 전극층(70)이 형성되고, 상기 제1 광 추출 구조층(504) 상에 제2 전극층(60)이 형성된다.
- [23] 또한, 상기 성장 기판(10) 아래에는 제2 광 추출 구조층(110)이 형성되며, 상기 제2 광 추출 구조층(110) 아래에는 반사층(120)이 형성된다.
- [24] 보다 상세히 설명하면, 예를 들어, 상기 성장 기판(10)은 사파이어(Al_2O_3), 실리콘 카바이드(SiC), 실리콘(Si), 질화알루미늄(AlN), 질화갈륨(GaN), 질화알루미늄갈륨(AlGaIn), 유리(Glass) 또는 갈륨아세나이드(GaAs) 중 어느 하나가 사용될 수 있다.
- [25] 상기 버퍼층(201)은 상기 제1 도전형의 반도체층(20)을 성장시키기에 앞서, 상기 성장 기판(10) 상에 형성되며, 예를 들어, InGaIn, AlN, SiC, SiCN, 또는 GaN 중 적어도 어느 하나로 형성될 수 있다.
- [26] 상기 제1 도전형의 반도체층(20), 활성층(30) 및 제2 도전형의 반도체층(40)을 포함하는 발광 반도체층은 그룹 3족 질화물계 반도체 물질로 형성될 수 있으며, 예를 들어, 상기 제1 도전형의 반도체층(20)은 Si와 같은 n형 불순물을 포함하는 질화갈륨층으로 형성될 수 있고, 상기 제2 도전형의 반도체층(40)은 Mg와 같은 p형 불순물을 포함하는 질화갈륨층으로 형성될 수 있다. 또한, 상기 활성층(30)은 전자와 정공이 재결합하여 빛을 발생시키는 층으로 예를 들어, InGaIn, AlGaIn, GaIn, 또는 AlInGaIn 중 어느 하나를 포함하여 형성될 수 있으며, 상기 활성층(30)을 사용되는 물질의 종류에 따라 상기 발광소자에서 방출되는 빛의 파장이 결정된다.
- [27] 상기 활성층(30) 및 제2 도전형의 반도체층(40)은 상기 제1 도전형의 반도체층(20)의 일부 영역 상에 형성된다. 즉, 상기 제1 도전형의 반도체층(20)의 일부 영역은 상기 활성층(30)과 접촉하고 상기 제1 도전형의 반도체층(20)의 나머지 영역은 외부로 노출된다.
- [28] 비록 도시되지는 않았으나, 상기 제2 도전형의 반도체층(40) 상에는 계면 개질층(interface modification layer)이 더 형성될 수도 있다.
- [29] 상기 계면 개질층은 슈퍼래티스 구조(superlattice structure), 제1 도전형의 불순물이 주입된 InGaIn, GaIn, AlInN, AlN, InN, 또는 AlGaIn 중 어느 하나, 제2 도전형의 불순물이 주입된 InGaIn, GaIn, AlInN, AlN, InN, 또는 AlGaIn 중 어느 하나, 또는 질소 극성으로 형성된 표면(nitrogen-polar surface)을 갖는 그룹 3족 질화물계 중 어느 하나로 형성될 수 있다. 특히, 상기 슈퍼래티스 구조로 형성된 계면 개질층은 그룹 2족, 3족, 또는 4족 원소 성분을 포함하는 질화물(nitride) 또는 탄소 질화물(carbon nitride)로 형성될 수 있다.
- [30] 상기 제1 도전형의 반도체층(20) 상에는 부분적으로 상기 제1 전류 퍼짐층(401)이 형성되고, 상기 제2 도전형의 반도체층(20) 상에는 부분적으로

또는 전체적으로 상기 제2 전류 퍼짐층(501)이 형성된다.

- [31] 상기 제1 전류 퍼짐층(401) 및 제2 전류 퍼짐층(501)은 반드시 형성되어야 하는 것은 아니며, 상기 제1 전류 퍼짐층(401) 및 제2 전류 퍼짐층(501) 중 적어도 어느 하나는 생략될 수도 있다.
- [32] 상기 제1 전류 퍼짐층(401) 및 제2 전류 퍼짐층(501)은 ITO(indium tin oxide), 도핑된 ZnO(doped Zinc oxide), TiN(titanium nitride), IZO(indium zinc oxide), IZTO(indium zinc tin oxide), NiO(nickel oxide), RuO₂(ruthenium oxide), IrO₂(iridium oxide), 도핑된 In₂O₃(doped indium oxide), Au, Ag, 도핑된 SnO₂(doped tin oxide), GITO(gallium indium tin oxide), PdO(palladium oxide), PtO(platinum oxide), Ag₂O(silver oxide), 또는 도핑된 TiO₂(doped titanium oxide) 중 적어도 어느 하나가 단층 또는 다층 형태로 형성될 수 있다.
- [33] 상기 제1 전류 퍼짐층(401) 및 제2 전류 퍼짐층(501)은 상기 제1 도전형의 반도체층(20) 및 제2 도전형의 반도체층(40)으로 입력되는 전류를 끌고루 분산시킴으로써 발광 효율을 증가시킬 뿐만 아니라, 상기 제1 전극층(70) 및 제2 전극층(60)이 각각 상기 제1 도전형의 반도체층(20) 및 제2 도전형의 반도체층(40)에 잘 접촉되도록 한다.
- [34] 상기 제1 패시베이션층(502)은 상기 제1 전류 퍼짐층(401) 및 제2 전류 퍼짐층(501) 상의 일부 영역을 제외한 상기 제1 전류 퍼짐층(401) 및 제2 전류 퍼짐층(501)을 포함하는 발광 반도체층 상에 형성된다. 상기 제1 패시베이션층(502)은 외부의 물리적, 화학적, 전기적 손상으로부터 발광 소자를 보호한다.
- [35] 상기 제1 패시베이션층(502)은 투명한 전기 절연성 물질로 형성되며, 예를 들어, SiO₂(silicon dioxide), SiN_x(silicon nitride), MgF₂(magnesium fluoride), Cr₂O₃(chromium oxide), Al₂O₃(aluminum oxide), TiO₂, ZnS(zinc sulfide), ZnO(zinc oxide), CaF₂(calcium fluoride), AlN(aluminum nitride), 또는 CrN(chromium nitride) 중 적어도 어느 하나로 형성된다.
- [36] 상기 제1 연결층(403) 및 제2 연결층(503)은 각각 상기 제1 전류 퍼짐층(401) 및 제2 전류 퍼짐층(501) 상에 형성되어 상기 제1 패시베이션층(502)을 관통한다. 즉, 상기 제1 전류 퍼짐층(401) 및 제2 전류 퍼짐층(501) 상의 상기 제1 패시베이션층(502)에는 비아홀이 형성될 수 있으며, 상기 비아홀에는 도전성 물질이 매립되어 상기 제1 연결층(403) 및 제2 연결층(503)을 형성한다.
- [37] 실시예에서는 상기 제2 전류 퍼짐층(501) 상의 상기 제1 패시베이션층(502)에 복수개의 비아홀이 형성되어 상기 제2 연결층(503)이 형성된 것이 예시되어 있으며, 상기 제1 전류 퍼짐층(501) 상의 상기 제1 패시베이션층(502)에 하나의 비아홀이 형성되어 상기 제1 연결층(403)이 형성된 것이 예시되어 있다.
- [38] 상기 제1 연결층(403)은 반드시 형성되어야 하는 것은 아니며, 생략될 수도 있다.
- [39] 상기 제1 연결층(403) 및 제2 연결층(503)은 투명한 전기 전도성 물질로

형성되며, ITO(indium tin oxide), 도핑된 ZnO(doped Zinc oxide), TiN(titanium nitride), IZO(indium zinc oxide), IZTO(indium zinc tin oxide), NiO(nickel oxide), RuO₂(ruthenium oxide), IrO₂(iridium oxide), 도핑된 In₂O₃(doped indium oxide), Au, Ag, 도핑된 SnO₂(doped tin oxide), GITO(gallium indium tin oxide), PdO(palladium oxide), PtO(platinum oxide), Ag₂O(silver oxide), 또는 도핑된 TiO₂(doped titanium oxide) 중 적어도 어느 하나가 단층 또는 다층 형태로 형성될 수 있다.

- [40] 상기 제1 광 추출 구조층(504)은 상기 제2 도전형의 반도체층(40) 상에 형성된 제1 패시베이션층(502) 및 제2 연결층(503) 상에 배치된다. 상기 제1 광 추출 구조층(504)은 복수의 제2 연결층(503)과 접촉하여 형성될 수 있다.
- [41] 상기 제1 광 추출 구조층(504)은 광 투과율이 높은 전기 전도성 물질로 형성되며, 표면에 원통형 또는 원뿔형과 같은 요철 구조(504a)가 형성된다.
- [42] 예를 들어, 상기 제1 광 추출 구조층(504)은 ZnO 또는 MgZnO를 포함하는 2-6족 화합물, GaN 또는 AlN을 포함하는 3-5족 화합물로 형성될 수 있으며, 육방정계 물질로 선택될 수 있다. 또한, 상기 제1 광 추출 구조층(504)은 TiO₂ 또는 Al₂O₃로 형성될 수도 있다.
- [43] 상기 제1 전극층(70)은 상기 제1 연결층(403) 상의 일부 영역에 형성된다. 만약, 상기 제1 연결층(403) 및 제1 전류 퍼짐층(401)이 생략된다면, 상기 제1 전극층(70)은 상기 제1 도전형의 반도체층(20)과 접촉하여 형성될 수 있다.
- [44] 상기 제1 전극층(70)은 상기 제1 도전형의 반도체층(20) 또는 상기 제1 전류 퍼짐층(401) 또는 제1 연결층(403)과 접착력이 좋은 계면을 형성하기 위한 물질로서, 상기 제1 도전형의 반도체층(20) 또는 상기 제1 전류 퍼짐층(401) 또는 제1 연결층(403)과 오믹 접촉 계면을 형성하는 물질로 형성될 수 있다. 예를 들어, 상기 제1 전극층(70)은 Ti, Al, Cr, V, Au, 또는 Nb 중 어느 하나로 형성될 수 있으며, 실리사이드(silicides)를 사용하여 형성될 수 있다.
- [45] 상기 제2 전극층(60)은 상기 제1 광 추출 구조층(504) 상의 일부 영역에 형성된다.
- [46] 상기 제2 전극층(60)은 상기 제2 광 추출 구조층(504)과 접착력이 좋은 계면 및 오믹 접촉 계면을 형성하는 물질로 형성될 수 있다. 예를 들어, 상기 제2 전극층(60)은 Ni, Al, Cr, Cu, Pt, Au, Pd, ITO, ZnO, ZITO, TiN, 또는 IZO 중 적어도 어느 하나로 형성될 수 있으며, 실리사이드(silicides)를 사용하여 형성될 수 있다.
- [47] 상기 제2 광 추출 구조층(110)은 상기 성장 기판(10)의 아래에 형성될 수 있다. 상기 제2 광 추출 구조층(110)은 상기 제1 광 추출 구조층(504)와 마찬가지로 요철 구조(110a)가 형성될 수 있다.
- [48] 상기 반사층(120)은 상기 제2 광 추출 구조층(110)의 아래에 형성되며, 고 반사율을 갖는 물질로 형성된다. 예를 들어, 상기 반사층(120)은 Ag, Al, Rh, Pd, Ni, Au, DBR(Distributed Bragg Reflector), 또는 ODR(Omni-Directional Reflector) 중 적어도 어느 하나로 형성될 수 있다.
- [49] 도 2 내지 도 9는 제1 실시예에 따른 발광 소자 제조방법을 설명하는 도면이다.

- [50] 도 2를 참조하면, 성장 기관(10) 상에 버퍼층(201), 제1 도전형의 반도체층(20), 활성층(30), 및 제2 도전형의 반도체층(40)을 포함하는 발광 반도체층을 형성한다. 그리고, 비록 도시되지는 않았지만, 상기 제2 도전형의 반도체층(40) 상에 계면 개질층을 더 형성할 수도 있다.
- [51] 도 3을 참조하면, 상기 발광 반도체층을 메사 에칭(MESA etching)하여 상기 제1 도전형의 반도체층(20)이 부분적으로 노출되도록 한다.
- [52] 도 4를 참조하면, 상기 제1 도전형의 반도체층(20) 상에 제1 전류 퍼짐층(401)을 형성하고, 상기 제2 도전형의 반도체층(40) 상에 제2 전류 퍼짐층(501)을 형성한다. 상기 제1 전류 퍼짐층(401) 및 제2 전류 퍼짐층(501)은 물리적 증기 증착(PVD) 방법 또는 화학적 증기 증착(CVD) 방법으로 형성될 수 있다.
- [53] 도 5를 참조하면, 상기 제1 전류 퍼짐층(401) 및 제2 전류 퍼짐층(501)을 포함하는 발광 반도체층 상에 제1 패시베이션층(502)을 형성한다. 상기 제1 패시베이션층(502)은 물리적 증기 증착(PVD) 방법 또는 화학적 증기 증착(CVD) 방법으로 형성될 수 있다.
- [54] 도 6을 참조하면, 상기 제1 패시베이션층(502)을 선택적으로 제거함으로써, 상기 제1 전류 퍼짐층(401) 및 제2 전류 퍼짐층(501)이 노출되도록 비아홀을 형성한다.
- [55] 그리고, 상기 비아홀 내에 제1 연결층(403) 및 제2 연결층(503)을 형성한다.
- [56] 도 7을 참조하면, 상기 제1 패시베이션층(502) 및 상기 제2 연결층(503) 상에 제1 광 추출 구조층(504)을 형성한다.
- [57] 상기 제1 광 추출 구조층(504)은 MOCVD(metalorganic chemical vapor deposition), MBE(molecular beam epitaxy), PLD(pulsed laser deposition), sputtering, ALD(atomic level deposition), CVD(chemical vapor deposition)와 같은 증착 또는 성장 방법을 통해 형성할 수 있다.
- [58] 도 8을 참조하면, 상기 제1 광 추출 구조층(504) 상에 제2 전극층(60)을 형성하고, 상기 제1 연결층(403) 상에 제1 전극층(70)을 형성한다.
- [59] 도 9를 참조하면, 마지막으로, 상기 성장 기관(10) 아래에 제2 광 추출 구조층(110) 및 반사층(120)을 형성한다.
- [60] 상기 제2 광 추출 구조층(110)은 상기 제1 광 추출 구조층(504)과 마찬가지로 증착 또는 성장 방법으로 형성할 수 있으며, 상기 반사층(120)은 물리적 증기 증착(PVD) 방법 또는 화학적 증기 증착(CVD) 방법으로 형성할 수 있다.
- [61] 도 10은 제2 실시예에 따른 발광 소자를 설명하는 도면이다.
- [62] 제2 실시예에 따른 발광 소자의 구조는 상술한 제1 실시예에 따른 발광 소자의 구조와 유사하다. 따라서, 제2 실시예에 따른 발광 소자를 설명함에 있어서 제1 실시예에 따른 발광 소자에 대한 설명과 중복되는 설명은 생략하도록 한다.
- [63] 도 10을 참조하면, 성장 기관(10) 상에 버퍼층(201)이 형성되고, 상기 버퍼층(201) 상에 제1 도전형의 반도체층(20), 활성층(30) 및 제2 도전형의 반도체층(40)을 포함하는 발광 반도체층이 형성된다.

- [64] 상기 발광 반도체층은 메사 식각(MESA etching)에 의해 부분적으로 제거되고, 상기 메사 식각에 의해 노출된 상기 제1 도전형의 반도체층(20) 상에는 제1 전류 퍼짐층(401)이 형성된다. 그리고, 상기 제2 도전형의 반도체층(40) 상에 제2 전류 퍼짐층(501)이 형성된다.
- [65] 상기 발광 반도체층 및 제1,2 전류 퍼짐층(401,501)을 포위하는 제1 패시베이션층(502)이 형성된다. 상기 제1,2 전류 퍼짐층(401,501) 상에 형성된 제1 패시베이션층(502)은 선택적으로 제거되어 비아홀이 형성되고, 상기 비아홀 내에는 제1 연결층(403) 및 제2 연결층(503)이 형성된다.
- [66] 상기 제2 도전형의 반도체층(40) 상에 형성된 상기 제1 패시베이션층(502) 및 제2 연결층(503) 상에는 제1 광 추출 구조층(504)이 형성된다.
- [67] 그리고, 상기 제1 광 추출 구조층(504) 상에 제2 패시베이션층(90)이 형성되고, 상기 제2 패시베이션층(90) 상에 제3 광 추출 구조층(100)이 형성된다.
- [68] 그리고, 상기 제1 연결층(20) 상에 제1 전극층(70)이 형성되고, 상기 제2 패시베이션층(90) 및 제3 광 추출 구조층(100)이 선택적으로 제거된 영역에 제2 전극층(60)이 형성되어 상기 제1 광 추출 구조층(504)과 전기적으로 연결된다.
- [69] 또한, 상기 성장 기판(10) 아래에는 제2 광 추출 구조층(110)이 형성되며, 상기 제2 광 추출 구조층(110) 아래에는 반사층(120)이 형성된다.
- [70] 상기 제2 패시베이션층(90)은 투명한 전기 절연성 물질로 형성되며, 예를 들어, SiO_2 (silicon dioxide), SiN_x (silicon nitride), MgF_2 (magnesium fluoride), Cr_2O_3 (chromium oxide), Al_2O_3 (aluminum oxide), TiO_2 , ZnS (zinc sulfide), ZnO (zinc oxide), CaF_2 (calcium fluoride), AlN (aluminum nitride), 또는 CrN (chromium nitride) 중 적어도 어느 하나로 형성된다.
- [71] 그리고, 상기 제3 광 추출 구조층(100)은 요철 구조(100a)를 가지고, ZnO 와 같은 2-6족 화합물 또는 GaN 과 같은 3-5족 화합물로 형성될 수 있으며, 육방정계 물질로 선택될 수 있다.
- [72] 또한, 상기 제3 광 추출 구조층(100)은 TiO_2 , Al_2O_3 , SiO_2 , SiN_x , MgF_2 (magnesium fluoride), Cr_2O_3 (chromium oxide), Al_2O_3 (aluminum oxide), TiO_2 , ZnS (zinc sulfide), ZnO (zinc oxide), CaF_2 (calcium fluoride), AlN (aluminum nitride), 또는 CrN (chromium nitride) 중 어느 하나로 형성될 수 있다.
- [73] 한편, 비록 도시되지는 않았지만, 제2 실시예에 따른 발광 소자 제조방법은 제1 실시예에 따른 발광 소자 제조방법과 유사하다.
- [74] 도 2 내지 도 7에서 설명된 제조방법은 동일하고, 도 7에서 형성된 상기 제1 광 추출 구조층(504) 상에 제2 패시베이션층(90) 및 제3 광 추출 구조층(100)을 형성한 후, 상기 제2 패시베이션층(90) 및 제3 광 추출 구조층(100)을 선택적으로 제거하여 상기 제1 광 추출 구조층(504)이 노출되도록 한다.
- [75] 그리고, 상기 제1 광 추출 구조층(504) 상에 제2 전극층(60)을 형성하고, 상기 제1 연결층(403) 상에 제1 전극층(70)을 형성한다.
- [76] 마지막으로, 상기 성장 기판(10) 아래에 제2 광 추출 구조층(110) 및

반사층(120)을 형성한다.

- [77] 이상에서 실시예를 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 실시예의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 실시예에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있는 것이다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부된 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

산업상 이용가능성

- [78] 실시예는 광원으로 사용되는 발광 소자에 적용될 수 있다.

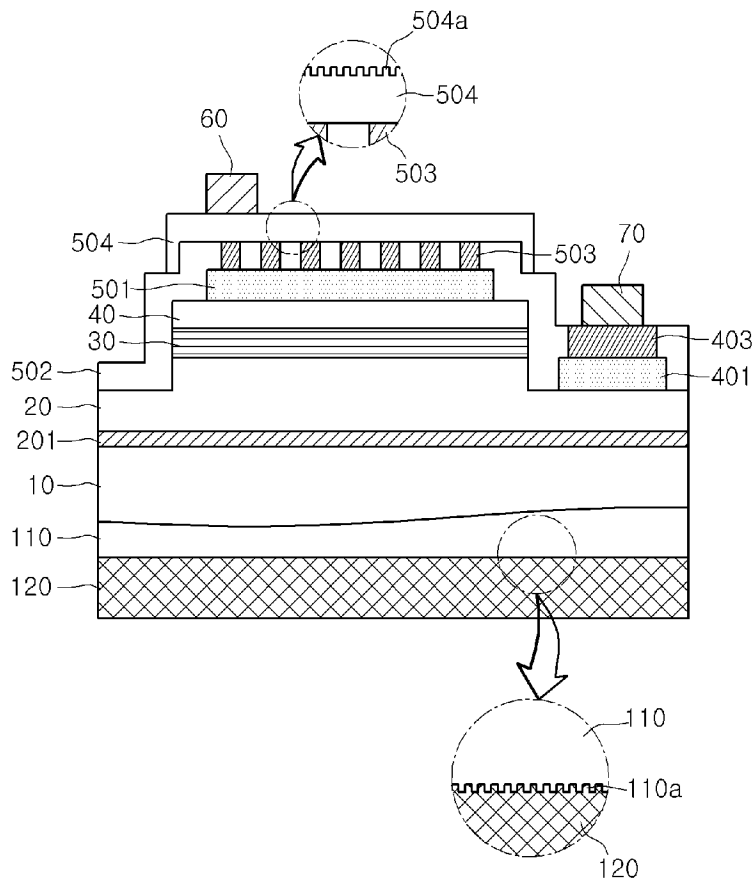
청구범위

- [1] 제1 도전형의 반도체층;
 상기 제1 도전형의 반도체층 상에 활성층;
 상기 활성층 상에 제2 도전형의 반도체층;
 상기 제1 도전형의 반도체층, 활성층, 및 제2 도전형의 반도체층을
 포위하는 제1 패시베이션층;
 상기 제1 패시베이션층을 관통하여 상기 제2 도전형의 반도체층과
 전기적으로 연결되는 제2 연결층;
 상기 제1 패시베이션층 및 제2 연결층 상에 제1 광 추출 구조층;
 상기 제1 도전형의 반도체층과 전기적으로 연결되는 제1 전극층; 및
 상기 제1 광 추출 구조층 상에 제2 전극층을 포함하는 발광 소자.
- [2] 제 1항에 있어서,
 상기 제2 도전형의 반도체층 상에 상기 제2 연결층과 전기적으로 연결되는
 제2 전류 퍼짐층을 포함하는 발광 소자.
- [3] 제 1항에 있어서,
 상기 제2 연결층은 상기 제1 패시베이션층 내에 복수개가 형성되는 발광
 소자.
- [4] 제 1항에 있어서,
 상기 제1 광 추출 구조층은 상면에 요철 구조가 형성된 발광 소자.
- [5] 제 1항에 있어서,
 상기 제1 도전형의 반도체층 상에 상기 제1 전극층과 전기적으로 연결되는
 제1 전류 퍼짐층을 포함하는 발광 소자.
- [6] 제 1항에 있어서,
 상기 제1 도전형의 반도체층 상에 상기 제1 패시베이션층을 관통하여 상기
 제1 전극층과 전기적으로 연결되는 제1 연결층을 포함하는 발광 소자.
- [7] 제 1항에 있어서,
 상기 제1 도전형의 반도체층 아래에 성장 기판을 포함하는 발광 소자.
- [8] 제 7항에 있어서,
 상기 성장 기판 아래에 요철 구조가 형성된 제2 광 추출 구조층을 포함하는
 발광 소자.
- [9] 제 7항에 있어서,
 상기 성장 기판 아래에 반사층을 포함하는 발광 소자.
- [10] 제 1항에 있어서,
 상기 제1 광 추출 구조층 상에 제2 패시베이션층을 포함하는 발광 소자.
- [11] 제 10항에 있어서,
 상기 제2 패시베이션층 상에 제3 광 추출 구조층을 포함하는 발광 소자.
- [12] 제 2항에 있어서,

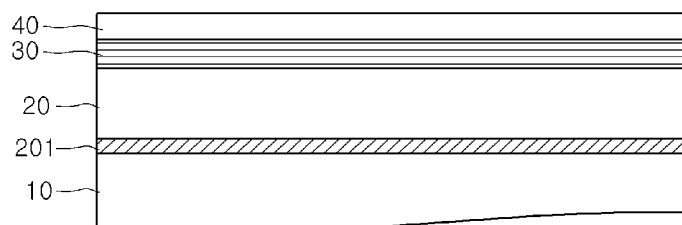
상기 제2 전류 퍼짐층은 ITO(indium tin oxide), 도핑된 ZnO(doped Zinc oxide), TiN(titanium nitride), IZO(indium zinc oxide), IZTO(indium zinc tin oxide), NiO(nickel oxide), RuO₂(ruthenium oxide), IrO₂(iridium oxide), 도핑된 In₂O₃(doped indium oxide), Au, Ag, 도핑된 SnO₂(doped tin oxide), GITO(gallium indium tin oxide), PdO(palladium oxide), PtO(platinum oxide), Ag₂O(silver oxide), 또는 도핑된 TiO₂(doped titanium oxide) 중 적어도 어느 하나가 단층 또는 다층 형태로 형성된 발광 소자.

- [13] 제 1항에 있어서,
상기 제2 연결층은 ITO(indium tin oxide), 도핑된 ZnO(doped Zinc oxide), TiN(titanium nitride), IZO(indium zinc oxide), IZTO(indium zinc tin oxide), NiO(nickel oxide), RuO₂(ruthenium oxide), IrO₂(iridium oxide), 도핑된 In₂O₃(doped indium oxide), Au, Ag, 도핑된 SnO₂(doped tin oxide), GITO(gallium indium tin oxide), PdO(palladium oxide), PtO(platinum oxide), Ag₂O(silver oxide), 또는 도핑된 TiO₂(doped titanium oxide) 중 적어도 어느 하나가 단층 또는 다층 형태로 형성된 발광 소자.
- [14] 제 1항에 있어서,
상기 제1 광 추출 구조층은 ZnO 또는 MgZnO를 포함하는 2-6족 화합물, GaN 또는 AlN을 포함하는 3-5족 화합물, TiO₂ 또는 Al₂O₃ 중 어느 하나로 형성된 발광 소자.
- [15] 성장 기판 상에 제1 도전형의 반도체층, 상기 제1 도전형의 반도체층 상에 활성층, 상기 활성층 상에 제2 도전형의 반도체층을 형성하는 단계;
상기 제1 도전형의 반도체층이 부분적으로 노출되도록 상기 제2 도전형의 반도체층, 활성층, 및 제1 도전형의 반도체층을 선택적으로 제거하는 단계;
상기 제1 도전형의 반도체층, 활성층, 및 제2 도전형의 반도체층을 포위하는 제1 패시베이션층을 형성하는 단계;
상기 제1 패시베이션층을 선택적으로 제거하고, 상기 제2 도전형의 반도체층과 전기적으로 연결되는 제2 연결층을 형성하는 단계;
상기 제2 연결층 및 제1 패시베이션층 상에 요철 구조를 포함하는 제1 광 추출 구조층을 형성하는 단계; 및
상기 제1 광 추출 구조층 상에 제2 전극층을 형성하고, 상기 제1 도전형의 반도체층과 전기적으로 연결되는 제1 전극층을 형성하는 단계를 포함하는 발광 소자 제조방법.
- [16] 제 15항에 있어서,
상기 제1 패시베이션층을 형성하기 전, 상기 제2 도전형의 반도체층 상에 제2 전류 퍼짐층을 형성하는 단계를 포함하는 발광 소자 제조방법.

[Fig. 1]



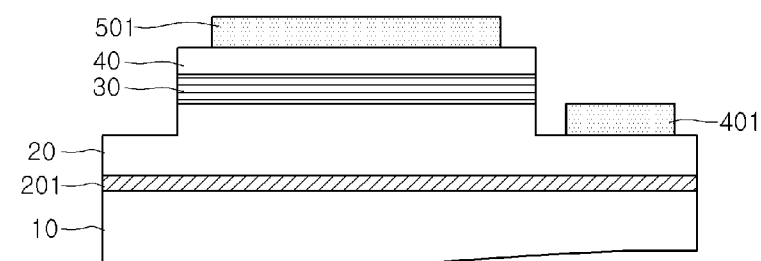
[Fig. 2]



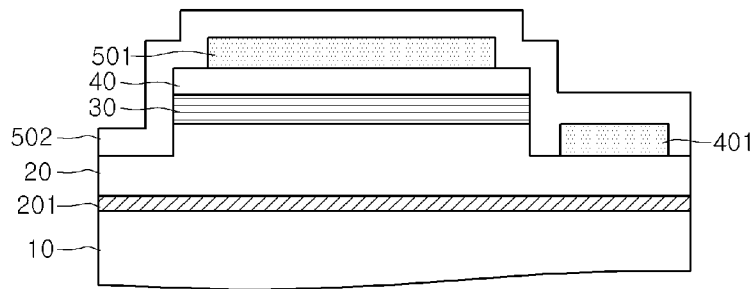
[Fig. 3]



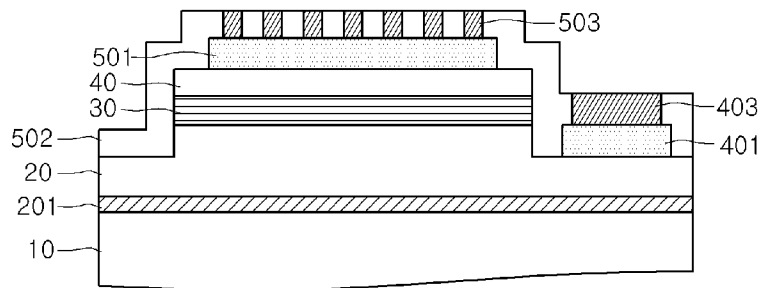
[Fig. 4]



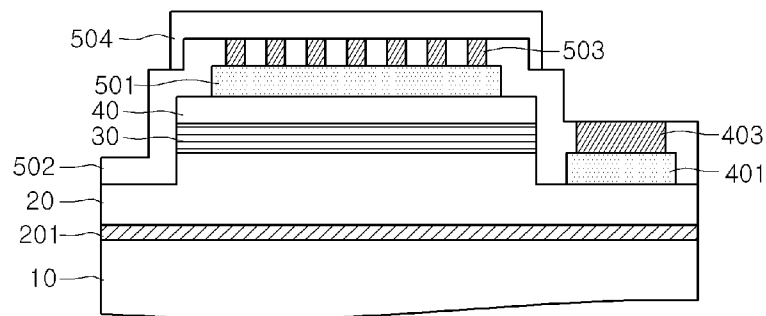
[Fig. 5]



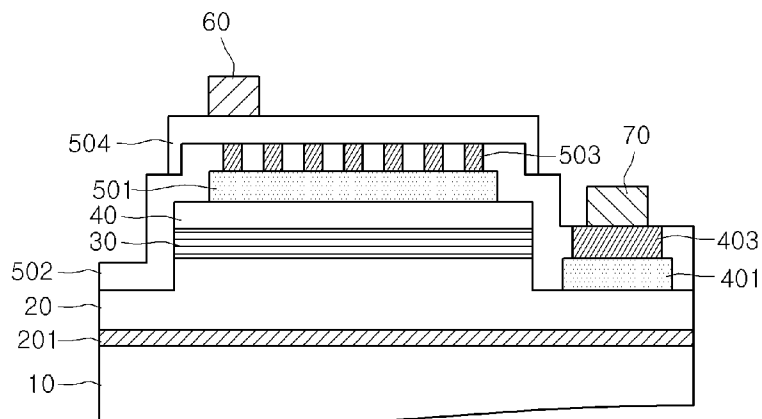
[Fig. 6]



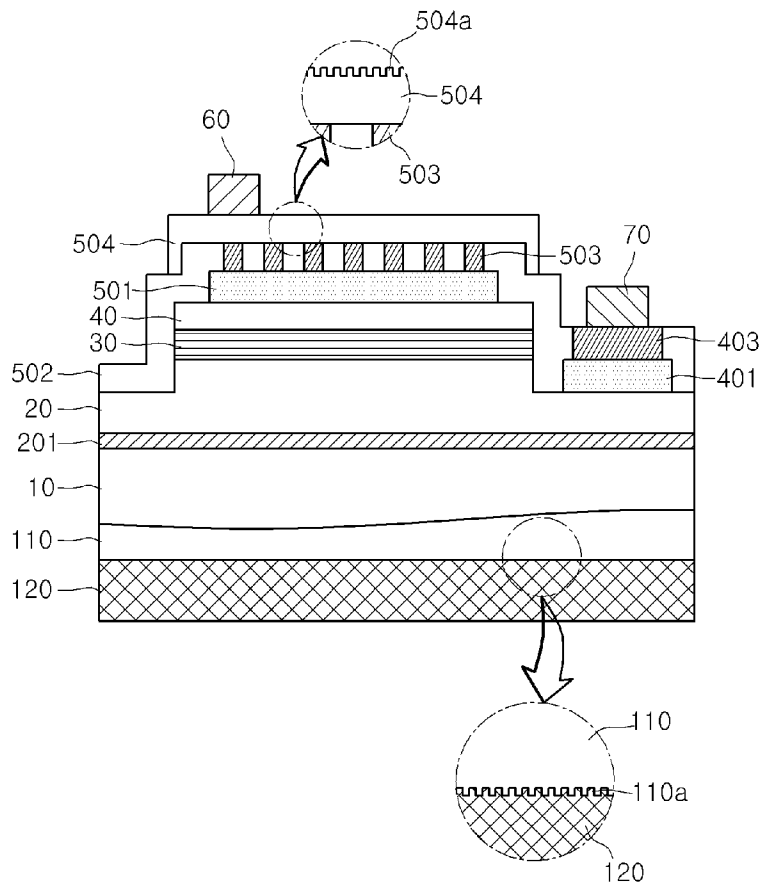
[Fig. 7]



[Fig. 8]



[Fig. 9]



[Fig. 10]

