

(12) 发明专利申请

(10) 申请公布号 CN 101833922 A

(43) 申请公布日 2010. 09. 15

(21) 申请号 200910079907. 0

(22) 申请日 2009. 03. 12

(71) 申请人 北京京东方光电科技有限公司

地址 100176 北京市经济技术开发区西环中
路 8 号

(72) 发明人 金亨奎

(74) 专利代理机构 北京同立钧成知识产权代理
有限公司 11205

代理人 刘芳

(51) Int. Cl.

G09G 3/36 (2006. 01)

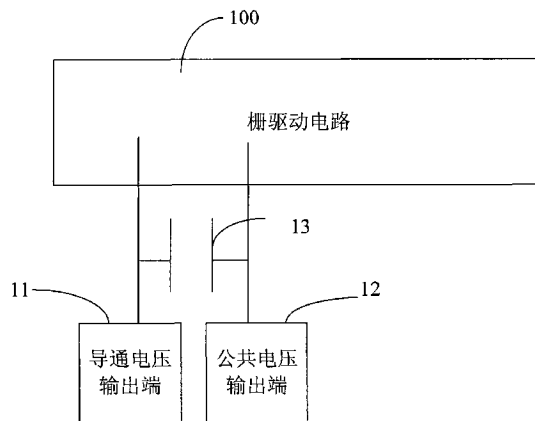
权利要求书 1 页 说明书 4 页 附图 3 页

(54) 发明名称

液晶显示器栅驱动电压控制装置

(57) 摘要

本发明公开了一种液晶显示器栅驱动电压控制装置,包括导通电压输出端、截止电压输出端以及公共电压输出端,用于向栅驱动电路输出导通电压、截止电压和公共电压,该液晶显示器栅驱动电压控制装置还包括一控制电路,所述控制电路用于使所述导通电压受到所述公共电压或所述截止电压的畸变影响。所述控制电路可以为电容。本发明能够改善 GATE PCBless LCD 中发生的 Y-Block 现象。



1. 一种液晶显示器栅驱动电压控制装置,包括导通电压输出端、截止电压输出端以及公共电压输出端,用于向栅驱动电路输出导通电压、截止电压和公共电压,其特征在于:还包括一控制电路,所述控制电路用于使所述导通电压受到所述公共电压或所述截止电压的畸变影响。

2. 根据权利要求1所述的液晶显示器栅驱动电压控制装置,其特征在于:所述控制电路设置于所述导通电压输出端与所述截止电压输出端之间。

3. 根据权利要求1所述的液晶显示器栅驱动电压控制装置,其特征在于:所述控制电路设置于所述导通电压输出端与所述公共电压输出端之间。

4. 根据权利要求1-3中任一权利要求所述的液晶显示器栅驱动电压控制装置,其特征在于:所述控制电路为电容。

5. 根据权利要求4所述的液晶显示器栅驱动电压控制装置,其特征在于:所述导通电压输出端与所述电容的一端连接,所述电容的一端与所述栅驱动电路连接;所述截止电压输出端与所述电容的另一端连接,所述电容的另一端与所述栅驱动电路连接。

6. 根据权利要求4所述的液晶显示器栅驱动电压控制装置,其特征在于,所述导通电压输出端与所述电容的一端连接,所述电容的一端与所述栅驱动电路连接;所述公共电压输出端与所述电容的另一端连接,所述电容的另一端与所述栅驱动电路连接。

液晶显示器栅驱动电压控制装置

技术领域

[0001] 本发明涉及液晶显示器栅驱动电压控制装置,尤其是涉及能够改善 GATEPCBless 液晶显示器中发生的 Y-Block 现象的液晶显示器栅驱动电压控制装置。

背景技术

[0002] 液晶显示器由液晶面板及背光模组构成。其中,背光模组向液晶面板提供平面光。液晶面板由阵列基板、彩膜基板及液晶层构成。液晶层是向阵列基板和彩膜基板之间注入液晶而得的。

[0003] 阵列基板包括多个像素单元,每个像素单元包括栅线、数据线、薄膜晶体管(以下简称 TFT)、像素电极及公共电极线等。其中,栅线、数据线及公共电极线统称为信号线。栅线和公共电极线横向设置在基板上,数据线纵向设置在基板之上,栅线与数据线的交叉处设置有 TFT。TFT 为有源开关元件,由栅电极、栅绝缘层、有源层、TFT 沟道、源电极、漏电极以及钝化层等构成。栅电极与栅线连接或一体成型;源电极与数据线连接或一体成型;漏电极与像素电极一般通过钝化层过孔连接。当栅线中输入导通电压时,有源层导电,数据线的信号可从源电极经 TFT 沟道到达漏电极,最终输入至像素电极之内。像素电极得到信号后与公共电极(与公共电极线连接)形成用于驱动液晶转动的电场。

[0004] 用于驱动液晶显示器的液晶显示器驱动装置包括背光模组驱动电路(BLUController)、时序控制电路(Timing Controller)、栅驱动电路(GateDrivers)及数据驱动电路(Data Drivers)等。

[0005] 现如今,液晶显示器的轻薄化及成本降低成为行业发展的趋势。随着液晶显示器技术的发展,出现了一种无栅驱动印刷电路板的液晶显示器(以下简称 GATE PCBless LCD)。GATE PCBless LCD 中原来需要用栅驱动集成电路板传输的信号通过在玻璃基板上形成电路图形来进行传输,即将栅驱动电路刻画在了阵列基板上,因此不需要单独配置栅驱动集成电路板,达到了降低成本和轻薄化的目的。

[0006] GATE PCBless LCD 通过源驱动电路板来向栅驱动电路输出驱动栅线所需的截止电压(以下简称为 V_{off})和导通电压(以下简称为 V_{on}),以及公共电极线所需的公共电压(以下简称为 V_{com})。由于连接源驱动电路板和栅驱动电路的阵列基板上的走线(Line On Glass, 简称 LOG)电阻的影响,传输至各栅驱动电路(每个栅驱动电路各负责向一条栅线传输信号)的 V_{off} 之间以及传输至各公共电极线的 V_{com} 之间存在一定的偏差。另外,由于阵列基板的数据线和公共电极之间形成存储电容,栅线及数据线之间形成寄生电容,因此, V_{com} 和 V_{off} 受到数据线信号的影响发生一定的畸变(ripple),且 V_{com} 和 V_{off} 受到的畸变程度和波形相似。这种 V_{com} 和 V_{off} 的偏差及畸变在第一栅驱动电路和第二栅驱动电路之间最为明显。这是因为流经第一栅驱动电路和第二栅驱动电路的电流的量最大,由此而引起的电压的降低也最大的缘故。但是,栅线的 V_{on} 由于持续时间短,故不受偏差及畸变的影响,每个栅驱动电路输出的 V_{on} 都差不多,比较稳定。

[0007] 图 1 为现有的 GATE PCBless LCD 中 V_{off} 的波形图。

[0008] 图 1 中的实线 a 和 a' 为第一栅驱动电路的 V_{off} 的波形, 虚线 b 和 b' 为第二栅驱动电路的 V_{off} 的波形, 其中 a 和 b 表示正极性数据信号 (DATA Positive) 时的 V_{off} 波形, a' 和 b' 表示负极性数据信号 (DATA Negative) 时的 V_{off} 波形。如图 1 所示, GATE PCBless LCD 的栅驱动电路越往后 (即第一栅驱动电路至第 n 栅驱动电路) 则 V_{off} 的偏差及畸变越严重。

[0009] 由于各栅驱动电路的 V_{on} 稳定而 V_{off} 发生偏差及畸变, 因此各栅驱动电路的 V_{on} 与 V_{off} 之差也会不同。 V_{on} 与 V_{off} 之差称之为 ΔV_g , ΔV_g 是影响像素电极充电的重要因素。

[0010] 图 2 为第一及第二栅驱动电路中显示 ΔV_g 的差的示意图。图 2 中, a 为第一栅驱动电路的 V_{off} 的波形; b 为第二栅驱动电路的 V_{off} 的波形; d 为第一和第二栅驱动电路的 V_{on} 波形; ΔV_{g-1} 为第一栅驱动电路的 ΔV_g ; ΔV_{g-2} 为第二栅驱动电路的 ΔV_g 。如图 2 所示, ΔV_{g-1} 大于 ΔV_{g-2} , 即存在差异。 ΔV_g 的差异会使像素电极充电量的畸变量 (以下简称 ΔV_p) 也发生差异。 ΔV_p 的产生是由于像素电极和栅线形成的寄生电容, 当栅线在 V_{on} 与 V_{off} 之间转换时, 寄生电容使得像素充电量发生畸变。

[0011] ΔV_p 和 ΔV_g 的关系如下:

$$[0012] \quad \Delta V_p = C_{gd} * \Delta V_g / C_{tot} \quad (\text{公式 1})$$

$$[0013] \quad C_{tot} = C_{gd} + C_{lc} + C_s \quad (\text{公式 2})$$

[0014] 其中, 在此 C_{gd} 为栅线和漏电极之间的寄生电容, 其中 C_{lc} 为液晶电容, C_s 为与液晶电容并联的存储电容。由于 C_{gd} 、 C_{lc} 及 C_s 为常数, 因此 ΔV_p 与 ΔV_g 成正比。

[0015] 当各栅驱动电路对应的像素电极的 ΔV_p 存在差异时, 会引发横方向块状不正常图像 (Y-Block) 现象。所谓 Y-Block 是指各个栅驱动电路的驱动区域之间发生灰度差的现象。这种 Y-Block 现象是在各个栅驱动电路之间存在 ΔV_g 的差异时发生, 无 ΔV_g 的差异时不发生。这种 Y-Block 现象的发生是降低液晶显示器品质的主要因素。Y-Block 现象与数据信号的极性无关, 在存在 ΔV_g 差时同样发生。

发明内容

[0016] 本发明的目的是提供一种液晶显示器栅驱动电压控制装置, 能够改善 GATE PCBless 液晶显示器中发生的 Y-Block 现象。

[0017] 为实现上述目的, 本发明提供了一种液晶显示器栅驱动电压控制装置, 包括导通电压输出端、截止电压输出端以及公共电压输出端, 用于向栅驱动电路输出导通电压、截止电压和公共电压, 所述导通电压输出端与所述截止电压输出端之间或所述导通电压输出端与所述公共电压输出端之间设置一控制电路, 所述控制电路用于使所述导通电压受到所述公共电压或所述截止电压的畸变影响。

[0018] 在上述液晶显示器栅驱动电压控制装置中, 所述控制电路可以为电容。

[0019] 由上述技术方案可知, 本发明通过电容将公共电压输出端或截止电压输出端与导通电压输出端连接, 使得输出到栅驱动电路的 V_{on} 受到 V_{com} 或 V_{off} 的畸变影响, 达到稳定各栅驱动电路的 ΔV_g 的效果, 改善了各栅驱动电路区域之间发生的 Y-Block 现象。

附图说明

[0020] 图 1 为现有的 GATE PCBless LCD 中 V_{off} 的波形图;

[0021] 图 2 为第一及第二栅驱动电路中显示 ΔV_g 的差的示意图;

[0022] 图 3 为本发明液晶显示器栅驱动电压控制装置第一实施例的结构示意图；

[0023] 图 4 为本发明液晶显示器栅驱动电压控制装置第二实施例的结构示意图；

[0024] 图 5 为采用本发明液晶显示器栅驱动电压控制装置的第一或第二实施例时产生的电压波形图。

具体实施方式

[0025] 本发明的液晶显示器栅驱动电压控制装置,适用于 GATE PCBless LCD,包括导通电压输出端、截止电压输出端、公共电压输出端以及控制电路,控制电路用于使导通电压输出端输出的 V_{on} 受到公共电压输出端输出的 V_{com} 或截止电压输出端输出的 V_{off} 的畸变影响。控制电路可设置于导通电压输出端与截止电压输出端之间,或导通电压输出端与公共电压输出端之间。由于 V_{com} 与 V_{off} 具有相似畸变波形,故受 V_{com} 的畸变影响的 V_{on} 也将发生与 V_{off} 程度相当的畸变。因此, ΔV_g (V_{on} 与 V_{off} 之差) 不会随 V_{off} 的畸变而变化,可以保持相对稳定,相应地, ΔV_p 也将稳定,得到改善各栅驱动电路区域之间发生的 Y-Block 现象的效果。

[0026] 下面通过附图和实施例,对本发明的技术方案做进一步的详细描述。

[0027] 图 3 为本发明液晶显示器栅驱动电压控制装置第一实施例的结构示意图。如图 3 所示,本发明液晶显示器栅驱动电压控制装置,包括导通电压输出端 11、公共电压输出端 12 及控制电路,本实施例的控制电路为一电容 13。其中,导通电压输出端 11 与公共电压输出端 12 之间连接电容 13。具体为导通电压输出端 11 与电容 13 的一端连接,电容 13 的一端与栅驱动电路 100 连接;公共电压输出端 12 与电容 13 的另一端连接,电容 13 的另一端与栅驱动电路 100 连接。

[0028] 如此,将公共电压输出端 12 输出的 V_{com} 作为导通电压输出端 11 输出的 V_{on} 的基准电压,使 V_{com} 和 V_{on} 相互联动, V_{com} 的畸变影响到 V_{on} ,使得 V_{on} 具有与 V_{com} 相似的畸变波形。且,由于 V_{com} 与 V_{off} 具有相似的畸变现象,故 V_{on} 和 V_{off} 也相互具有相似的畸变波形。因此, ΔV_g 可以保持相对稳定的值, Y-Block 现象可得到改善。

[0029] 图 4 为本发明液晶显示器栅驱动电压控制装置第二实施例的结构示意图。如图 4 所示,本发明液晶显示器栅驱动电压控制装置,包括导通电压输出端 11、截止电压输出端 14 及电容 13。其中,导通电压输出端 11 与截止电压输出端 14 之间连接电容 13。具体为导通电压输出端 11 与电容 13 的一端连接,电容 13 的一端与栅驱动电路 100 连接;截止电压输出端 14 与电容 13 的另一端连接,电容 13 的另一端与栅驱动电路连接 100。

[0030] 如此,将截止电压输出端 14 输出的 V_{off} 作为导通电压输出端 11 输出的 V_{on} 的基准电压,使 V_{off} 和 V_{on} 相互联动, V_{off} 的畸变影响到 V_{on} ,使得 V_{on} 具有与 V_{off} 相似的畸变波形。因此, ΔV_g 可以保持相对稳定的值, Y-Block 现象可得到改善。

[0031] 图 5 为采用本发明液晶显示器栅驱动电压控制装置的第一或第二实施例时产生的电压波形图。图 5 中, a 为第一栅驱动电路的 V_{off} 的波形; b 为第二栅驱动电路的 V_{off} 的波形; d1 为第一栅驱动电路的 V_{on} 波形; d2 为第二栅驱动电路的 V_{on} 波形; $\Delta V_{g-1}'$ 为第一栅驱动电路的 ΔV_g ; $\Delta V_{g-2}'$ 为第二栅驱动电路的 ΔV_g 。如图 4 所示,由于电容的影响,随着 V_{off} 波形的畸变影响 V_{on} ,使得 $\Delta V_{g-1}'$ 与 $\Delta V_{g-2}'$ 相近,因此不会产生明显的 ΔV_p 变化, Y-Block 现象得以改善。

[0032] 本领域技术人员应知,本发明中虽然只用了一个电容的简单电路实现了发明目

的,但是,凡能够将公共电压的畸变影响到导通电压,而起到消除各个栅驱动电路之间的 ΔV_g 差的各种电路连接方法,例如 RC 电路皆属于本发明的保护范围之内。

[0033] 最后应说明的是:以上实施例仅用以说明本发明的技术方案而非对其进行限制,尽管参照较佳实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对本发明的技术方案进行修改或者等同替换,而这些修改或者等同替换亦不能使修改后的技术方案脱离本发明技术方案的精神和范围。

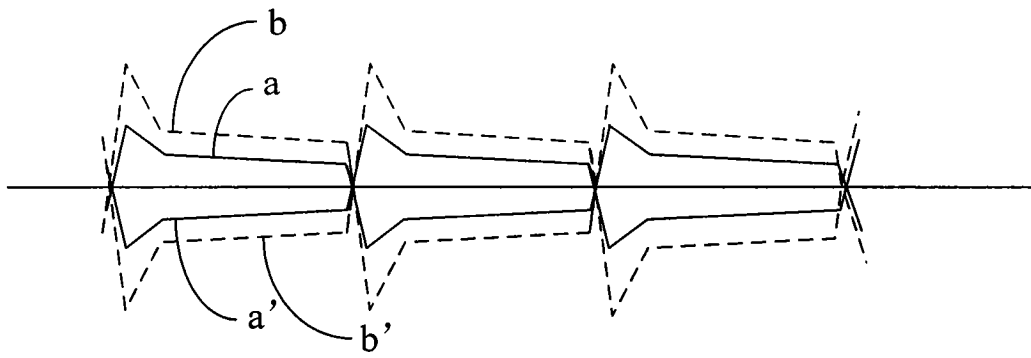


图 1

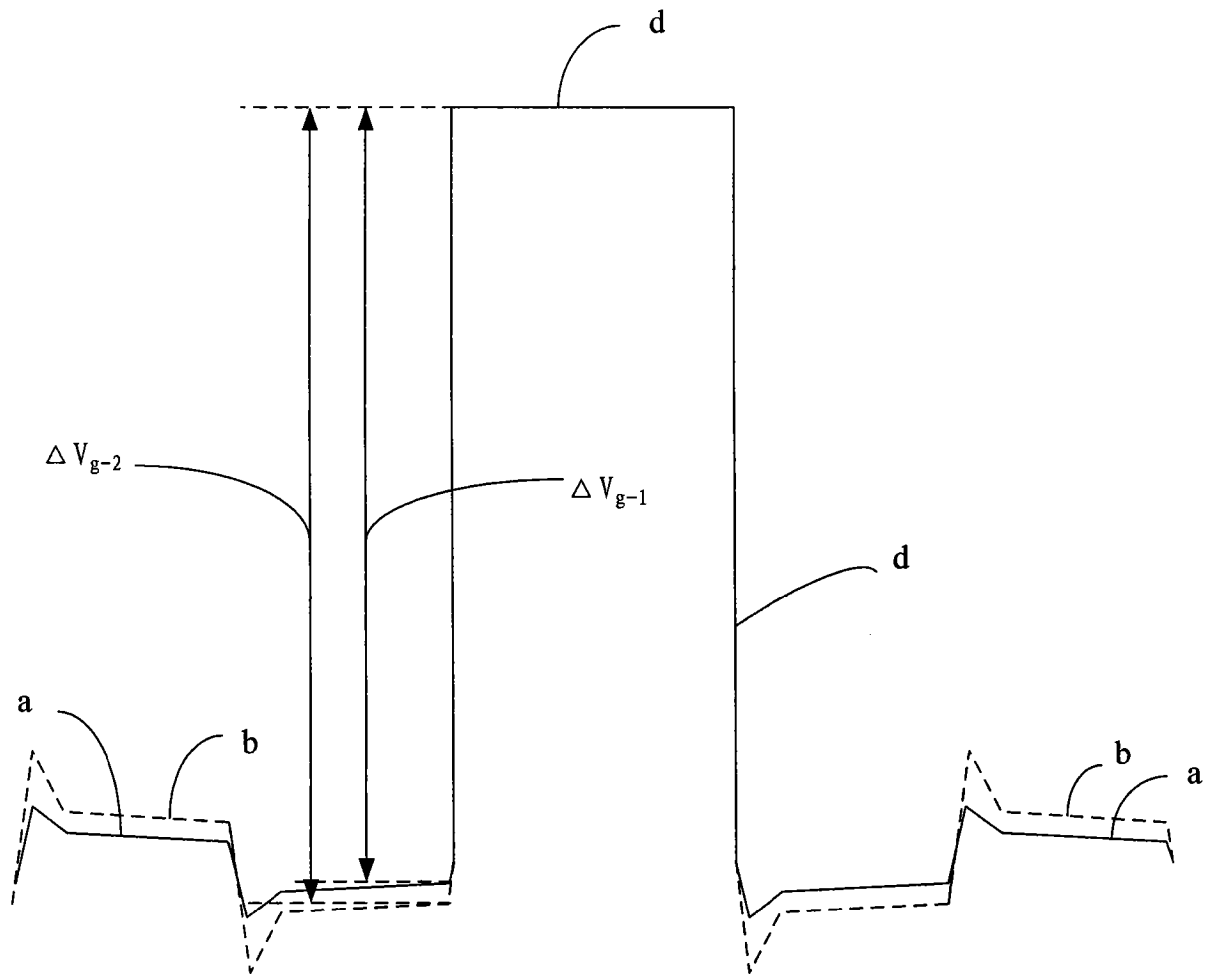


图 2

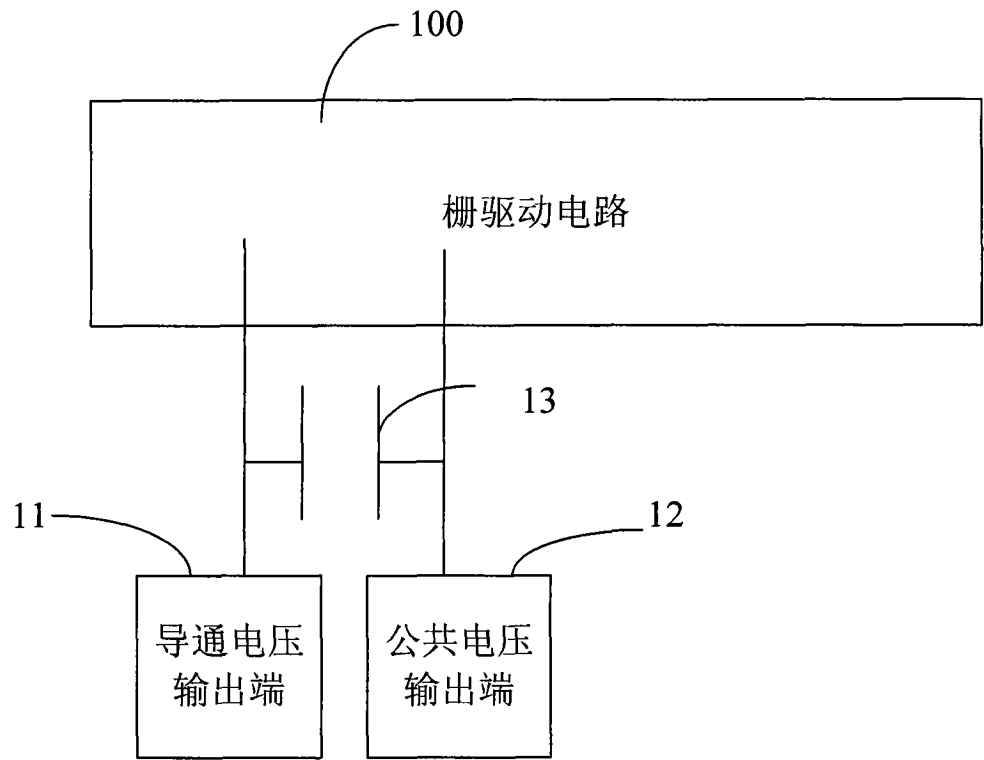


图 3

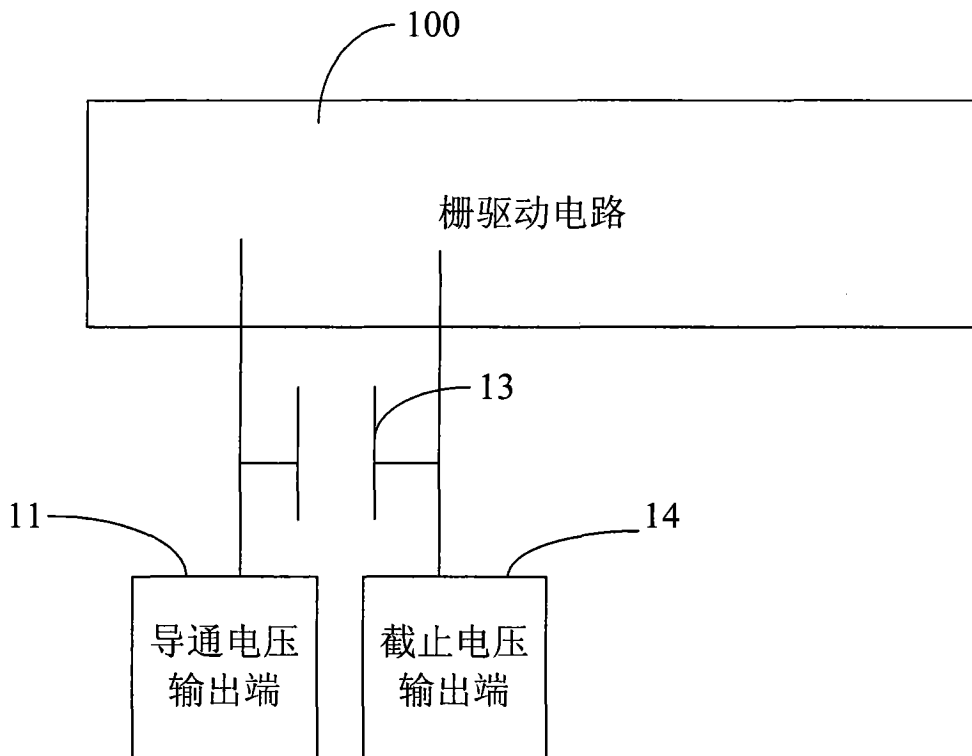


图 4

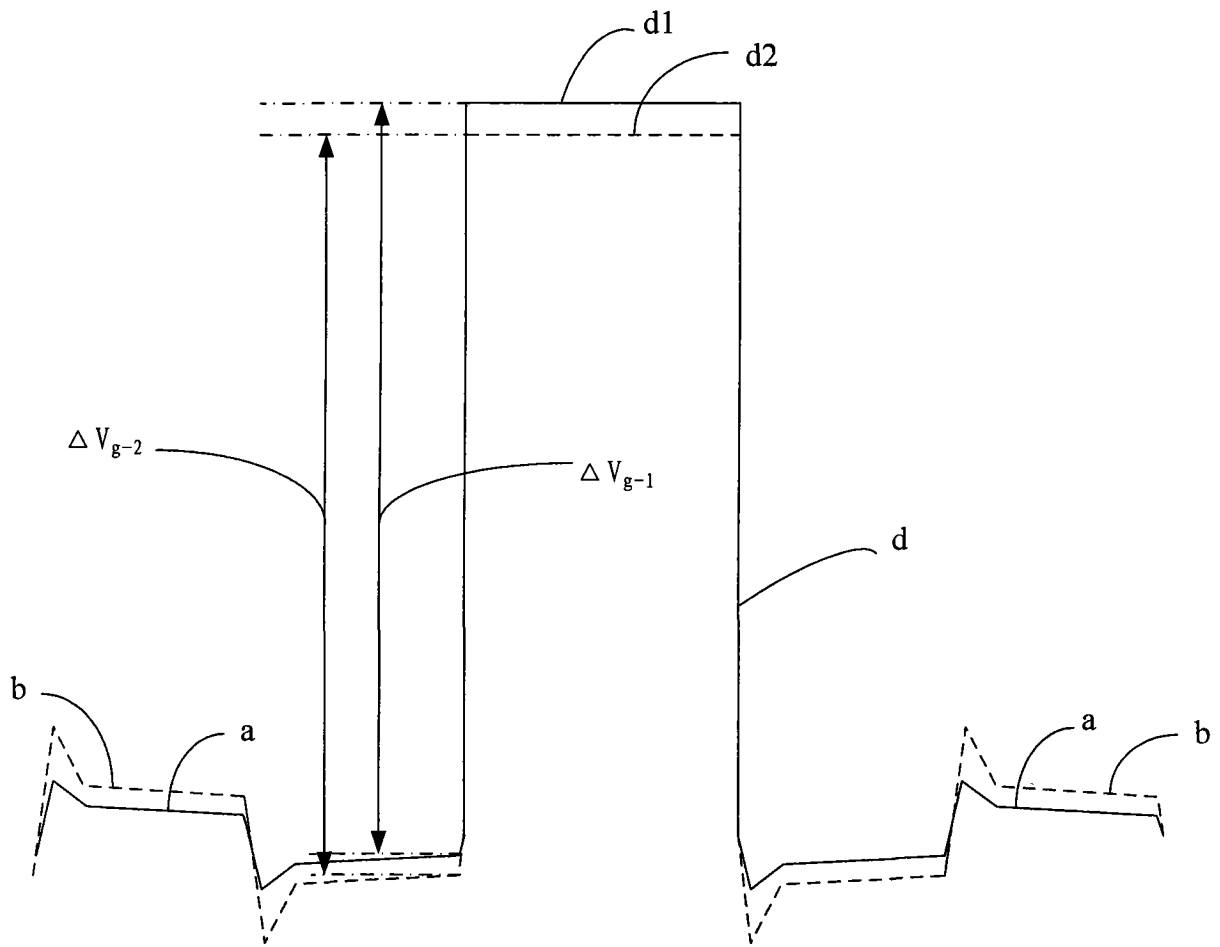


图 5