

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年1月3日(03.01.2019)



(10) 国際公開番号

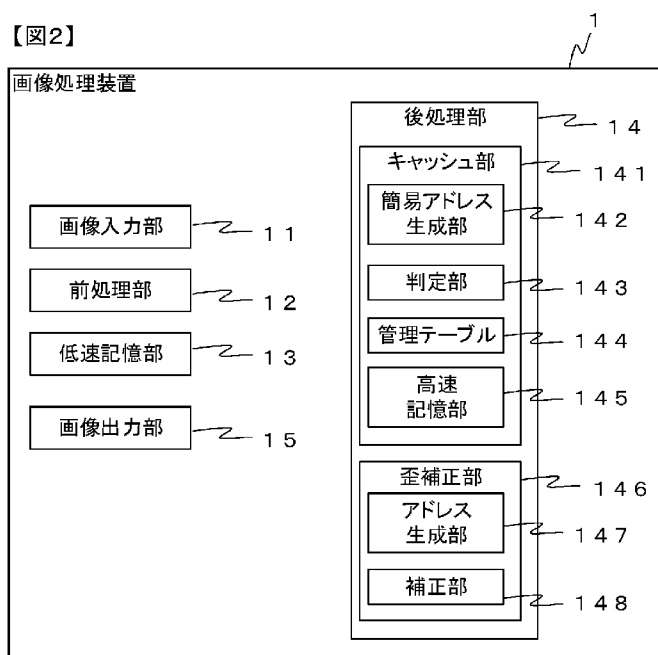
WO 2019/003610 A1

- (51) 国際特許分類:
G06T 1/60 (2006.01) *G06T 3/00* (2006.01)
- (21) 国際出願番号: PCT/JP2018/016504
- (22) 国際出願日: 2018年4月23日(23.04.2018)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2017-125597 2017年6月27日(27.06.2017) JP
- (71) 出願人: 日立オートモティブシステムズ株式会社(HITACHI AUTOMOTIVE SYSTEMS, LTD.) [JP/JP]; 〒3128503 茨城県ひたちなか市高場 2 5 2 0 番地 Ibaraki (JP).
- (72) 発明者: 内 田 裕 介 (UCHIDA, Yusuke); 〒1008280 東京都千代田区丸の内一丁目 6 番 6 号 株式会社日立製作所内 Tokyo (JP). 溝添 博樹 (MIZOSOE, Hiroki); 〒2206122 神奈川県横浜市西区みなとみらい二丁目 3 番 3 号 株式会社日立情報通信エンジニアリング内 Kanagawa (JP).
- (74) 代理人: 特許業務法人サンネクスト国際特許事務所(SUNNEXT INTERNATIONAL PATENT OFFICE); 〒1400002 東京都品川区東品川二丁目 3 番 1 2 号 シーフォートスクエア センタービルディング 1 6 階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,

(54) Title: PROCESSING DEVICE

(54) 発明の名称: 処理装置

【図2】



- 1... IMAGE PROCESSING DEVICE
11... IMAGE INPUT UNIT
12... PRE-PROCESSING UNIT
13... LOW-SPEED STORAGE UNIT
14... POST-PROCESSING UNIT
15... IMAGE OUTPUT UNIT
141... CACHE UNIT
142... SIMPLE ADDRESS GENERATION UNIT
143... ASSESSMENT UNIT
144... MANAGEMENT TABLE
145... HIGH-SPEED STORAGE UNIT
146... DISTORTION CORRECTION UNIT
147... ADDRESS GENERATION UNIT
148... CORRECTION UNIT

(57) Abstract: A processing device comprising: a low-speed storage unit wherein is stored an image extending in a column direction and a row direction; a high-speed storage unit capable of reading at a higher speed than the low-speed storage unit, and which stores a region corresponding to a prescribed storage row consisting of all of the image in the column direction and a portion of the image in the row direction; a read unit for continuously reading the image from the high-speed storage unit in the column direction; and an assessment unit for reading the image from the low-speed storage unit and

CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

writing same to the high-speed storage unit. For each processing unit column, which is the column direction segmented per prescribed pixels, the assessment unit determines the row number of the image to be read next, on the basis of either the smallest or the largest row number in the row direction of the image stored in the high-speed storage unit.

(57) 要約: 処理装置は、列方向および行方向に広がりを持つ画像が格納される低速記憶部と、低速記憶部よりも高速な読み出しが可能であり、画像の列方向の全てと行方向の一部である所定記憶行に相当する領域を記憶する高速記憶部と、高速記憶部から画像を列方向に連続して読み出す読み出し部と、低速記憶部から画像を読み込み高速記憶部へ書き込む判定部とを備え、判定部は、列方向を所定の画素ごとに分割した処理単位列ごとに、高速記憶部に格納されている画像の行方向の最小または最大の行番号に基づき次に読み込む画像の行番号を決定する。

明 細 書

発明の名称： 処理装置

技術分野

[0001] 本発明は、処理装置に関する。

背景技術

[0002] カメラのレンズは歪特性を有するため、生成された画像データは歪みを含む。またカメラの設置状況によっては拡大・縮小・回転・剪断などの効果が生じ、生成された画像データは更に実像との差異を含む。さらに記録された画像を再生する際にも、再生機器の設置状況によっては再生画像は拡大・縮小・回転・剪断などの効果を含むこととなる。このような実像との差異を補正する画像処理装置では、補正前画像と補正後画像の対応関係を算出し、補正後画像の各画素に必要な補正前画素または画素群を読み込む。画像データを格納する記憶装置は一般にアクセス速度が高速であるほど高コストな傾向がある。したがって、1フレーム分の大きな画像データを低コストに格納するためには低速な記憶装置が選択されるが、同一データを繰り返し読み出す画像補正処理などでは、アクセス速度が低速であることが処理速度低下の要因となる。

この問題を解決する方法の1つとして、高速な記憶装置を用いるキャッシュ方式が知られている。キャッシュ方式とは、1フレーム分の大きな画像データを格納した低速の記憶装置から、1フレームのうち一部分の小さな画像データをより高速な記憶装置に読み込み、繰り返しの読み出しは高速な記憶装置から行なう方法である。特許文献1には、入力タイルQ21の入力画像データをメモリ120から読み出して記憶部110に記憶させる際、重複領域Sの入力画像データが残された記憶部110のキャッシュ領域の画像データを除いて、入力画像領域R21の画像データをメモリ120から取得して記憶部110に記憶させる構成が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：日本国特開2016-218612号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献1に記載されている発明では、画像データの一部分が読み込み済みであるか否かを簡便に判断できない。

課題を解決するための手段

[0005] 本発明の第1の態様による処理装置は、列方向および行方向に広がりをする画像が格納される低速記憶部と、前記低速記憶部よりも高速な読み出しが可能であり、前記画像の前記列方向の全てと前記行方向の一部である所定記憶行に相当する領域を記憶する高速記憶部と、前記高速記憶部から前記画像を前記列方向に連続して読み出す読み出し部と、前記低速記憶部から前記画像を読み込み前記高速記憶部へ書き込む判定部とを備え、前記判定部は、前記列方向を所定の画素ごとに分割した処理単位列ごとに、前記高速記憶部に格納されている前記画像の前記行方向の最小または最大の行番号に基づき次に読み込む前記画像の行番号を決定する。

発明の効果

[0006] 本発明によれば、画像データの一部分が読み込み済みであるか否かを簡便に判断できる。

図面の簡単な説明

[0007] [図1]画像処理システムSの構成図

[図2]画像処理装置1の機能ブロック図

[図3]撮影画像を示す模式図

[図4]撮影画像において読み込まれる領域を示す図

[図5]高速記憶部145の構造を示す模式図

[図6]管理テーブル144の一例を示す図

[図7]画像処理装置1の動作例を説明する図。図7(a)は1～4回目に高速

記憶部 1 4 5 に書き込まれる領域を示す図、図 7 (b) は 3 4 ~ 3 7 回目に高速記憶部 1 4 5 に書き込まれる領域を示す図、図 7 (c) は管理テーブル 1 4 4 に格納される値を示す図。

[図8]キャッシュ部 1 4 1 の蓄積処理を示すフローチャート

[図9]キャッシュ部 1 4 1 の読出処理を示すフローチャート

発明を実施するための形態

[0008] 一実施の形態一

以下、図 1 ~ 図 9 を参照して、画像処理装置の実施の形態を説明する。

[0009] (構成)

図 1 は、画像処理装置 1 を含む画像処理システム S の構成図である。画像処理システム S は、画像処理装置 1 と、カメラ 2 と、認識装置 3 とを備える。カメラ 2 は、撮影して得られた画像（以下、「撮影画像」）を画像処理装置 1 に出力する。画像処理装置 1 は、撮影画像に歪み補正処理を施して歪みを補正した画像（以下、「歪み補正画像」）を生成して認識装置 3 に出力する。認識装置 3 は、歪み補正画像を用いて各種アプリケーションを実行する。なお画像処理装置 1、カメラ 2、および認識装置 3 は、それぞれが有線で接続されて上述した画像の情報を授受してもよいし、無線通信により画像の情報を授受してもよい。さらに画像処理装置 1、カメラ 2、および認識装置 3 は、同一の地点に設置されてもよいし、それぞれが異なる地点や異なる国に設置されてもよい。さらに画像処理装置 1、カメラ 2、および認識装置 3 における情報の授受は、通信により即時に行われてもよいし、画像の情報を持ち運びが可能な記憶装置に格納した後に記憶装置を移動させて画像の情報を読み出してもよい。

[0010] 図 2 は、画像処理装置 1 の機能構成を示す機能ブロック図である。画像処理装置 1 は、画像入力部 1 1 と、前処理部 1 2 と、低速記憶部 1 3 と、後処理部 1 4 と、画像出力部 1 5 とを備える。画像入力部 1 1 および画像出力部 1 5 は、入出力インタフェース回路である。前処理部 1 2 および後処理部 1 4 は、たとえば F P G A (F i e l d - P r o g r a m m a b l e G a t

e Array) に構成される回路である。低速記憶部 13 は、たとえば SDRAM であり、後述する高速記憶部 145 よりもアクセス速度、すなわち読み込み速度および書き込み速度が遅い。また低速記憶部 13 は、所定の読み出し情報量の単位がハードウェア特性として予め定められている。たとえば読み出し情報量の単位が 64 バイトの場合に、低速記憶部 13 に対してある 3 バイトの情報を要求すると、要求した 3 バイトを含む 64 バイトの情報が低速記憶部 13 から得られる。

[0011] 画像入力部 11 には、カメラ 2 から撮影画像が入力される。画像入力部 11 は入力された撮影画像を前処理部 12 に出力する。前処理部 12 は、入力された撮影画像に画素ごとの演算から成る処理、たとえば輝度調整を施し、処理後の撮影画像を低速記憶部 13 に格納する。後処理部 14 は、低速記憶部 13 に格納された撮影画像を読み出して、歪み補正処理を施して歪み補正画像を作成する。そして後処理部 14 は、作成した歪み補正画像を画像出力部 15 に出力する。画像出力部 15 は、後処理部 14 から出力された画像を認識装置 3 に出力する。

[0012] 後処理部 14 は、キャッシュ部 141 と、歪補正部 146 とを備える。キャッシュ部 141 は、歪補正部 146 から要求される撮影画像の情報を歪補正部 146 に提供する。歪補正部 146 は撮影画像を読み込んで歪み補正画像を生成する。歪補正部 146 は、キャッシュ部 141 に撮影画像の一部の領域ずつの情報を要求して、撮影画像の全体を複数回に分けて取得する。キャッシュ部 141 は歪補正部 146 から要求されるおおよその領域をあらかじめ算出し、歪補正部 146 から要求される前に低速記憶部 13 から撮影画像のその領域の情報を取得する。そしてキャッシュ部 141 は、歪補正部 146 から要求があると迅速に撮影画像の情報を提供する。

[0013] キャッシュ部 141 は、簡易アドレス生成部 142 と、判定部 143 と、管理テーブル 144 と、高速記憶部 145 とを備える。簡易アドレス生成部 142 は、歪補正部 146 が備える、後述するアドレス生成部 147 と略同一のアドレス算出処理を実行する。これにより、次に歪補正部 146 から要

求される撮影画像中の画素を全て含む領域、すなわち読み込み先アドレスを算出する。なお簡易アドレス生成部 142 が算出するアドレスは概算、たとえば 10 ピクセル単位であり計算の負荷が小さい。詳しくは後述する。

[0014] 判定部 143 は、簡易アドレス生成部 142 が出力する読み込み先アドレスが示す領域のうち、まだ高速記憶部 145 に格納されていない領域を判断し、その領域の画素の情報を低速記憶部 13 から取得して高速記憶部 145 に格納する。判定部 143 は、管理テーブル 144 を参照して高速記憶部 145 に格納されている領域を判断し、必要に応じて管理テーブル 144 を書き換える。判定部 143 の動作は後に詳述する。管理テーブル 144 は、FPGA 上に確保される記憶領域であり、管理テーブル 144 には高速記憶部 145 に格納されている撮影画像の領域を示す情報が格納される。高速記憶部 145 は、FPGA 上に構成された記憶領域であり、低速記憶部 13 よりも高速なアクセスが可能である。高速記憶部 145 の構成は後述する。

[0015] 歪補正部 146 は、アドレス生成部 147 と補正部 148 とを備える。アドレス生成部 147 は、補正部 148 が処理対象とする撮影画像の領域を示すアドレスを厳密に、たとえば 1 ピクセル単位で算出し、キャッシュ部 141 に送信する。キャッシュ部 141 は受信したアドレスに対応する撮影画像の情報を歪補正部 146 に出力する。補正部 148 は、キャッシュ部 141 から取得した情報を用いて、既知の手法により歪みおよびカラー情報の補正を行い、歪み補正画像を生成する。

[0016] (撮影画像と画像読み込みの例)

図 3 は、撮影画像を示す模式図である。撮影画像は、たとえば横 1920 ピクセル、縦 1080 ピクセルの解像度を有する。換言すると撮影画像は、 1920×1080 個の色情報が格子状に並べられたものである。本実施の形態では、撮影画像の左下の画素を基準位置、すなわち座標 (1, 1) の画素とし、図示右側を X 軸のプラス方向、図示上側を Y 軸のプラス方向とする。撮影画像は、横方向に連続した画素の情報が低速記憶部 13 における連続した領域に格納される。本実施の形態では、低速記憶部 13 の読み出し情報

量の単位に相当する撮影画像の画素の情報が10ピクセルに相当する。以下では撮影画像を横方向に10ピクセル単位で w_1 、 w_2 、 $w_3 \cdots$ と呼ぶ。本実施の形態では撮影画像の横幅は1920ピクセルなので、右端は w_{192} である。

[0017] 歪補正部146は、撮影画像をX軸の1ピクセル目付近から正方向に走査して処理を行い、撮影画像の右端に到達するとY軸の正方向に処理対象をずらして、X軸の1ピクセル目付近から正方向に走査する。すなわち歪補正部146は、いわゆるラスタースキャンを行う。また歪み補正処理は、処理対象の画素の情報だけでなく、その周辺の画素の情報も利用するため、撮影画像を複数画素からなる複数のブロックに分割し、1ブロックを処理単位とする。すなわち歪補正部146は、所定のアルゴリズムにより補正部148の処理単位とするブロックのアドレス、すなわち撮影画像上の領域を算出する。

[0018] 図4は、撮影画像において読み込まれる領域を示す図である。図4では、図3とは異なり横方向は読み出し情報量の単位である w_1 、 w_2 、 $w_3 \cdots$ で表記している。すなわち図4における1つの格子に格納される情報量は、図3における10個の格子に格納される情報量に等しい。図4では、歪補正部146のアドレス生成部147が生成するアドレス領域 $S_1 \sim S_3$ を破線で示し、キャッシュ部141の簡易アドレス生成部142が生成するアドレス領域 $D_1 \sim D_4$ を実線で示す。

[0019] 初めにアドレス生成部147が生成するアドレス領域が S_1 であり、初めに簡易アドレス生成部142が生成するアドレス領域 D_1 は前述の S_1 を含むように算出される。アドレス生成部147が生成するアドレス領域 S_1 は、1ピクセル単位なので図4では10ピクセルごとの区切りを示す格子に沿っていない。その一方で簡易アドレス生成部142は10ピクセル単位でアドレス領域を算出するので、簡易アドレス生成部142が生成するアドレス領域 D_1 は図4に示す格子に沿って存在する。2番目にアドレス生成部147が生成するアドレス領域が S_2 であり、2番目に簡易アドレス生成部14

2が生成するアドレス領域D2は前述のS2を含むように算出される。ここで、D1とD2の関係に注目すると、2つの領域は一部が重複している。

[0020] 領域を左下の座標と右上の座標で表すと、領域D1は(w1, 1) ~ (w5, 3)であり、領域D2は(w4, 3) ~ (w8, 5)である。したがって、領域D1と領域D2は(w4, 3) ~ (w5, 3)で重複する。キャッシュ部141の判定部143は、管理テーブル144を利用することで、領域D2の読み込みの際に重複する領域である(w4, 3) ~ (w5, 3)の読み込みを省略する。判定部143の動作は後述する。なお以下では、図4に示す格子のX方向のそれぞれの区画を「列」とも呼び、格子のY方向のそれぞれの区画を「行」とも呼ぶ。たとえばw1の隣の列はw2である。

[0021] (高速記憶部)

図5は、高速記憶部145の構造を示す模式図である。高速記憶部145は、X方向に192個、Y方向に8個の広がりを持つ格子状の記憶領域である。図5に示すそれぞれの格子に格納される情報量は、図4に示すそれぞれの格子に格納される情報量と等しく、図3に示す10個の格子に格納される情報量と等しい。したがって、高速記憶部145のX方向には撮影画像のX方向、すなわち横方向の情報が全て格納され、高速記憶部145のY方向には撮影画像のY方向の8行分の情報が格納される。また図5に示すそれぞれの格子に格納される情報の格納順番は、図3や図4と同様に図示左側から右側にかけて列番号が大きくなるように格納される。以下では、高速記憶部145のY方向の行数を「所定記憶行」とも呼ぶ。すなわち本実施の形態における所定記憶行は「8」である。図4に示す低速記憶部13に格納される撮影画像の情報と区別するために、高速記憶部145のX方向はc1、c2、c3、・・・と呼び、Y方向はr1、r2、r3、・・・と呼ぶ。なお以下では、図5に示す格子のX方向のそれぞれの区画を「列」とも呼び、格子のY方向のそれぞれの区画を「行」とも呼ぶ。たとえばc1の隣の列はc2である。

[0022] (管理テーブル)

図6は管理テーブル144の一例を示す図である。管理テーブル144は、高速記憶部145のX方向の格子のそれぞれに対応する記憶領域が設けられる。管理テーブル144には、高速記憶部145のX方向の各格子に入力されている撮影画像のY座標の最大値が格納される。たとえば図6に示す例では、c1には撮影画像の $y = 120$ までの情報が格納されていることが示されている。ただし高速記憶部145は前述のとおり8行分の情報しか格納できないため、c1には $y = 113 \sim y = 120$ が格納されている。なお前述のとおり、歪補正部146はY軸のプラス方向に撮影画像の情報を読み進めるため、管理テーブル144に記録される数値は処理が進むにつれて増加する。

[0023] (動作例)

図7を参照して画像処理装置1の動作例を説明する。図7(a)は1~4回目に高速記憶部145に書き込まれる領域を示す図、図7(b)は34~37回目に高速記憶部145に書き込まれる領域を示す図、図7(c)は管理テーブル144に格納される値を示す図である。図7(a)、(b)に示す各格子の中の数字は、何回目の書き込みによりその格子に画像情報が書き込まれるかを示す。また図7における太線で囲む領域は、簡易アドレス生成部142が生成するアドレスに対応する領域である。

[0024] 図7に示す動作例が開始する前は、高速記憶部145には撮影画像の情報が格納されていないので、図7(c)の「初期」の行に示すように、c1~c128の全ての列についてY座標の最大値がゼロである。キャッシュ部141による1回目の書き込みは、図7(a)の領域E1の全域を対象に行われる。キャッシュ部141は、図4に示す領域D1の情報を読み込み、領域E1に書き込む。このとき書き込まれた高速記憶部145の領域は図7(a)において「1」を記載している。これにより管理テーブル144のc1~c5の列には撮影画像の $y = 3$ までが読み込まれるので、管理テーブル144のc1~c5の欄には「3」が記録される。

[0025] 次にキャッシュ部141は、簡易アドレス生成部142が算出する2つ目

の領域、すなわち図4に示す領域D2を読み込む。ただし領域D2において領域D1と重複する領域、すなわち(w4, 3) ~ (w5, 3)は読み込まない。キャッシュ部141は、この判断を管理テーブル144を参照することで実現する。すなわちキャッシュ部141は、管理テーブル144のc4の欄に「3」が格納されていると、y=3以下の情報を低速記憶部13から読み込まない。そしてキャッシュ部141は、読み込んだ画素の情報を高速記憶部145の領域E2に書き込む。領域E2への書き込みが完了すると、高速記憶部145のc4~c8には撮影画像のy=5までが読み込まれたので、管理テーブル144のc4~c8の欄には「5」が記録される。

[0026] 以下、同様にキャッシュ部141は低速記憶部13からの撮影画像の読み込みと高速記憶部145への書き込み、および管理テーブル144への書き込みを行う。ただし高速記憶部145のY方向の記憶領域は撮影画像に比べて短いので、書き込む領域が不足する。その場合はキャッシュ部141は、あたかもr8の上部にr1が存在するかのように書き込む領域を決定する。すなわち撮影画像におけるある画素のY座標をDy、その画素が書き込まれる高速記憶部145のY座標をEy、高速記憶部145のY方向の行数、すなわち所定記憶行をRとすると、これらは式(1)の関係を満たす。

$$E_y = D_y \% R \quad \cdots (1)$$

[0027] すなわちEyはDyのRによる剰余である。本実施の形態ではR=8なので、たとえば撮影画像におけるY=9の画素の情報は、9%8=1なので高速記憶部145のr1の行に格納される。キャッシュ部141は、この演算に基づき書き込み先の高速記憶部145の領域を決定する。キャッシュ部141による4回目までの処理が完了すると、管理テーブル144には2行目に示す情報が格納される。

[0028] その後、低速記憶部13からの撮影画像の読み込みおよび高速記憶部145への書き込みが右端、すなわちw128やc128まで到達すると、簡易アドレス生成部142は算出する領域をY軸の正方向にずらす。ただしこの場合も従前に読み込んだ領域と一部重複する。たとえば図7(b)の領域E

34は、簡易アドレス生成部142が算出する領域を最初にY軸の正方向にずらした直後の処理である34回目に算出するアドレスに対応する領域を示している。すなわち、簡易アドレス生成部142の算出によるとE34はc1～c5の3～5行目に対応する。しかしc1～c3の列は1回目の読み込みで3行目まで読み込み済みであり、c4～c5の列は2回目の読み込みで5行目まで読み込み済みである。そのためキャッシュ部141は、まだ読み込んでいないw1～w3の4行目～5行目の画素の情報のみを低速記憶部13から読み込み、高速記憶部145に書き込む。キャッシュ部141は、以下同様に処理を行う。キャッシュ部141による37回目までの処理が完了すると、管理テーブル144には3行目に示す情報が格納される。

[0029] なお、さらに処理が進み、判定部143が読み込んだ撮影画像の座標(w1, 9)の画素情報は、高速記憶部145の(c1, r1)に書き込まれる。すなわち1回目の読み込みにより書き込まれた情報が上書きされる。前述のとおり、歪補正部146はラスタースキャンを行うので、Y座標を遡って画像情報を参照することはない。このような特性を有するので、高速記憶部145に従前に書き込まれた情報を保存することなく、次々に上書きをすることができる。

[0030] (フローチャート | 蓄積処理)

図8は、キャッシュ部141が高速記憶部145に撮影画像の情報を蓄積する蓄積処理の動作を示すフローチャートである。上述した動作例を可能とするキャッシュ部141の動作をフローチャートを用いて説明する。キャッシュ部141は、歪補正部146の動作に先立って動作を開始する。

[0031] ステップS301では、キャッシュ部141の簡易アドレス生成部142は、最初の簡易アドレスの算出を行う。続くステップS302では、判定部143は、ステップS301において算出されたアドレス領域に含まれる全ての列を順番に処理対象としてステップS303～S307の処理を繰り返す。以下では、処理対象とする列をP列と呼ぶ。続くステップS303では、判定部143は、ステップS301において算出されたアドレス領域に含

まれる全ての行を順番に処理対象としてステップS304～S306の処理を繰り返す。以下では、処理対象とする行をQ行と呼ぶ。

[0032] 続くステップS304では、判定部143は、管理テーブル144におけるP列の欄に格納された値を読み込み、その値がQ未満であるか否かを判断する。Q未満であると判断する場合はステップS305に進み、Q以上であると判断する場合はステップS307に進む。ステップS305では、処理対象の画素の情報を低速記憶部13から読み込み、高速記憶部145におけるP列のQ%R行目、すなわち式(1)のE_y行目に格納する。続くステップS306では、管理テーブル144のP列の欄の値をQに書き換えてステップS307に進む。

[0033] ステップS307では、歪補正部146はステップS301において算出されたアドレス領域に含まれる全ての行を処理対象としたか否かを判断する。歪補正部146は、処理対象としていない行が存在すると判断する場合はその行を処理対象としてステップS304に戻り、全ての行を処理対象としたと判断する場合はステップS308に進む。ステップS308では、歪補正部146はステップS301において算出されたアドレス領域に含まれる全ての列を処理対象としたか否かを判断する。歪補正部146は、処理対象としていない列が存在すると判断する場合はその列を処理対象としてステップS303に戻り、全ての列を処理対象としたと判断する場合はステップS309に進む。

[0034] ステップS309ではキャッシュ部141は、簡易アドレス生成部142によるアドレス生成が完了したか否かを判断する。換言すると、ある1枚の撮影画像の全体について処理が完了したか否かを判断する。アドレス生成が完了したと判断する場合は図8に示す動作を完了し、アドレス生成が完了していないと判断する場合はステップS310に進む。ステップS310ではキャッシュ部141は、歪補正部146から撮影画像を要求されたか否かを判断する。歪補正部146による読み込みを待たずに次々に高速記憶部145に撮影画像を読み込むと、新たに読み込んだ撮影画像の情報で上書きした

後に歪補正部 146 から撮影画像の要求を受ける可能性があるからである。歪補正部 146 が画像情報を要求したと判断する場合はステップ S301 に戻り、歪補正部 146 がまだ次の画像情報を要求していないと判断する場合はステップ S310 に留まる。

[0035] (フローチャート | 読出処理)

図 9 は、キャッシュ部 141 が歪補正部 146 の要求に応じて高速記憶部 145 から撮影画像の情報を読み出す読出処理の動作を示すフローチャートである。ステップ S321 では、キャッシュ部 141 は歪補正部 146 からの読み出し指令、すなわち撮影画像の読み込み対象のアドレスを受信する。ここでは受信したアドレスが、撮影画像の (k、l) の座標を指すとする。続くステップ S322 では、キャッシュ部 141 は、高速記憶部 145 において撮影画像の X 座標が k の画素を含む列を特定する。列の特定は、高速記憶部 145 における 1 列に含まれる画素数を用いて算出される。たとえば $k = 45$ の場合に、本実施の形態では 1 列に 10 画素が含まれるので、 $45 / 10$ の商を繰り上げた値、すなわち 5 列目に含まれることが特定される。

[0036] 続くステップ S323 では、キャッシュ部 141 は、高速記憶部 145 において撮影画像の Y 座標が l の座標を含む行を特定する。行の特定は、前述の式 (1) に基づき行うことができる。ただし本実施の形態では高速記憶部 145 の行数が 2 の累乗なので、以下のように簡便に算出することができる。すなわち撮影画像の Y 座標値を 2 進数で表記し、下位から高速記憶部 145 の行数に対応する桁だけ評価する。具体的には、本実施の形態では高速記憶部 145 の行数が 8、すなわち 2 の 3 乗なので下位 3 桁の値を評価する。たとえば 21 行目の場合は、10 進数の「21」を 2 進数で表すと「10101」なので、下位 3 桁は「101」である。これを 10 進数に変換すると、 $1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 = 5$ なので 5 行目であると特定される。

[0037] 続くステップ S324 では、キャッシュ部 141 は、ステップ S322 およびステップ S323 において特定した座標の高速記憶部 145 の画素値を

読み出す。続くステップS 3 2 5では、キャッシュ部 1 4 1はステップS 3 2 4において読み出した画素値を歪補正部 1 4 6に出力する。

[0038] 上述した第 1 の実施の形態によれば、次の作用効果が得られる。

(1) 画像処理装置 1 は、列方向および行方向、すなわち X 方向および Y 方向に広がりをもつ撮影画像が格納される低速記憶部 1 3 と、低速記憶部 1 3 よりも高速な読み出しが可能であり、撮影画像の列方向の全てと行方向の一部である 8 行に相当する領域を記憶する高速記憶部 1 4 5 と、高速記憶部 1 4 5 から撮影画像を列方向に連続して読み込む歪補正部 1 4 6 と、低速記憶部 1 3 から撮影画像を読み込み高速記憶部 1 4 5 へ書き込む判定部 1 4 3 とを備える。判定部 1 4 3 は、列方向を所定の画素ごとに分割した処理単位列ごとに、高速記憶部 1 4 5 に格納されている撮影画像の行方向の最大の行番号に基づき次に読み込む撮影画像の行番号を決定する。そのため画像処理装置 1 は、行番号の大小により撮影画像の一部が読み込み済みであるか否かを簡便に判断できる。

[0039] (2) 画像処理装置 1 は、処理単位列ごとに、高速記憶部 1 4 5 に格納される行方向の最小または最大の行番号を格納する管理テーブルをさらに備える。判定部 1 4 3 は、管理テーブルを参照することで、低速記憶部 1 3 から画像を読み込み高速記憶部 1 4 5 へ書き込むか否かを決定する。判定部 1 4 3 は、高速記憶部 1 4 5 へ画像を書き込む場合は、低速記憶部 1 3 から読み込んだ画像の行番号を管理テーブル 1 4 4 に書き込む。そのため画像処理装置 1 は管理テーブル 1 4 4 を用いて撮影画像の読み込みの可否を簡便に判断できる。

[0040] (3) 判定部 1 4 3 は、画像を書き込む高速記憶部 1 4 5 の行方向の位置を、画像の行番号の高速記憶部 1 4 5 の所定記憶行である「8」による剰余に基づき決定する。そのため判定部 1 4 3 は高速記憶部 1 4 5 における格納場所を簡便に特定することができる。さらにキャッシュ部 1 4 1 が歪補正部 1 4 6 から要求を受けて高速記憶部 1 4 5 から読み出す際にも、同様な処理により簡便に格納場所を特定することができる。

[0041] (4) 本実施の形態では、所定記憶行は2の累乗である「8」とした。そのため撮影画像の行番号を2進数で表記すれば、下位3ビットがそのまま高速記憶部145において格納されている行番号を表す。すなわち所定記憶行を2の累乗に設定することにより、格納先の行番号を特定する処理の負荷を軽減することができる。

[0042] (5) 判定部143は、画像を書き込む高速記憶部145の列方向の位置を、撮影画像における列方向の位置と一致させる。そのため画像処理装置1は、高速記憶部145への書き込み位置、および高速記憶部145からの読み込み位置を簡便に決定できる。

[0043] (6) 処理単位列の幅は、低速記憶部13から高速記憶部145へのデータ読み出し単位である。そのため画像処理装置1は低速記憶部13から効率的に撮影画像を読み込むことができる。

[0044] (変形例1)

高速記憶部145に格納できる画素数が低速記憶部13の読み出し単位であることは必須ではなく、その整数倍の画素数でもよい。さらにそれ以外の画素数でもよい。また上述したX方向とY方向、すなわち列方向および行方向はそれぞれ入れ替えてもよい。

[0045] (変形例2)

上述した実施の形態では、撮影画像の解像度を 1920×1080 として説明したが、撮影画像の解像度はこれに限定されない。撮影画像の解像度が上述した実施の形態と異なる場合には、これにあわせて高速記憶部145のX方向のサイズを変更する。具体的には、X方向は撮影画像におけるX方向の全画素の情報が格納できるサイズとする。なおY方向のサイズは、撮影画像の解像度の影響を受けない。

[0046] (変形例3)

上述した実施の形態では、高速記憶部145のY方向の幅、すなわち所定記憶行は撮影画像の8画素に相当する幅を有していた。しかし所定記憶行は「8」に限定されない。所定記憶行は、少なくとも簡易アドレス生成部14

2が算出するアドレス領域の最大のY方向の幅を有すればよい。ただし上述した(4)の作用効果を得るために、簡易アドレス生成部142が算出するアドレス領域の最大のY方向の幅を超える、最小の2のべき乗のサイズであることが望ましい。具体的には、簡易アドレス生成部142が算出するアドレス領域の最大のY方向の幅が17の場合は、 $2^4 < 17 < 2^5$ なので、 2^5 すなわち32とすることが望ましい。

[0047] ここで、簡易アドレス生成部142が算出するアドレス領域について補足すると、算出されるアドレス領域は、歪補正に基づくものなので、一般に中心からずれた周辺部ほど歪みが大きく、算出されるアドレス領域が大きくなる。また、レンズの歪みはレンズの加工精度や設計値により想定可能なので、事前に高速記憶部145のサイズを決定することができる。

[0048] (変形例4)

上述した実施の形態では歪補正部146の要求に応じて高速記憶部145から撮影画像の情報を読み出す際にY座標の値を算出した。しかし高速記憶部145に撮影画像の情報を格納する際に、撮影画像のY座標値と高速記憶部145におけるY座標の値の対応表を作成し、高速記憶部145から撮影画像の情報を読み出す際にその対応表を参照してもよい。

[0049] (変形例5)

上述した実施の形態では、キャッシュ部141は、図8のステップS310で説明したように、歪補正部146が画像情報を要求することを条件として撮影画像を低速記憶部13から読み込んだ。しかし、歪補正部146からの要求を確認することなく、一定時間の経過ごとに撮影画像を低速記憶部13から読み込んでもよい。この場合は、図8のステップS310において前回の低速記憶部13からの読み込みから所定の時間が経過したか否かを判断すればよい。

[0050] (変形例6)

図5に示した高速記憶部145の構成は概念であり、物理的に2次元に配列されたメモリ領域を確保しなくてもよい。たとえば、プログラム言語にお

ける２次元配列や１次元配列の組み合わせにより、図５に示した高速記憶部１４５の構成を実現してもよい。

[0051] (変形例７)

上述した実施の形態では、低速記憶部１３はＳＤ－ＲＡＭであり、高速記憶部１４５はＦＰＧＡ上に確保される記憶領域であった。しかし、低速記憶部１３がより低速な記憶領域、たとえばＳＳＤ（Ｓｏｌｉｄ Ｓｔａｔｅ Ｄｒｉｖｅ）、フラッシュメモリ、ハードディスクドライブなどでもよく、高速記憶部１４５がＳＤ－ＲＡＭでもよい。すなわち、低速記憶部１３よりも高速記憶部１４５のほうが少なくとも読み出し速度が速ければよい。なお高速記憶部１４５がＦＰＧＡ上に確保される記憶領域でない場合は、簡易アドレス生成部１４２、判定部１４３、および歪補正部１４６の少なくとも１つはＣＰＵがプログラムを実行することにより実現されてもよい。

[0052] さらにこのプログラムは、画像処理装置１が備える不図示の入出力インタフェースを用いて、必要なときに利用可能な媒体を介して、他の装置から読み込まれてもよい。ここで媒体とは、例えば入出力インタフェースに着脱可能な記憶媒体、または通信媒体、すなわち有線、無線、光などのネットワーク、または当該ネットワークを伝搬する搬送波やデジタル信号、を指す。また、プログラムにより実現される機能の一部または全部がハードウェア回路やＦＰＧＡにより実現されてもよい。

[0053] 上述した変形例は、それぞれ組み合わせてもよい。上記では、実施の形態および変形例を説明したが、本発明はこれらの内容に限定されるものではない。本発明の技術的思想の範囲内で考えられるその他の態様も本発明の範囲内に含まれる。

[0054] 次の優先権基礎出願の開示内容は引用文としてここに組み込まれる。

日本国特許出願２０１７－１２５５９７（２０１７年６月２７日出願）

符号の説明

[0055] １…画像処理装置

１１…画像入力部

- 1 2 …前処理部
- 1 3 …低速記憶部
- 1 4 …後処理部
- 1 5 …画像出力部
- 1 4 1 …キャッシュ部
- 1 4 2 …簡易アドレス生成部
- 1 4 3 …判定部
- 1 4 4 …管理テーブル
- 1 4 5 …高速記憶部
- 1 4 6 …歪補正部
- 1 4 7 …アドレス生成部
- 1 4 8 …補正部

請求の範囲

- [請求項1] 列方向および行方向に広がりを持つ画像が格納される低速記憶部と、
- 前記低速記憶部よりも高速な読み出しが可能であり、前記画像の前記列方向の全てと前記行方向の一部である所定記憶行に相当する領域を記憶する高速記憶部と、
- 前記高速記憶部から前記画像を前記列方向に連続して読み出す読み出し部と、
- 前記低速記憶部から前記画像を読み込み前記高速記憶部へ書き込む判定部とを備え、
- 前記判定部は、前記列方向を所定の画素ごとに分割した処理単位列ごとに、前記高速記憶部に格納されている前記画像の前記行方向の最小または最大の行番号に基づき次に読み込む前記画像の行番号を決定する処理装置。
- [請求項2] 請求項1に記載の処理装置において、
- 前記処理単位列ごとに、前記高速記憶部に格納される前記行方向の最小または最大の行番号を格納する管理テーブルをさらに備え、
- 前記判定部は、前記管理テーブルを参照することで、前記低速記憶部から前記画像を読み込み前記高速記憶部へ書き込むか否かを決定し、
- 前記判定部は、前記高速記憶部へ前記画像を書き込む場合は、前記低速記憶部から読み込んだ前記画像の行番号を前記管理テーブルに書き込む処理装置。
- [請求項3] 請求項1に記載の処理装置において、
- 前記判定部は、前記画像を書き込む前記高速記憶部の前記行方向の位置を、前記画像の行番号の前記高速記憶部の前記所定記憶行による剰余に基づき決定する処理装置。
- [請求項4] 請求項3に記載の処理装置において、

前記所定記憶行は、2の累乗である処理装置。

[請求項5]

請求項1に記載の処理装置において、

前記判定部は、前記画像を書き込む前記高速記憶部の前記列方向の位置を、前記画像における前記列方向の位置と対応させる処理装置。

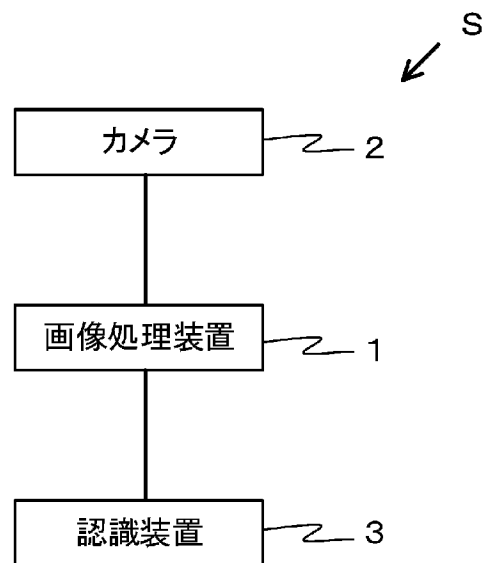
[請求項6]

請求項1に記載の処理装置において、

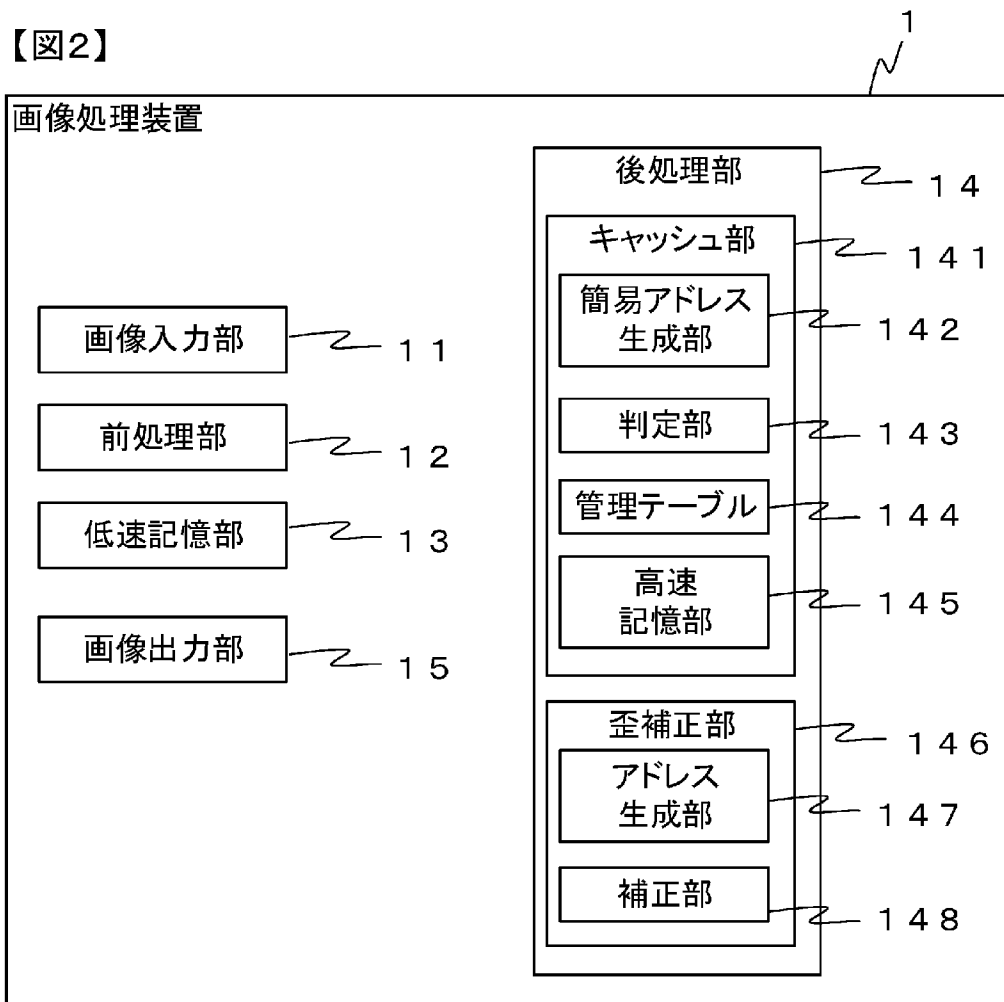
前記処理単位列の幅は、前記低速記憶部からの前記画像の読み出し単位である処理装置。

[図1]

【図1】



[図2]



[図3]

【図3】

1 3
~

1080												
1079												
.												
.												
8												
7												
6												
5												
4												
3												
2												
1												
	1	2	3	.	.	10	11	.	.	1919	1920	
	w1						w2			w192		

Y(行)

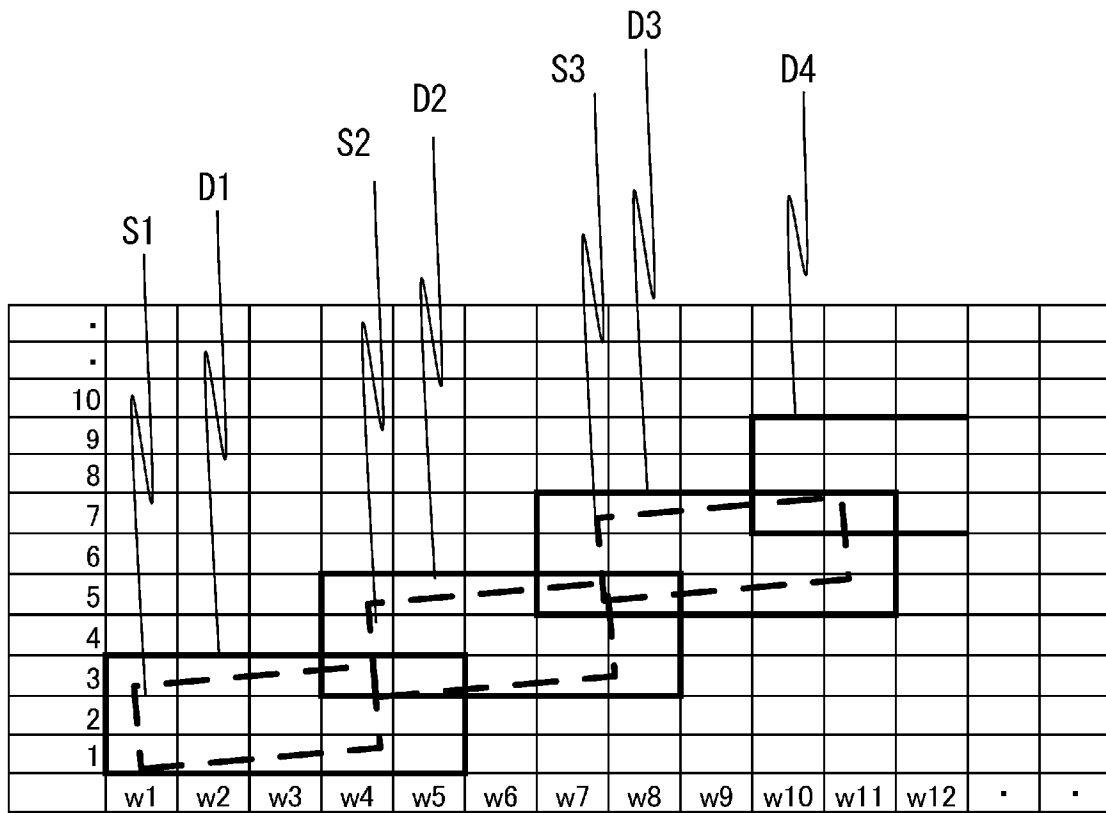
↑

→

X(列)

[図4]

【図4】



[図5]

【図5】

1 4 5
~

r8															
r7															
r6															
r5															
r4															
r3															
r2															
r1															
	c1	c2	c3	c4	c5	c6	c7	c8	c9	c10	c11	c12	..	..	c192

Y(行)
↑
└─→
X(列)

[図6]

【図6】

1 4 4

~

管理テーブル									
	c1	c2	c3	c4	c5	c6	・	・	c192
格納済みの 最大Y座標	120	120	120	122	122	122	・	・	150

[図7]

【図7】

		E1			E2			E3		E4			
r8										4	4	4	
r7							3	3	3	3	3	4	
r6							3	3	3	3	3		
r5				2	2	2	2	2	3	3	3		
r4				2	2	2	2	2					
r3	1	1	1	1	1	2	2	2					
r2	1	1	1	1	1								
r1	1	1	1	1	1					4	4	4	
	c1	c2	c3	c4	c5	c6	c7	c8	c9	c10	c11	c12	..

(a)

		E34			E35			E36					E37
r8							36	36	36	4	4	4	
r7				35	35	35	3	3	3	3	3	4	
r6				35	35	35	3	3	3	3	3		
r5	34	34	34	2	2	2	2	2	3	3	3		
r4	34	34	34	2	2	2	2	2					
r3	1	1	1	1	1	2	2	2		37	37	37	
r2	1	1	1	1	1					37	37	37	
r1	1	1	1	1	1		36	36	36	4	4	4	
	c1	c2	c3	c4	c5	c6	c7	c8	c9	c10	c11	c12	..

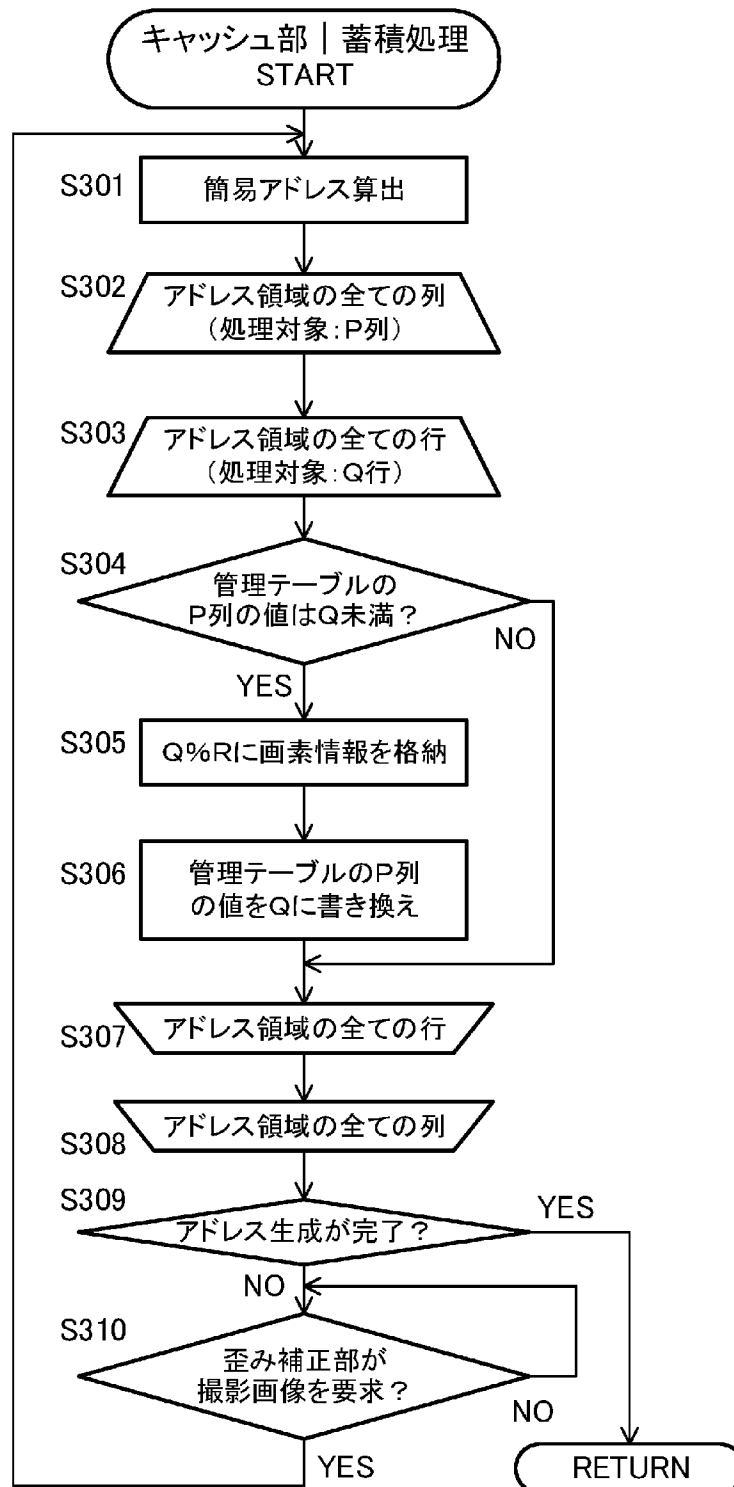
(b)

	c1	c2	c3	c4	c5	c6	c7	c8	c9	c10	c11	c12
初期	0	0	0	0	0	0	0	0	0	0	0	0
4回目終了後	3	3	3	5	5	5	7	7	7	9	9	9
37回目終了後	5	5	5	7	7	7	9	9	9	11	11	11

(c)

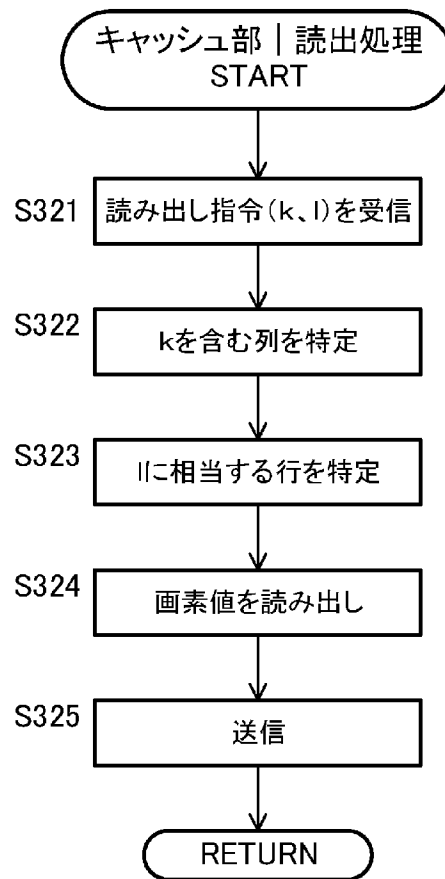
[図8]

【図8】



[図9]

【図9】



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/016504

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. G06T1/60 (2006.01) i, G06T3/00 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. G06T1/60, G06T3/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

JSTPlus (JDreamIII)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2013-186705 A (MEGACHIPS CORPORATION) 19 September 2013, paragraphs [0023]-[0088], fig. 2-14 & US 2013/0235235 A1, paragraphs [0041]-[0108], fig. 2-14	1-6
A	JP 2001-101396 A (TOSHIBA CORPORATION) 13 April 2001, paragraphs [0029]-[0034], fig. 1-3 (Family: none)	1-6



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
18.05.2018

Date of mailing of the international search report
29.05.2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/016504

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-002940 A (OLYMPUS IMAGING CORPORATION) 06 January 2011, entire text, all drawings & US 2010/0321538 A1, entire text, all drawings & CN 101924875 A	1-6
A	JP 2012-044530 A (JVC KENWOOD CORPORATION) 01 March 2012, entire text, all drawings & US 2012/0044387 A1, entire text, all drawings & EP 2421250 A2	1-6
A	JP 2011-113234 A (MEGACHIPS CORPORATION) 09 June 2011, entire text, all drawings & US 2011/0122298 A1, entire text, all drawings	1-6
A	JP 2010-028758 A (SONY CORPORATION) 04 February 2010, entire text, all drawings (Family: none)	1-6

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G06T1/60(2006.01)i, G06T3/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G06T1/60, G06T3/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

JSTPlus (JDreamIII)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2013-186705 A（株式会社メガチップス）2013.09.19, 段落 [0023] - [0088]、図2-14 & US 2013/0235235 A1, 段落[0041]-[0108], 図2-14	1-6
A	JP 2001-101396 A（株式会社東芝）2001.04.13, 段落 [0029] - [0034]、図1-3（ファミリーなし）	1-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

18.05.2018

国際調査報告の発送日

29.05.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

佐田 宏史

5H

4189

電話番号 03-3581-1101 内線 3531

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2011-002940 A (オリンパスイメージング株式会社) 2011.01.06, 全文、全図 & US 2010/0321538 A1, 全文, 全図 & CN 101924875 A	1-6
A	JP 2012-044530 A (株式会社 J V C ケンウッド) 2012.03.01, 全文、 全図 & US 2012/0044387 A1, 全文, 全図 & EP 2421250 A2	1-6
A	JP 2011-113234 A (株式会社メガチップス) 2011.06.09, 全文、全 図 & US 2011/0122298 A1, 全文, 全図	1-6
A	JP 2010-028758 A (ソニー株式会社) 2010.02.04, 全文、全図 (フ ァミリーなし)	1-6