【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】令和5年10月26日(2023.10.26)

【国際公開番号】WO2022/163113
【出願番号】特願2022-578082(P2022-578082)
【国際特許分類】
H01L 21/8234(2006.01)
H01L 29/78(2006.01)
H01L 21/336(2006.01)
H03K 17/687(2006.01)
H03K 17/16(2006.01)
H03K 17/695(2006.01)
【FI】
H01L 27/06 102A
H01L 29/78 657G
H01L 29/78 653C
H01L 29/78 652F
H01L 29/78 654Z
H01L 29/78 652K
H01L 29/78 657A
H01L 29/78 652N
H01L 29/78 652Q
H01L 29/78 656C
H01L 29/78 301D
H01L 29/78 301V
H01L 29/78 301J
H03K 17/687 A
H03K 17/16 H
H03K 17/695

【手続補正書】
【提出日】令和5年6月28日(2023.6.28)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
出力電極と接地電極との間に接続されており複数のチャネル領域の個別制御ができるゲート分割トランジスタと、
前記出力電極に現れる出力電圧をクランプ電圧以下に制限するように構成されたアクティブクランプ回路と、
前記ゲート分割トランジスタのオン状態からオフ状態への遷移後、前記出力電圧が前記アクティブクランプ回路によって制限される前に、前記ゲート分割トランジスタのオン抵抗を緩やかにまたは段階的に引き上げていくように構成されたゲート制御回路と、
を有する、半導体装置。
【請求項２】
前記ゲート分割トランジスタは、前記出力電極と前記接地電極との間に並列接続される

ように構成された第１トランジスタ及び第２トランジスタを含み、
　前記ゲート制御回路は、前記オン状態では前記第１トランジスタ及び前記第２トランジスタをオンし、前記オフ状態では前記第１トランジスタ及び前記第２トランジスタをオフするように、前記第１トランジスタ及び前記第２トランジスタそれぞれのゲート制御を行う、請求項１に記載の半導体装置。
【請求項３】
　前記ゲート制御回路は、前記オン状態から前記オフ状態への遷移後、前記出力電圧が前記アクティブクランプ回路によって制限される前に、前記第２トランジスタのゲート・ソース間電圧を緩やかに引き下げていく、請求項２に記載の半導体装置。
【請求項４】
　前記ゲート制御回路は、前記第２トランジスタのゲート・ソース間に接続されており前記アクティブクランプ回路の内部ノード電圧に応じてオン／オフされるように構成された第３トランジスタと、前記第３トランジスタのゲート・ソース間に接続されたキャパシタと、を含む、請求項３に記載の半導体装置。
【請求項５】
　前記ゲート制御回路は、前記第２トランジスタのゲート・ソース間に接続されており前記アクティブクランプ回路の内部ノード電圧に応じてオン／オフされるように構成された電流源を含む、請求項３に記載の半導体装置。
【請求項６】
　前記アクティブクランプ回路は、カソードが前記第１トランジスタのドレインに接続されるように構成されたツェナーダイオードと、アノードが前記ツェナーダイオードのアノードに接続されてカソードが前記第１トランジスタのゲートまたは前記前記第１トランジスタのゲート・ドレイン間に接続された第４トランジスタのゲートに接続されるように構成されたダイオードと、を含む、請求項４または５に記載の半導体装置。
【請求項７】
　前記内部ノード電圧は、前記ダイオードのカソード電圧またはその分圧電圧である、請求項６に記載の半導体装置。
【請求項８】
　請求項１～７のいずれか一項に記載の半導体装置と、
　前記半導体装置に接続される負荷と、
　を有する電子機器。
【請求項９】
　前記負荷は、誘導性負荷である、請求項８に記載の電子機器。
【請求項１０】
　請求項８または９に記載の電子機器を有する、車両。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】０００６
【補正方法】変更
【補正の内容】
【０００６】
　例えば、本明細書中に開示されている半導体装置は、出力電極と接地電極との間に接続されており複数のゲート信号を用いた複数のチャネル領域の個別制御によりオン抵抗が変化するように構成されたゲート分割トランジスタと、前記出力電極に現れる出力電圧をクランプ電圧以下に制限するように構成されたアクティブクランプ回路と、前記ゲート分割トランジスタのオン状態からオフ状態への遷移後、前記出力電圧が前記アクティブクランプ回路によって制限される前に、前記ゲート分割トランジスタのオン抵抗を緩やかにまたは段階的に引き上げていくように構成されたゲート制御回路と、を有する。
【手続補正３】
【補正対象書類名】明細書

【補正対象項目名】０３７３
【補正方法】変更
【補正の内容】
【０３７３】
例えば、本明細書中に開示されている半導体装置は、出力電極と接地電極との間に接続されており複数のチャネル領域の個別制御ができるゲート分割トランジスタと、前記出力電極に現れる出力電圧をクランプ電圧以下に制限するように構成されたアクティブクランプ回路と、前記ゲート分割トランジスタのオン状態からオフ状態への遷移後、前記出力電圧が前記アクティブクランプ回路によって制限される前に、前記ゲート分割トランジスタのオン抵抗を緩やかにまたは段階的に引き上げていくように構成されたゲート制御回路とを有する構成（第１の構成）とされている。