



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I481939 B

(45) 公告日：中華民國 104 (2015) 年 04 月 21 日

(21) 申請案號：101126139 (22) 申請日：中華民國 101 (2012) 年 07 月 20 日

(51) Int. Cl. : G02F1/136 (2006.01) G02F1/133 (2006.01)

(30) 優先權：2011/07/21 日本 2011-159795

(71) 申請人：日本顯示器東股份有限公司 (日本) JAPAN DISPLAY EAST INC. (JP)
日本

(72) 發明人：富岡安 TOMIOKA, YASUSHI (JP)；國松登 KUNIMATSU, NOBORU (JP)；園田英博 SONODA, HIDEHIRO (JP)；今西泰雄 IMANISHI, YASUO (JP)；井桁幸一 IGETA, KOICHI (JP)

(74) 代理人：黃慶源；陳彥希

(56) 參考文獻：

TW	200707036A	TW	200741259A
TW	200928526A	CN	1892382A
JP	2011-22535A	US	2009/0213316A1

審查人員：賴建宏

申請專利範圍項數：15 項 圖式數：4 共 21 頁

(54) 名稱

液晶顯示裝置

(57) 摘要

於液晶顯示裝置中，可抑制上下基板之位偏，防止畫素區域之偏移所致之亮度不均、以及起因於配向膜刮損所發生之亮點，而得到良好的畫像。

一種液晶顯示裝置，係使得 TFT 基板(有畫素電極與 TFT 等形成為矩陣狀)與對向基板(在和該畫素電極相對應之部位形成有濾色器等)隔著既定間隙來配置，而於該間隙保持液晶者；於該 TFT 基板具備有形成於鈍化膜處之用以將該 TFT 與該畫素電極加以連接之接觸孔；且於該對向基板具備有：柱狀間隔物，係用以確保元件間距；以及防止位偏用之柱狀突起，係形成於與該接觸孔相對應之位置處。

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：101126139

※ 申請日：101.11.20

※ IPC 分類：G02F 1/136
G02F 1/133

一、發明名稱：(中文/英文)

液晶顯示裝置

二、中文發明摘要：

於液晶顯示裝置中，可抑制上下基板之位偏，防止畫素區域之偏移所致之亮度不均、以及起因於配向膜刮損所發生之亮點，而得到良好的畫像。

一種液晶顯示裝置，係使得 TFT 基板(有畫素電極與 TFT 等形成為矩陣狀)與對向基板(在和該畫素電極相對應之部位形成有濾色器等)隔著既定間隙來配置，而於該間隙保持液晶者；於該 TFT 基板具備有形成於鈍化膜處之用以將該 TFT 與該畫素電極加以連接之接觸孔；且於該對向基板具備有：柱狀間隔物，係用以確保元件間距；以及防止位偏用之柱狀突起，係形成於與該接觸孔相對應之位置處。

三、英文發明摘要：

無

四、指定代表圖：

(一)本案指定代表圖為：圖 1(a)、(b)。

(二)本代表圖之元件符號簡單說明：

100	TFT 基板
101	閘極配線
102	閘極絕緣膜
104	源極電極
105	汲極電極
106	無機鈍化膜
107	有機鈍化膜
108	畫素電極
109	無機鈍化膜
110	對向電極
111	接觸孔
112	狹縫
113	配向膜
120	掃描線
121	訊號線
200	對向基板
201	濾色器
202	黑基質
203	覆塗膜
210	柱狀突起
220	柱狀間隔物
300	液晶層
301	液晶分子

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種液晶顯示裝置，尤其關於一種可抑制上下基板之位偏之液晶顯示裝置。

【先前技術】

液晶顯示裝置係使得 TFT 基板(畫素電極與薄膜電晶體(TFT)等形成為矩陣狀)與對向基板(在對應於 TFT 基板之畫素電極的部位形成有濾色器等)隔著既定間隙來配置，而於 TFT 基板與對向基板之間隙保持液晶來構成。此外，為了將 TFT 基板與對向基板之間隙控制在一定，係於兩基板間介設柱狀間隔物。

液晶顯示裝置中，當使用環境條件或背光之亮燈造成上下基板間之溫度發生變化之情況，會因為上下基板之熱膨脹比例的差異，造成一方的基板相對於另一方的基板在面方向上產生偏移，而上側基板之畫素區域與下側基板之畫素區域之偏移造成之亮度不均、起因於面方向之偏移所伴隨之配向膜刮損的亮點發生都會造成顯示不良。尤其，當畫面尺寸大之情況、貼合於上下基板之偏光板厚度不同之情況，則上下基板在面方向之偏移會變大。

關於基板間隔之控制、防止上下基板位偏方面，於專利文獻 1 中揭示了於其中一基板上形成高度不同之柱狀間隔物，利用高的間隔物來謀求降低與對向基板的摩擦阻力，而利用低の間隔物來確保最終其和對向基板之間的元件間距。

於專利文獻 2 中揭示了於液晶顯示裝置中，將保持基板間隙之柱狀間隔物配置於畫素電極內且在對畫素電極供給電

氣訊號的接觸部，而可不損及顯示品質以及畫素開口率的情況下來實現穩定之面板間隙的控制。

此外，於專利文獻3中揭示了為了抑制因外力的施加造成柱狀間隔物之位置變動從而導致基板間位置或元件間距的變動，乃使得固定形成於一對基板當中一者之內面的柱狀間隔物的頂端部位於另一基板所具有之多層構造膜的凹部。

先前技術文獻

專利文獻1 日本特開2003-131238號公報

專利文獻2 日本特開2003-84290號公報

專利文獻3 日本特開2003-5190號公報

【發明內容】

專利文獻1所記載之技術，僅以高度不同的柱狀間隔物當中較高的柱狀間隔物來接觸於對向基板，來降低基板間之摩擦阻力，即便發生了基板位偏也容易返回，但無法抑制基板位偏本身的發生。

關於專利文獻2記載之技術，為了於接觸部整合地形成柱狀間隔物而考慮到間隔物形成之位置精度(貼合邊緣)，則孔底部的面積必須大於間隔物頂端部，但接觸部面積的放大會降低畫素開口率或穿透率。

專利文獻3所記載之技術，對向基板之凹部相對於在各種配線間所形成之間隔物成為相當廣範圍的凹陷區域，但由於沒有接觸部般之段差或位置精度，而無法抑制基板之位偏本身。

本發明之目的係針對液晶顯示裝置，抑制上下基板之位偏、防止畫素區域之偏移所造成之亮度不均或起因於配向膜刮損而發生的亮點，來得到良好的畫像。

為了解決上述課題，本發明之液晶顯示裝置，係使得 TFT 基板與對向基板隔著既定間隙來配置，而於該間隙保持液晶者；該 TFT 基板有畫素電極與 TFT 等形成為矩陣狀，而該對向基板在和該畫素電極相對應之部位形成有濾色器等；其特徵在於：於該 TFT 基板具備有形成於鈍化膜處之用以將該 TFT 與該畫素電極加以連接之接觸孔；且於該對向基板具備有：柱狀間隔物，用以確保元件間距；以及防止位偏用之柱狀突起，係形成於與該接觸孔相對應之位置處。

本發明之液晶顯示裝置中，該鈍化膜可為含有機鈍化膜者。

此外，本發明之液晶顯示裝置中，該鈍化膜可僅由無機鈍化膜所構成。

此外，本發明之液晶顯示裝置中，以該對向基板為基準之該柱狀突起之高度 $h1$ 與該柱狀間隔物之高度 $h2$ 的差 Δh 可為該接觸孔之深度 z 以下。

$$\Delta h = h1 - h2 \leq z$$

其中，當從該 TFT 基板到該接觸孔上面之距離與從該 TFT 基板到該柱狀間隔物所接觸之面之距離之間有 v 的差異之情況，可滿足

$$h1 - (h2 + v) \leq z。$$

此外，本發明之液晶顯示裝置中，該柱狀突起之高度 $h1$ 可較元件間距 d 來得大且較元件間距 d 與貫通孔之深度 z 的和來得小。

$$d < h1 \leq d + z$$

此外，本發明之液晶顯示裝置中，該柱狀突起亦可於被施加過大之力時抵接於該接觸孔之底部。

此外，本發明之液晶顯示裝置中，該接觸孔可具有愈往上部則直徑愈大之傾斜部。

此外，本發明之液晶顯示裝置中，該柱狀突起之頂端部直徑可較該接觸孔之上部直徑來得小。

此外，本發明之液晶顯示裝置中，該柱狀突起之截面積可較該柱狀間隔物之截面積來得小。

本發明之液晶顯示裝置中，該柱狀突起能以於液晶面板之周邊區域的密度高於中央區域的密度的方式來配置。

此外，本發明之液晶顯示裝置中，該柱狀間隔物能於液晶面板之畫面全體大致均等地配置。

此外，本發明之液晶顯示裝置中，該柱狀突起彼此之間隔可較該柱狀間隔物之間隔來得寬。

此外，本發明之液晶顯示裝置中，該柱狀突起之個數可較該柱狀間隔物之個數來得少。

此外，本發明之液晶顯示裝置中，該柱狀突起之個數可較該柱狀間隔物之個數少 1 個級數以上。

本發明之液晶顯示裝置為 IPS 方式、TN 方式或是 VA 方式之液晶顯示裝置。

依據本發明，可藉由柱狀間隔物來確實地確保元件間距，且使得防止位偏用之柱狀突起進入接觸孔並進行錨固，可抑制上下基板之位偏、防止畫素區域偏移所致之亮度不均、起因於配向膜刮損所發生之亮點等，而得到良好的畫像。

【實施方式】

本發明之實施形態係參見圖式來說明。於各圖式中，針對同一構成要素係賦予同一編號而省略重複說明。

(實施例 1)

圖 1 係顯示本發明之實施例 1 之液晶顯示裝置。實施例 1 為 IPS(平面切換； In Plane Switching)方式之液晶顯示裝置，乃適用於具備有機鈍化膜(有機 PAS 膜)之接觸孔者之實施例。

圖 1(a)係顯示 IPS 方式之液晶顯示面板之一部分的俯視圖，圖 1(b)係圖 1(a)之以 A···B 線顯示之部位的截面圖。

IPS 方式之液晶顯示裝置簡單而言係於畫素電極 108 上夾著絕緣膜 109 而形成有櫛齒狀之對向電極 110，利用對向電極 110 與畫素電極 108 之間的電壓來旋轉液晶分子 301 來控制每個畫素中液晶層 300 的光穿透率，藉以形成畫像。

於圖 1(a)中，在 TFT 基板 100 上有掃描線 120 與訊號線 121 以矩陣狀來配線著。在由掃描線 120 與訊號線 121 所包圍之區域內配置畫素電極 108，而於掃描線 120 與訊號線 121 之交叉部形成有薄膜電晶體(TFT)。掃描線 120 係連接於 TFT 之閘極電極，訊號線 121 係連接於 TFT 之汲極電極。

以下詳細說明圖 1(b)之構造。於玻璃所形成之 TFT 基板 100 上係形成有掃描線以及閘極電極 101。

被覆掃描線以及閘極電極 101 而形成有閘極絕緣膜 102。於閘極絕緣膜 102 之上在和閘極電極 101 相對向之位置形成有未圖示之半導體層。半導體層形成 TFT 之通道部，而於半導體層上係夾著通道部來形成源極電極 104 與汲極電極 105。汲極電極 105 係兼作為映像訊號線，源極電極 104 係和畫素電極 108 連接。源極電極 104 與汲極電極 105 乃同層、同時形成。

由半導體層、閘極電極 101、源極電極 104 以及汲極電極 105 來構成 TFT。

被覆 TFT 形成有無機鈍化膜 106。無機鈍化膜 106 係讓 TFT 當中尤其是通道部避免受到雜質影響。於無機鈍化膜 106 上形成有機鈍化膜 107。有機鈍化膜 107 由於具有保護 TFT 以及使得表面平坦化之功用故厚厚地形成。有機鈍化膜 107 係使用感光性丙烯酸樹脂、矽樹脂、或是聚醯亞胺樹脂等。於有機鈍化膜 107 之將畫素電極 108 與源極電極 104 加以連接之部分處形成接觸孔 111。

於有機鈍化膜 107 上形成畫素電極 108。畫素電極 108 係於顯示區域全體以濺鍍來形成透明導電膜之 ITO(Indium Tin Oxide)，並對各畫素區域進行圖案化所形成。畫素電極 108 藉由接觸孔 111 來和源極電極 104 連接。自 TFT 延伸而來的源極電極 104 與畫素電極 108 係在接觸孔 111 產生導通，映像訊號乃被供給至畫素電極 108。

被覆畫素電極 108 來形成無機鈍化膜 109。之後，於無機鈍化膜 109 上以濺鍍來形成成為對向電極 110 之 ITO。將濺鍍後之 ITO 加以圖案化來形成對向電極 110。

如圖 1(a)所示般，對向電極 110 係兩端封閉之櫛齒狀電極。於櫛齒與櫛齒之間形成有狹縫 112。於對向電極 110 之下方形成有平面狀畫素電極 108。若對畫素電極 108 施加映像訊號，則通過狹縫 112 而於對向電極 110 之間所產生之電力線會使得液晶分子 301 旋轉。藉此，控制通過液晶層 300 之光來形成畫像。

於對向電極 110 施加一定電壓，於畫素電極 108 施加映像訊號之電壓。若對畫素電極 108 施加電壓，則會產生電力線使得液晶分子 301 朝電力線之方向旋轉以控制來自背光之

光的穿透。由於對每個畫素控制來自背光之穿透，乃可形成畫像。

圖 1 之例中係於有機鈍化膜 107 上配置以面狀形成之畫素電極 108，於無機鈍化膜 109 上配置櫛齒電極 110。但是反過來也有於有機鈍化膜 107 上配置以面狀形成之對向電極 110、而於無機鈍化膜 109 上配置櫛齒狀之畫素電極 108 之情況。

於對向電極 110 之上係形成有用以使得液晶分子 301 產生配向之配向膜 113。

圖 1 中係夾持著液晶層 300 來配置對向基板 200。於對向基板 200 之內側係形成有濾色器 201。濾色器 201 係於各畫素形成紅、綠、藍之濾色器，而形成彩色畫像。於濾色器 201 與濾色器 201 之間形成有遮光黑矩陣 202，來提升畫像之對比。此外，遮光黑矩陣 202 也發揮 TFT 之遮光膜的功能，防止光電流流經 TFT。

以被覆濾色器 201 以及遮光黑矩陣 202 的方式形成有覆塗(over coat)膜 203。由於濾色器 201 以及遮光黑矩陣 202 之表面成為凹凸，故利用覆塗膜 203 來使得表面平坦。

於覆塗膜 203 之上形成有用以決定液晶之初期配向的配向膜 113。

於本實施例中，特徵構成係於對向基板 200 之覆塗膜 203 上設置防止位偏用之柱狀突起 210 以及確保元件間距之柱狀間隔物 220。

柱狀突起 210 係於和 TFT 基板 100 之接觸孔 111 相對應之位置所設置，將 TFT 基板 100 與對向基板 200 加以組合之際，柱狀突起 210 會進入接觸孔 111 中。如圖 1(b)所示，接

觸孔 111 具備有上部之直徑較底部來得大之傾斜部，柱狀突起係被此傾斜部所引導而進入接觸孔 111 內。藉此將柱狀突起 210 以接觸孔 111 來錨固，而可接近完全地抑制 TFT 基板 100 與對向基板 200 之位偏。

柱狀突起 210 之頂端部直徑較接觸孔 111 之直徑來得小，於面板組裝(ODF)之際的荷重施加時容易滑入接觸孔 111，此外，碰觸到接觸孔之傾斜部也易於變形，而將柱狀突起 210 就接觸孔 111 之對位概度加以放大。

柱狀間隔物 220 係和對向基板 200 之遮光黑矩陣 202 相重疊，設置於和 TFT 基板 100 之接觸孔以外相對應之位置(例如和閘極配線 120 相重疊之位置)，當將 TFT 基板 100 與對向基板 200 加以組合之際，藉由和配向膜 106 相抵接來確保元件間距。為了發揮間隔物之功能，柱狀間隔物 220 之截面積較柱狀突起 210 之截面積來得大。

柱狀突起 210 於通常的狀態下以不接觸接觸孔 111 之底部為佳。

是以，柱狀突起(h1)較元件間距(d)來得大、較元件間距(d)與接觸孔 111 之深度(z)之和來得小。

$$d < h1 \leq d + z$$

此外，柱狀突起 210 之高度(h1)與柱狀間隔物 220 之高度(h2)的差(Δh)係成為接觸孔之深度(z)以下。

$$\Delta h = h1 - h2 \leq z$$

其中，有時會在和柱狀間隔物相對應之 TFT 基板上設置被稱為所謂基座之段差部。於此情況，有時從前述 TFT 基板到前述接觸孔上面為止的距離會和從前述 TFT 基板到對應於前述柱狀間隔物之面(亦即和柱狀間隔物相接之面)為止的距

離之間會有 v 的差異。於此情況，只要滿足 $h1 - (h2 + v) \leq z$ 即可。

此外，對基板施加過大荷重之情況，柱狀突起 210 之頂端部會抵接於接觸孔 111 之底部，而發揮間隔物作用。

圖 2 係顯示液晶面板全體之柱狀突起 210 以及柱狀間隔物 220 之配置。

如圖所示般，發揮防止位偏擋止件作用的柱狀突起 210 於周邊區域之密度係較中央區域來得高。原因在於溫度變化所致面內位偏在畫面周邊部的翹曲會較中央附近之翹曲來得大，藉由提高柱狀突起之周邊部密度可有效抑制位偏。相對於此，用以確保元件間距之柱狀間隔物 220 係於液晶面板全體大致均等分布。藉此，可於液晶面板全面有效地確保元件間距間隔。

柱狀突起之個數相較於柱狀間隔物之個數少例如 1 個級數以上。此外，柱狀突起 210 彼此之間隔係較柱狀間隔物 220 之間隔來得寬。

(實施例 2)

圖 3 顯示本發明之實施例 2 之液晶顯示裝置。實施例 2 為 IPS 方式之液晶顯示裝置，係適用於僅具備無機鈍化膜(無機 PAS 膜)之接觸孔者的實施例。

於實施例 1 係在 TFT 與畫素電極或是對向電極之間設置了無機鈍化膜 106、有機鈍化膜 107 以及無機鈍化膜 109，但於本實施例並未設置有機鈍化膜，僅設置無機鈍化膜 106、109。此外，接觸孔 111 之深度係對應於有機鈍化膜之厚度而變淺。

於對向基板 200 之覆塗膜 203 上設置高度高的柱狀突起 210 與高度低的柱狀間隔物 220，在將 TFT 基板 100 與對向基板 200 加以組合之際，柱狀突起 210 係進入接觸孔 111 中。此外，在將 TFT 基板 100 與對向基板 200 加以組合之際，柱狀間隔物 220 係藉由和配向膜 113 相抵接來確保元件間距。

於本實施例，當柱狀突起之頂端部直徑相對於對應之接觸孔孔徑成為非常小的情況，對於面板組裝(ODF)時之荷重會變形而固定化。

於本實施例，接觸孔 111 發揮具有對應於柱狀突起 210 之凹形狀的基座功用，藉此，上下基板間之摩擦阻力變得非常地大，可提高上下基板之位偏抑制效果。

(實施例 3)

圖 4 係顯示本發明之實施例 3 之液晶顯示裝置。實施例 3 為縱電場之 TN(扭轉向列; Twisted Nematic)方式或是 VA(垂直配向; Vertical Alignment)方式之液晶顯示裝置，係適用於具備高穿透率畫素(有機 PAS 膜使用)之接觸孔者的實施例。

圖 4(a)係顯示 VA(TN)方式之液晶顯示面板之一部分的俯視圖，圖 4(b)係圖 4(a)之以 A . . . B 線所示部位之截面圖。

於縱電場方式之液晶顯示裝置，係於 TFT 基板 100 上配置畫素電極 108，並於對向基板 200 上配置共通電極 204。藉由對畫素電極 108 施加電壓或是不施加電壓，來改變液晶層 300 之液晶分子 301 的排列狀態，控制光的穿透。

以 TN 方式而言，當並未對畫素電極 108 施加電壓之無電場時，液晶分子 301 相對於兩基板係朝水平方向排列而使

得光穿透，若逐漸對畫素電極 108 施加電壓，則液晶分子 301 會垂直立起而阻斷光。

以 VA 方式而言，係配置介電異向性為負的液晶層 300，在未對畫素電極 108 施加電壓之無電場時，液晶分子 301 係朝垂直方向排列而阻斷光，當對畫素電極 108 施加電壓之電場時，於畫素電極與共通電極之間會產生電場，液晶分子 301 將朝水平方向傾斜而讓光通過。

即便於本實施例，TFT 基板 100 上之有機鈍化膜 107 也具備有具傾斜部之接觸孔 111。此外，於對向基板 200 之覆塗膜 203 上設有高度高之柱狀突起 210 與高度低之柱狀間隔物 220。柱狀突起 210 係設置在和 TFT 基板 100 之接觸孔 111 相對應之位置處，將 TFT 基板 100 與對向基板 200 加以組合之際，柱狀突起 210 會進入接觸孔 111 中。柱狀間隔物 220 係和對向基板 200 之遮光黑矩陣 202 相重疊，設置在和 TFT 基板 100 之接觸孔以外相對應之位置(例如和閘極配線 120 相重疊之位置)，於將 TFT 基板 100 與對向基板 200 加以組合之際，藉由和配向膜 113 相抵接，來確保元件間距。柱狀突起以及柱狀間隔物之動作係和實施例 1 同樣。

當然，除了上述液晶顯示裝置以外，圖 1 所揭示之平面電極與櫛齒狀電極所產生之構成亦可成為櫛齒狀電極對之構成。此外，不限於利用由 TFT 基板上形成之電極對所生成之平行於基板的電場，來將配向於與基板平行之方向上的液晶分子加以驅動之方法，也可為將與基板垂直配向之液晶分子加以驅動之方法。

依據本發明，可防止液晶顯示裝置之上下基板之位偏、以及加壓荷重所致亮度不均的發生。本發明可使用於 IPS 方

式、VA方式、TN方式等液晶顯示器。尤其，在畫面尺寸大的液晶顯示器、使用視野角補償之相位差偏光板的液晶顯示器上具有明顯效果。

【圖式簡單說明】

圖1係顯示本發明之實施例1之IPS方式之液晶顯示裝置之圖。

圖2係顯示液晶面板全體之柱狀間隔物配置之圖。

圖3係顯示本發明之實施例2之IPS方式之液晶顯示裝置之圖。

圖4係顯示本發明之實施例3之TN方式或是VA方式之液晶顯示裝置之圖。

【主要元件符號說明】

100	TFT基板
101	閘極配線
102	閘極絕緣膜
104	源極電極
105	汲極電極
106	無機鈍化膜
107	有機鈍化膜
108	畫素電極
109	無機鈍化膜
110	對向電極
111	接觸孔
112	狹縫
113	配向膜

120	掃描線
121	訊號線
200	對向基板
201	濾色器
202	黑基質
203	覆塗膜
204	共通電極
210	柱狀突起
220	柱狀間隔物
300	液晶層
301	液晶分子

七、申請專利範圍：

1. 一種液晶顯示裝置，係使得 TFT(薄膜電晶體；Thin Film Transistor)基板與對向基板隔著既定間隙來配置，而於該間隙保持液晶者；該 TFT 基板有畫素電極與 TFT 等形成為矩陣狀，而該對向基板在和該畫素電極相對應之部位形成有濾色器等；其特徵在於：

於該 TFT 基板具備有形成於鈍化膜處之用以將該 TFT 與該畫素電極加以連接之接觸孔；

且於該對向基板具備有：柱狀間隔物，係用以確保元件間距；以及防止位偏用之柱狀突起，係形成於與該接觸孔相對應之位置處；

該柱狀間隔物係插入於該接觸孔；

該柱狀突起之高度 $h1$ 係較元件間距 d 來得大，且較元件間距 d 與貫通孔之深度 z 的和來得小。

2. 如申請專利範圍第 1 項之液晶顯示裝置，其中該鈍化膜包含有機鈍化膜。

3. 如申請專利範圍第 1 項之液晶顯示裝置，其中該鈍化膜僅由無機鈍化膜所構成。

4. 如申請專利範圍第 1 項之液晶顯示裝置，其中該柱狀突起之高度 $h1$ 與該柱狀間隔物之高度 $h2$ 之差 Δh 為該接觸孔之深度 z 以下。

5. 如申請專利範圍第 3 項之液晶顯示裝置，其中該柱狀突起被施加過大的力之際會抵接於該接觸孔之底部。

6. 如申請專利範圍第 1 項之液晶顯示裝置，其中該接觸孔具有愈往上部則直徑愈大之傾斜部。

7.如申請專利範圍第 1 項之液晶顯示裝置，其中該柱狀突起之頂端部之直徑係小於該接觸孔上部之直徑。

8.如申請專利範圍第 1 項之液晶顯示裝置，其中該柱狀突起之截面積係小於該柱狀間隔物之截面積。

9.如申請專利範圍第 1 項之液晶顯示裝置，其中該柱狀突起係以於液晶面板之周邊區域的密度高於中央區域的密度的方式來配置。

10.如申請專利範圍第 9 項之液晶顯示裝置，其中該柱狀間隔物係於液晶面板之畫面全體大致均等地配置著。

11.如申請專利範圍第 1 項之液晶顯示裝置，其中該柱狀突起彼此之間隔較該柱狀間隔物之間隔來得寬。

12.如申請專利範圍第 1 項之液晶顯示裝置，其中該柱狀突起之個數少於該柱狀間隔物之個數。

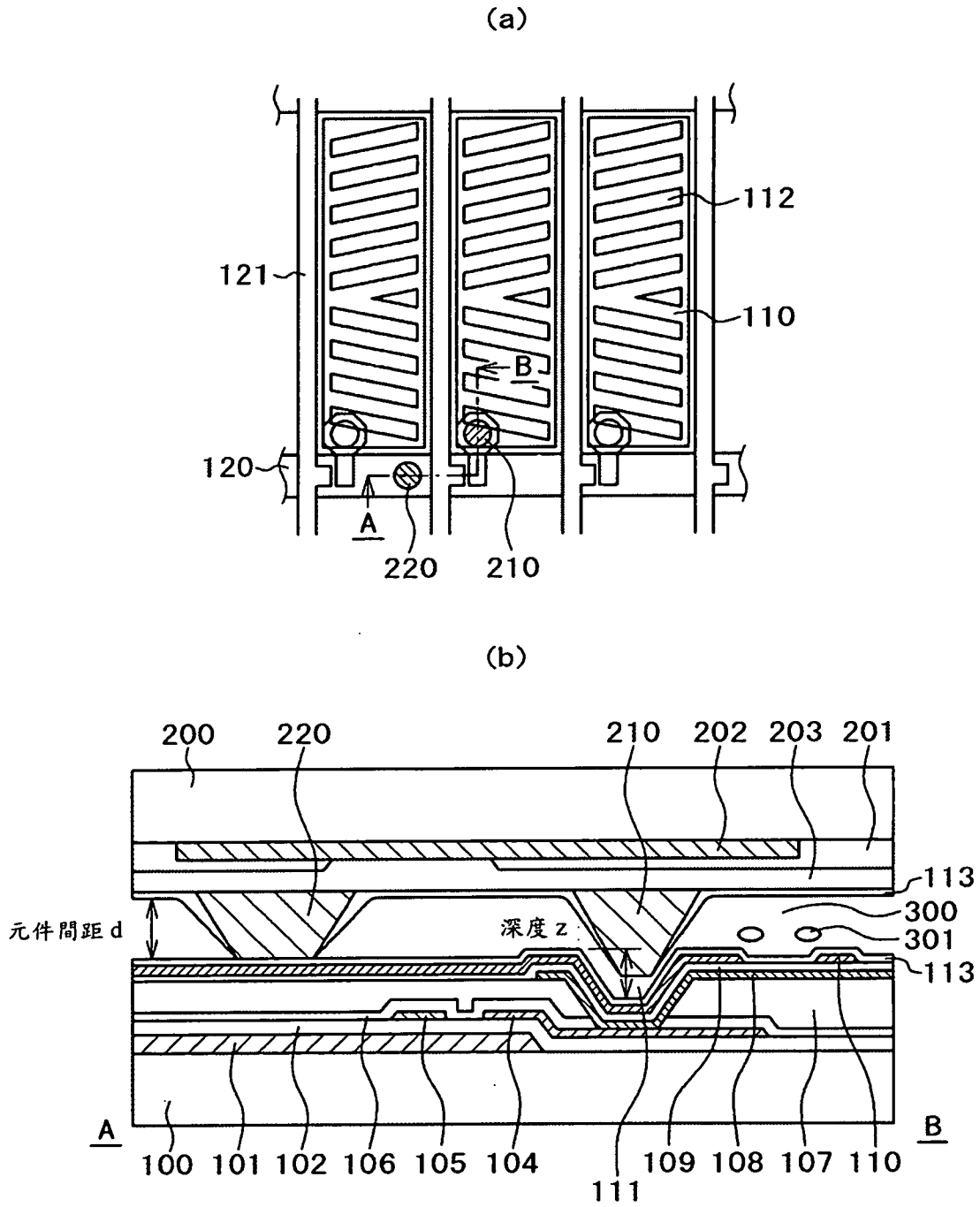
13.如申請專利範圍第 12 項之液晶顯示裝置，其中該柱狀突起之個數較該柱狀間隔物之個數少 1 個級數以上。

14.如申請專利範圍第 1 項之液晶顯示裝置，係採用 IPS(平面切換；In Plane Switching)方式。

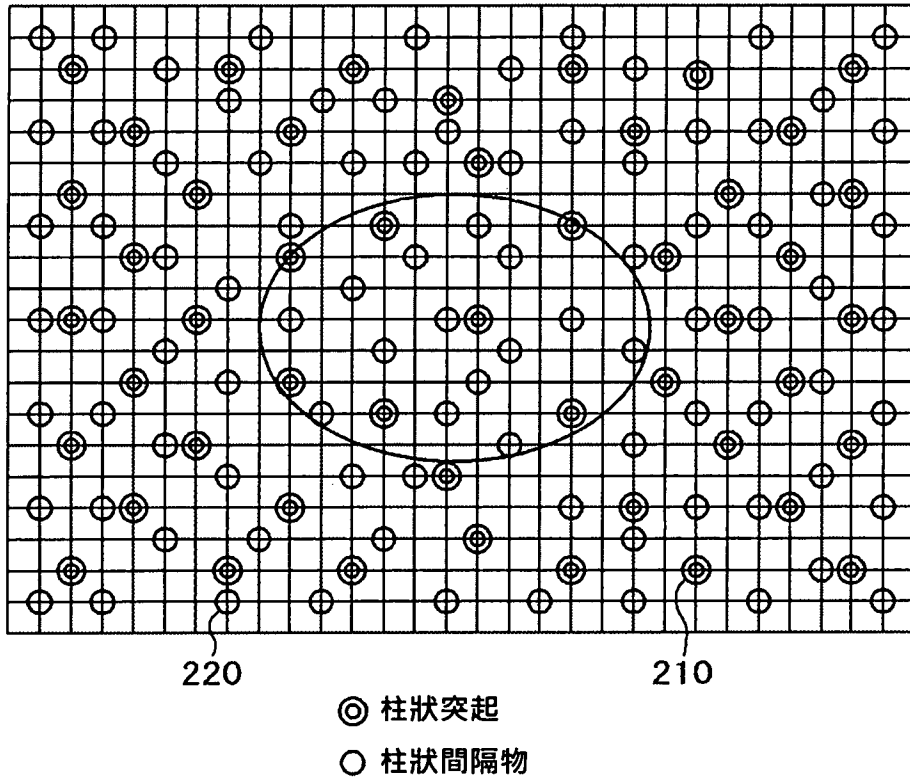
15.如申請專利範圍第 1 項之液晶顯示裝置，係採用 TN(扭轉向列；Twisted Nematic)方式或是 VA(垂直配向；Vertical Alignment)方式。

八、圖式：

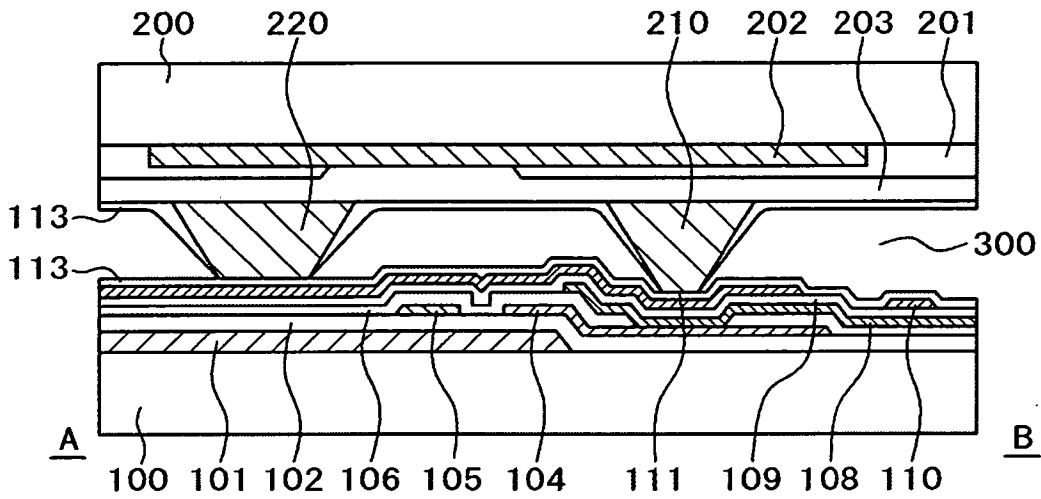
【圖 1】



【圖 2】



【圖 3】



【圖 4】

