

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4002443号
(P4002443)

(45) 発行日 平成19年10月31日(2007.10.31)

(24) 登録日 平成19年8月24日(2007.8.24)

(51) Int.C1.

F 1

H01C	7/00	(2006.01)
H01B	1/20	(2006.01)

H01C	7/00	M
H01B	1/20	C
H01B	1/20	A

請求項の数 5 (全 7 頁)

(21) 出願番号	特願2002-23809 (P2002-23809)
(22) 出願日	平成14年1月31日 (2002.1.31)
(65) 公開番号	特開2003-229023 (P2003-229023A)
(43) 公開日	平成15年8月15日 (2003.8.15)
審査請求日	平成16年9月15日 (2004.9.15)

(73) 特許権者	000105350 コーワ株式会社 長野県伊那市伊那 3672 番地
(74) 代理人	100092406 弁理士 堀田 信太郎
(74) 代理人	100091498 弁理士 渡邊 勇
(74) 代理人	100093942 弁理士 小杉 良二
(72) 発明者	守谷 敏 長野県上伊那郡箕輪町大字中箕輪 1401 6 コーワ株式会社内
(72) 発明者	大江 秀美 長野県上伊那郡箕輪町大字中箕輪 1401 6 コーワ株式会社内

最終頁に続く

(54) 【発明の名称】厚膜抵抗体の形成方法

(57) 【特許請求の範囲】

【請求項 1】

樹脂 10 ~ 50 重量 % と、Pb₂Ru₂O₇ からなる導電性金属酸化物 5 ~ 90 重量 % と、絶縁成分 0.1 ~ 85 重量 % とを混練して厚膜抵抗ペーストを形成し、

当該厚膜抵抗ペーストを絶縁性基板に印刷し、100 ~ 260 で加温することにより前記厚膜抵抗ペーストを硬化することを特徴とする厚膜抵抗体の形成方法。

【請求項 2】

前記樹脂は、エポキシ樹脂、フェノール樹脂、キシレン樹脂、ユリア(尿素)樹脂、メラミン樹脂、不飽和ポリエステル樹脂、アルキド樹脂、シリコーン樹脂、フラン樹脂、ウレタン樹脂、アミド樹脂、イミド樹脂、スチロール樹脂、ビニル樹脂、プロピレン樹脂、アクリル樹脂、ビニリデン樹脂、フッ素樹脂、ポリカーボネート樹脂、ナイロン樹脂、タル酸樹脂、フェニレンエーテル樹脂、これら樹脂の変性体または共重合体の中から少なくとも 1 種以上選ばれたものであることを特徴とする請求項 1 に記載の厚膜抵抗体の形成方法。

【請求項 3】

導電性金属酸化物は、PbO と RuO₂ を 1 : 1 で配合し、焼成することにより合成され、平均粒径を 0.5 μm としたことを特徴とする請求項 1 に記載の厚膜抵抗体の形成方法。

【請求項 4】

前記絶縁成分は、ガラス粉、SiO₂、Al₂O₃、TiO₂、ZrO₂、Cr₂O₃

10

20

、 Fe_2O_3 、 MgO 、 CaO 、 CuO 、 La_2O_3 、 Y_2O_3 の中から少なくとも1種以上選ばれた無機粉体であることを特徴とする請求項1に記載の厚膜抵抗体の形成方法。

【請求項5】

エポキシ樹脂からなる樹脂10～50重量%と、 $\text{Pb}_2\text{Ru}_2\text{O}_7$ からなる導電性金属酸化物5～90重量%と、ガラス粉からなる絶縁成分0.1～85重量%とを混練して厚膜抵抗ペーストを形成し、

当該厚膜抵抗ペーストを絶縁性基板に印刷し、100～260で加温することにより前記厚膜抵抗ペーストを硬化することを特徴とする厚膜抵抗体の形成方法。

【発明の詳細な説明】

【0001】

10

【発明の属する技術分野】

本発明は、硬化型厚膜抵抗体を形成するのに有用な抵抗ペーストに係り、特にその組成に関する。

【0002】

【従来の技術】

近年、電子機器の高機能化と小型化への要求が強く、それに応えて電子機器の高機能化と共に機器の小型化と軽量化が進んでいる。また、電子機器の応用範囲の拡大に伴い、使用される素子が多様化している。厚膜抵抗体を形成する抵抗ペーストは、メタルグレーズやサーメットと呼ばれる高温で焼き付けるタイプのものが一般的であり、厚膜チップ抵抗器や、CRネットワーク素子等に広く採用されている。これらの抵抗ペーストは、アルミナ等のセラミック基板上にスクリーン印刷等によりパターン形成して配置され、例えば800程度の高温で焼成される。このようにして形成された抵抗体は、抵抗ペーストの種類を選択することで、例えば100 ppm/以下の低い抵抗温度係数が得られる。

20

【0003】

しかしながら、上述したように多様な素子が印刷配線基板やガラスセラミックス基板等に搭載されることが要請されている。このような印刷配線基板やガラスセラミックス基板等は、上述した高温での焼成処理が不可能であり、これらの基板にも適用が可能な比較的低温で加温硬化する硬化型の厚膜ペーストが必要となってきた。硬化型厚膜導体ペーストとして、樹脂にNi, Cu, Agなどの金属粉を配合し混練したものが知られている。また、硬化型厚膜抵抗ペーストとして、樹脂にカーボンやグラファイトを配合し混練したものが知られている。

30

【0004】

しかしながら、この硬化型厚膜抵抗ペーストから作成された抵抗体の温度係数は、一般に大きく、25～80の範囲で温度係数は±300～±800 ppm/である。これは、バインダとして含まれている樹脂の熱膨張係数が大きいためといわれている。上記のように電子機器の小型化・軽量化の要求から、高精度で且つ温度係数の小さい抵抗体を比較的低温で加温硬化により作成できる抵抗ペーストの実用化が待たれていた。

【0005】

【発明が解決しようとする課題】

本発明は上述した事情に鑑みて為されたもので、温度係数の小さい厚膜抵抗体を比較的低温の加温硬化で形成することができる硬化型厚膜抵抗ペーストを提供することを目的とする。

40

【0006】

【課題を解決するための手段】

本発明の硬化型厚膜抵抗ペーストは、樹脂10～50重量%と、 $\text{Pb}_2\text{Ru}_2\text{O}_7$ からなる導電性金属酸化物5～90重量%と、絶縁成分0.1～85重量%とを混練したことを特徴とする。即ち、硬化型樹脂をバインダとして選択して配合し、その樹脂成分の熱膨張に起因する温度係数を小さく抑えるため絶縁成分を加え、樹脂と導電性金属酸化物と絶縁成分の配合比の範囲を決めたことに特徴がある。

【0007】

50

上述した本発明の硬化型厚膜抵抗ペーストによれば、比較的低温(100~260)での硬化により厚膜抵抗体を形成することが可能となり、高温焼成のガラスグレース系またはサーメット系抵抗ペーストと異なり抵抗体を焼成して形成する必要がない。従って、基板を600以上高温に晒すことなく、基板を燃やすことも無く、PCB積層基板やガラスセラミックス積層基板などに高精度で且つ温度係数の小さな厚膜抵抗体を形成することが可能となる。これらの積層基板の使用による高密度実装が進み、電子機器の小型化・軽量化が一層進展することが期待される。

【0008】

【発明の実施の形態】

以下、本発明の実施の形態について添付図面を参照しながら説明する。

10

【0009】

図1は、本発明の硬化型厚膜抵抗ペーストの組成を3次元空間を使って模式的に示した図である。X軸は、樹脂の配合比を重量%で示し、Y軸は、導電性金属酸化物の配合比を重量%で示し、Z軸は、絶縁成分の配合比を重量%で示している。図1に示すように、本発明の硬化型厚膜抵抗ペーストは、樹脂10~50重量%と、導電性金属酸化物5~90重量%と、絶縁成分0.1~8.5重量%とを混練してできたものである。

【0010】

樹脂は、エポキシ樹脂、フェノール樹脂、キシレン樹脂、ユリア(尿素)樹脂、メラミン樹脂、不飽和ポリエステル樹脂、アルキド樹脂、シリコーン樹脂、フラン樹脂、ウレタン樹脂、アミド樹脂、イミド樹脂、スチロール樹脂、ビニル樹脂、プロピレン樹脂、アクリル樹脂、ビニリデン樹脂、フッ素樹脂、ポリカーボネット樹脂、ナイロン樹脂、フタル酸樹脂、フェニレンエーテル樹脂、これら樹脂の変性体または共重合体などの中から少なくとも1種以上選ばれたものである。

20

樹脂の配合比を10~50重量%としたのは、10重量%より少ないと基板への密着性が悪くなり、50重量%を超えると高温での熱膨張が大きくなり温度係数を小さく抑えられなくなるためである。樹脂としては、上記のもののいずれを使用しても良いが、取り扱い性と安全性からエポキシ樹脂の使用が好ましい。

【0011】

導電性金属酸化物は、 RuO_2 、 $\text{Pb}_2\text{Ru}_2\text{O}_7$ 、 $\text{Bi}_2\text{Ru}_2\text{O}_7$ 、 CO_2RuO_4 、 LaRuO_3 、 SrRuO_3 、 CaRuO_3 、 RhO_2 、 OsO_2 、 IrO_2 、 SnO_2 、 CrO_2 、 MoO_2 、 WO_2 、 ReO_3 、 BaMoO_3 、 SrMoO_3 、 CaMoO_3 、 SrCrO_3 、 CaCrO_3 などの中から少なくとも1種以上の選ばれたものである。選択した導電性金属酸化物の種類とその粒子径などによる抵抗率および樹脂と導電性金属酸化物と絶縁成分との配合比を変えることにより所望の抵抗値を得ることができる。この導電性金属酸化物の比率は5~90重量%が好適であり、5重量%より少ないと電圧係数が大きくなるという問題がある。抵抗率と価格の面から考慮すれば、 RuO_2 、 $\text{Pb}_2\text{Ru}_2\text{O}_7$ 、 $\text{Bi}_2\text{Ru}_2\text{O}_7$ などの使用が好ましい。

30

【0012】

絶縁成分は、ガラス粉、 SiO_2 、 Al_2O_3 、 TiO_2 、 ZrO_2 、 Cr_2O_3 、 Fe_2O_3 、 MgO 、 CaO 、 CuO 、 La_2O_3 、 Y_2O_3 などの中から少なくとも1種以上選ばれた無機粉体である。絶縁成分を配合比0.1~8.5重量%の割合で加えて、高温で樹脂が熱膨張するのを抑えている。このことにより、高温領域で温度係数が劣化するのを改善することができる。

40

【0013】

硬化型厚膜抵抗ペーストを用いて、抵抗体を形成した実験例について説明する。実験には、樹脂としてエポキシ樹脂及びポリエステル樹脂を用いている。また、導電性金属酸化物として、 RuO_2 、 $\text{Pb}_2\text{Ru}_2\text{O}_7$ 、 SnO_2 を用いている。ここで $\text{Pb}_2\text{Ru}_2\text{O}_7$ は、 PbO と RuO_2 とを1:1(モル比)で配合後、900で10分間焼成することにより合成している。この時の平均粒径は0.5μmである。また、 SnO_2 は、 SnO_2 と Sb_2O_5 を95:5(モル比)で配合後、1250で10分間焼成することによ

50

り導電性を持たせている。この時の平均粒径は 0 . 9 μm である。絶縁成分としては、平均粒径 0 . 9 μm のガラス粉を用いている。

【0014】

これらの材料を、下記の 6 種類の配合で硬化型厚膜抵抗ペーストを形成した。

- 1 R u O₂ : エポキシ樹脂 = 30 : 70
- 2 R u O₂ : エポキシ樹脂 = 50 : 50
- 3 R u O₂ : ガラス粉 : エポキシ樹脂 = 30 : 20 : 50
- 4 P b₂ R u₂ O₇ : ガラス粉 : エポキシ樹脂 = 30 : 20 : 50
- 5 S n O₂ : ポリエステル樹脂 = 60 : 40
- 6 S n O₂ : ポリエステル樹脂 = 57 : 2 : 40

10

なお、配合の比率は重量比である。

【0015】

各材料を秤量、配合した後、十分に混練して硬化型厚膜抵抗ペーストを作成した。これを予め電極パターンを形成しておいたガラスエポキシ基板上に 1 . 3 mm × 1 . 0 mm のパターンに印刷し、170 °C で 30 分間加温硬化して抵抗体とした。硬化後の膜厚は、各サンプルでいずれも 10 μm 程度である。抵抗値及び温度係数を計測したところ、次の結果が得られた。

【0016】

配合比	25 抵抗値	抵抗温度係数	
1	147 k	1822 ppm /	
2	43	263 ppm /	
3	159	79 ppm /	
4	1.6 k	45 ppm /	
5	1.3 M	216 ppm /	
6	739 k	206 ppm /	

20

但し、温度係数は 25 と 125 の抵抗値から算出。

【0017】

この結果、3 と 4 、即ち樹脂と導電性金属酸化物と絶縁成分とを混練して製造した厚膜抵抗ペーストにおいては、25 と 125 の抵抗値から算出した抵抗温度係数が、それぞれ 79 ppm / 、 45 ppm / という結果が得られた。即ち、樹脂と導電性金属酸化物と絶縁成分とを混練して製造した厚膜抵抗ペーストでは、25 / 125 での抵抗温度係数が 100 ppm / 以下の抵抗体を形成できることが確認された。

30

【0018】

次に、この抵抗厚膜ペーストの使用方法について説明する。まず、この抵抗厚膜ペーストを絶縁性基板上の導体回路間または電極間にスクリーン印刷法などで所定のパターンに塗布する。ここで、絶縁性基板としては、フェノール基板、ガラスエポキシ基板およびこれらの積層基板等の耐熱性の低い基板を用いることができる。次に加温硬化することにより導体回路間または電極間に抵抗体を形成する。加温硬化には、100 ~ 260 °C で 10 分 ~ 1 時間程度を要する。その後、必要ならばレーザまたはサンドblastによりトリミングして所定の抵抗値に調整する。これにより、高精度で且つ低い温度係数の硬化型厚膜抵抗体を形成できる。

40

【0019】

次に、図 2 を参照して本発明の硬化型厚膜抵抗ペーストによる抵抗体を電子機器の絶縁性基板上に形成した例について説明する。

【0020】

図 2 (a) は、ガラスセラミック基板 1 上に導体回路 2 と導体回路 3 の間に上記抵抗体 4 , 5 , 6 が形成された例を示している。

図 2 (b) は、ガラスエポキシ積層基板への適用例として、ガラスエポキシ基板 11 の上に表面用抵抗体 16 とガラスエポキシ基板 21 の上に内層用抵抗体 22 が形成された例を示している。表面用抵抗体 16 は、導体回路 17 と導体回路 18 の間にそれら導体回路を

50

電気的に接続するように形成されている。内層用抵抗体 2 2 は、導体回路 2 3 と導体回路 2 4 の間にそれら導体回路を電気的に接続するように形成されている。上層基板 1 1 の導体回路 1 3 と下層基板の導体回路 1 5 はビアホール 1 4 を介して電気的に接続されている。また、上層基板 1 1 の導体回路 1 9 と下層基板 2 1 の導体回路 2 0 はビアホール 1 9 を介して電気的に接続されている。積層基板はガラスエポキシ積層基板に限定するものでなく、ガラスセラミック基板やフェノール基板や P C B 積層基板などが用いられる。

【0021】

尚、上記は本発明の適用例の一態様を述べたもので、本発明の趣旨を逸脱することなく種々の変形実施例が可能なことは勿論である。

【0022】

10

【発明の効果】

上述した本発明の硬化型厚膜抵抗ペーストによれば、絶縁成分を加え樹脂と導電性金属酸化物の配合比の範囲を決めることにより、比較的低温の加温硬化で温度係数の小さい厚膜抵抗体を形成することが可能となる。このため、ガラスエポキシ積層基板やガラスセラミックス積層基板などの耐熱性の低い基板にも、高精度で低温度係数の抵抗体の形成が可能となり、これらの基板の使用による高密度実装が進み、電子機器の小型化・軽量化の一層の進展が期待される。

【図面の簡単な説明】

【図 1】本発明の硬化型厚膜抵抗ペーストの組成を 3 次元空間を使って模式的に示した図である。

20

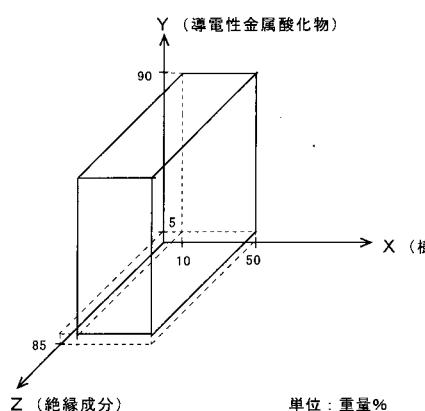
【図 2】本発明の硬化型厚膜抵抗ペーストによる抵抗体を電子機器へ適用した例を示す図であり、(a) はガラスセラミック基板上への適用例を示す図であり、(b) はガラスエポキシ積層基板上への適用例を示す図である。

【符号の説明】

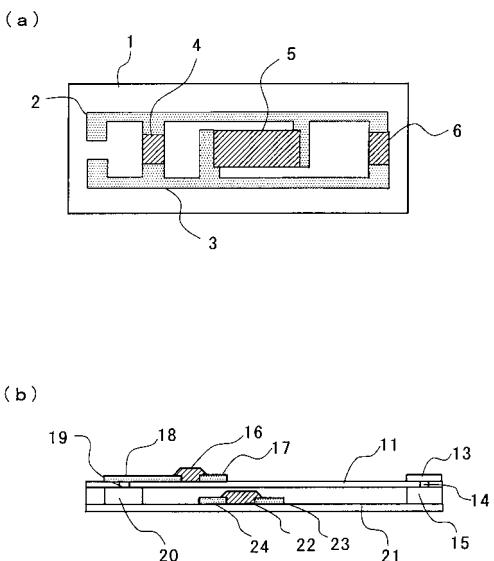
1	ガラスセラミック基板
2、3	導体回路
4，5，6	厚膜抵抗体
11	ガラスエポキシ基板（上層基板）
12	ガラスエポキシ基板（下層基板）
13、15、20	導体回路
14、19	ビアホール
16、22	厚膜抵抗体
17、18、23、24	導体回路

30

【図1】



【図2】



フロントページの続き

審査官 松岡 徹

(56)参考文献 特開平01-276702(JP,A)
特開平02-264402(JP,A)
特開2001-223065(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01B 1/00- 1/24
H01C 7/00
C08L 63/00- 63/10